



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년04월17일
(11) 등록번호 10-2797770
(24) 등록일자 2025년04월15일

- (51) 국제특허분류(Int. Cl.)
G06F 30/398 (2020.01) G06F 119/02 (2020.01)
G06F 119/04 (2020.01) G06F 119/22 (2020.01)
G06F 30/27 (2020.01) G06N 20/20 (2019.01)
- (52) CPC특허분류
G06F 30/398 (2020.01)
G06F 30/27 (2020.01)
- (21) 출원번호 10-2022-7033698
- (22) 출원일자(국제) 2021년03월02일
심사청구일자 2024년02월19일
- (85) 번역문제출일자 2022년09월27일
- (65) 공개번호 10-2022-0149714
- (43) 공개일자 2022년11월08일
- (86) 국제출원번호 PCT/US2021/020396
- (87) 국제공개번호 WO 2021/178361
국제공개일자 2021년09월10일
- (30) 우선권주장
62/984,337 2020년03월03일 미국(US)
- (56) 선행기술조사문헌
US20200051235 A1
(뒷면에 계속)

- (73) 특허권자
피디에프 솔루션즈, 인코포레이티드
미국 캘리포니아주 95050 산타클라라 2858 델라크루즈 불러바드
- (72) 발명자
버치 리차드
미국 캘리포니아주 95050 산타클라라 2858 델라크루즈 불러바드 피디에프 솔루션즈, 인코포레이티드 내
주 칭
미국 캘리포니아주 95050 산타클라라 2858 델라크루즈 불러바드 피디에프 솔루션즈, 인코포레이티드 내
아놀드 키스
미국 캘리포니아주 95050 산타클라라 2858 델라크루즈 불러바드 피디에프 솔루션즈, 인코포레이티드 내
- (74) 대리인
특허법인아주

전체 청구항 수 : 총 15 항

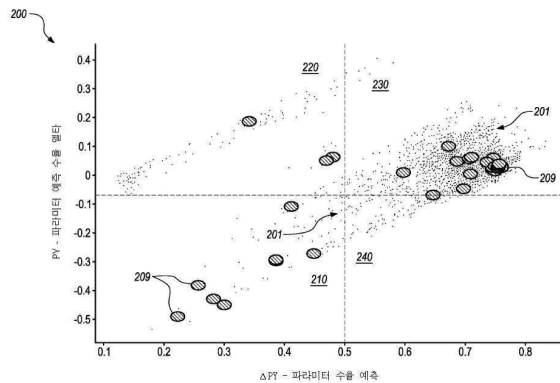
심사관 : 김경완

(54) 발명의 명칭 조기 수명 장애에 취약한 다이 예측

(57) 요약

반도체 수율은 조기 수명 장애(ELF)를 일으키기 쉬운 다이를 예측하기 위해 다이 수준에서 모델링된다. 제1 다이 수율 계산은 반도체 제조 공정에서 웨이퍼 테스트에서 얻은 파라미터 데이터에서 이루어진다. 제2 다이 수율 계산은 다이 위치에서만 이루어진다. 제1 다이 수율 계산과 제2 다이 수율 계산의 차이는 예측 델타이다. 제1 다이 수율 계산 및 예측 델타의 평가를 기반으로 조기 수명 장애 가능성을 식별할 수 있으며, 추가 공정으로부터 다이를 제거하도록 허용 가능한 수준의 다이 손실을 설정할 수 있다.

대표도 - 도2



(52) CPC특허분류

G06N 20/20 (2021.08)
G06F 2119/02 (2020.01)
G06F 2119/04 (2020.01)
G06F 2119/22 (2020.01)

(56) 선행기술조사문헌

US20170176983 A1
US20040121495 A1
US20120136629 A1
US20161488850 A1

명세서

청구범위

청구항 1

프로세서에 의해 수행되는 방법으로서,

제1 복수의 다이가 위에 형성된 반도체 웨이퍼의 파라미터 테스트로부터 획득된 데이터 값을 사용하여 제1 수율 값을 예측하도록 구성된 제1 머신 러닝 모델을 사용하여 제1 식별된 파라미터 그룹의 제1 복수의 다이 각각에 대한 제1 수율 값을 예측하는 단계로서, 상기 제1 복수의 다이 각각은 상기 제1 식별된 파라미터 그룹의 복수의 파라미터 각각에 대한 데이터 값을 갖는, 상기 제1 수율 값을 예측하는 단계;

예측된 제1 수율 값의 각각을 상기 제1 복수의 다이 각각에 할당하는 단계;

상기 제1 복수의 다이 중 대응하는 것의 위치를 사용하여 각각의 제2 수율 값을 예측하도록 구성된 제2 머신 러닝 모델을 사용하여 상기 제1 식별된 파라미터 그룹의 상기 제1 복수의 다이 각각에 대한 제2 수율 값을 예측하는 단계;

각각의 예측된 제1 수율 값으로부터 각각의 예측된 제2 수율 값을 감산하여 상기 제1 복수의 다이의 각각에 대한 예측 델타를 결정하는 단계;

각각의 예측된 제1 수율 값과 각각의 예측 델타 간의 관계에 기초하여 수용 가능한 다이 손실에 대한 임계값을 설정(establishing)하는 단계; 및

수용 가능한 다이 손실에 대한 임계값에 따라 상기 제1 복수의 다이의 일부를 추가 처리로부터 제거하는 단계를 포함하는, 방법.

청구항 2

제1항에 있어서,

추가 복수의 다이에 대한 제1 수율 값을 예측하는 단계로서, 각각의 추가 복수의 다이는 복수의 개별 파라미터 그룹 중 하나로 조직되고, 상기 추가 복수의 다이 각각은 각각의 파라미터 그룹 각각의 복수의 파라미터 각각에 대한 데이터 값을 갖는, 상기 추가 복수의 다이에 대한 제1 수율 값을 예측하는 단계; 및

각각의 다이의 위치를 사용하여 각각의 파라미터 그룹에서 추가 복수의 다이 각각에 대한 제2 수율 값을 예측하는 단계

를 더 포함하는, 방법.

청구항 3

제1항에 있어서,

복수의 파라미터 그룹을 식별하는 단계로서, 각각의 식별된 파라미터 그룹은 각각의 복수의 다이를 포함하며, 각각의 다이는 식별된 파라미터 그룹의 복수의 파라미터 각각에 대한 데이터 값을 갖는, 상기 복수의 파라미터 그룹을 식별하는 단계;

각각의 식별된 파라미터 그룹 내 각각의 복수의 다이 각각에 대한 제1 수율 값을 예측하는 단계; 및

각각의 다이의 위치를 이용하여 각각의 식별된 파라미터 그룹 내 각각의 복수의 다이 각각에 대한 제2 수율 값을 예측하는 단계

를 더 포함하는, 방법.

청구항 4

제1항에 있어서,

복수의 파라미터 각각에 대해 각각 최대 한계를 추정하는 단계;
 각각의 다이에 대해, 복수의 파라미터 각각을 각각의 최대 한계와 비교하는 단계;
 각각의 최대 한계를 초과하는 파라미터를 갖는 다이를 제거하는 단계
 를 더 포함하는, 방법.

청구항 5

제1항에 있어서,
 상기 임계값을 설정하기 위해 상기 각각의 예측된 제1 수율 값과 상기 각각의 예측 델타 간의 관계를 평가하는 단계를 더 포함하는, 방법.

청구항 6

제5항에 있어서,
 상기 예측된 제1 수율 값을 가장 낮은 값으로부터 가장 높은 값으로 소팅(sorting)하는 단계;
 상기 제1 복수의 다이 각각과 연관된 예측된 제1 수율 값의 수율 백분위수를 계산하는 단계;
 상기 예측 델타를 가장 낮은 값으로부터 가장 높은 값으로 소팅하는 단계;
 상기 제1 복수의 다이 각각과 연관된 각각의 예측 델타의 델타 백분위수를 계산하는 단계; 및
 상기 수율 백분위수와 상기 델타 백분위수 사이로 최소 백분위수 값을 식별하는 단계;
 상기 최소 백분위수 값을 상기 임계값으로 선택하는 단계
 를 더 포함하는, 방법.

청구항 7

제5항에 있어서,
 상기 예측된 제1 수율 값이 정의된 한계보다 작고 상기 예측 델타가 음의 값일 때의 조건에 대해 허용 가능한 다이 손실에 대한 임계값을 설정하는 단계를 더 포함하는, 방법.

청구항 8

제5항에 있어서,
 예측된 제1 수율 값이 정의된 한계보다 작고 예측 델타가 양의 값일 때의 조건에 대해 허용 가능한 다이 손실에 대한 임계값을 설정하는 단계를 더 포함하는, 방법.

청구항 9

제1항에 있어서, 상기 제1 머신 러닝 모델은 상기 반도체 웨이퍼의 제조 공정으로부터 획득된 데이터를 이용하여 더 구성되는, 방법.

청구항 10

제1항에 있어서, 상기 제1 머신 러닝 모델은 상기 반도체 웨이퍼의 패키징으로부터 획득된 데이터를 이용하여 더 구성되는, 방법.

청구항 11

프로세서에 의해 수행되는 방법으로서,
 반도체 웨이퍼 상에 제1 복수의 고유한 다이를 제조하도록 구성된 반도체 공정으로부터 획득된 복수의 데이터 값을 수신하는 단계;
 합격 다이에 대한 테스트 결과에 항상 존재하는 상기 데이터 값의 서브세트를 식별하는 단계;

상기 데이터 값의 서브세트에 기초하여 형성된 제1 복수의 다이의 각각에 대한 제1 수율 값을 예측하는 단계;

상기 제1 복수의 다이의 각각의 위치에 기초하여 상기 제1 복수의 다이의 각각에 대한 제2 수율 값을 예측하는 단계;

각각의 예측된 제1 수율 값으로부터 각각의 예측된 제2 수율 값을 감산하여 복수의 각각의 예측 델타를 획득하는 단계;

상기 각각의 예측된 제1 수율 값과 각각의 예측 델타 간의 관계에 기초하여 수용 가능한 다이 손실에 대한 임계값을 설정하는 단계; 및

상기 임계값을 초과하는 상기 제1 복수의 다이 중 임의의 것을 추가 처리로부터 제거하는 단계를 포함하는, 방법.

청구항 12

제11항에 있어서,

낮은 예측된 제1 수율 또는 큰 음의 예측 델타를 피하도록 상기 임계값을 설정하는 단계를 더 포함하는, 방법.

청구항 13

제11항에 있어서,

낮은 예측된 제1 수율 및 큰 음의 예측 델타를 피하도록 상기 임계값을 설정하는 단계를 더 포함하는, 방법.

청구항 14

제11항에 있어서,

상기 데이터 값의 서브세트의 각각에 대한 최대 한계를 설정하는 단계;

각 다이에 대해서, 상기 데이터 값의 서브세트의 각각을 각각의 최대 한계와 비교하는 단계; 및

상기 각각의 최대 한계를 초과하는 데이터 값을 갖는 임의의 다이를 제거하는 단계

를 더 포함하는, 방법.

청구항 15

예측 모델로서,

제1 복수의 다이가 위에 형성된 반도체 웨이퍼의 파라미터 테스트로부터 획득된 데이터 값을 사용하여 제1 수율 값을 예측하도록 구성된 제1 머신 러닝 모델을 사용하여 제1 식별된 파라미터 그룹의 제1 복수의 다이 각각에 대한 제1 수율 값을 예측하되, 상기 제1 복수의 다이 각각은 상기 제1 식별된 파라미터 그룹의 복수의 파라미터 각각에 대한 데이터 값을 갖는, 상기 제1 수율 값을 예측하도록;

예측된 제1 수율 값의 각각을 상기 제1 복수의 다이 각각에 할당하도록;

상기 제1 복수의 다이 중 대응하는 것의 위치를 사용하여 각각의 제2 수율 값을 예측하도록 구성된 제2 머신 러닝 모델을 사용하여 상기 제1 식별된 파라미터 그룹의 상기 제1 복수의 다이 각각에 대한 제2 수율 값을 예측하도록;

각각의 예측된 제1 수율 값으로부터 각각의 예측된 제2 수율 값을 감산하여 상기 제1 복수의 다이 각각에 대한 예측 델타를 결정하도록;

각각의 예측된 제1 수율 값과 각각의 예측 델타 간의 관계에 기초하여 수용 가능한 다이 손실에 대한 임계값을 설정하도록; 그리고

수용 가능한 다이 손실에 대한 임계값에 따라 상기 제 1 복수의 다이의 일부를 추가 처리로부터 제거하도록

구성된 적어도 하나의 프로세서를 포함하는, 예측 모델.

발명의 설명

기술 분야

- [0001] 상호 참조
- [0002] 본 출원은 2020년 3월 3일에 출원되고 그 전문이 참고로 본 명세서에 포함되는 *Modeling Yield to Predict Die Susceptible to Early Lifetime Failure(ELF)*라는 제목의 미국 가출원 번호 제62/984,337호로부터 우선권을 주장한다.
- [0003] 기술분야
- [0004] 본 출원은 반도체 제조 공정에 관한 것으로, 보다 상세하게는 조기 수명 장애에 민감한 다이를 예측하기 위한 시스템 및 방법에 관한 것이다.

배경 기술

- [0005] 전자칩이 현장에서 고장나면 그 비용은 칩을 포장 및 선적하기 전에 폐기함으로써 발생하는 비용과 비교할 때 극도로 높다. 고장날 가능성이 있는 칩을 식별하는 현재의 방법은 선적 전에 장애를 유도하기 위해 불량 및/또는 값비싼 응력 테스트(종종 번-인(burn-in)이라고 함)일 수 있는 칩을 식별하기 위한 경험적 방법에 초점을 맞추고 있다.
- [0006] 현장 고장의 직접적인 모델링은, 일반적으로 현장 고장의 수가 상대적으로 적고 제조사에 반환 및 원래의 로트 및 웨이퍼로 추적될 수 있는 현장 고장의 수가 훨씬 더 적기 때문에, 실질적으로 극히 어렵다. 따라서, 제품 체인에서 조기에 실패할 가능성이 있는 상당한 비율의 다이를 식별할 수 있는 방법은 매우 유용할 수 있다. 이러한 조기 현장 장애를 조기 수명 장애 또는 ELF라고 한다.

도면의 간단한 설명

- [0007] 도 1은 조기 수명 장애를 예측하기 위해 다이 레벨 수율을 모델링하는 프로세스를 예시하는 흐름도이다.
- 도 2는 파라메트릭 수율 예측 대 파라메트릭 예측 수율의 그래프이다.
- 도 3은 조기 수명 장애의 백분율에 대한 다이 손실 백분율의 그래프이다.
- 도 4는 도 1의 프로세스의 추가적인 세부사항을 예시하는 흐름도이다.
- 도 5는 파라미터 그룹을 식별하는 방법을 나타내는 표이다.

발명을 실시하기 위한 구체적인 내용

- [0008] 본 개시는 반도체 제조 공정에서 웨이퍼 테스트 및 소트 단계로부터 획득된 파라메트릭 데이터에 주로 기초하여 조기 수명 장애(ELF)에 민감한 다이를 예측하기 위해 다이 레벨에서 수율을 모델링하는 방법 및 시스템에 관한 것이다. 여기에 설명된 모델링된 수율 방법은 제한된 수의 알려진 현장 반환으로 대규모 데이터 세트에 대해 상당히 개선된 예측 기능을 제공하는 것으로 나타났다.
- [0009] 효과적인 다이-레벨 수율 모델은 파라메트릭 데이터와 수율 사이의 상관관계가 매우 비선형이고 강한 다변성을 나타낼 수 있기 때문에 현대 반도체 공정에서 달성하기가 매우 어려운 것으로 입증되고 있다. 이 문제의 평가는 병렬 처리 아키텍처의 출현과 사용자가 이러한 유형의 상관 관계를 이전보다 더 잘 모델링할 수 있도록 하는 머신 러닝 알고리즘의 발전에 의해 촉진된다. 머신 러닝 분야는 데이터로부터 학습할 수 있는 시스템의 구축 및 연구를 포함하는 인공 지능의 한 분야이다. 병렬 처리 기능과 함께 이러한 유형의 알고리즘을 사용하면 훨씬 더 큰 데이터 세트를 처리할 수 있으며 다변수 분석에 훨씬 더 적합하다.
- [0010] 최신 머신 러닝 기술은 입력 파라미터 간의 관계를 더 잘 이해하기 위해 조기에 데이터의 훈련 세트로부터 복잡한 비선형 관계를 학습하고 새로 획득한 데이터로부터 업데이트하는 알고리즘 기반 소프트웨어 모델을 구성하는 데 사용될 수 있다. 예를 들어 신경망은 머신 러닝 모델 구현의 한 예이고, XGBoost는 매우 복잡한 트리 모델을 기반으로 하는 또 다른 머신 러닝 모델이다. 프로세서 기반 모델은 데스크톱 기반, 즉 독립형 또는 네트워크 시스템의 일부일 수 있으며 현재의 최신 하드웨어 및 프로세서 기능(CPU, RAM, OS 등)으로 구현하는 것이 바람직하다. Python 객체 지향 프로그래밍 언어는 기계 언어 모델을 코딩하는 데 사용할 수 있으며 프로그램 명령어

세트는 컴퓨터 관독 가능 매체에 저장할 수 있다.

- [0011] 제조는 일반적인 반도체 제조 공정의 주요 단계로, 실리콘과 같은 반도체 기판의 단일 슬라이스 또는 웨이퍼에 일정 기간(가령, 수 개월) 동안 여러 단계 및 다양한 처리 기술을 통해 다수의 집적 회로를 형성한다. 제조 후 웨이퍼는 테스트되고 소트된다. 초기에, 웨이퍼의 스크라이브 라인에 형성된 소수의 구조 세트를 테스트하여, 예를 들어, V_t 또는 기타 전압 또는 전류 레벨이 웨이퍼 전체의 범위 내에 있는지 또는 접촉 저항 또는 기타 전기적 특성이 규격 내에 있는지 확인할 수 있다. 포장을 위해 고객 시설로 배송되는 웨이퍼의 경우, 스크라이브 라인 구조 테스트는 일반적으로 웨이퍼에 대한 고객 기준을 충족해야 한다.
- [0012] 스크라이브 라인 구조를 테스트한 후, 그리고 웨이퍼를 개별 다이로 절단하기 전에, 다이 상에 형성된 각각의 집적 회로는 다양한 추가 테스트를 받게 된다. 기능 테스트에는 일반적으로 회로 프로브를 사용하여 개별 회로에 테스트 패턴을 적용하는 것이 포함되며, 예상되는 디지털 출력이 감지되면 회로는 합격이다. 그렇지 않으면 회로는 불합격이다. 다른 테스트는 본질적으로 파라미터적이며, 예를 들어 링 발진기 주파수, 특정 크기의 트랜지스터에 대한 전류/전압 값, 등의 파라미터 테스트에 대한 응답으로 숫자 값을 얻는다. 일반적으로 숫자 파라미터 값이 임계값이나 제한치보다 크거나 작은 경우, 칩이 작동하더라도 파라미터 값으로 인해 실행 불가능으로 간주되어 불합격된다. 테스트 절차에 불합격한 회로는 폐기될 수 있으며(또는 웨이퍼가 다이싱되면 폐기 표시됨) 회로의 상태가 표시되거나 달리 식별될 수 있다(예: 웨이퍼 맵을 나타내는 파일에 저장됨). 그러나 현재 모델링 방법은 모든 다이, 합격 또는 불합격에 대해 웨이퍼 소트 테스트 데이터를 활용하여 보다 효과적인 예측을 형성할 수 있다. 웨이퍼 테스트 및 소트 후 웨이퍼는 개별 회로 또는 다이로 분할되고, 웨이퍼 테스트/소트를 통과한 각 다이는 포장된다.
- [0013] 여기에서 우리의 초점은 웨이퍼 소트 프로세스 단계의 파라미터 테스트 데이터에 있지만, 임의의 모델링 단계에서 다른 이용 가능한 데이터를 활용할 수 있고, 스크라이브 라인 구조로부터 데이터를, 제조로부터 프론트엔드 데이터를, 또는, 포장/선적으로부터 백엔드 데이터를 포함하도록 이 기술들을 즉시 확장시켜서, 불합격할 가능성이 있는 다이를 식별하기 위한 기법을 향상시킬 수 있다.
- [0014] 이제 도 1을 참조하면, 초기 수명 장애 가능성의 다이를 예측하기 위해 수율을 모델링하기 위한 단순화된 프로세스(100)가 예시되어 있다. 단계 102에서, 제1 머신 러닝 모델은 각 다이에 대한 수율을 예측하도록 구성된다. 즉, 그룹 내 모든 다이가 합격한 테스트에서 특정 다이와 함께 나타나는 파라미터들의 그룹 내 모든 다이로부터의 모든 데이터에 (적어도 최초에) 기초하여, 특정 다이가 양호할 가능성을 결정하도록 구성된다. 제1 모델에 대한 입력은 다이의 위치, 웨이퍼 소트 파라미터 값 및 기타 사용 가능한 데이터(예: 제조 또는 패키징 단계로부터의)이다. 제1 모델은 입력 데이터를 분석하고, 어떤 입력이 수율 예측에 더 중요한지 결정한 다음, 더 중요한 입력 데이터만을 기반으로 각 다이에 대한 파라미터 수율 예측(PY) 모델을 완성하고, 결과 예측 PY를 단계 103에서 저장한다.
- [0015] 단계(104)에서, 제2 머신 러닝 모델은 다이의 위치에만 기초하여 각 다이에 대한 수율을 예측하도록 구성된다. 이 결과는 각 다이에 대한 기준 수율(RY) 예측이다. 일반적으로, 가장자리에 가까운 위치는 다이 불합격을 초래할 가능성이 높으며, 중앙에 가까운 위치는 일반적으로 다이 합격일 가능성이 높다. 단계(106)에서, 기준 수율 예측(RY)은 파라미터 수율 예측(PY)으로부터 감산되고 그 결과는 파라미터 수율 델타(ΔPY)이다.
- [0016] 단계(108)에서 파라메트릭 수율 예측 PY와 파라메트릭 수율 델타 ΔPY 사이의 관계에 대한 분석 및 평가는 단계(110)에서 고객이 수용 가능한 손실 임계값을 설정하기 위한 조치 계획(즉, 고객이 초기 수명 장애에 대한 모델링된 수율 예측에 기초하여 고객이 몇 퍼센트의 다이를 추가 처리로부터 단계 112에서 제거할 의향이 있는지)으로 이어질 수 있다. 따라서 다이 수율 예측에 대한 모델링된 수율 접근 방식은 기존 방법보다 고장에 취약한 다이를 식별하는 데 더 효과적인 것으로 입증되었다. 또한, 포장 전에 현장에서 초기 장애 가능성이 큰 다이를 제거함으로써, 전체 수율 및 비용 성능이 향상된다.
- [0017] 예를 들어, 도 2는 기호(201)로 표시된 12,000개 넘는 다이에 대한 웨이퍼 소트 및 테스트 파라미터 데이터의 실제 샘플링에 대한 x축의 파라미터 수율 예측 PY 및 y축의 파라미터 수율 델타 ΔPY 의 그래픽 플롯(200)이다. 현장 반환(field return)으로 식별된 것은 기호 209로 표시된다.
- [0018] 여기에 설명된 개선된 방법을 거친 실제 데이터의 샘플링으로부터, 77개의 다이는 플롯(200)의 사분면(210)에 위치한 테스트 결과를 반영하였고, 이는 낮은 PY 및 음의 ΔPY 를 나타낸다. 또한, 사분면 210에서 테스트한 불량 다이의 현장 반환이 8개 있었는데, 이는 사분면 210에서 테스트한 다이의 최소 10.4%가 불량이었고 가장 큰 수치 결과임을 나타낸다. 현장에서 불합격한 모든 다이가 반환되지 않을 가능성이 높기 때문에 사분면(210)에서

불량 다이의 실제 백분율은 더 높을 수 있다. 144개의 다이는 플롯 200의 사분면 220에 위치한 테스트 결과를 반환했으며, 이는 낮은 PY 및 양의 ΔPY 를 나타낸다. 이 다이 중 3개가 불량 다이의 현장 반환되었으며, 2.1%의 불합격율도 상당한 숫자이다.

- [0019] 11,946개의 다이가 플롯(200)의 사분면(230)에 위치한 테스트 결과를 반영하였고, 높은 PY 및 양의 ΔPY 를 나타낸다. 34개의 다이가 현장 반환되었고, 불합격율은 0.3%였다. 마지막으로 150개의 다이가 플롯 200의 사분면 240에 위치한 테스트 결과를 반환했으며, 이는 높은 PY와 음의 ΔPY 를 나타낸다. 1개의 다이만이 이 사분면에서 현장 반환(0.7% 실패율)이었다.
- [0020] 모델링된 수율 방법이 낮은 PY와 큰 음의 ΔPY 를 모두 나타낼 때, 처리가 다이의 조기 수명 장애를 초래할 가능성이 가장 높다는 것을 도 2로부터 알 수 있다. 그러나 PY가 낮거나 음의 ΔPY 가 크면 조기 수명 장애 확률이 또한 증가할 수 있다는 것이 또한 명백하다. 또한 일부 장애는 패키징 문제 또는 무작위 결함으로 인한 것이기 때문에, 많은 조기 수명 장애를 이러한 방식으로 예측할 수 없다는 점을 인식해야 한다.
- [0021] 도 3의 그래프 플롯(300)은 라인 310으로 표시된 수율을 예측하기 위해 아웃라이어(outliers)를 식별하는 기존 방법과, 라인 320으로 표시된 조기 수명 장애를 예측하기 위한 모델링된 수율 방법 간의 비교를 보여준다. x축은 현장 반환 감소를 위해 희생된 양호한 다이의 백분율을 나타내고, y 축은 예측 방법에서 알려진 조기 수명 장애의 백분율을 나타낸다. 따라서, 그래프(300)는 이 데이터 세트에 대한 모델링된 수율 접근법으로 조기 수명 장애를 식별하는 능력에서 10% 이상의 개선, 즉 중요하고 가치 있는 개선을 보여준다.
- [0022] 그러한 정보가 주어지면, 고객은 다이 장애의 위험이 얼마나 허용가능한지에 대한 선택을 할 수 있다. 예를 들어, 고신뢰성 애플리케이션(예: 항공 전자공학)을 사용하는 고객은 현장 장애에 대한 허용 오차가 매우 낮고 비용에 민감한 고객은 장애 허용 오차가 높을 수 있다.
- [0023] 이제 도 4를 참조하면, 다이 레벨에서 모델링된 수율 예측을 위한 보다 상세한 프로세스 흐름(400)이 제시된다. 단계 402에서, 각각의 다이 관련 파라미터에 대한 최대 한계가 추정된다. 각각의 고유한 다이 설계에 대해 수천 개의 파라미터가 있을 수 있지만 각 파라미터에는 다이가 항상 불합격할 값이 있으며 이러한 한계가 먼저 고려된다. 일반적으로 고객은 파라미터 목록에 대한 데이터와, 각 파라미터에 대한 임계값 또는 고객 한계를 제공한다. 그러나 모델링의 목적상 각 파라미터에 대한 한계 또는 임계값이 고객 데이터와 독립적으로 결정되면 더 효과적일 수 있다. 예를 들어, 일 실시예에서, 산출되는 임의의 다이의 가장 큰 값으로서 고객 데이터의 검토로부터 최대 한계가 취해지는 반면, 더 큰 모든 값은 일관되게 다이 불합격을 초래한다. 단계 404에서, 각각의 다이에 대한 파라미터는 추정된 한계에 기초하여 임계값과 비교되고, 임의의 다이가 단계 406에서 임의의 파라미터에 대한 임계값을 초과하는 경우, 추가 처리를 피하기 위해 단계 408에서 제거되거나 제거 대상으로 표시된다.
- [0024] 다음으로, 단계(410)에서, 테스트 결과에서 항상 함께 나타나는 파라미터의 그룹이 식별된다. 보다 구체적으로, 일 파라미터 그룹은 웨이퍼 소트 및 테스트 절차의 결과로 합격 다이 그룹이 모두 동일한 파라미터에 대한 테스트 값을 갖는 그룹이다. 파라미터 그룹은 비배타적일 수 있다.
- [0025] 예를 들어, 이제 도 5를 참조하면, 표(500)는 파라미터 그룹을 식별하는 것을 예시하기 위한 예를 제공한다. 제 1 열(501)은 웨이퍼 테스트/소트의 결과에 따라 다이가 소트된 빈을 나열한다. 제2 열(502)은 테스트 A1-A4 및 B1-B3을 포함하여, 수행된 특정 파라미터 테스트를 나열한다. 열 503 - 506은 해당 행의 각 테스트에 대해 파라미터 데이터 값이 반환되었는지 여부를 나타낸다. 테스트 A1의 파라미터가 Die2, Die3 및 Die4에 존재하여 제1 파라미터 그룹(511)을 형성함을 알 수 있다. 또한 테스트 A2-A4의 파라미터가 Die1 및 Die2에 존재하여 제2 파라미터 그룹(512)을 형성함을 알 수 있다. 마지막으로, 테스트 B1-B3의 파라미터는 Die2 및 Die3에 존재하여 제 3 파라미터 그룹(513)을 형성한다.
- [0026] 도 4로 돌아가면, 일단 파라미터 그룹이 식별되면, 각각의 식별된 파라미터 그룹에 대한 수율 예측을 결정하기 위한 교차 검증된 모델로서 제1 머신 러닝 모델이 단계(412)에서 구축된다. 일 실시예에서, 제1 모델은 해당 파라미터 그룹의 모든 파라미터에 대한 값을 보여주는 모든 다이로부터의 데이터를 사용하여 각 파라미터 그룹에 대해 실행된다. 단계 414에서, 제1 모델로부터의 수율 예측이 저장되고, 파라미터 그룹의 각 다이에 대해 저장된다.
- [0027] 단계(416)에서, 특정 다이가 속하는 모든 파라미터 그룹에 걸친 수율 예측은 예를 들어 통계 함수로서 결합된다. 일 실시예에서, 평균은 다이에 대한 모든 수율 예측에 걸쳐 취해지며, 단계(418)에서 파라메트릭 수율 예측(PY)으로 저장 및 세이브된다.
- [0028] 기준 수율 예측을 위해 제2 머신 러닝 모델이 단계(420)에서 구축된다. 그 결과는 웨이퍼 상의 다이 위치에만

기반하여 각 개별 다이에 대한 수율 예측을 계산함으로써 결정된다. 일 실시예에서, 보다 매끄러운 모델링 결과를 제공하기 위해 극좌표가 사용된다.

[0029] 파라미터 수율 예측 델타 ΔPY 는 파라미터 수율 예측 PY (단계 418)로부터 기준 수율 예측 RY (단계 420)를 감산함으로써 단계 422에서 계산된다. 음의 델타는 기준 수율 예측이 파라미터 수율 예측보다 높기 때문에 바람직하지 않다.

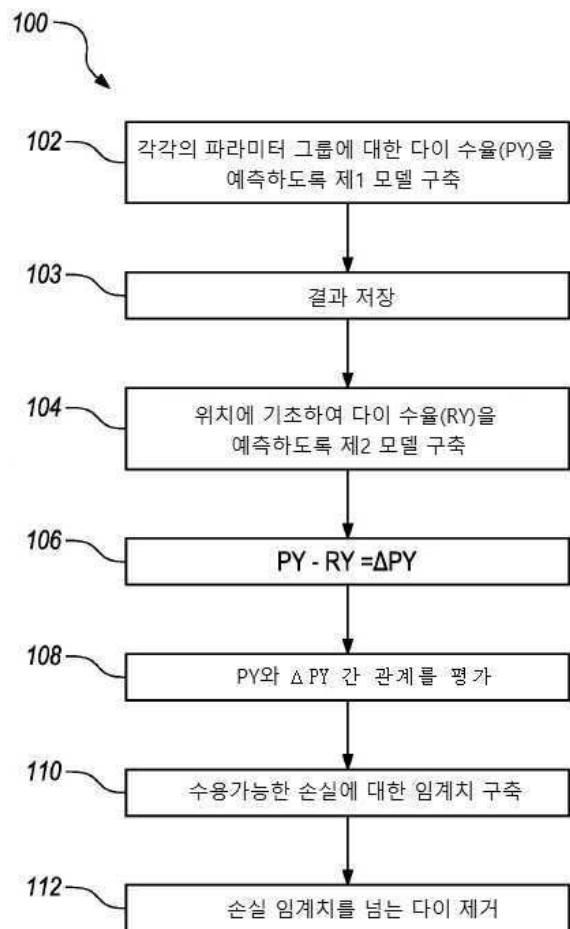
[0030] 단계(424)에서, 모든 예측이 결정된 후, 웨이퍼 소트 테스트에 불합격한 임의의 다이는 폐기되어, 분석될 나머지 다이를 제한한다. 웨이퍼 소트 테스트에 불합격한 다이는 결코 선적되거나 포장되지 않기 때문에 조기 수명 장애가 될 수 없다.

[0031] 파라메트릭 수율 예측 PY 는 단계 426에서 가장 낮은 것에서 가장 높은 것으로 정렬되고, 각 다이의 적용 가능한 예측된 수율 PY 백분위수는 단계 428에서 계산된다. 유사하게, 파라메트릭 수율 예측 델타 ΔPY 는 단계에서 단계 430에서 가장 낮은 것에서 가장 높은 것으로 소팅되고, 각 다이의 적용 가능한 백분위수 ΔPY 는 단계 432에서 계산된다. 이 공동 백분위수 정보를 단계 434에서 평가함으로써, 수용 가능한 손실에 대한 목표가 단계 436에서 설정될 수 있고 조기 수명 장애로 예측된 목표 영역 내 다이가 단계 438에서 추가 처리로부터 제거될 수 있다. 일반적으로, PY 백분위수 및 ΔPY 백분위수의 최소값은 다이가 조기 수명 장애일 가능성의 주요 지표이다. 따라서 고객은 일정 수준의 손실에 대한 허용 오차를 설정하고, PY 백분위수 기준 및/또는 ΔPY 백분위수 기준을 충족하는 조기 수명 장애 가능성이 있는 선택된 다이를 제거하는 정책을 설정할 수 있다.

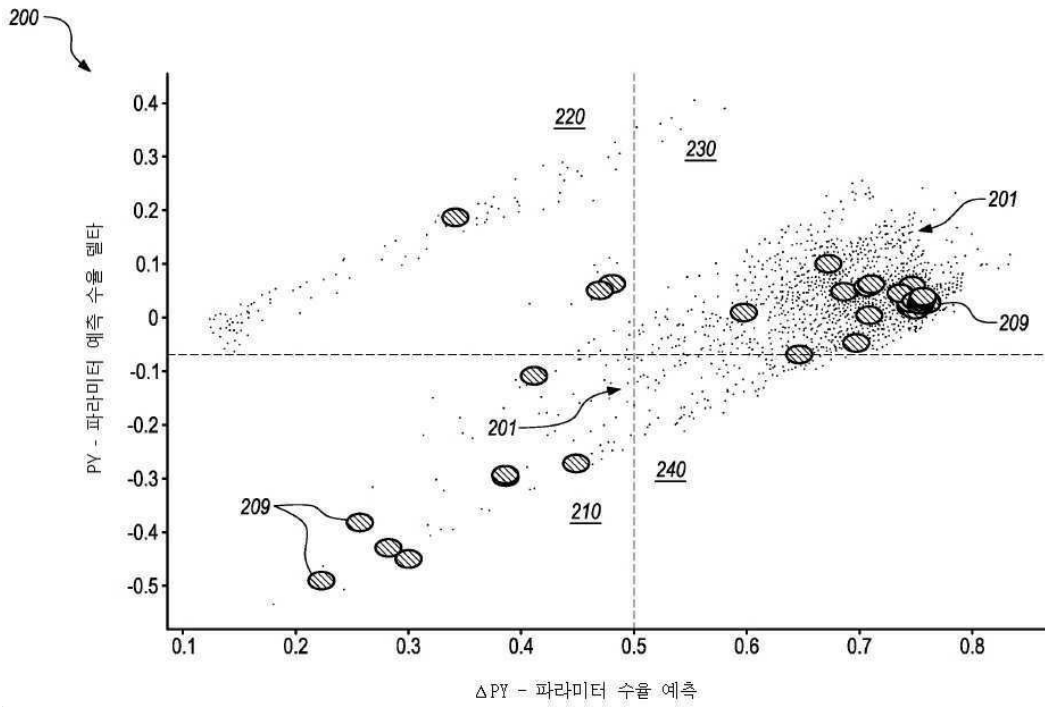
[0032] 전술한 설명은 당업자가 여기에 설명된 기술을 만들고 사용할 수 있도록 의도된 것이지만, 통상의 기술자는 설명이 제한적이지 않고 변형, 조합 및 등가물의 존재를 인식할 것임을 이해할 것이다. 본 명세서에 기술된 특정 실시예, 방법 및 예에 대해 설명한다.

도면

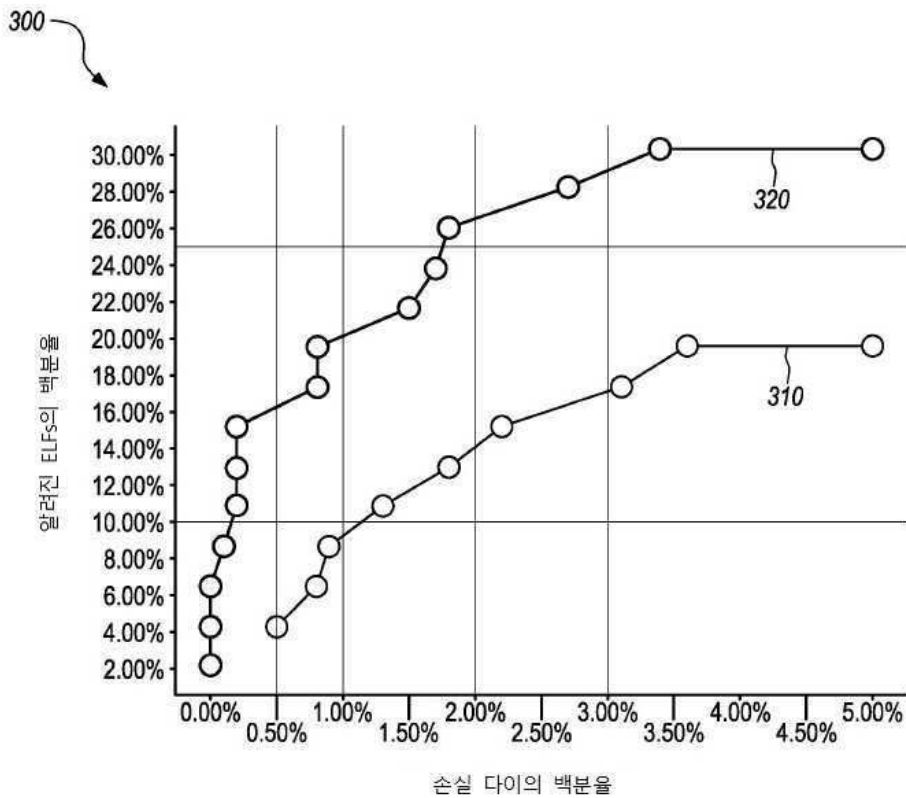
도면1



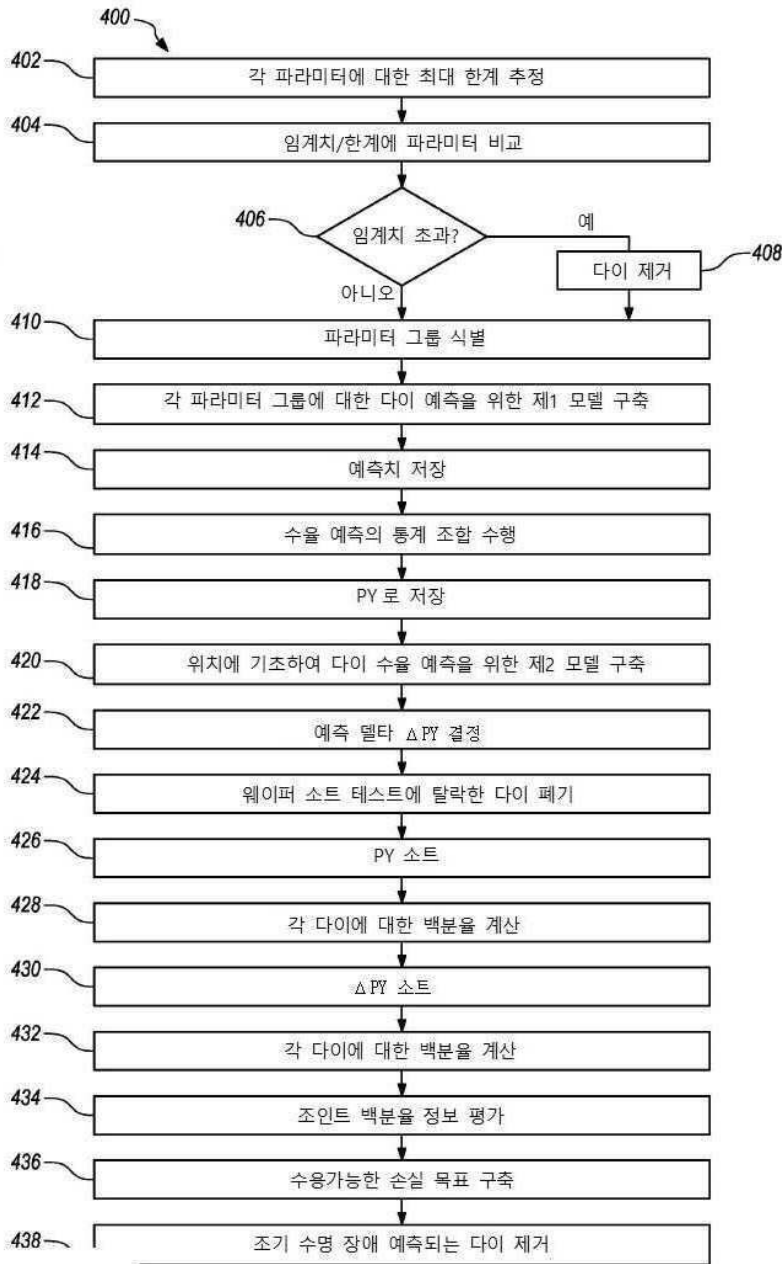
도면2



도면3



도면4



도면5

500

빈	테스트	Die-1	Die-2	Die-3	Die-4
A	A-1	-	x	x	x
	A-2	x	x	-	-
	A-3	x	x	-	-
	A-4	x	x	-	-
B	B-1	-	x	x	-
	B-2	-	x	x	-
	B-3	-	x	x	-
S					
P					

511

512

513