

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 9 月 25 日(25.09.2014)



(10) 国際公開番号
WO 2014/148400 A1

- (51) 国際特許分類:
H01L 29/861 (2006.01) *H01L 29/06* (2006.01)
H01L 21/329 (2006.01) *H01L 29/868* (2006.01)
- (21) 国際出願番号: PCT/JP2014/057012
- (22) 国際出願日: 2014 年 3 月 14 日(14.03.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-058528 2013 年 3 月 21 日(21.03.2013) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: 河野 涼一(KAWANO, Ryouichi); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP). 椎木 崇(SHIIGI, Takashi); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 酒井 昭徳(SAKAI, Akinori); 〒1006020 東京都千代田区霞が関 3 丁目 2 番 5 号 霞が関ビ

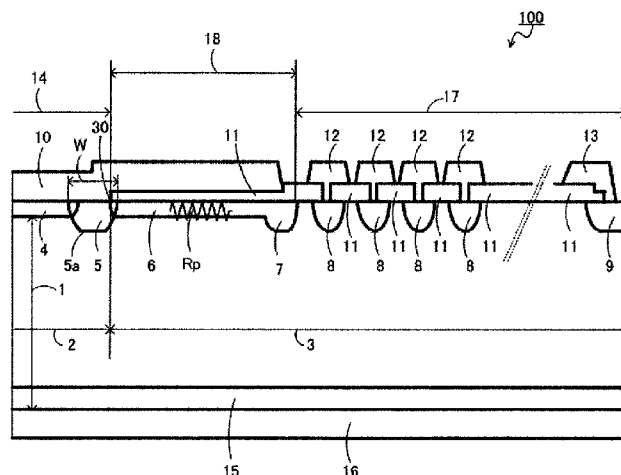
ルディング 20 階 酒井総合特許事務所 Tokyo (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置



(57) Abstract: This semiconductor device (100) is provided with a p anode region (4) disposed on an n drift region (2) and a p diffusion region (5) disposed on the n drift region (2) in contact with the p anode region (4). The device is also provided with, on an n-region (3), a resistance region (6) disposed in contact with the p diffusion region (5), a plurality of p guard ring regions (8), and a p stopper region (9) disposed separate from the p guard regions (8). By providing the p diffusion region (5), the extraction of holes concentrated in the p anode region is suppressed during reverse recovery, and thus a semiconductor device having high reverse recovery tolerance can be provided.

(57) 要約: この半導体装置 (100) は、nドリフト領域 (2) 上に配置されるpアノード領域 (4) と、nドリフト領域 (2) 上にpアノード領域 (4) と接して配置されるp拡散領域 (5) を備える。n領域 (3) 上にp拡散領域 (5) と接して配置される抵抗領域 (6) と、複数本のpガードリング領域 (8) と、pガードリング領域 (8) と離して配置されるpストップ領域 (9) を備える。p拡散領域 (5) を設けることで、逆回復時にpアノード領域に集中する正孔の引き抜きが抑制されて、高い、逆回復耐量を有する半導体装置を提供できる。



WO 2014/148400 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

— 補正された請求の範囲及び説明書 (条約第 19 条(1))

明 細 書

発明の名称：半導体装置

技術分野

[0001] この発明は、パワー半導体モジュールなどの半導体装置に関する。

背景技術

[0002] 近年、省エネ化の要求に対して、パワー半導体モジュールの適用拡大が進んでいる。このパワー半導体モジュールの一例について説明する。図8は、パワー半導体モジュール500の要部回路図である。このパワー半導体モジュール500の回路は、コンバータ部81、ブレーキ部82およびインバータ部83で構成されている。

[0003] コンバータ部81は、U相、V相、W相の3相からなり、各相は上下アームで構成され、各アームはダイオード84からなる。ブレーキ部82は、ダイオード85とIGBT（絶縁ゲート型バイポーラトランジスタ）86とからなる。ブレーキ部82において、ダイオード85とIGBT86とは、直列接続されている。

[0004] インバータ部83は、U相、V相、W相の3相からなり、各相は上下アームで構成される。インバータ部83における1アームは、IGBT87とダイオードであるFWD（フリーホイーリングダイオード）88とからなる。IGBT87とFWD88は、逆並列に接続されている。インバータ部83において、IGBT87およびFWD88はそれぞれ単体または複数個並列接続される場合もある。インバータ部83に用いられるFWD88には、逆回復モードがあり、この逆回復モードで破壊が起こり易いので、高い逆回復耐量が求められる。

[0005] 図9は、従来のFWD88の要部断面図である。図9の断面図はエッジ終端構造付近を拡大した図であり、例えば特許文献4の図1に近い構造を示している。図9において、FWD88は、n半導体基板51に形成されたnドリフト領域52上に配置されるpアノード領域54およびアノード端部領域

５５、 n ドリフト領域５２の延在部である n -領域５３上に配置される p ガードリング領域５８および p ストップ領域５９を備える。また、 FWD ８８は、 p アノード領域５４上とアノード端部領域５５上に配置されるアノード電極６０を備える。

[0006] また、 FWD ８８は、 p ガードリング領域５８、 p ストップ領域５９上に配置される絶縁膜６１を備える。また、 FWD ８８は、 p ガードリング領域５８に電氣的に接続するガードリング電極６２、 p ストップ領域５９に電氣的に接続するストップ電極６３を備える。前記のアノード端部領域５５の不純物濃度および拡散深さは、 p ガードリング領域５８の不純物濃度および拡散深さと同じである。

[0007] また、 FWD ８８は、 n ドリフト領域５２の下に配置される n カソード領域６５と、 n カソード領域６５に電氣的に接続するカソード電極６６を備える。 FWD ８８において、 p アノード領域５４が形成される領域が活性部６４であり、 p ガードリング領域５８、 p ストップ領域５９、絶縁膜６１が形成される領域がエッジ終端構造６７である。尚、図中の符号５２は n ドリフト領域を示し、符号５３は n ドリフト領域５２の延在部である n -領域を示している。これらの領域５２、５３を総称して単にドリフト領域と呼ぶこともある。

[0008] つぎに、図８の３相のインバータ回路（インバータ部８３）に負荷として図示しないモータなどのインダクタンスを接続した場合のインバータ回路（インバータ部８３）の回路動作を説明する。ここでは、 U 相と V 相に着目して、例えば、 U 相の上アームのＩＧＢＴ８７と W 相の下アームのＩＧＢＴ８７が共にオンしてモータに電流を流してモータを回転させる場合について説明する。実際は、 W 相の上アームもしくは下アームにも電流が流れるが、ここでは説明を簡単にするために省き、 U 相と V 相の単相のインバータにモータが接続した場合について説明する。

[0009] U 相の上アームのＩＧＢＴ８７と W 相の下アームのＩＧＢＴ８７はオン、オフを繰り返し、オンの期間を長くするとモータに流れる電流が増大し、オ

フの期間を長くするとモータに流れる電流が減少する。この電流の増減によって、モータの回転数やトルクが制御される。以下、FWD 88 がオンしているときを通電時、FWD 88 がオン状態からオフ状態に移行するときを逆回復時と呼ぶ。

[0010] 図10は、IGBT 87とFWD 88の電圧電流波形を示す説明図である。図10を用いて、前記の動作を区間に分けて説明する。

(1) A区間は、IGBT 87がオンしてモータに電流が供給された状態である。IGBT 87がオンしてモータに電流が供給された状態ではFWD 88には電流が流れていない。

(2) B区間は、IGBT 87がオフした状態である。このとき、モータに流れる電流は行き場を失い、他のアームのFWD 88を介して、インバータ部83を流れる。この電流は、還流電流といわれ、FWD 88にとっては順方向電流となる。このFWD 88に順方向電流が流れているときが「通電時」である。

(3) Cの区間は、IGBT 87を再度オンさせた状態である。IGBT 87のオンにより流れる電流は、モータに流れる電流とこのIGBT 87に直列接続するFWD 88の逆電流となる。FWD 88に流れる逆電流は、FWD 88が逆回復した段階で停止し、全ての電流はモータに流れる。この一連の動作を繰り返してモータに流れる電流は制御される。FWD 88に流れる逆電流が逆回復電流であり、この逆回復電流が流れているときが「逆回復時」である。

[0011] 図11は、FWD 88に流れる正孔の挙動について説明する図であり、(a)は通電時の図、(b)は逆回復時の図である。図11においては、FWD 88に流れる正孔の挙動、特に、活性部64からエッジ終端構造67における挙動を示している。尚、通電時には活性部64の下部のnドリフト領域52においても正孔・電子対の蓄積が生じるが、図示は省略している。

[0012] 図11(a)の通電時においては、pアノード領域54からnドリフト領域52およびnドリフト領域52の延在部のn⁻領域53に正孔が注入(図1

1 (a) における符号 7 1 を参照) される。この正孔を中和するように、 n カソード領域 6 5 から n ドリフト領域 5 2 および n^- 領域 5 3 に電子が注入される。その結果、 n ドリフト領域 5 2 および n^- 領域 5 3 には、過剰な正孔と過剰な電子が存在した状態 (正孔・電子対の蓄積状態) で順方向電流が流れる。この過剰な正孔と電子が存在して順方向電流が流れている状態は、伝導度変調と呼ばれ、 n ドリフト領域 5 2 および n^- 領域 5 3 の抵抗が大幅に低下している状態である。つまり、通電時には、 n ドリフト領域 5 2 および n^- 領域 5 3 には過剰な正孔と電子が蓄積されている。

[0013] 図 1 1 (b) の逆回復において、IGBT 8 7 が再度オンし、FWD 8 8 が逆回復電流が流れる逆回復過程に移行する。この逆回復時では、 n ドリフト領域 5 2 および n^- 領域 5 3 に蓄積した正孔と電子は、正孔の引き抜き (図 1 1 (b) における符号 7 3 を参照) は p アノード領域 5 4 およびアノード端部領域 5 5 で行われ、電子は n カソード領域 6 5 に引き抜かれて逆回復電流となる。過剰な正孔と電子が n ドリフト領域 5 2 および n^- 領域 5 3 に存在しなくなった段階で逆回復電流がなくなり、FWD 8 8 はオフ状態になる。

[0014] 前記のアノード端部領域 5 5 と n ドリフト領域 5 2 との p n 接合は、深さ方向に凸状の形状を有している。そのため、 p アノード領域 5 4 の平坦な底部に比べると電流集中がし易い。また、エッジ終端構造 6 7 下の n^- 領域 5 3 に蓄積した正孔は、逆回復時にアノード端部領域 5 5 に集中して流れるため、FWD 8 8 の破壊を引き起こす。

[0015] アノード端部領域 5 5 への電流を集中し難くする方法として、 p アノード領域 5 4 とエッジ終端構造 6 7 である p ガードリング領域 5 8 の間に抵抗領域 5 6 を設ける延長構造 6 8 とする方法 (例えば、下記特許文献 1 の図 1 を参照) がある。また、局部的に p アノード領域 5 4 およびエッジ終端構造 6 7 と n ドリフト領域 5 2 およびその延在部の n^- 領域 5 3 の接合付近のライフタイムを短くする方法なども開示されている (例えば、下記特許文献 2 の図 1 を参照)。

[0016] 図 1 2 は、延長構造 6 8 を有する FWD 8 8 の要部断面図である。図 1 2

に示したFWD 88と図9に示したFWD 88との違いは、pアノード領域54とエッジ終端構造67であるpガードリング領域58の間に、pアノード領域54を外周方向に延在させた抵抗領域56が設けられている点である。この抵抗領域56の上面では、アノード電極60は絶縁膜を介して離間させている。この延長構造68を適用することで逆回復時に延長端部領域57への電流集中が緩和されるため、FWD 88の破壊が防止される。

[0017] また、下記特許文献3の例えば図3には、ガードリングより低濃度で浅く、アノード低濃度層より高濃度で深い中間層について記載されている。但し、この中間層はガードリングとは繋がっていない。また、コンタクト端部と低濃度層は接触している。また、下記特許文献4の例えば図1、図5には、前記従来例と同じ構造で抵抗による作用が記載されている。また、下記特許文献5の例えば図1には、コンタクト端部がアノード層よりも深くて低濃度と示唆されるpリングで覆っている構成が記載されている。

先行技術文献

特許文献

[0018] 特許文献1：特許3444081号公報

特許文献2：特開2005-340528号公報

特許文献3：特開2000-114550号公報

特許文献4：特開2000-49360号公報

特許文献5：特開2009-38213号公報

発明の概要

発明が解決しようとする課題

[0019] しかしながら、前記の図12に示すような延長構造にした場合、その抵抗領域56の抵抗値 R_{p0} の選択が重要になる。抵抗値 R_{p0} を最適値に設定しないと、抵抗領域56において、エッジ終端構造67側または活性部64側の端部で電流集中が起こり易くなりFWD 88の破壊が生じる。

[0020] 図13は、図12のFWD 88において、抵抗領域56の抵抗値 R_{p0} が

最適値より小さい場合の正孔の挙動を示し、(a)は通電時の図、(b)は逆回復時の図である。図13(a)に示すように、通電時には正孔の注入(図13(a)における符号71を参照)が広い領域で行われる。通電時は、定格電流と順方向電圧降下の積である電力損失は十分小さいので、発熱等の素子破壊は生じない。

[0021] しかし、図13に示したFWD88においては、逆回復時には、正孔の引き抜き(図13(b)における符号73を参照)が行われ、抵抗値 R_{po} の低い抵抗領域56の端部である延長端部領域57に電流集中が生じる。エッジ終端構造67の下部に蓄積したキャリアは、延長端部領域57から低抵抗の抵抗領域56に流入してpアノード領域54からアノード電極60に通過する。このとき、延長端部領域57よりも外周側の n^- 領域53に蓄積したキャリアは、延長端部領域57に集中する。この電流集中により、ポアソンの式に従って延長端部領域57の電界強度が増強され、この延長端部領域57で破壊が起こる。

[0022] 図14は、図12のFWD88において、抵抗領域56の抵抗値 R_{po} が最適値より大きい場合の正孔の挙動を示し、(a)は通電時の図、(b)は逆回復時の図である。図14(a)に示すように、通電時には正孔の注入が広い領域で行われる(図14(a)における符号71を参照)。ただし、抵抗領域56の抵抗 R_{po} が大きいため、コンタクト端30からチップ外周側に向かうほど、正孔注入量は減少する。それでも、通電時は、定格電流と順方向電圧降下の積である電力損失は十分小さいので、発熱等の素子破壊は生じない。

[0023] しかし、図14に示したFWD88においては、逆回復時には、図14(b)に示すように、抵抗値 R_{po} の高い抵抗領域56には正孔が流入しにくくなり、正孔の引き抜き(図14(b)における符号73を参照)は抵抗領域56を通過しない。このため、コンタクト端30よりも外周に蓄積された正孔は全て、コンタクト端30に向かって集中する。これにより、pアノード領域54と抵抗領域56の接続箇所であるコンタクト端30に電流が過大

に集中して、この箇所です素子破壊が起こる。このように、抵抗領域56の抵抗値 R_{po} が小さ過ぎても大き過ぎても逆回復時に素子破壊を生じ易くなる。

[0024] 特に、コンタクト端30に電流が集中しやすい理由を説明する。図15は、図14(b)のダイオードにおいて、逆回復時の等電位線と正孔の引き抜き(図14(b)における符号73を参照)の関係を示した模式図である。図15において、コンタクト端30よりチップ外周方向では、等電位線41は図のように活性部に向かって湾曲するため、その勾配はコンタクト端30に向かって集中する。符号23は正孔の引き抜きを示している。正孔は、この等電位線41(ポテンシャル)の勾配に沿って空間電荷領域を駆け下りるため、コンタクト端30よりチップ外周側に蓄積された正孔は、全てコンタクト端30に集中することになる。

[0025] この発明は、上述した従来技術による問題点を解消するため、エッジ終端構造領域と活性部の境界で発生しやすい電流集中を回避し、高い逆回復耐量を有する半導体装置を提供することを目的とする。

課題を解決するための手段

[0026] 前記の目的を達成するために、この発明の半導体装置は、第1導電型の半導体基板の第1主面に第2導電型の第1半導体領域を備え、該第1半導体領域を取り囲んで配置されるエッジ終端構造を構成する複数の第2導電型の第2半導体領域を備える。また、前記第1半導体領域に電氣的に接続する第1主電極を前記第1主面上に備え、前記第2半導体領域と前記第1半導体領域の間に、前記第1主電極から深さ方向に絶縁膜を挟んで離間した抵抗領域となる第2導電型の第3半導体領域を備える。そして、この半導体装置において、前記第1主電極が前記半導体基板と接触する外周端部からさらに外周方向の該半導体基板表面に、前記第3半導体領域の他に抵抗の異なる2つ以上の第2導電型拡散領域を備えるとともに、前記第3半導体領域および前記2つ以上の第2導電型拡散領域のいずれか1つが前記第1半導体領域に接続する構成とする。

[0027] また、この発明の半導体装置は、上記の発明において、前記第3半導体領域および前記2つ以上の第2導電型拡散領域のうち少なくとも1つの領域の拡散深さが残余の領域の拡散深さよりも深く、かつ前記第1半導体領域の拡散深さよりも深いとよい。

[0028] また、この発明の半導体装置は、上記の発明において、前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域と前記第1半導体領域の間に両方に接続する第2導電型の第4半導体領域であり、前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記第2半導体領域側で前記第3半導体領域より不純物濃度が高くかつ拡散深さが深い第2導電型の第5半導体領域であり、前記第4半導体領域の拡散深さが前記第3半導体領域の拡散深さよりも深く、前記第4半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より低いとよい。

[0029] また、この発明の半導体装置は、上記の発明において、前記第5半導体領域の外周方向の幅は $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であるとよい。

[0030] また、この発明の半導体装置は、上記の発明において、前記第3半導体領域の深さ方向の積分濃度が、前記第1半導体領域の不純物濃度よりも高く、前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であるとともに前記第3半導体領域に接続するとよい。

[0031] また、この発明の半導体装置は、上記の発明において、前記第1半導体領域の延在部分の長さが $2\mu\text{m}$ 以上 $50\mu\text{m}$ 未満であるとよい。

[0032] また、この発明の半導体装置は、上記の発明において、前記第3半導体領域は、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であり、前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該

第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記絶縁膜に接する前記第3半導体領域の表面から前記第3半導体領域を貫通して配置される第2導電型の第6半導体領域であり、該第6半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より高いとよい。

[0033] また、この発明の半導体装置は、上記の発明において、前記第6半導体領域と前記第1半導体領域の間に配置される前記第3半導体領域の不純物濃度と拡散深さが前記第1半導体領域の不純物濃度と拡散深さに等しいとよい。

[0034] また、この発明の半導体装置は、上記の発明において、前記第3半導体領域の不純物濃度と拡散深さが前記第1半導体領域の不純物濃度と拡散深さに等しいとよい。

[0035] また、この発明の半導体装置は、上記の発明において、前記第2導電型拡散領域を備えることにより、前記第1主電極の外周端部よりも内周側に逆回復電流を分流させるとよい。

[0036] この発明によれば、pアノード領域とエッジ終端構造を構成するpガードリング領域の間に抵抗領域を設け、さらに、pアノード領域と抵抗領域の間に両者に接する低濃度のp拡散領域を設ける。また、前記p拡散領域の表面層に高濃度領域を設けることで、アノード電極のコンタクト端部近辺への電流集中を抑える。

[0037] また、この発明によれば、pアノード領域より拡散深さの深く、pガードリング領域の拡散深さより浅い抵抗領域を、pアノード領域とpガードリング領域に接して配置し、さらに、pアノード領域がアノード電極に接する箇所をpアノード領域の端部から内部に向かって後退させ、この後退量を $2\mu\text{m}$ ～ $50\mu\text{m}$ とすることで、アノード電極のコンタクト端部近辺への電流集中を抑える。

[0038] また、この発明によれば、抵抗領域に抵抗領域の不純物濃度より高く、拡散深さが深い高濃度領域を設けることで、アノード電極のコンタクト端部近辺への電流集中を抑える。

発明の効果

[0039] この発明によれば、エッジ終端構造領域と活性部の境界で発生しやすい電流集中を回避し、高い逆回復耐量を有する半導体装置を提供することができるという効果を奏する。

図面の簡単な説明

[0040] [図1]図1は、この発明の実施例1に係る半導体装置100の要部断面図である。

[図2]図2は、図1の構造での正孔の挙動を説明する図であり、(a)は通電時の図、(b)は逆回復時の図である。

[図3]図3は、この発明の実施例2に係る半導体装置200の要部断面図である。

[図4]図4は、この発明の実施例3に係る半導体装置300の要部断面図である。

[図5]図5は、アノードコンタクト後退量と電界強度の関係を示す図である。

[図6]図6は、この発明の実施例4に係る半導体装置400の要部断面図である。

[図7]図7は、実施例1～4の半導体装置100～400のpアノード領域4付近の要部構成図である。

[図8]図8は、パワー半導体モジュール500の要部回路図である。

[図9]図9は、従来のFWD88の要部断面図である。

[図10]図10は、IGBT87とFWD88の電圧電流波形を示す説明図である。

[図11]図11は、FWD88に流れる正孔の挙動について説明する図であり、(a)は通電時の図、(b)は逆回復時の図である。

[図12]図12は、延長構造68を有するFWD88の要部断面図である。

[図13]図13は、図12のFWD88において、抵抗領域56の抵抗値 R_p が最適値より小さい場合の正孔の挙動を示し、(a)は通電時の図、(b)は逆回復時の図である。

[図14]図14は、図12のFWD88において、抵抗領域56の抵抗値 R_p が最適値より大きい場合の正孔の挙動を示し、(a)は通電時の図、(b)は逆回復時の図である。

[図15]図15は、図14(b)のダイオードにおいて、逆回復時の等電位線と正孔の引き抜き(図14(b)における符号73を参照)の関係を示した模式図である。

[図16]図16は、実施例1のダイオードの断面において、逆回復時の等電位線41と正孔の引き抜き(図16における符号23を参照)の関係を示した模式図である。

[図17]図17は、実施例3のダイオードの断面において、逆回復時の等電位線41と正孔の引き抜き(図17における符号23を参照)の関係を示した模式図である。

[図18]図18は、実施例4のダイオードの断面において、逆回復時の等電位線41と正孔の引き抜き(図18における符号23を参照)の関係を示した模式図である。

発明を実施するための形態

[0041] 実施の形態を以下の実施例で説明する。以下の説明において、領域の先頭に付されたpは導電型がp型、nは導電型がn型であることを示す。また、以下の説明において、半導体基板となるウェハーを個々の半導体装置に断片化した状態を、適宜チップとして説明する。

実施例 1

[0042] 図1は、この発明の実施例1に係る半導体装置100の要部断面図である。図1においては、図8のFWD88に相当するFWDの要部断面であり、活性部端部付近から半導体基板の外周部までの半導体装置の要部断面を示している。図1において、半導体装置100は、nドリフト領域2の上面に配置されるpアノード領域4を備えている。nドリフト領域2上には、pアノード領域4と接して配置され、pアノード領域4よりも低濃度で拡散深さの深いp拡散領域5が設けられている。nドリフト領域2の外延部のn⁻領域3

には、エッジ終端構造 17 などが形成される。

[0043] n -領域 3 上には、 p 拡散領域 5 と接して配置される抵抗領域 6 と、抵抗領域 6 と接して配置される抵抗端部領域 7 と、抵抗端部領域 7 と離して配置される複数本の p ガードリング領域 8 と、 p ガードリング領域 8 と離して配置される p ストップ領域 9 と、が設けられている。 n 半導体基板 1 に形成される各領域は、 n 半導体基板 1 における n ドリフト領域 2 とその外延部の n -領域 3 には形成されない。

[0044] また、半導体装置 100 は、 p アノード領域 4 と p 拡散領域 5 に電氣的に接続して配置されるアノード電極 10 を備える。以下の説明においては、アノード電極 10 が、 p アノード領域 4 またはそれに接続する p 型の拡散層の表面に接続している接触面の端の部分、を、コンタクト端 30 と呼ぶ。また、以下の説明においては、さらに、コンタクト端 30 からチップ外周側に向かって抵抗端部領域 7 の外周端部までの領域を、緩衝領域 18 と呼ぶ。

[0045] 半導体装置 100 は、緩衝領域 18 に電気抵抗（以下、単に抵抗と呼ぶ）の異なる 3 つかそれ以上の p 型領域を有することを特徴の一つとしている。実施例 1 の半導体装置 100 は、コンタクト端 30 に接続している p 拡散領域 5 と、 p 型拡散領域とその外周側で接続する抵抗領域 6 と、抵抗領域 6 とその外周側に接続する抵抗端部領域 7 の 3 つの領域を有している。

[0046] これらの抵抗が異なるとは、具体的には各 3 領域の不純物（ドーピング）濃度を半導体基板の表面から深さ方向に積分した積分濃度が異なることである。また、各 3 領域のシート抵抗は、積分濃度にキャリア移動度（ p 型層の場合は正孔）と電荷素量を掛けた値の逆数であるので、各 3 領域のシート抵抗が異なると言っても良い。尚、各 3 領域のうち 2 つが同じ抵抗（積分濃度、シート抵抗）であってもよい。緩衝領域 18 には、少なくとも異なる 2 種類の抵抗値を有する 3 つの p 型領域があればよい。

[0047] 半導体装置 100 は、 n -領域 3 上、抵抗領域 6 上、抵抗端部領域 7 上、 p ガードリング領域 8 上、 p ストップ領域 9 上に配置される絶縁膜 11 を備える。また、半導体装置 100 は、 p ガードリング領域 8 上に電氣的に接続し

て絶縁膜 11 上に配置されるガードリング電極 12 と、p ストップ領域 9 上に電氣的に接続して配置されるストップ電極 13 を備える。絶縁膜 11 としては、PSG（リンガラス）膜、熱酸化膜（フィールド酸化膜も含む）、および酸化膜と PSG 膜の積層膜などがある。図 1 は一層の絶縁膜で示したが、その中で、例えば、厚さが薄い箇所は熱酸化膜だけで、厚さが厚い箇所は熱酸化膜の上に PSG 膜を堆積させた複合膜であってもよい。

[0048] 半導体装置 100 は、n ドリフト領域 2 の下とその延在部の n⁻領域 3 下に配置される n カソード領域 15 と、n カソード領域 15 に電氣的に接続して配置されるカソード電極 16 を備える。前記の n ドリフト領域 2 と延在部の n⁻領域 3 は、n 半導体基板 1 で各拡散領域が形成されない。n ドリフト領域 2 と延在部の n⁻領域 3 の不純物濃度は、n 半導体基板 1 の不純物濃度と同じであり、例えば 1.0^{13} cm^{-3} 程度である。n ドリフト領域 2 と延在部の n⁻領域 3 の不純物濃度は、n 半導体基板 1 の不純物濃度と異なってもよい。

[0049] 前記の p アノード領域 4 は、不純物濃度を例えば $2 \times 1.0^{16} \text{ cm}^{-3}$ 程度（例えば $3 \times 1.0^{15} \text{ cm}^{-3} \sim 1 \times 1.0^{17} \text{ cm}^{-3}$ ）とし、その拡散深さを例えば $5 \mu\text{m}$ 程度（例えば $3 \mu\text{m} \sim 7 \mu\text{m}$ ）とすることができる。この場合、p アノード領域 4 の積分濃度は、拡散分布がガウシアンであると仮定すると、積分濃度は約 $4 \times 1.0^{12} \text{ cm}^{-2}$ （例えば $4 \times 1.0^{11} \text{ cm}^{-2} \sim 3 \times 1.0^{13} \text{ cm}^{-2}$ ）で、シート抵抗は約 $4000 \Omega/\square$ （ $1000 \Omega/\square \sim 30000 \Omega/\square$ ）である。

[0050] 前記の p ガードリング領域 8 は、不純物濃度が高い p 領域（p⁺）である。p ガードリング領域 8 は、不純物濃度を例えば $1.0^{18} \text{ cm}^{-3} \sim 1.0^{19} \text{ cm}^{-3}$ 程度またはそれ以上とし、その拡散深さを例えば $10 \mu\text{m}$ （例えば $7 \mu\text{m} \sim 15 \mu\text{m}$ ）程度とすることができる。この場合、p ガードリング領域 8 の積分濃度は約 $3 \times 1.0^{14} \text{ cm}^{-2}$ （例えば $2 \times 1.0^{14} \text{ cm}^{-2} \sim 4 \times 1.0^{15} \text{ cm}^{-2}$ ）で、シート抵抗は約 $220 \Omega/\square$ （例えば $30 \Omega/\square \sim 300 \Omega/\square$ ）である。

[0051] 前記の抵抗端部領域 7 は、p ガードリング領域 8 と不純物濃度および拡散深さが同じ p 領域である。この抵抗端部領域 7 は、p ガードリング領域 8 の一部と見なすこともできる。前記の抵抗領域 6 は、不純物濃度を 1.0^{17} cm^{-3}

程度（例えば $3 \times 10^{16} \text{ cm}^{-3} \sim 3 \times 10^{17} \text{ cm}^{-3}$ ）とし、その拡散深さを例えば $7 \mu\text{m}$ 程度（例えば $5 \mu\text{m} \sim 10 \mu\text{m}$ ）の p 領域（p）とすることができる。この場合、抵抗領域 6 の積分濃度は約 $2.5 \times 10^{13} \text{ cm}^{-2}$ （例えば $5 \times 10^{12} \text{ cm}^{-2} \sim 1 \times 10^{14} \text{ cm}^{-2}$ ）で、シート抵抗は約 $1100 \Omega/\square$ （例えば $400 \Omega/\square \sim 3000 \Omega/\square$ ）である。

[0052] p 拡散領域 5 は、低濃度の p 領域（p⁻）である。p 拡散領域 5 は、不純物濃度を例えば $3 \times 10^{15} \text{ cm}^{-3}$ 程度（例えば $10^{15} \text{ cm}^{-3} \sim 10^{16} \text{ cm}^{-3}$ ）とし、その拡散深さを例えば $10 \mu\text{m}$ 程度（ $8 \mu\text{m}$ 以上 $15 \mu\text{m}$ 以下）の低濃度の p 領域（p⁻）とすることができる。この場合、p 拡散領域 5 の積分濃度は約 $1.4 \times 10^{12} \text{ cm}^{-2}$ （例えば $4 \times 10^{11} \text{ cm}^{-2} \sim 6 \times 10^{12} \text{ cm}^{-2}$ ）で、シート抵抗は約 $10000 \Omega/\square$ （例えば $2000 \Omega/\square \sim 30000 \Omega/\square$ ）である。これは、前記の抵抗領域 6 の不純物濃度より低く、拡散深さは深い。この p 拡散領域 5 は n⁻領域 3 への正孔の注入を抑えて蓄積する正孔量を少なくする働きがあり、逆回復時の p アノード領域 4 での電流集中を緩和する働きがある。

[0053] この p 拡散領域 5 の底部 5a を平坦化するために、その幅 W を $5 \mu\text{m} \sim 50 \mu\text{m}$ の範囲にするとよい。 $5 \mu\text{m}$ 未満では平坦化の程度が小さ過ぎて、この箇所での電流集中が大きくなる。一方、 $50 \mu\text{m}$ 超では p アノード領域 4 の面積が小さくなり、FWD のオン電圧を上昇させる。また、好ましくは、 $10 \mu\text{m} \sim 30 \mu\text{m}$ の範囲がよい。半導体装置 100 において、p アノード領域 4 と、p 拡散領域 5 のうちコンタクト端 30 までを活性部 14 とする。また、p ガードリング領域 8、p ストップ領域 9、絶縁膜 11 が形成される領域をエッジ終端構造 17 とする。

[0054] n 半導体基板 1 の裏面には、n ドリフト領域 2 の下とその延在部の n⁻領域 3 の下に不純物濃度が 10^{18} cm^{-3} 程度で拡散深さが $1 \mu\text{m}$ 程度の高濃度の n カソード領域 15 が配置され、この n カソード領域 15 に電氣的に接続するカソード電極 16 が配置される。カソード電極 16 は、例えば Ti/Ni/Au の 3 層金属膜で形成される。アノード電極 10、ガードリング電極 12

およびストップ電極 13 は、例えば Al-Si 膜で形成される。

[0055] 図 2 は、図 1 の構造での正孔の挙動を説明する図であり、(a) は通電時の図、(b) は逆回復時の図である。図 2 においては、図 1 と同様に、通電時には活性部 14 の下部の n ドリフト領域 2 においても正孔・電子対の蓄積が生じるが、図示は省略している。図 2 (a) において、通電時は、抵抗領域 6 に接する p 拡散領域 5 からの正孔の注入 21 は p アノード領域 4 よりも小さい。また、抵抗領域 6 からの正孔の注入 21 は、コンタクト端 30 からエッジ終端構造 17 側に向かって小さくなる。

[0056] 一方、抵抗領域 6 の外端部 6a と接するエッジ終端構造 17 の最内周に設けられた抵抗端部領域 7 からの正孔の注入 21 は、抵抗端部領域 7 の不純物濃度が高いため、抵抗領域 6 の内端部 6b からの正孔の注入 21 より大きくなる。そのため、正孔の注入 21 が大きくなる箇所は抵抗領域 6 の外端部 6a および内端部 6b に分散される。また、p 拡散領域 5 からの正孔の注入 21a は、不純物濃度が低いため抑制される。また、不純物濃度が低いために、p 拡散領域 5 自体は、電流制限抵抗体 R として機能する。そのため、抵抗領域 6 に接する p 拡散領域 5 からの正孔の注入 21a は、p 拡散領域 5 を設けない場合に比べて抑制されて、電流集中が抑えられる。

[0057] 図 2 (b) において、逆回復時は、エッジ終端構造 17 の下部に蓄積した正孔の蓄積 22 は、抵抗端部領域 7 や抵抗領域 6 から引き抜かれる。この正孔の引き抜き (図 2 (b) における符号 23 を参照) は抵抗端部領域 7 や抵抗領域 6 では抵抗値 R_p が高いため、正孔が抵抗領域 6 を通って p アノード領域 4 に異動するときに電位差が生じる。この電位差は、抵抗領域 6 の抵抗にもよるが、およそ 100~200V である。

[0058] このため、正孔の引き抜き (図 2 (b) における符号 23a を参照) の量は少なく、蓄積した正孔の蓄積 22 の殆どは p 拡散領域 5 および p アノード領域 4 で引き抜かれる。また、p 拡散領域 5 の濃度は、p アノード領域 4 よりも低濃度で、かつ、拡散深さが深い。そのため、蓄積した正孔の蓄積 22 は、コンタクト端 30 へ向かうだけでなく、p 拡散領域 5 よりも内周側の p

アノード領域4に分流されるこの分流が、コンタクト端30への電流集中を緩和するために、逆回復耐量が向上する。

[0059] この逆回復電流の「分流」が生じる理由について、図16を用いて説明する。図16は、実施例1のダイオードの断面において、逆回復時の等電位線41と正孔の引き抜き（図16における符号23を参照）の関係を示した模式図である。等電位線41は、特に低電圧側のみ記載し、高電圧側（nカソード領域15側）の方は図示を省略する。

[0060] 逆回復時に、p拡散領域5におけるアノード電極10と同電位の線（空乏層端となる）は、pアノード領域4よりも低濃度のために浅く分布する。一方、電位が高くなると、p拡散領域5が深い拡散のため、等電位線41は深さ方向に伸びる。すなわち、pアノード領域4および抵抗領域6よりも深く等電位線41が分布する。これにより、このp拡散領域5のpn接合近辺では、電位の勾配は緩やかになる。つまり電界強度が緩和される。正孔は、電位勾配に沿って空間電荷領域を駆け下りるので、正孔はこの緩和領域を避けて電位勾配の急な方、すなわちpアノード領域4の側に落ちるようになる。

[0061] さらに、コンタクト端30は、低濃度のp拡散領域5内部に位置している。そのため、正孔は、このp拡散領域5の高抵抗の影響を受け、それより低抵抗であるpアノード領域4の方からアノード電極10に流れるようになる。すなわち、正孔電流がp拡散領域5よりもpアノード領域4の方に分流されるようになる。尚、緩衝領域18の3つのp型拡散領域は、前述のように、積分濃度の他に少なくとも2つの異なる拡散深さを有するようにしてもよく、分流の効果を一層強くできる。

[0062] 以上の理由により、正孔はコンタクト端30に集中せずにpアノード領域4からアノード電極10に流れ、コンタクト端30への電流集中が緩和され素子破壊は防止される。また、前記したように、p拡散領域5を設けることで、通電時と共に逆回復時での電流集中を防止することができる。その結果、高い逆回復耐量を有する半導体装置100を製作することができる。

実施例 2

- [0063] 図3は、この発明の実施例2に係る半導体装置200の要部断面図である。実施例1との違いは、pアノード領域4上とp拡散領域5上に拡散深さの浅い高濃度のp領域25 (p⁺)を形成した点である。p拡散領域5の表面濃度が低い場合に、アノード電極10とのオーミック接触が困難になり、接触抵抗が大きくなる。接触抵抗が大きくなると、p拡散領域5からの正孔の引き抜き量が減少し、正孔の引き抜きの殆どがpアノード領域4で行われる。そうすると、pアノード領域4で電流集中が発生し素子破壊を招く。
- [0064] これを防止する方策として、p拡散領域5の不純物濃度を低くしたまま、アノード電極10との接触抵抗を小さくするために、p拡散領域5より不純物濃度が高く拡散深さが浅いp領域25を設けるとよい。p領域25を設けることで、p拡散領域5で引き抜かれる正孔の量が多くなり、pアノード領域での電流集中が改善されて、素子破壊を防止することができる。
- [0065] 尚、前記の実施例1および実施例2ではpガードリング領域8の不純物濃度が高く、p拡散領域5の不純物濃度を低くしたが、pガードリング領域8の不純物濃度をp拡散領域5の不純物濃度に合わせる場合もある。このように合わせた場合には、両者を同時に形成できるので、半導体装置100、200の製造コストを低減できる。

実施例 3

- [0066] 図4は、この発明の実施例3に係る半導体装置300の要部断面図である。この半導体装置300の実施例1との違いは、以下の2点である。1点目は、pアノード領域4および抵抗領域6の拡散深さより深く、pガードリング領域8の拡散深さより浅い抵抗領域26をpアノード領域4と抵抗端部領域7に接して配置することである。2点目は、pアノード領域4がアノード電極10と接触する箇所の端部を抵抗領域26から離れた（後退させた）ことである。図4においては、絶縁膜11は、リンガラスのPSG膜11bと熱酸化膜11aの二層絶縁膜で示した。
- [0067] 実施例3の緩衝領域18も、3つの異なる抵抗領域を有する。第1の抵抗領域は、コンタクト端30からチップ外周に距離Tだけ延在する（あるいは

後退する) p アノード領域 4 である。第 2 の抵抗領域は、p アノード領域 4 の外延部と接続する抵抗領域 26 である。第 3 の抵抗領域は、抵抗領域 26 の外周側に接続する抵抗端部領域 7 である。

[0068] 前記した抵抗領域 26 を前記の p アノード領域 4 の拡散深さより深くすることで、この抵抗領域 26 で引き抜かれる正孔量は多くなり、p アノード領域 4 も含めて正孔の引き抜きが均等化される。また、前記の抵抗領域 26 の表面不純物濃度を抵抗領域 6 の表面不純物濃度と等しくした場合には、抵抗領域 26 の拡散深さが抵抗領域 6 の拡散深さより深いために、抵抗領域 26 の抵抗値 R_{p1} は抵抗領域 6 の抵抗値 R_p (図 3 参照) より小さくなる。

[0069] すなわち、p アノード領域 4 と抵抗領域 26 のそれぞれの積分濃度が異なる。抵抗端部領域 7 は、p ガードリング領域 8 と同じ程度に高濃度で拡散深さが深いため、抵抗値は低くなる。その結果、抵抗領域 6 より抵抗領域 26 の方が正孔の引き抜き効果が高くなり、p アノード領域 4 も含めて正孔の引き抜きが均等化される。

[0070] 尚、抵抗領域 26 を前記の抵抗領域 6 と拡散深さを同じにする場合もある。但し、抵抗領域 26 を前記の抵抗領域 6 と拡散深さを同じにする場合、p アノード領域 4 の拡散深さよりは深くする。この素子構成においては、アノード電極 10 と接触しない p アノード領域 4 の外周部は抵抗体 R_a として働く。つまり、抵抗領域 26 から後退した p アノード領域 4 の後退箇所 27 は、実施例 1 および 2 の p 拡散領域 5 のような働きをする。

[0071] 実施例 3 のダイオードが、コンタクト端 30 への電流集中を緩和できる理由について、図 17 を用いて説明する。図 17 は、実施例 3 のダイオードの断面において、逆回復時の等電位線 41 と正孔の引き抜き (図 17 における符号 23 を参照) の関係を示した模式図である。等電位線 41 は、特に低電圧側のみ記載し、高電圧側 (n カソード領域 15 側) の方は図示を省略する。

[0072] 逆回復時の等電位線 41 は、p アノード領域 4 よりも拡散深さが深い抵抗領域 26 において、n ドリフト領域 2 の方に押し出される。すなわち、実施

例 1 と同様に、p アノード領域 4 と抵抗領域 26 の境界近傍で、等電位線 41 の分布が広くなり、電位勾配が緩和される。その結果、正孔の引き抜き（図 17 における符号 23 を参照）は、コンタクト端 30 よりも p アノード領域 4 の方に分流される。さらに、コンタクト端 30 を、p アノード領域 4 と抵抗領域 26 の境界よりも後退させているために、コンタクト端 30 への電流集中は回避されるようになる。これにより、正孔はコンタクト端 30 に集中せずに p アノード領域 4 からアノード電極に流れ、コンタクト端 30 への電流集中が緩和され素子破壊は防止される。この後退箇所 27 の幅（後退量 T とする）を適正な値に設定することで、逆回復時において、p アノード領域 4 での電流集中が抑制されて素子破壊を防止できる。

[0073] つぎに、後退量 T と電界強度 E の関係を説明する。図 5 は、アノードコンタクト後退量と電界強度の関係を示す図である。縦軸の E は任意スケールである。電界強度 E は逆回復時の電界強度である。素子が破壊する電界強度は図の範囲外であるが、高い信頼性で確保するためには、図示した発明の範囲にする必要がある。つまり、後退量 T を $2\ \mu\text{m} \sim 35\ \mu\text{m}$ の範囲にするとよい。この範囲を超えると電界強度が高くなり、高い信頼性が得られなくなる。また、さらに好ましい範囲は、 $3\ \mu\text{m} \sim 10\ \mu\text{m}$ である。

[0074] 以上のように、緩衝領域 18 の 3 つの p 型拡散領域は、積分濃度の他に少なくとも 2 つの異なる拡散深さを有するようにしてもよく、分流の効果を一層強くできる。

実施例 4

[0075] 図 6 は、この発明の実施例 4 に係る半導体装置 400 の要部断面図である。前記の実施例 1 および実施例 2 との違いは、p 拡散領域 5 を除去し、抵抗領域 6 の中間付近に高濃度の p 拡散領域 28 を配置した点である。この高濃度の p 拡散領域 28 は抵抗領域 6 の不純物濃度より高く、その拡散深さを深くしている。この高濃度の p 拡散領域 28 は蓄積した正孔を効率よく引き抜けるため、電流集中が緩和されて、素子破壊を防止できる。

[0076] 尚、この高濃度の p 拡散領域 28 は、抵抗領域 6 内であれば任意の箇所に

配置することができる。また、p拡散領域28とpアノード領域4との間に配置される抵抗領域6をpアノード領域4と同時に形成して不純物濃度と拡散深さを同じにする場合もある。さらに、抵抗領域6全域をpアノード領域4と同時に形成して不純物濃度と拡散深さを同じにする場合もある。この場合は製造工程が簡略化されるので製造コストを低減できる。

[0077] 実施例4の緩衝領域18も、3つの異なる抵抗領域を有する。第1の抵抗領域は、コンタクト端30からpアノード領域4がチップ外周側に延在する抵抗領域6である。第2の抵抗領域は、pアノード領域4の外延部と接続するp拡散領域28である。第3の抵抗領域は、第1と同じ抵抗領域6である。この場合、緩衝領域18の抵抗値は、pアノード領域4と同じ濃度分布の抵抗領域6と、p拡散領域28の2種類である。

[0078] 実施例4のダイオードが、コンタクト端30への電流集中を緩和できる理由について、図18を用いて説明する。図18は、実施例4のダイオードの断面において、逆回復時の等電位線41と正孔の引き抜き（図18における符号23を参照）の関係を示した模式図である。等電位線41は、特に低電圧側のみ記載し、高電圧側（nカソード領域15側）の方は図示を省略する。

[0079] 逆回復時の等電位線41は、pアノード領域4および抵抗領域6よりも拡散深さが深いp拡散領域28において、nドリフト領域2の方に押し出される。すなわち、実施例1と同様に、抵抗領域6とp拡散領域28の境界近傍で、等電位線41の分布が広くなり、電位勾配が緩和される。その結果、正孔の引き抜き23は、コンタクト端30よりもpアノード領域4の方に分流される。これにより、正孔はコンタクト端30に集中せずにpアノード領域4からアノード電極10に流れ、コンタクト端30への電流集中が緩和され素子破壊は防止される。

[0080] また、p拡散領域28は、抵抗領域6のチップ外周方向における中間位置よりも、pアノード領域4側に形成すれば、分流の効果は大きくできる。さらに上述のように、緩衝領域18の3つのp型拡散領域は、積分濃度の他に

少なくとも2つの異なる拡散深さを有するようにしてもよく、分流の効果を一層強くできる。

[0081] 上述した実施例1～4における半導体装置100～400のpアノード領域4付近の構成は、例えばつぎのような構成がある。図7は、実施例1～4の半導体装置100～400のpアノード領域4付近の要部構成図である。ここでは8種類の例を示した。

(1) nドリフト領域2上に不純物濃度が低いp⁻アノード領域31を配置し、その上にアノード電極10を配置する(同図(a))。

(2) (1)のp⁻アノード領域31上全域に拡散深さの浅い高濃度のp領域32を配置し、その上にアノード電極10を配置する。この太線で示すp領域32は図3に示すp領域25に相当する。(同図(b))。

(3) (2)のp領域32をp⁻アノード領域31上の全域でなく選択的に配置する(同図(c))。

(4) (1)のp⁻アノード領域31内に高濃度のp領域33を選択的に配置する(同図(d))。

(5) (1)のp⁻アノード領域31を不純物濃度が高い、拡散深さが浅いpアノード領域34に置き換える(同図(e))。

(6) (5)のpアノード領域34上の全域に拡散深さの浅い高濃度のp領域32を配置し、その上にアノード電極10を配置する(同図(f))。

(7) (5)のpアノード領域34を選択的に配置する(同図(g))。

(8) (7)のアノード電極10下の全域に拡散深さの浅い高濃度のp領域32を配置する(同図(h))。

産業上の利用可能性

[0082] 以上のように、本発明にかかる半導体装置は、パワー半導体モジュールに有用である。

符号の説明

[0083] 1 n半導体基板
2 nドリフト領域

- 3 n⁻領域
- 4, 5 4 p アノード領域
- 5, 2 8 p 拡散領域
- 5 a 底部
- 6, 2 6, 5 6 抵抗領域
- 6 a 外端部
- 6 b 内端部
- 7 抵抗端部領域
- 8 p ガードリング領域
- 9 p ストップ領域
- 1 0, 6 0 アノード電極
- 1 1 絶縁膜
- 1 1 a 熱酸化膜
- 1 1 b P S G 膜
- 1 2 ガードリング電極
- 1 3 ストップ電極
- 1 4, 6 4 活性部
- 1 5 n カソード領域
- 1 6 カソード電極
- 1 7, 6 7 エッジ終端構造
- 1 8 緩衝領域
- 2 1, 2 1 a, 7 1 正孔の注入
- 2 2 正孔の蓄積
- 2 3, 2 3 a, 7 3 正孔の引き抜き
- 2 5 p 領域
- 2 7 後退箇所
- 3 0 コンタクト端
- 3 1 p⁻アノード領域

3 2, 3 3 p領域

3 4 pアノード領域

4 1 等電位線

5 7 延長端部領域

6 8 延長構造

8 7 I G B T

8 8 F W D

1 0 0, 2 0 0, 3 0 0, 4 0 0 半導体装置

W, T 幅

R, R a 抵抗体

R p, R p 1 抵抗値

請求の範囲

- [請求項1] 第1導電型の半導体基板と、
該半導体基板の第1主面に形成され、主たる電流を流す活性領域と、
、
該活性領域を取り囲んで配置されるエッジ終端構造と、
前記活性領域に形成された第2導電型の第1半導体領域と、
前記エッジ終端構造を構成する複数の第2導電型の第2半導体領域と、
前記第1主面上に形成され、前記第1半導体領域に電氣的に接続する第1主電極と、
前記第2半導体領域と前記第1半導体領域の間に、前記第1主電極から深さ方向に絶縁膜を挟んで離間した抵抗領域となる第2導電型の第3半導体領域と、
前記第1主電極が前記半導体基板と接触する外周端部からさらに外周方向の前記半導体基板表面に形成され、前記第3半導体領域の他に抵抗の異なる2つ以上の第2導電型拡散領域と、を備えることを特徴とする半導体装置。
- [請求項2] 前記第3半導体領域および前記2つ以上の第2導電型拡散領域のいずれか1つが前記第1半導体領域に接続することを特徴とする請求項1に記載の半導体装置。
- [請求項3] 前記第3半導体領域および前記2つ以上の第2導電型拡散領域のうち少なくとも1つの領域の拡散深さが残余の領域の拡散深さよりも深く、かつ前記第1半導体領域の拡散深さよりも深いことを特徴とする請求項1または2に記載の半導体装置。
- [請求項4] 前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域と前記第1半導体領域の間に両方に接続する第2導電型の第4半導体領域であり、
前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記

第2半導体領域側で前記第3半導体領域より不純物濃度が高くかつ拡散深さが深い第2導電型の第5半導体領域であり、

前記第4半導体領域の拡散深さが前記第3半導体領域の拡散深さより深く、

前記第4半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より低いことを特徴とする請求項1に記載の半導体装置。

[請求項5] 前記第5半導体領域の外周方向の幅は $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることを特徴とする請求項4に記載の半導体装置。

[請求項6] 前記第3半導体領域の深さ方向の積分濃度が、前記第1半導体領域の不純物濃度より高く、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であるとともに前記第3半導体領域に接続することを特徴とする請求項1に記載の半導体装置。

[請求項7] 前記第1半導体領域の延在部分の長さが $2\mu\text{m}$ 以上 $50\mu\text{m}$ 未満であることを特徴とする請求項6に記載の半導体装置。

[請求項8] 前記第3半導体領域は、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であり、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記絶縁膜に接する前記第3半導体領域の表面から前記第3半導体領域を

貫通して配置される第2導電型の第6半導体領域であり、

該第6半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より高いことを特徴とする請求項1に記載の半導体装置。

[請求項9] 前記第6半導体領域と前記第1半導体領域の間に配置される前記第3半導体領域の不純物濃度と拡散深さが前記第1半導体領域の不純物濃度と拡散深さに等しいことを特徴とする請求項8に記載の半導体装置。

[請求項10] 前記第3半導体領域の不純物濃度と拡散深さが前記第1半導体領域の不純物濃度と拡散深さに等しいことを特徴とする請求項8に記載の半導体装置。

[請求項11] 前記第2導電型拡散領域を備えることにより、前記第1主電極の外周端部よりも内周側に逆回復電流を分流させることを特徴とする請求項1に記載の半導体装置。

補正された請求の範囲
[2014年7月24日(24.07.2014)国際事務局受理]

[請求項1] (補正後) 第1導電型の半導体基板と、

該半導体基板の第1主面に形成され、主たる電流を流す活性領域と、

該活性領域を取り囲んで配置されるエッジ終端構造と、

前記活性領域に形成された第2導電型の第1半導体領域と、

前記エッジ終端構造を構成する複数の第2導電型の第2半導体領域と、

前記第1主面上に形成され、前記第1半導体領域に電氣的に接続する第1主電極と

、

前記第2半導体領域と前記第1半導体領域の間に、前記第1主電極から深さ方向に絶縁膜を挟んで離間した抵抗領域となる第2導電型の第3半導体領域と、

前記第1主電極が前記半導体基板と接触する外周端部からさらに外周方向の前記半導体基板表面に形成され、前記第3半導体領域の他に抵抗の異なる2つ以上の第2導電型拡散領域と、を備え、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域と前記第1半導体領域の間に両方に連接する第2導電型の第4半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記第2半導体領域側で前記第3半導体領域より不純物濃度が高くかつ拡散深さが深い第2導電型の第5半導体領域であり、

前記第4半導体領域の拡散深さが前記第3半導体領域の拡散深さより深く、

前記第4半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より低いことを特徴とする半導体装置。

[請求項2] (補正後) 前記第4半導体領域は、前記第1主電極と接することを特徴とする請求項1に記載の半導体装置。

[請求項3] 前記第3半導体領域および前記2つ以上の第2導電型拡散領域のうち少なくとも1つの領域の拡散深さが残余の領域の拡散深さよりも深く、かつ前記第1半導体領域の拡散深さよりも深いことを特徴とする請求項1または2に記載の半導体装置。

[請求項4] (削除)

【請求項5】（補正後） 前記第4半導体領域の外周方向の幅は $5\mu\text{m}$ 以上 $50\mu\text{m}$ 以下であることを特徴とする請求項1に記載の半導体装置。

【請求項6】 前記第3半導体領域の深さ方向の積分濃度が、前記第1半導体領域の不純物濃度より高く、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であるとともに前記第3半導体領域に接続することを特徴とする請求項1に記載の半導体装置。

【請求項7】 前記第1半導体領域の延在部分の長さが $2\mu\text{m}$ 以上 $50\mu\text{m}$ 未満であることを特徴とする請求項6に記載の半導体装置。

【請求項8】 前記第3半導体領域は、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であり、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記絶縁膜に接する前記第3半導体領域の表面から前記第3半導体領域を貫通して配置される第2導電型の第6半導体領域であり、

該第6半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より高いことを特徴とする請求項1に記載の半導体装置。

【請求項9】 前記第6半導体領域と前記第1半導体領域の間に配置される前記第3半導体領域の不純物濃度と拡散深さが前記第1半導体領域の不純物濃度と拡散深さに等しいことを特徴とする請求項8に記載の半導体装置。

【請求項10】 前記第3半導体領域の不純物濃度と拡散深さが前記第1半導体領域の不純物濃度と拡散深さに等しいことを特徴とする請求項8に記載の半導体装置。

【請求項11】 前記第2導電型拡散領域を備えることにより、前記第1主電極の外

周端部よりも内周側に逆回復電流を分流させることを特徴とする請求項1に記載の半導体装置。

〔請求項12〕（追加） 第1導電型の半導体基板と、

該半導体基板の第1主面に形成され、主たる電流を流す活性領域と、

該活性領域を取り囲んで配置されるエッジ終端構造と、

前記活性領域に形成された第2導電型の第1半導体領域と、

前記エッジ終端構造を構成する複数の第2導電型の第2半導体領域と、

前記第1主面上に形成され、前記第1半導体領域に電気的に接続する第1主電極と

、
前記第2半導体領域と前記第1半導体領域の間に、前記第1主電極から深さ方向に絶縁膜を挟んで離間した抵抗領域となる第2導電型の第3半導体領域と、

前記第1主電極が前記半導体基板と接触する外周端部からさらに外周方向の前記半導体基板表面に形成され、前記第3半導体領域の他に抵抗の異なる2つ以上の第2導電型拡散領域と、を備え、

前記第3半導体領域の深さ方向の積分濃度が、前記第1半導体領域の不純物濃度より高く、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であるとともに前記第3半導体領域に接続することを特徴とする半導体装置。

〔請求項13〕（追加） 第1導電型の半導体基板と、

該半導体基板の第1主面に形成され、主たる電流を流す活性領域と、

該活性領域を取り囲んで配置されるエッジ終端構造と、

前記活性領域に形成された第2導電型の第1半導体領域と、

前記エッジ終端構造を構成する複数の第2導電型の第2半導体領域と、

前記第1主面上に形成され、前記第1半導体領域に電気的に接続する第1主電極と

前記第2半導体領域と前記第1半導体領域の間に、前記第1主電極から深さ方向に絶縁膜を挟んで離間した抵抗領域となる第2導電型の第3半導体領域と、

前記第1主電極が前記半導体基板と接触する外周端部からさらに外周方向の前記半導体基板表面に形成され、前記第3半導体領域の他に抵抗の異なる2つ以上の第2導電型拡散領域と、を備え、

前記第3半導体領域は、前記第1半導体領域が前記第1主電極の外周端部から外周方向に延在した部分であり、

前記2つ以上の第2導電型拡散領域のうち第1の拡散領域が、前記第3半導体領域よりも拡散深さが深く不純物濃度が高いとともに該第3半導体領域の外周側に接続する第2導電型の第5半導体領域であり、

前記2つ以上の第2導電型拡散領域のうち第2の拡散領域が、前記絶縁膜に接する前記第3半導体領域の表面から前記第3半導体領域を貫通して配置される第2導電型の第6半導体領域であり、

該第6半導体領域の不純物濃度が前記第3半導体領域の不純物濃度より高いことを特徴とする半導体装置。

条約第19条(1)に基づく説明書

請求の範囲第1項は、出願時の請求の範囲第1項、第4項および図1の記載に基づくものです。

請求の範囲第2項は、出願時の明細書の段落0044の記載に基づくものです。

請求の範囲第5項は、出願時の明細書の段落0053の記載に基づくものです。

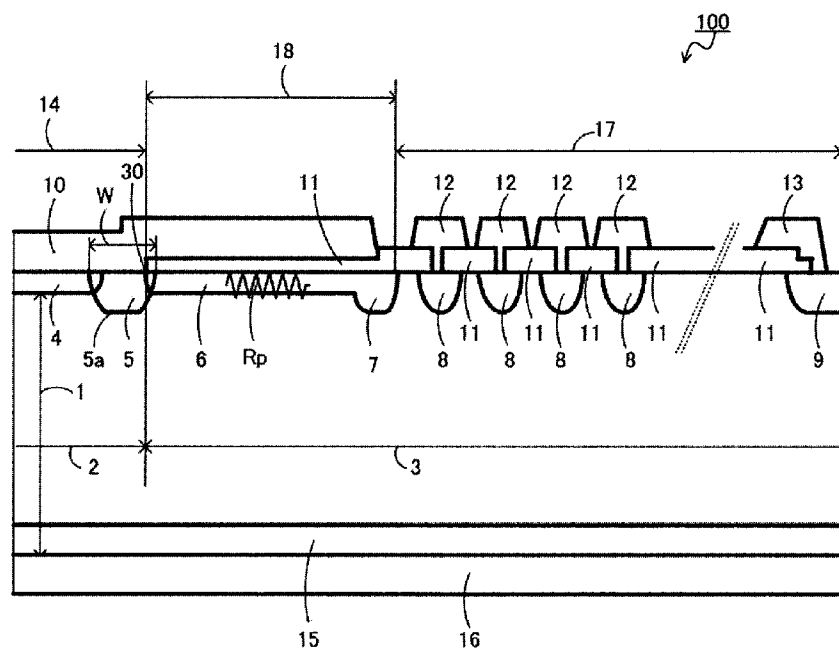
請求の範囲第12項は、出願時の請求の範囲第1項、第6項および図4の記載に基づくものです。

請求の範囲第13項は、出願時の請求の範囲第1項、第8項および図6の記載に基づくものです。

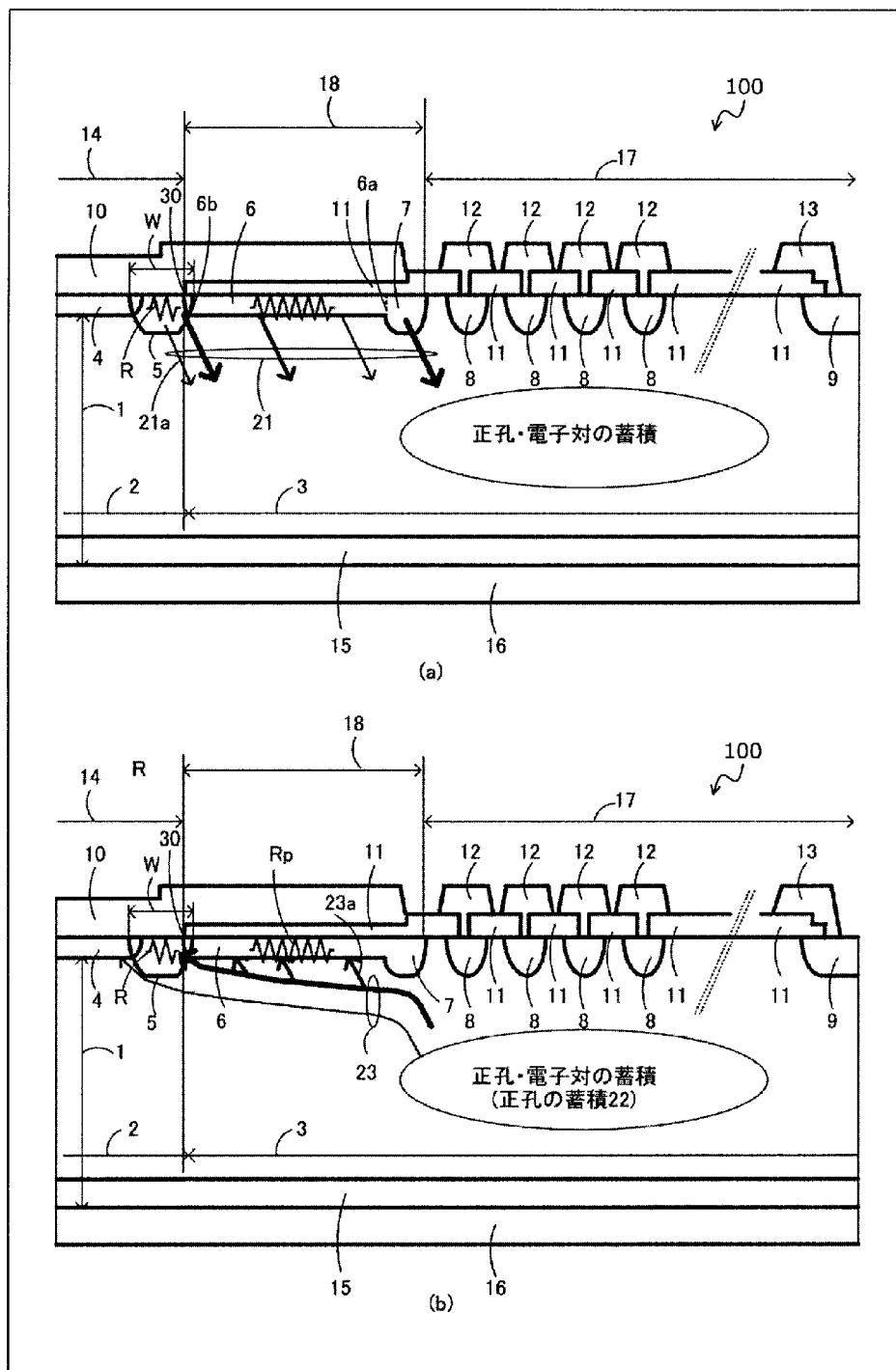
また、出願時の請求の範囲第4項を削除する補正を行いました。

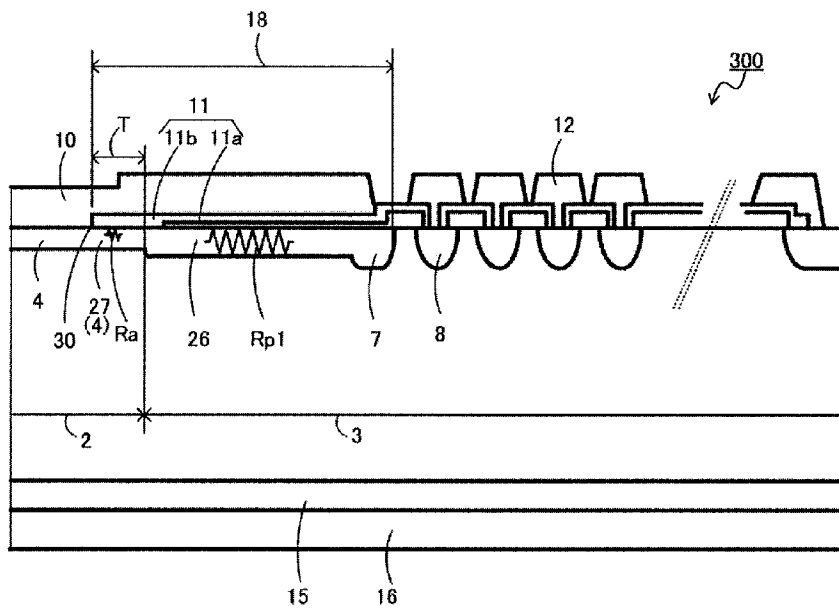
また、請求の範囲第3項、第6項～第11項は、出願時の請求の範囲第3項、第6項～第11項です。

[図1]

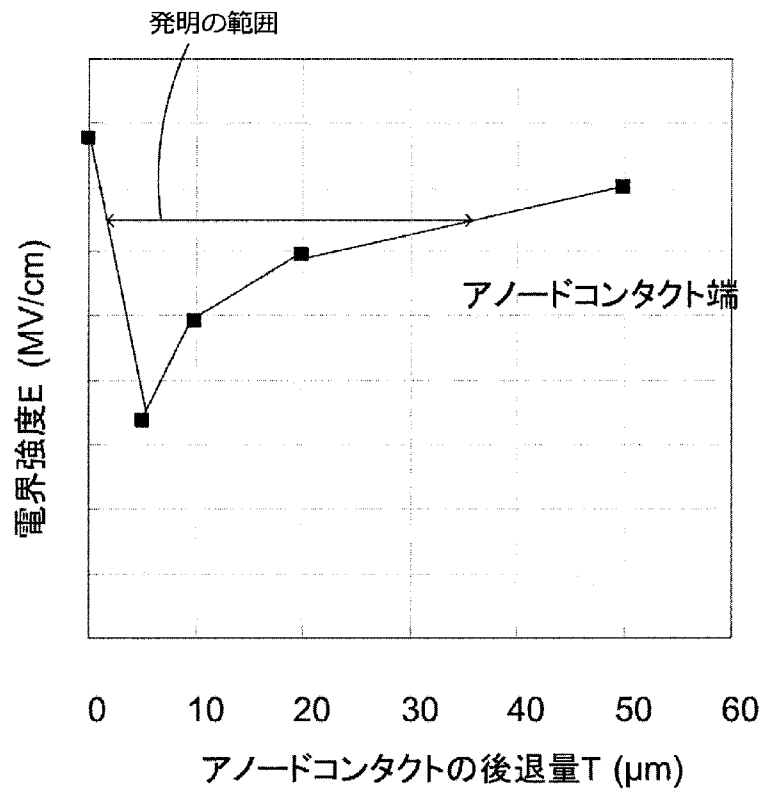


[図2]

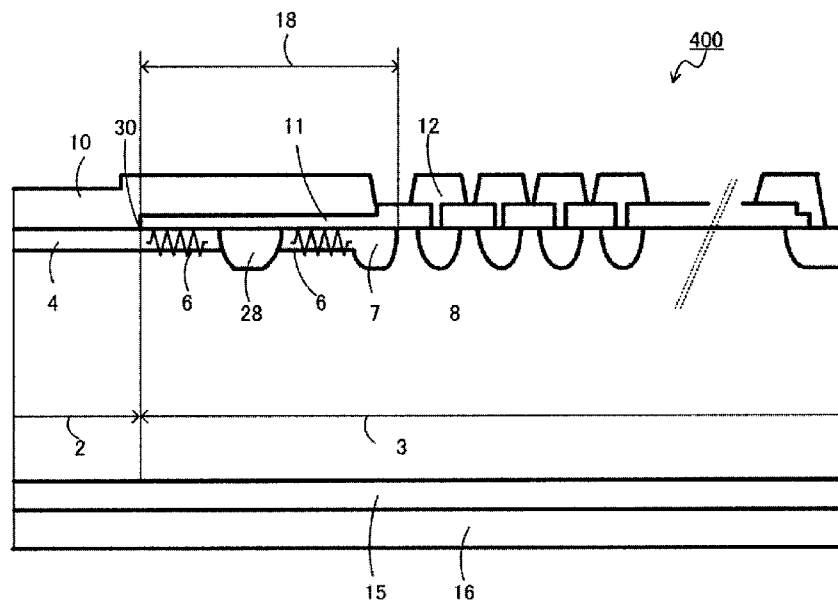




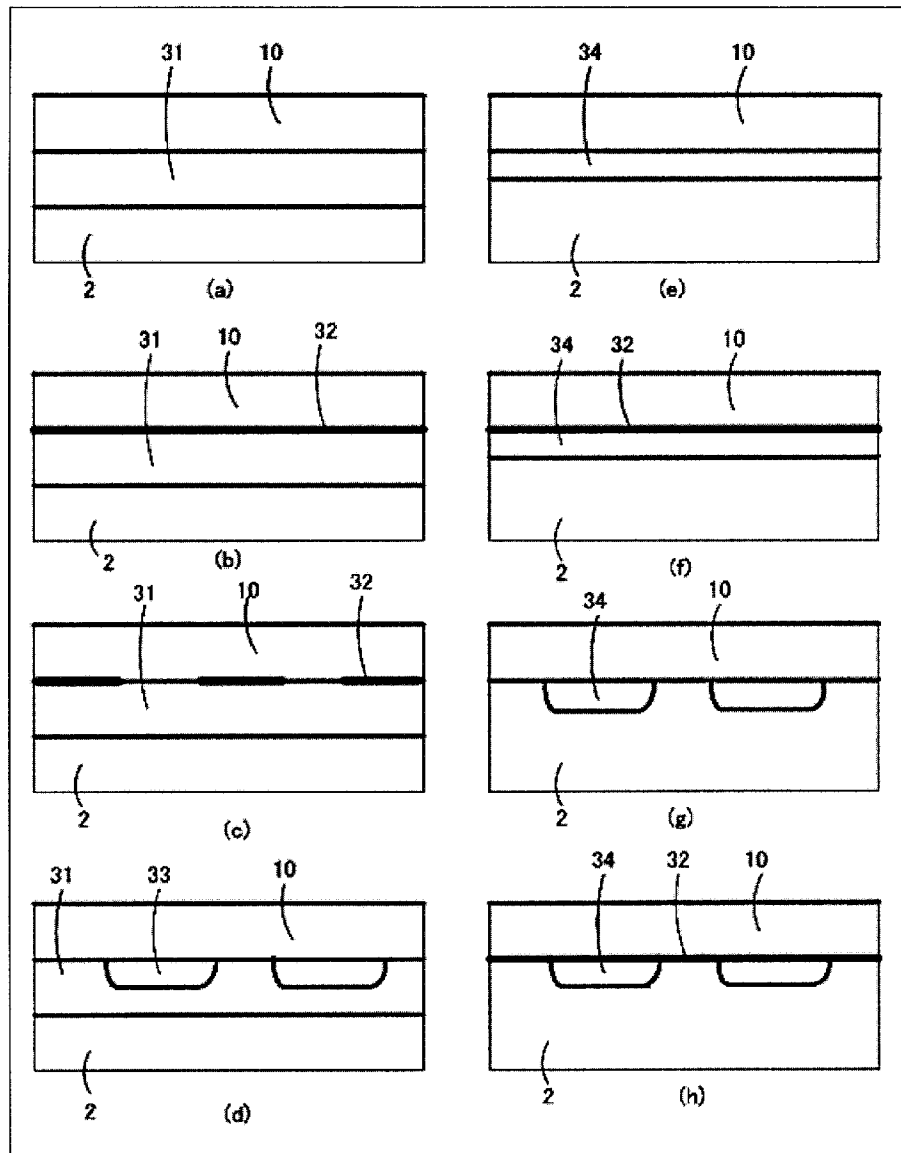
[図5]



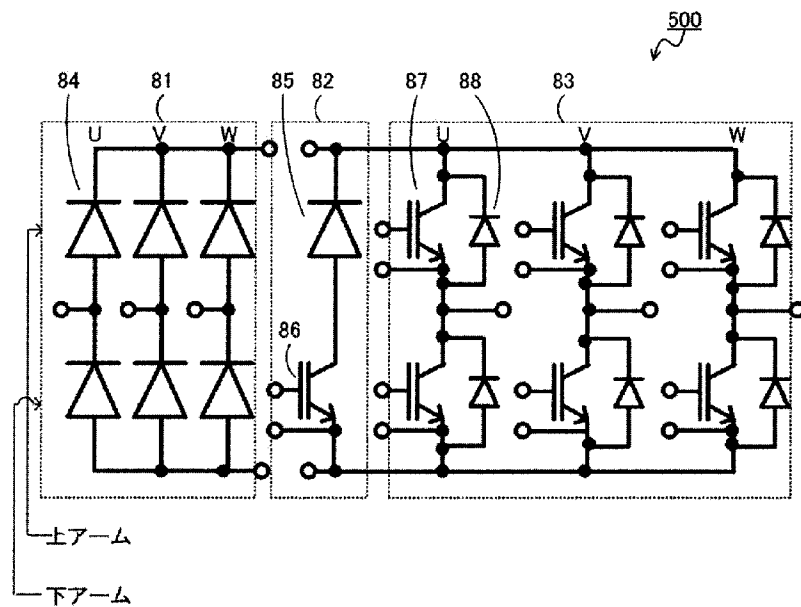
[図6]



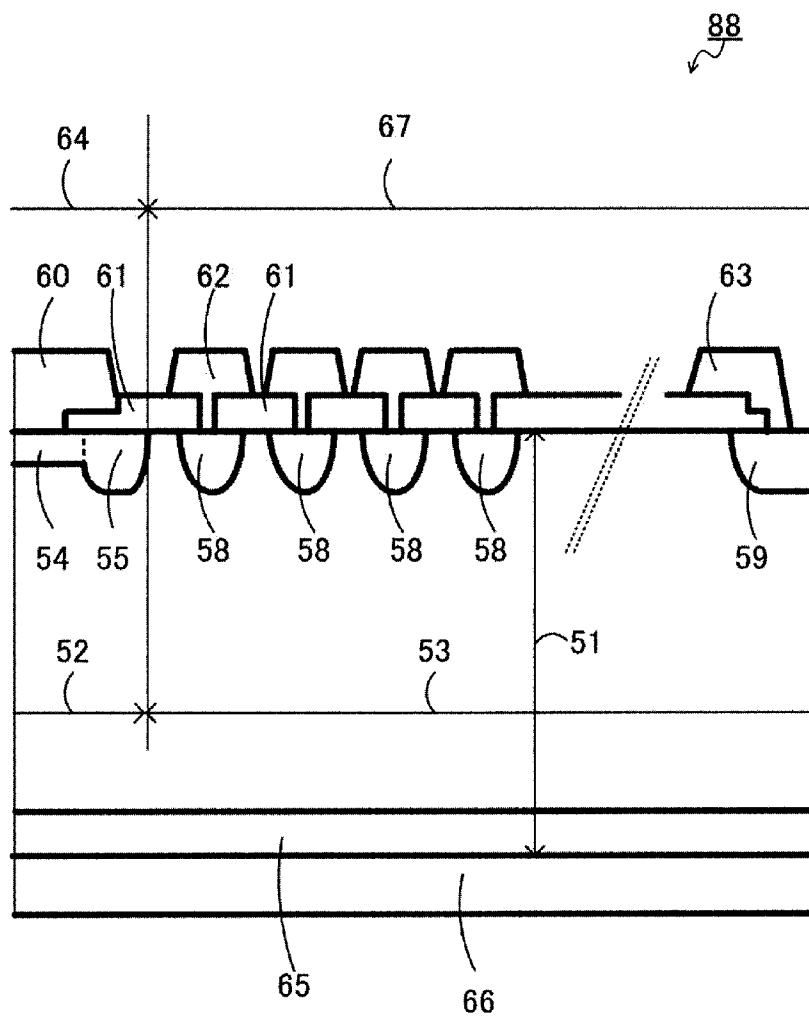
[図7]



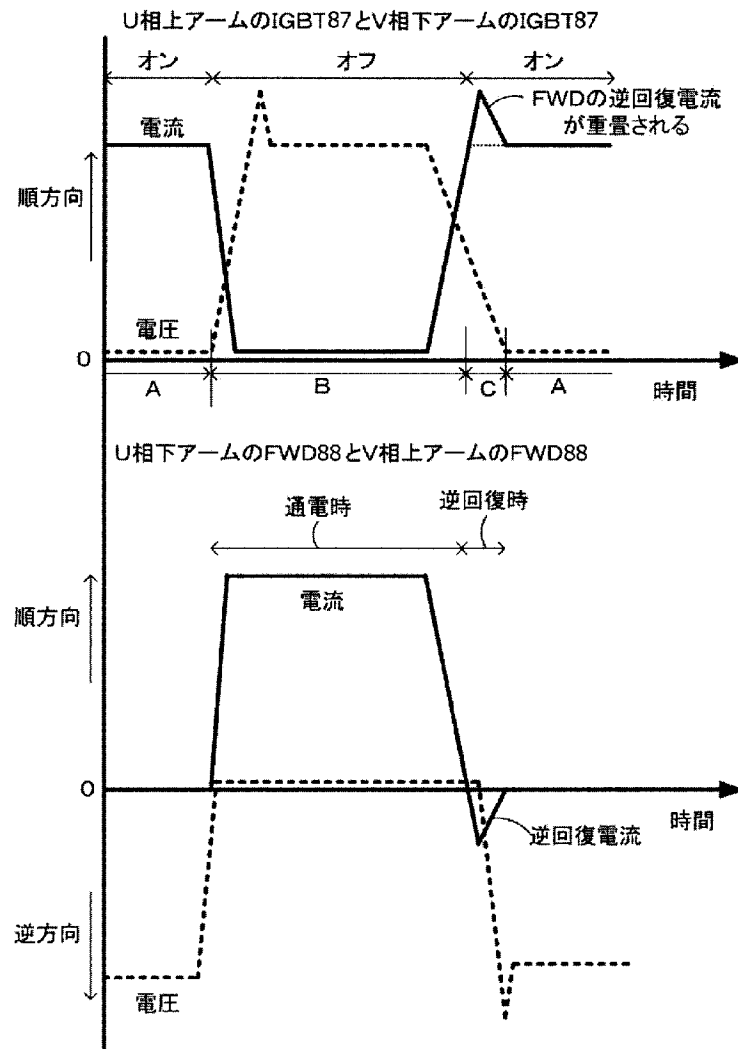
[図8]



[図9]



[図10]



[図11]

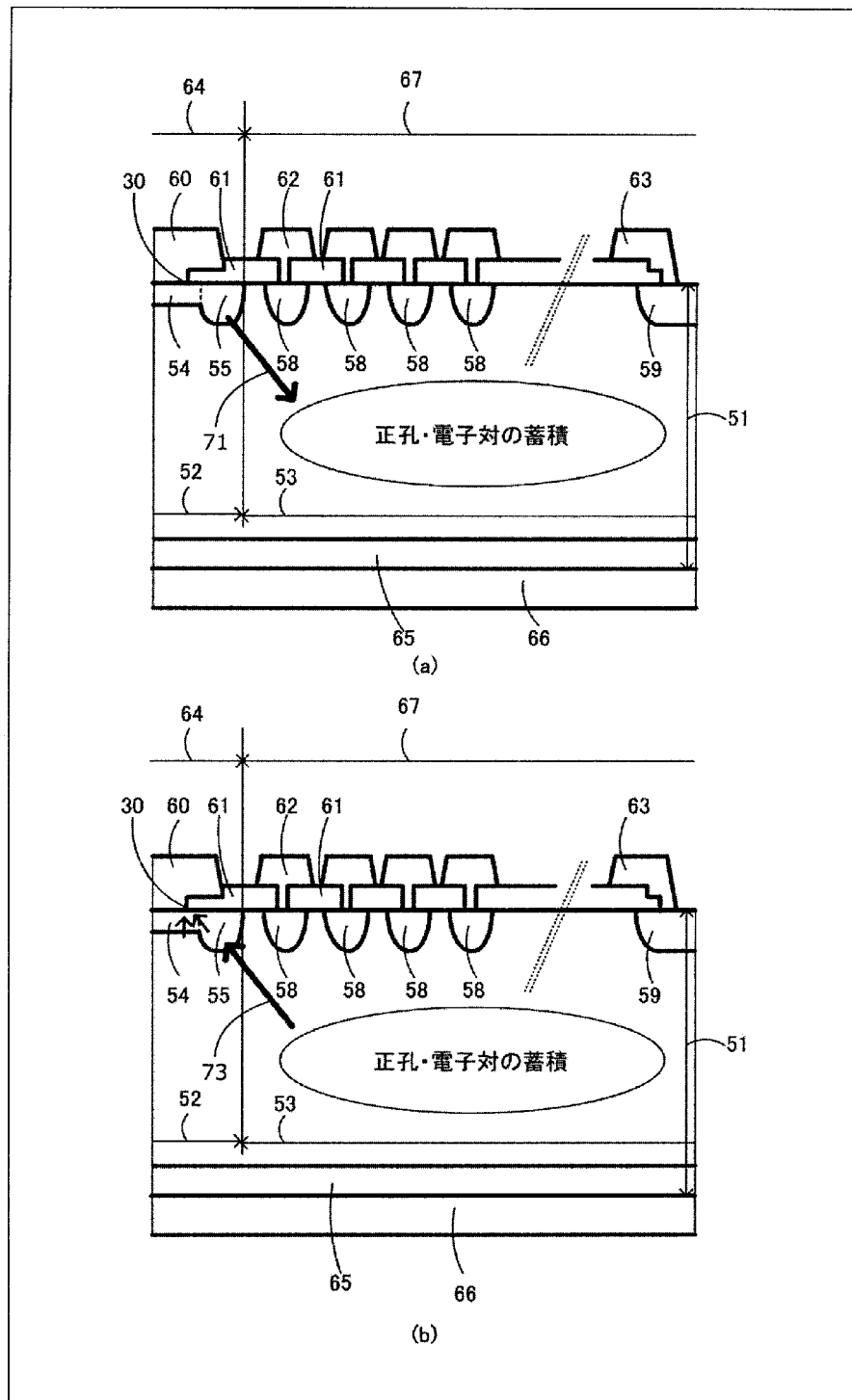


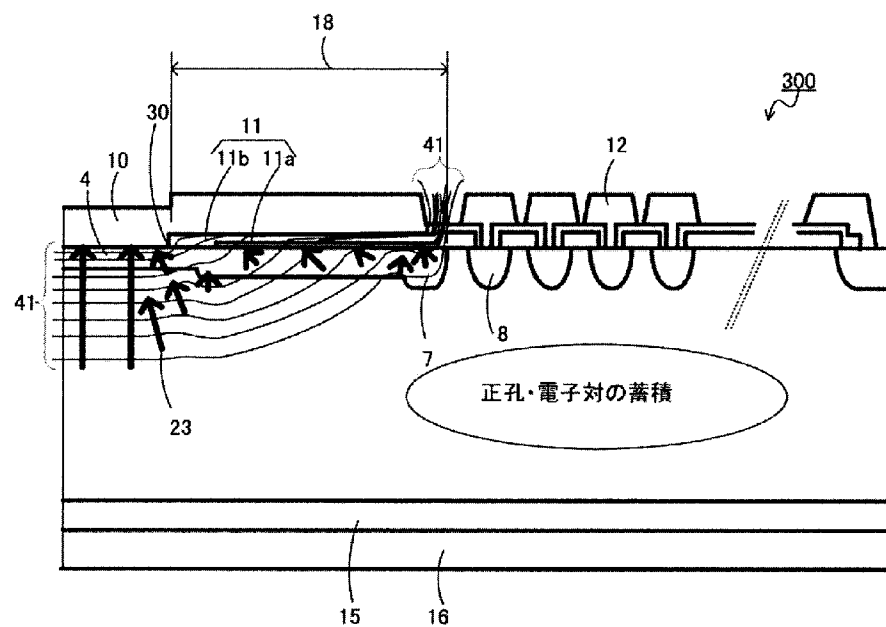
Figure 6 consists of two cross-sectional views, (a) and (b), illustrating carrier accumulation regions in a semiconductor device.

- (a)** This view shows a device with a substrate 65 and a base layer 66. A gate stack 60 is formed on the surface, with a gate electrode 64 and a gate insulating layer 68. A channel region 71 is defined by the gate stack. A source/drain region 54 is located adjacent to the channel. A resistor 56 is connected between the source/drain region and the channel. A drain region 59 is located at the other end of the channel. A positive hole and electron pair accumulation region (正孔・電子対の蓄積) is indicated by an oval labeled 57, situated under the gate stack. Dimensions 62 and 67 are shown for the channel length and width, respectively. Other labels include 30, 58, and 63.
- (b)** This view shows a similar device structure, but with a different configuration. The substrate is 65 and the base layer is 66. The gate stack 60 has a gate electrode 64 and a gate insulating layer 68. The channel region 73 is defined by the gate stack. The source/drain region 54 is adjacent to the channel. The resistor 56 is connected between the source/drain region and the channel. The drain region 59 is at the other end of the channel. A positive hole and electron pair accumulation region (正孔・電子対の蓄積) is indicated by an oval labeled 57, situated under the gate stack. Dimensions 62 and 67 are shown for the channel length and width, respectively. Other labels include 30, 58, and 63.

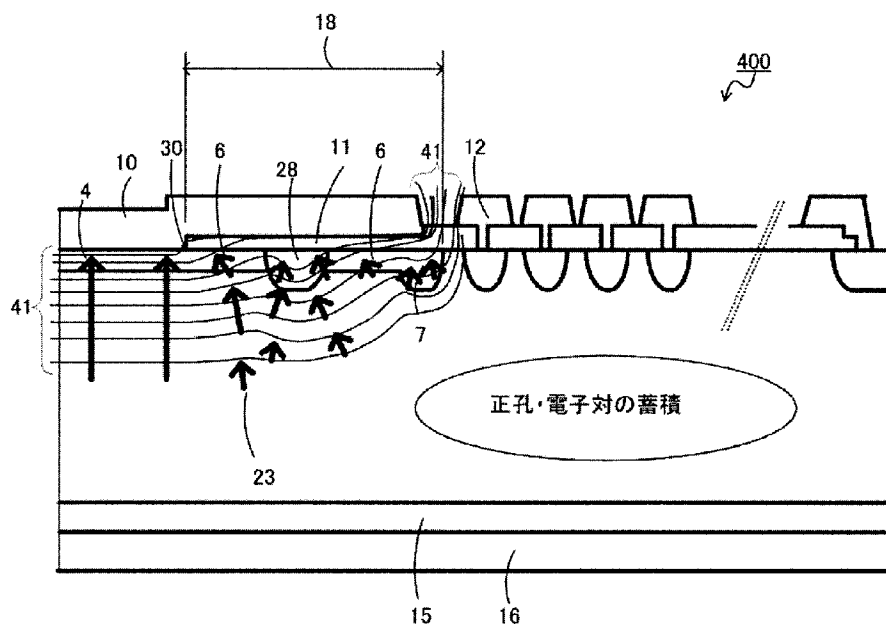
This cross-sectional diagram illustrates a semiconductor device. A substrate (65) is shown at the bottom, with a layer (66) on top. A series of vertical structures (62) are formed on the surface, each containing a central region (58). A layer (60) is deposited on top of the substrate, and a region (30) is defined within it. A series of arrows (41) point upwards from the substrate towards the layer (60), indicating the direction of carrier injection or movement. A region (54) is shown below the layer (60), and a region (23) is shown below the substrate. A label in an oval indicates "正孔・電子対の蓄積" (Accumulation of positive holes and electron pairs).

This diagram illustrates a cross-section of a semiconductor device. It features a substrate with layers 15 and 16. Above these are regions 1 and 9. A central structure includes a layer 10 with a recessed portion 5 containing a layer 11. To the right, there are four trapezoidal structures 12 on top of a layer 8, which sits on a layer 11. Further right is another trapezoidal structure 13 on top of a layer 9. Arrows indicate the movement of carriers: upward arrows from the bottom left, downward arrows from the top left, and curved arrows pointing towards the junction between the central structure and the trapezoidal structures. A dimension line 18 spans the width of the central structure. Labels 4, 41, 6, 7, 8, 11, 12, 13, and 30 identify various components. An oval labeled "正孔・電子対の蓄積" (Accumulation of hole-electron pairs) is positioned below the central structure.

[図17]



[図18]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/057012

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/861(2006.01)i, H01L21/329(2006.01)i, H01L29/06(2006.01)i,
H01L29/868(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/861, H01L21/329, H01L29/06, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2000-114550 A (Hitachi, Ltd.), 21 April 2000 (21.04.2000), paragraph [0022]; fig. 5 (Family: none)	1-3, 11 4-10
X A	JP 2000-150859 A (Meidensha Corp.), 30 May 2000 (30.05.2000), paragraphs [0038] to [0040], [0058]; fig. 2, 7 (b) (Family: none)	1-3, 11 4-10
X A	JP 2012-186318 A (Shindengen Electric Mfg. Co., Ltd.), 27 September 2012 (27.09.2012), paragraph [0051]; fig. 11 (Family: none)	1, 2, 11 3-10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
16 May, 2014 (16.05.14)

Date of mailing of the international search report
27 May, 2014 (27.05.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/057012

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
E,X	JP 2014-75384 A (Mitsubishi Electric Corp.), 24 April 2014 (24.04.2014), paragraphs [0081] to [0091]; fig. 26, 28 (Family: none)	1-4, 8-11
P,X	JP 2014-38937 A (Mitsubishi Electric Corp.), 27 February 2014 (27.02.2014), paragraphs [0106] to [0109]; fig. 16 (Family: none)	1-3, 11
A	JP 8-316480 A (Toshiba Corp.), 29 November 1996 (29.11.1996), fig. 30, 32 & US 5969400 A	1-11
A	JP 2012-151143 A (Toyota Motor Corp.), 09 August 2012 (09.08.2012), entire text; all drawings (Family: none)	1-11
A	JP 6-334188 A (Hitachi, Ltd.), 02 December 1994 (02.12.1994), entire text; all drawings (Family: none)	1-11
A	JP 2008-263217 A (Fuji Electric Device Technology Co., Ltd.), 30 October 2008 (30.10.2008), entire text; all drawings (Family: none)	1-11
A	JP 2000-49360 A (Mitsubishi Electric Corp.), 18 February 2000 (18.02.2000), entire text; all drawings & US 6177713 B1 & DE 19908477 A1 & KR 10-2000-0011235 A	1-11
A	JP 2009-164486 A (Toyota Motor Corp.), 23 July 2009 (23.07.2009), fig. 2 (Family: none)	1-11
A	JP 2005-93550 A (Toshiba Corp.), 07 April 2005 (07.04.2005), entire text; all drawings & US 2005/0056912 A1	1-11
A	JP 2002-270857 A (Toshiba Corp.), 20 September 2002 (20.09.2002), entire text; all drawings (Family: none)	1-11

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/057012

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-101039 A (Toshiba Corp.), 04 April 2003 (04.04.2003), entire text; all drawings & US 2003/0067033 A1	1-11

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L29/861(2006.01)i, H01L21/329(2006.01)i, H01L29/06(2006.01)i, H01L29/868(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L29/861, H01L21/329, H01L29/06, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X A	JP 2000-114550 A（株式会社日立製作所） 2000.04.21, 段落【0022】，第5図（ファミリーなし）	1-3, 11 4-10
X A	JP 2000-150859 A（株式会社明電舎） 2000.05.30, 段落【0038】 - 【0040】，【0058】，第2, 7(b)図 （ファミリーなし）	1-3, 11 4-10
X A	JP 2012-186318 A（新電元工業株式会社） 2012.09.27, 段落【0051】，第11図（ファミリーなし）	1, 2, 11 3-10

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 5 . 2 0 1 4

国際調査報告の発送日

2 7 . 0 5 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

土谷 慎吾

5 F

3 1 4 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
E, X	JP 2014-75384 A (三菱電機株式会社) 2014.04.24, 段落【0081】 - 【0091】, 第26, 28 図 (ファミリーなし)	1-4, 8-11
P, X	JP 2014-38937 A (三菱電機株式会社) 2014.02.27, 段落【0106】 - 【0109】, 第16 図 (ファミリーなし)	1-3, 11
A	JP 8-316480 A (株式会社東芝) 1996.11.29, 第30, 32 図 & US 5969400 A	1-11
A	JP 2012-151143 A (トヨタ自動車株式会社) 2012.08.09, 全文, 全図 (ファミリーなし)	1-11
A	JP 6-334188 A (株式会社日立製作所) 1994.12.02, 全文, 全図 (ファミリーなし)	1-11
A	JP 2008-263217 A (富士電機デバイステクノロジー株式会社) 2008.10.30, 全文, 全図 (ファミリーなし)	1-11
A	JP 2000-49360 A (三菱電機株式会社) 2000.02.18, 全文, 全図 & US 6177713 B1 & DE 19908477 A1 & KR 10-2000-0011235 A	1-11
A	JP 2009-164486 A (トヨタ自動車株式会社) 2009.07.23, 第2 図 (ファミリーなし)	1-11
A	JP 2005-93550 A (株式会社東芝) 2005.04.07, 全文, 全図 & US 2005/0056912 A1	1-11
A	JP 2002-270857 A (株式会社東芝) 2002.09.20, 全文, 全図 (ファミリーなし)	1-11
A	JP 2003-101039 A (株式会社東芝) 2003.04.04, 全文, 全図 & US 2003/0067033 A1	1-11