



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0119906
(43) 공개일자 2017년10월30일

(51) 국제특허분류(Int. Cl.)
H01L 33/36 (2010.01) H01L 33/40 (2010.01)
H01L 33/62 (2010.01)
(52) CPC특허분류
H01L 33/36 (2013.01)
H01L 33/02 (2013.01)
(21) 출원번호 10-2016-0048170
(22) 출원일자 2016년04월20일
심사청구일자 2016년04월20일

(71) 출원인
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암
동5가)
(72) 발명자
성태연
서울특별시 서초구 신반포로33길 64, 1-506호
김대현
서울특별시 동대문구 약령시로 147, 3동 105호
이지윤
부산광역시 북구 금곡대로 166, 604동 1504호
(74) 대리인
특허법인 누리

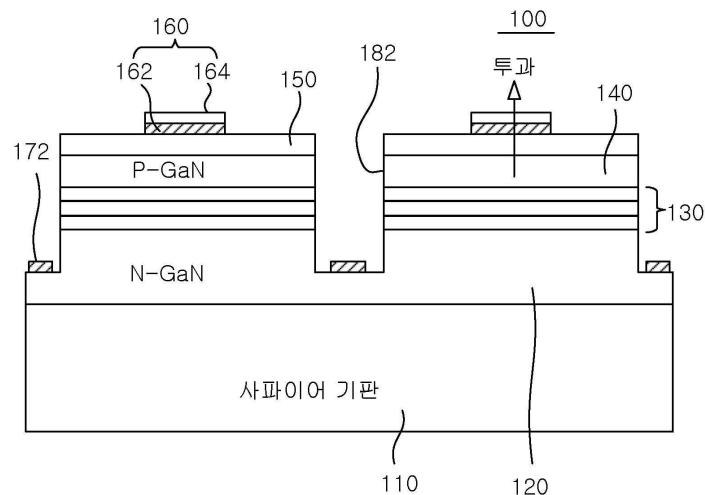
전체 청구항 수 : 총 12 항

(54) 발명의 명칭 광 추출 효율 개선을 위한 LED 소자

(57) 요약

본 발명은 GaN 발광 다이오드 소자를 제공한다. 이 GaN 발광 다이오드 소자는 사파이어 기판; 상기 사파이어 기판 상에 적층된 n형 GaN 층; 상기 n형 GaN 층 상에 적층된 활성층; 상기 활성층에 적층된 p형 GaN층; 상기 p형 GaN층 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층; 상기 전류 퍼짐층 상에 형성된 상부 전극 패턴; 및 상기 상부 전극 패턴 상에 형성된 상부 전극 패드를 포함한다. 상기 상부 전극 패턴은 차례로 적층된 제1 상부 전극 패턴 및 제2 상부 전극 패턴을 포함하고, 상기 제1 상부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고, 상기 제2 상부 전극 패턴은 투명 전도성 금속 산화물 박막을 포함하고, 상기 상부 전극 패턴과 상기 전류 퍼짐층은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작한다.

대표도 - 도1b



(52) CPC특허분류

H01L 33/40 (2013.01)

H01L 33/62 (2013.01)

H01L 2924/12041 (2013.01)

명세서

청구범위

청구항 1

사파이어 기판;

상기 사파이어 기판 상에 적층된 n형 GaN 층;

상기 n형 GaN 층 상에 적층된 활성층;

상기 활성층에 적층된 p형 GaN층;

상기 p형 GaN층 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층;

상기 전류 퍼짐층 상에 형성된 상부 전극 패턴; 및

상기 상부 전극 패턴 상에 형성된 상부 전극 패드를 포함하고,

상기 상부 전극 패턴은 차례로 적층된 제1 상부 전극 패턴 및 제2 상부 전극 패턴을 포함하고,

상기 제1 상부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고,

상기 제2 상부 전극 패턴은 투명 전도성 금속 산화물 박막을 포함하고,

상기 상부 전극 패턴과 상기 전류 퍼짐층은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작하는 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 2

제1 항에 있어서,

상기 전류 퍼짐층 및 상기 제2 상부 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함하는 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 3

제1 항에 있어서,

상기 전류 퍼짐층의 두께는 10 내지 50 nm이고,

상기 제1 상부 전극 패턴의 두께는 15 내지 20 nm이고,

상기 제2 상부 전극 패턴의 두께는 10 내지 50 nm인 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 4

제1 항에 있어서,

상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n 형 GaN의 일부를 식각한 상기 트렌치에서 상기 n 형 GaN에 접촉하여 배치된 하부 전극 패턴; 및

상기 하부 전극 패턴 상에 배치된 하부 전극 패드를 더 포함하고,

상기 하부 전극 패턴은:

상기 n 형 GaN에 접촉하여 배치된 제1 하부 전극 패턴;

상기 제1 하부 전극 패턴 상에 배치된 제2 하부 전극 패턴; 및

상기 제2 하부 전극 패턴 상에 배치된 제3 하부 전극 패턴을 포함하고.

상기 제2 하부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고,

상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 투명 전도성 금속 산화물 박막인 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 5

제4 항에 있어서,

상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함하는 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 6

제4 항에 있어서,

상기 제1 하부 전극 패턴의 두께는 10 내지 50 nm이고,

상기 제2 상부 전극 패턴의 두께는 15 내지 20 nm이고,

상기 제3 하부 전극 패턴의 두께는 10 내지 50 nm인 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 7

사파이어 기판;

상기 사파이어 기판 상에 적층된 n형 GaN 층;

상기 n형 GaN 층 상에 적층된 활성층;

상기 활성층에 적층된 p형 GaN층;

상기 p형 GaN층 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층;

상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n 형 GaN의 일부를 식각한 트렌치에서 상기 n 형 GaN에 접촉하여 배치된 하부 전극 패턴; 및

상기 하부 전극 패턴 상에 배치된 하부 전극 패드를 포함하고,

상기 하부 전극 패턴은:

상기 n 형 GaN에 접촉하여 배치된 제1 하부 전극 패턴;

상기 제1 하부 전극 패턴 상에 배치된 제2 하부 전극 패턴; 및

상기 제2 하부 전극 패턴 상에 배치된 제3 하부 전극 패턴을 포함하고,

상기 제2 하부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고,

상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 투명 전도성 금속 산화물 박막인 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 8

제7 항에 있어서,

상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함하는 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 9

제7 항에 있어서,

상기 제1 하부 전극 패턴의 두께는 10 내지 50 nm이고,

상기 제2 상부 전극 패턴의 두께는 15 내지 20 nm이고,

상기 제3 하부 전극 패턴의 두께는 10 내지 50 nm인 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 10

p 전극;

상기 p 전극 상에 배치된 p형 GaN층;

상기 p형 GaN층 상에 배치된 활성층;

상기 활성층 상에 배치된 n형 GaN층;

상기 n형 GaN층 상에 배치된 전류 퍼짐층;

상기 전류 퍼짐층 상에 배치된 n 전극 패턴; 및

상기 n 전극 패턴 상에 배치된 n 전극 패드를 포함하고,

상기 n 전극 패턴은 차례로 적층된 제1 n 전극 패턴 및 제2 n 전극 패턴을 포함하고,

상기 제1 n 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고,

상기 제2 n 전극 패턴은 투명 전도성 금속 산화물 박막을 포함하고,

상기 n 전극 패턴과 상기 전류 퍼짐층은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작하는 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 11

제10 항에 있어서,

상기 전류 퍼짐층 및 상기 제2 n 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함하는 것을 특징으로 하는 GaN 발광 다이오드 소자.

청구항 12

제10 항에 있어서,

상기 전류 퍼짐층의 두께는 10 내지 50 nm이고,

상기 제1 n 전극 패턴의 두께는 15 내지 20 nm이고,

상기 제2 n 전극 패턴의 두께는 10 내지 50 nm인 것을 특징으로 하는 GaN 발광 다이오드 소자.

발명의 설명

기술 분야

[0001] 본 발명은 LED(Light Emitting Diode)에 관한 것이며, 보다 상세하게는 광 추출 효율 향상을 위한 전극 패턴의 금속산화물/금속/금속산화물 구조에 관한 것이다.

배경 기술

[0002] 발광다이오드(Light Emitting Diode, LED)는 전류가 가해지면 p, n형 반도체의 접합 부분에서 전자와 정공의 재결합에 의하여 다양한 빛을 발생시킬 수 있는 반도체 장치이다.

[0003] III-V족 질화물계 반도체 소자인 발광다이오드는 측향식(lateral) 구조를 시작으로 점차 고휘도 특성을 위한 플립-칩(flip-chip), 수직형(vertical) 구조로 발전해왔다. 특히, 차량조명 적용과 같은 고전력/고온 환경에서도 고휘도 특성을 구현하기 위해 수직형 LED의 개발이 활발하다.

[0004] 일반적인 lateral, vertical 구조의 LED는 광추출효율 향상을 위해, 소자의 구조변화, 전극구조 및 재료 변화 등 다양한 연구가 진행되고 있다.

- [0005] GaN로 생성된 LED 구조는 크게 상부발광형(topemission), 플립칩(flipchip) 및 수직형 구조(verticalstructure)를 이루고 있다. 이들 LED에서 개별 구조와 형태에 무관하게 공통으로 확보되어야 하는 특성이 낮은 비접촉저항, 균일한 전류 퍼짐, 효율적 열발산, 광자추출효율 등이다.
- [0006] LED용 고성능 전극은 원칙적으로 캐리어 농도를 크게 높이거나 반도체의 전기전도성에 따라 반도체보다 크거나 혹은 작은 일함수를 갖는 물질을 도입하므로써 반도체와 전극 사이의 계면에서의 쇼트키 장벽을 낮추거나 공핍 영역의 넓이를 대폭 좁힘으로써 형성 가능하다.
- [0007] 상부발광형 LED와 수직형 LED에서는 활성층에서 생성된 광자들이 상부의 전류퍼짐막을 통해 소자 밖으로 빠져나가야 한다. 이 소자들의 경우, 전류퍼짐, 투명도, 전류주입 효율은 직접적으로 소자들의 성능에 영향을 준다. 그러므로 p형 혹은 n형 GaN 반도체소자에 대한 상부전극은 높은 빛 투과도와 우수한 전기 전도성을 가져야 한다.
- [0008] 통상적으로 상기 상부 전극은 와이어 본딩이 수행되는 전극 패드와 동일한 공정에 의하여 동시에 형성되었다. 그러나, 상기 상부 전극은 그리드 패턴 또는 빔 패턴을 가진다. 상기 상부 전극은 비투명한 Cr/Al/Ni/Au 등의 금속 재질로 구성되어 광추출효율을 감소시킨다.
- [0009] 본 발명의 일 실시예에 따르면, 전극 패드와 전극을 분리시키고, 상기 전극 및 전류 퍼짐층 또는 전극 자체를 고투과성 금속산화물/금속/금속산화물 구조로 형성하여, LED의 광추출효율을 향상시키고자 한다.

발명의 내용

해결하려는 과제

- [0010] 금속산화물/금속/금속산화물(O/M/O) 구조는 청색 및 녹색 파장 영역에서 투명하여 높은 투과도와 대표적인 투명 전극인 ITO에 비해 동일 두께 대비 현저히 낮은 면저항을 가질 수 있다.
- [0011] 본 발명의 해결하고자 하는 일 기술적 과제는 측향식(lateral) 또는 수직형(vertical) LED의 n 전극, p-전극을 금속산화물/금속/금속산화물(O/M/O) 구조로 대체함으로써 광추출효율이 개선된 LED 소자를 제공하는 것이다.

과제의 해결 수단

- [0012] 본 발명의 일 실시예에 따른 GaN 발광 다이오드 소자는 사파이어 기판; 상기 사파이어 기판 상에 적층된 n형 GaN 층; 상기 n형 GaN 층 상에 적층된 활성층; 상기 활성층에 적층된 p형 GaN층; 상기 p형 GaN층 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층; 상기 전류 퍼짐층 상에 형성된 상부 전극 패턴; 및 상기 상부 전극 패턴 상에 형성된 상부 전극 패드를 포함한다. 상기 상부 전극 패턴은 차례로 적층된 제1 상부 전극 패턴 및 제2 상부 전극 패턴을 포함하고, 상기 제1 상부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고, 상기 제2 상부 전극 패턴은 투명 전도성 금속 산화물 박막을 포함하고, 상기 상부 전극 패턴과 상기 전류 퍼짐층은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작한다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 전류 퍼짐층 및 상기 제2 상부 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함할 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 전류 퍼짐층의 두께는 10 내지 50 nm이고, 상기 제1 상부 전극 패턴의 두께는 15 내지 20 nm이고, 상기 제2 상부 전극 패턴의 두께는 10 내지 50 nm일 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n형 GaN의 일부를 식각한 상기 트렌치에서 상기 n형 GaN에 접촉하여 배치된 하부 전극 패턴; 및 상기 하부 전극 패턴 상에 배치된 하부 전극 패드를 더 포함할 수 있다. 상기 하부 전극 패턴은: 상기 n형 GaN에 접촉하여 배치된 제1 하부 전극 패턴; 상기 제1 하부 전극 패턴 상에 배치된 제2 하부 전극 패턴; 및 상기 제2 하부 전극 패턴 상에 배치된 제3 하부 전극 패턴을 포함할 수 있다. 상기 제2 하부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고, 상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 투명 전도성 금속 산화물 박막일 수 있다.
- [0016] 본 발명의 일 실시예에 있어서, 상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함할 수 있다.
- [0017] 본 발명의 일 실시예에 있어서, 상기 제1 하부 전극 패턴의 두께는 10 내지 50 nm이고, 상기 제2 상부 전극 패턴의 두께는 15 내지 20 nm이고, 상기 제3 하부 전극 패턴의 두께는 10 내지 50 nm일 수 있다.

- [0018] 본 발명의 일 실시예에 따른 GaN 발광 다이오드 소자는 사파이어 기판; 상기 사파이어 기판 상에 적층된 n형 GaN 층; 상기 n형 GaN 층 상에 적층된 활성층; 상기 활성층에 적층된 p형 GaN 층; 상기 p형 GaN 층 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층; 상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n형 GaN의 일부를 식각한 트랜치에서 상기 n형 GaN에 접촉하여 배치된 하부 전극 패턴; 및 상기 하부 전극 패턴 상에 배치된 하부 전극 패드를 포함한다. 상기 하부 전극 패턴은: 상기 n형 GaN에 접촉하여 배치된 제1 하부 전극 패턴; 상기 제1 하부 전극 패턴 상에 배치된 제2 하부 전극 패턴; 및 상기 제2 하부 전극 패턴 상에 배치된 제3 하부 전극 패턴을 포함한다. 상기 제2 하부 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고, 상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 투명 전도성 금속 산화물 박막이다.
- [0019] 본 발명의 일 실시예에 있어서, 상기 제1 하부 전극 패턴 및 상기 제3 하부 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함할 수 있다.
- [0020] 본 발명의 일 실시예에 있어서, 상기 제1 하부 전극 패턴의 두께는 10 내지 50 nm이고, 상기 제2 하부 전극 패턴의 두께는 15 내지 20 nm이고, 상기 제3 하부 전극 패턴의 두께는 10 내지 50 nm일 수 있다.
- [0021] 본 발명의 일 실시예에 따른 GaN 발광 다이오드 소자는 p 전극; 상기 p 전극 상에 배치된 p형 GaN 층; 상기 p형 GaN 층 상에 배치된 활성층; 상기 활성층 상에 배치된 n형 GaN 층; 상기 n형 GaN 층 상에 배치된 전류 퍼짐층; 상기 전류 퍼짐층 상에 배치된 n 전극 패턴; 및 상기 n 전극 패턴 상에 배치된 n 전극 패드를 포함한다. 상기 n 전극 패턴은 차례로 적층된 제1 n 전극 패턴 및 제2 n 전극 패턴을 포함한다. 상기 제1 n 전극 패턴은 적층된 은(Ag) 또는 은 합금 박막이고, 상기 제2 n 전극 패턴은 투명 전도성 금속 산화물 박막을 포함한다. 상기 n 전극 패턴과 상기 전류 퍼짐층은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작한다.
- [0022] 본 발명의 일 실시예에 있어서, 상기 전류 퍼짐층 및 상기 제2 n 전극 패턴은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함한다.
- [0023] 본 발명의 일 실시예에 있어서, 상기 전류 퍼짐층의 두께는 10 내지 50 nm이고, 상기 제1 n 전극 패턴의 두께는 15 내지 20 nm이고, 상기 제2 n 전극 패턴의 두께는 10 내지 50 nm일 수 있다.

발명의 효과

- [0024] 본 발명의 일 실시예에 따르면, 전류 퍼짐층과 전극 패턴은 OMO 구조를 제공하고 이러한 OMO 구조는 낮은 면저항을 유지하면서 85 퍼센트 이상의 투과도를 제공할 수 있다.
- [0025] 본 발명의 일 실시예에 따르면, 전극 패턴은 OMO 구조를 제공하고 이러한 OMO 구조는 낮은 면저항을 유지하면서 85 퍼센트 이상의 투과도를 제공할 수 있다.

도면의 간단한 설명

- [0026] 도 1a는 본 발명의 일 실시예에 따른 GaN 발광 다이오드 소자를 설명하는 평면도이다.
- 도 1b는 도 1a의 A-A' 선을 따라 자른 단면도이다.
- 도 1c는 도 1a의 B-B' 선을 따라 자른 단면도이다.
- 도 2는 본 발명의 일 실시예에 따른 전류 퍼짐층과 상부 전극 패턴으로 구성된 금속산화막/금속/금속산화막(O/M/O) 구조의 투과도 특성을 나타내는 그래프이다.
- 도 3a는 본 발명의 다른 실시예에 따른 GaN 발광 다이오드 소자를 설명하는 평면도이다.
- 도 3b는 도 3a의 A-A' 선을 따라 자른 단면도이다.
- 도 3c는 도 3a의 B-B' 선을 따라 자른 단면도이다.
- 도 3d는 도 3a의 C-C' 선을 따라 자른 단면도이다.
- 도 4a는 본 발명의 또 다른 실시예에 따른 수직형 GaN LED 소자를 나타내는 평면도이다.
- 도 4b는 도 4a의 A-A' 선을 따라 자른 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0027] LED의 광추출효율 향상을 위해 전극 및 전극 패드의 구조를 다양하게 변화시키는 연구는 많이 진행되었다. 전극의 면적을 최소화하면서도 전류퍼짐현상을 개선하기 위해, 다양한 매쉬(mesh) 구조 전극에 관한 연구가 진행되었다. 그러나 전극을 금속으로 사용하는 한 광흡수 문제에서 자유로울 수 없다.
- [0028] 전극은 그 하부에 배치된 전류 퍼짐층(current spreading layer)에게 낮은 저항의 옴믹 컨택을 제공해야 한다. n-전극에서, 캐리어인 전자들이 빠른 이동도로 움직이기 때문에 n-전극은 상대적으로 저항이 높은 투명한 전도체(예: ITO, ZnO, AZO 등)로 대체해도 큰 문제가 없다. 그러나 p-전극에서 캐리어인 정공들은 이동도가 상대적으로 낮다. 따라서 p-전극은 보통 불투명하지만 전도성이 매우 높고, 전류 퍼짐층(current spreading layer) 및 반도체 층과 옴믹 접합을 잘 형성하는 물질들(예: Cr, Ti, Al 등의 금속 물질)을 사용한다. 이러한 물질들은 불투명하기 때문에 전극이 있는 부분은 빛이 나올 수 없다. LED의 광추출효율을 감소시킨다.
- [0029] 금속산화물/금속/금속산화물(O/M/O) 구조에서, 금속산화물 물질은 보통 ITO, TiO₂, SnO₂, ZnO, AZO, Y₂O₃ 등의 고 굴절률 물질을 포함하고, 금속(Metal) 물질은 은(Ag)나 은 합금(Ag alloy) 등 가시광선 영역에서 낮은 흡수계수를 가지는 물질들을 포함한다. O/M/O 구조에서, 금속산화물층과 금속층 각각의 두께를 조절하여 특정 파장영역(Red, Green, Blue)에서 높은 투과도 갖도록 설계할 수 있다.
- [0030] 본 발명의 일 실시예에 따르면, 측향식 LED에서 p-전극의 바로 밑에 위치해 있는 전류 퍼짐층(current spreading layer)은 투명 전도성 산화물(Transparent Conductive Oxide; TCO)을 사용한다. TCO 물질로는 ITO, SnO₂, ZnO 등이 있다. 따라서 p-전극을 O/M/O 구조로 대체할 경우, 전류 퍼짐층(current spreading layer)은 O/M/O 구조의 제일 아래층 금속산화물층으로 사용할 수 있다. 이와 달리, 측향식, 수직형 LED의 n-전극을 O/M/O 구조로 할 때는 그대로 세 층을 모두 사용할 수 있다. 이 때, n형 반도체 층과 옴믹 접합을 형성하기 위해 O/M/O 구조 아래에 일함수가 작은 Ti, Cr, Al, W 등의 물질을 옴믹 접합 층(Ohmic contact layer)로 추가할 수 있다.
- [0031] 본 발명의 일 실시예에 따른 전극은 투명하기 때문에 두께나 전극의 핑거(Finger) 개수에 제한이 없다. 전극의 두께가 두꺼울수록, 핑거(Finger)의 수가 더 많을수록 전류 퍼짐(current spreading)이 더 잘되기 때문에 효율적이다.
- [0032] 이하, 도면을 참조하여 본 발명을 실시하기 위한 구체적인 내용을 실시예에 기초하여 설명한다. 이들 실시예는 당업자가 본 발명을 실시할 수 있기에 충분하도록 상세히 설명된다. 본 발명의 다양한 실시예는 서로 다르지만 상호 배타적일 필요는 없음이 이해되어야 한다. 예를 들어, 여기에 기재되어 있는 특정 형상, 구조 및 특성은 일 실시예에 관련하여 본 발명의 정신 및 범위를 벗어나지 않으면서 다른 실시예로 구현될 수 있다. 또한, 각각의 개시된 실시예 내의 개별 구성요소의 위치 또는 배치는 본 발명의 정신 및 범위를 벗어나지 않으면서 변경될 수 있음이 이해되어야 한다. 따라서, 후술하는 상세한 설명은 한정적인 의미로서 취하려는 것이 아니며, 본 발명의 범위는 적절하게 설명된다면 그 청구항들이 주장하는 것과 균등한 모든 범위와 더불어 첨부된 청구항에 의해서만 한정된다. 도면에서 유사한 참조부호는 여러 측면에 걸쳐서 동일하거나 유사한 기능을 지칭한다.
- [0033] 도 1a는 본 발명의 일 실시예에 따른 GaN 발광 다이오드 소자를 설명하는 평면도이다.
- [0034] 도 1b는 도 1a의 A-A' 선을 따라 자른 단면도이다.
- [0035] 도 1c는 도 1a의 B-B' 선을 따라 자른 단면도이다.
- [0036] 도 1a 내지 도 1c를 참조하면, 상기 GaN 발광 다이오드 소자(100)는 사파이어 기판(110); 상기 사파이어 기판(110) 상에 적층된 n형 GaN 층(120); 상기 n형 GaN 층(120) 상에 적층된 활성층(130); 상기 활성층에 적층된 p형 GaN 층(140); 상기 p형 GaN 층(140) 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층(150); 상기 전류 퍼짐층 상에 형성된 상부 전극 패턴(160); 및 상기 상부 전극 패턴(160) 상에 형성된 상부 전극 패드(166)를 포함한다. 상기 상부 전극 패턴(160)은 차례로 적층된 제1 상부 전극 패턴(162) 및 제2 상부 전극 패턴(164)을 포함한다. 상기 제1 상부 전극 패턴(162)은 은(Ag) 또는 은 합금 박막이고, 상기 제2 상부 전극 패턴(164)은 투명 전도성 금속 산화물 박막을 포함한다. 상기 상부 전극 패턴(160)과 상기 전류 퍼짐층(150)은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작한다.
- [0037] 상기 사파이어 기판(110)은 c-평면 사파이어 기판일 수 있다. 격자 부정합에 의한 흠결을 감소시키기 위하여 상기 사파이어 기판 상에 GaN 버퍼층(미도시)이 형성될 수 있다. 상기 GaN 버퍼층 상에 수 마이크로미터 수준의 두꺼운 n형 GaN 층(120)이 증착될 수 있다. n형 분순물은 실리콘(Si)일 수 있다. 이어서, 상기 n형 GaN 층(120) 상에 활성층(130)이 증착될 수 있다. 상기 활성층(130)은 이중 이종구조(double heterostructure), 단일

양자 우물(single quantum well), 또는 다중 양자 우물(multiple quantum wells)일 수 있다. 청색 또는 녹색 LED의 경우, 상기 다중 양자 우물은 InGaN/GaN 구조일 수 있다. 자외선의 경우, 상기 다중 양자 우물은 AlGaIn/InGaN 구조일 수 있다.

[0038] 또한, 상기 활성층(130) 상에 전자 블록층(electron blocking layer)이 추가적으로 배치될 수 있다. 상기 전자 블록층(미도시)은 전자 누설 전류가 홀 누설 전류보다 크기 때문에 전자 전류를 차단할 수 있다.

[0039] p형 GaN층(140)이 상기 전자 블록층 또는 상기 활성층(130) 상에 형성될 수 있다. p형 불순물은 Mg일 수 있다.

[0040] 상기 p형 GaN층(140) 상에 전류 퍼짐층(electron spreading layer)이 배치될 수 있다. 상기 전류 퍼짐층(150)은 투명 전도성 금속 산화물일 수 있다. 상기 전류 퍼짐층(150)은 전류를 균일하게 상기 p형 GaN층(140)에 제공하여 상기 활성층(130)의 전 영역에서 발광을 제공할 수 있다. 상기 전류 퍼짐층(150)으로 ITO가 일반적으로 많이 사용되고 있다. 상기 전류 퍼짐층(150)은 투명한 특성, 충분히 낮은 면저항(sheet resistance) 특성, 및 상기 p형 GaN층과 오믹 접합을 형성할 수 있는 특성을 가지는 것이 바람직하다. 상기 전류 퍼짐층(150)의 저항을 감소시키기 위하여 상기 전류 퍼짐층(150)의 두께를 증가시키는 경우, 투명성이 감소하나 전류 퍼짐 특성은 향상될 수 있다. 따라서, 투명성과 전류 퍼짐 특성을 동시에 만족하기 어렵다.

[0041] 상기 전류 퍼짐층(150) 상에 상부 전극 패턴(160)이 배치될 수 있다. 통상적으로 상기 전류 퍼짐층 상에 상부 전극이 배치된 경우, 상기 상부 전극은 금속으로 형성되고 전극으로 기능하면서 동시에 와이어 연결을 위한 전극 패드로 동작할 수 있다. 그러나, 이 경우, 전극은 투명하지 않아 광추출 효율을 감소시킨다. 따라서, 광 추출 효율을 증가시킬 수 있는 새로운 전극 구조가 요구된다.

[0042] 상기 상부 전극 패턴(160)은 상기 전류 퍼짐층(150) 상에서 빗(comb) 형상과 같이 형성되어 균일하게 전류를 분배할 수 있다. 상기 상부 전극 패턴(160)은 충분히 낮은 면저항을 가지며 충분한 투명성을 제공할 수 있다. 구체적으로, 상기 전류 퍼짐층(150)은 수십 nm 수준으로 충분히 얇도록 형성되어 충분한 투과성을 가질 수 있다. 한편, 상기 전류 퍼짐층(150)의 전류 퍼짐 특성을 증가시키기 위하여, 상기 상부 전극 패턴(160)이 상기 전류 퍼짐층(150) 상에 배치될 수 있다. 상기 상부 전극 패턴(160)은 투명한 다층 구조를 가질 수 있다. 상기 상부 전극 패턴(160)은 차례로 적층된 제1 상부 전극 패턴(162) 및 제2 상부 전극 패턴(164)을 포함한다. 상기 제1 상부 전극 패턴(162)은 은(Ag) 또는 은 합금 박막이고, 상기 제2 상부 전극 패턴(164)은 투명 전도성 금속 산화물 박막을 포함한다. 은 합금은 은과 알루미늄의 합금일 수 있다. 상기 제2 상부 전극 패턴(164)과 상기 전류 퍼짐층(150)은 상기 제1 상부 전극 패턴(162)을 개재하여 샌드위치 구조를 가질 수 있다.

[0043] 즉, 전류 퍼짐층(150)과 상기 상부 전극 패턴(160)은 금속산화막/금속/금속산화막 (O/M/O) 구조를 가질 수 있다. 이에 따라, 상기 상부 전극 패턴(160)과 그 하부의 전류 퍼짐층(150)은 낮은 면저항을 제공하고 청색 및 녹색 영역에 대하여 투명성을 제공할 수 있다. 상기 전류 퍼짐층(150) 및 상기 제2 상부 전극 패턴(164)은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함할 수 있다. 상기 전류 퍼짐층(150)의 두께는 10 내지 50 nm이고, 상기 제1 상부 전극 패턴(162)의 두께는 15 내지 20 nm이고, 상기 제2 상부 전극 패턴(164)의 두께는 10 내지 50 nm일 수 있다. 즉, 상기 상부 전극 패턴이 없는 영역의 전류 퍼짐층은 20 nm 이하의 충분히 낮은 두께를 가지고 있어 충분한 투명성을 제공하고, 상기 상부 전극 패턴이 존재하는 영역에서는 O/M/O 구조에 의하여 관심 파장 대역에서 85 퍼센트 이상의 투과도를 제공한다. 또한, O/M/O 구조는 충분히 낮은 면저항 및 전류 퍼짐 효과를 제공할 수 있다. 이에 따라, LED 소자의 광 추출 효율이 증가될 수 있다.

[0044] 도 2는 본 발명의 일 실시예에 따른 전류 퍼짐층과 상부 전극 패턴으로 구성된 금속산화막/금속/금속산화막 (O/M/O) 구조의 투과도 특성을 나타내는 그래프이다.

[0045] 도 2를 참조하면, 사각형은 O/M/O 구조에서 ITO(20nm)/Ag(18nm)/ITO(20nm)인 경우 파장에 따른 투과도 특성을 나타낸다. 원형은 O/M/O 구조에서 ITO(30nm)/Ag(18nm)/ITO(30nm)인 경우 파장에 따른 투과도 특성을 나타낸다. 삼각형은 O/M/O 구조에서 ITO(40nm)/Ag(18nm)/ITO(40nm)인 경우 파장에 따른 투과도 특성을 나타낸다. ITO 두께가 증가함에 따라, 최대 투과도 파장은 적외선 영역으로 이동한다.

[0046] 청색 LED의 경우, 전류 퍼짐층과 상부 전극 패턴은 ITO(20nm)/Ag(18nm)/ITO(20nm) 또는 ITO(30nm)/Ag(18nm)/ITO(30nm) 구조를 가질 수 있다. 이에 따라, 상기 전류 퍼짐층만이 있는 영역은 충분히 얇은 두께에 의하여 높은 투과성을 가지며, 전류 퍼짐층과 상부 전극 패턴이 동시에 있는 영역도 청색에 대하여 90 퍼센트 이상의 투과도를 제공하면서 충분히 낮은 면저항을 제공하여 전류 퍼짐 효과를 제공할 수 있다.

- [0047] 한편, 녹색 LED의 경우, 전류 퍼짐층과 상부 전극 패턴은 ITO(40nm)/Ag(18nm)/ITO(40nm) 구조를 가질 수 있다. 이에 따라, 상기 전류 퍼짐층만이 있는 영역은 충분히 얇은 두께에 의하여 높은 투과성을 가지며, 전류 퍼짐층과 상부 전극 패턴이 동시에 있는 영역도 녹색에 대하여 90 퍼센트 이상의 투과도를 제공하면서 충분히 낮은 면저항을 제공하여 전류 퍼짐 효과를 제공할 수 있다.
- [0048] 다시, 도 1a 내지 도 1c를 참조하면, 상기 상부 전극 패턴(160) 상에 상부 전극 패드(166)가 국부적으로 형성될 수 있다. 상기 상부 전극 패드(166)는 전기적으로 와이어링을 위하여 배치되고, 상기 상부 전극 패드(166)는 Cr/Al/Ni/Au 구조, Cr/Ni/Au 구조, 또는 Ni/Au 구조일 수 있다.
- [0049] 트렌치(182)는 상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n 형 GaN의 일부를 식각하여 형성된다. 상기 트렌치는 빗 형상으로 형성될 수 있다. 하부 전극 패턴(172)은 상기 트렌치(182)에서 상기 n 형 GaN(172)에 접촉하여 배치될 수 있다. 하부 전극 패드(176)는 상기 하부 전극 패턴(172)과 동시에 형성되고 서로 같은 평면에서 서로 연결될 수 있다. 상기 하부 전극 패턴 및 하부 전극은 Ti/Al 구조 또는 Ti/Al/Ni/Au 구조일 수 있다.
- [0050] 도 3a는 본 발명의 다른 실시예에 따른 GaN 발광 다이오드 소자를 설명하는 평면도이다.
- [0051] 도 3b는 도 3a의 A-A' 선을 따라 자른 단면도이다.
- [0052] 도 3c는 도 3a의 B-B' 선을 따라 자른 단면도이다.
- [0053] 도 3d는 도 3a의 C-C' 선을 따라 자른 단면도이다.
- [0054] 도 1에서 설명한 것과 중복되는 설명은 생략한다.
- [0055] 도 3a 내지 도 3c를 참조하면, 상기 GaN 발광 다이오드 소자(200)는 사파이어 기판(110); 상기 사파이어 기판(110) 상에 적층된 n형 GaN 층(120); 상기 n형 GaN 층 상에 적층된 활성층(130); 상기 활성층에 적층된 p형 GaN층(140); 상기 p형 GaN층 상에 적층된 투명 전도성 금속 산화물을 포함하는 전류 퍼짐층(150); 및 상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n 형 GaN의 일부를 식각한 트렌치(182)에서 상기 n 형 GaN에 접촉하여 배치된 하부 전극 패턴(272); 및 상기 하부 전극 패턴(272) 상에 배치된 하부 전극 패드(276)를 포함한다. 상기 하부 전극 패턴(272)은 상기 n 형 GaN에 접촉하여 배치된 제1 하부 전극 패턴(272a); 상기 제1 하부 전극 패턴 상에 배치된 제2 하부 전극 패턴(272b); 및 상기 제2 하부 전극 패턴 상에 배치된 제3 하부 전극 패턴(272c)을 포함한다. 상기 제2 하부 전극 패턴(272b)은 적층된 은(Ag) 또는 은 합금 박막이다. 상기 제1 하부 전극 패턴(272a) 및 상기 제3 하부 전극 패턴(272c)은 투명 전도성 금속 산화물 박막이다.
- [0056] 상기 트렌치(182)는 상기 p형 GaN 층 및 상기 활성층을 관통하고 상기 n 형 GaN의 일부를 식각하여 형성된다. 상기 트렌치(182)는 빗 형상으로 형성될 수 있다. 하부 전극 패턴(272)은 상기 트렌치(182)에서 상기 n 형 GaN(120)에 접촉하여 배치될 수 있다. 상기 하부 전극 패드(276)는 상기 하부 전극 패턴(272) 상에 국부적으로 배치될 수 있다.
- [0057] 상기 하부 전극 패턴(272)은 상기 n 형 GaN에 접촉하여 배치된 제1 하부 전극 패턴(272a), 상기 제1 하부 전극 패턴 상에 배치된 제2 하부 전극 패턴(272b), 및 상기 제2 하부 전극 패턴 상에 배치된 제3 하부 전극 패턴(272c)을 포함할 수 있다. 상기 하부 전극 패턴(272)은 O/M/O 구조를 가질 수 있다. 상기 제2 하부 전극 패턴(272b)은 은(Ag) 또는 은 합금 박막이고, 상기 제1 하부 전극 패턴(272a) 및 상기 제3 하부 전극 패턴(272c)은 투명 전도성 금속 산화물 박막일 수 있다. 상기 제1 하부 전극 패턴(272a) 및 상기 제3 하부 전극 패턴(272c)은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함할 수 있다. 상기 제1 하부 전극 패턴(272a)의 두께는 10 내지 50 nm이고, 상기 제2 하부 전극 패턴(272b)의 두께는 15 내지 20 nm이고, 상기 제3 하부 전극 패턴(272c)의 두께는 10 내지 50 nm일 수 있다.
- [0058] 상기 하부 전극 패드(276)는 Ti/Al 구조 또는 Ti/Al/Ni/Au 구조일 수 있다. 상기 하부 전극 패드(276)는 와이어에 의하여 외부와 전기적으로 연결될 수 있다.
- [0059] 오믹 접합층(271)이 상기 하부 전극 패턴(272)과 상기 n 형 GaN(120) 사이에 추가적으로 배치될 수 있다. 상기 오믹 접합층(271)은 상기 하부 전극 패턴(272)과 정렬되어 패터닝될 수 있다. 상기 오믹 접합층(271)은 일함수가 적은 Ti, Cr, Al, 또는 W 중에서 적어도 하나를 포함할 수 있다. 상기 오믹 접합층(271)의 두께는 수십 nm 이하일 수 있다.
- [0060] 도 4a는 본 발명의 또 다른 실시예에 따른 수직형 GaN LED 소자를 나타내는 평면도이다.

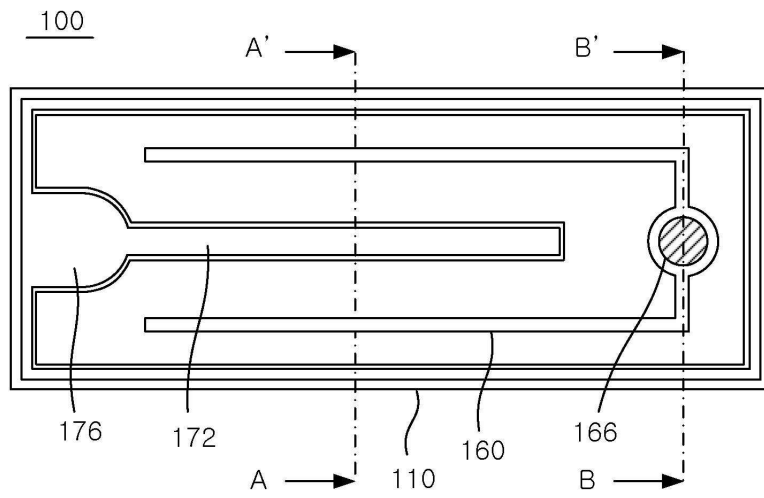
- [0061] 도 4b는 도 4a의 A-A' 선을 따라 자른 단면도이다.
- [0062] 도 4a 및 도 4b를 참조하면, GaN 발광 다이오드 소자(300)는 p 전극(411); 상기 p 전극(411) 상에 배치된 p형 GaN층(412); 상기 p형 GaN층 상에 배치된 활성층(413); 상기 활성층 상에 배치된 n형 GaN층(414); 상기 n형 GaN층 상에 배치된 전류 퍼짐층(415); 상기 전류 퍼짐층 상에 배치된 n 전극 패턴(416); 및 상기 n 전극 패턴 상에 배치된 n 전극 패드(417)를 포함한다. 상기 n 전극 패턴(416)은 차례로 적층된 제1 n 전극 패턴(416a) 및 제2 n 전극 패턴(416b)을 포함한다. 상기 제1 n 전극 패턴(416a)은 적층된 은(Ag) 또는 은 합금 박막이다. 상기 제2 n 전극 패턴(416b)은 투명 전도성 금속 산화물 박막을 포함한다. 상기 n 전극 패턴(415)과 상기 전류 퍼짐층(416)은 청색 또는 녹색 영역에서 85 퍼센트 이상의 투과도를 가지는 광학 필터로 동작한다. 상기 전류 퍼짐층(415)과 상기 n 전극 패턴(416)은 O/M/O 구조를 가지고 투명성을 증가시키고 전류 퍼짐 효과를 제공할 수 있다.
- [0063] 상기 전류 퍼짐층(415) 및 상기 제2 n 전극 패턴(416b)은 ITO(Indium tin oxide), ZnO, Sn2O3, TiO2, 및 IGZO(Indium gallium zinc oxide) 중에서 적어도 하나를 포함할 수 있다. 상기 전류 퍼짐층(415)의 두께는 10 내지 50 nm이고, 상기 제1 n 전극 패턴(416a)의 두께는 15 내지 20 nm이고, 상기 제2 n 전극 패턴의 두께(416b)은 10 내지 50 nm일 수 있다.
- [0064] 이하, 수직형 GaN LED의 제조 방법이 설명된다. 수직형 LED의 구조는 레이저 리프트-오프(laser lift-off) 기술을 이용하여 제작될 수 있다. 구체적으로, 사파이어 기판이 준비된다. 상기 사파이어 기판 상에 n형 GaN 층(414)이 형성된다. 상기 n형 GaN 기판 상에 활성층(413)이 형성된다. 상기 활성층은 다중 양자 우물 구조일 수 있다. GaN/InGaN 다중양자우물은 금속-유기 화학 기상 증착(metal-organic chemical vapor deposition; MOCVD)를 이용하여 성장될 수 있다. 이어서, 상기 활성층 상에 p형 GaN층(412)이 형성된다. 이어서, 상기 p형 GaN층의 전 영역 상에 p 전극(411)이 형성된다.
- [0065] 상기 p 전극 상에 제1 본딩층(미도시)이 형성된다. 한편, 상기 제1 본딩층과 결합할 제2 본딩층(미도시)이 형성된 케리어 기판이 준비된다. 상기 케리어 기판의 제2 본딩층은 상기 사파이어 기판의 제1 본딩층과 섭씨 200도 수준의 저온 열처리를 통하여 결합한다. 이어서, 상기 사파이어 기판에 레이저를 제공하면, 레이저 빔은 사파이어 기판을 투과하고, 상기 n형 GaN층과 사파이어 기판 사이에 흡수되어 분리 영역(split zone)을 형성한다. 이에 따라, 상기 사파이어 기판은 제거된다.
- [0066] 노출된 n형 GaN층(414) 상에 전류 퍼짐층(415)이 형성된다. 상기 전류 퍼짐층(415)은 상기 노출된 n형 GaN층 전면에 형성된다. 이어서, 상기 전류 퍼짐층(415) 상에 n 전극 패턴(416)이 형성된다. 이어서, 상기 n형 전극 패턴 상에 n 전극 패드(417)가 형성된다.
- [0067] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시 예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시 예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.
- [0068] 따라서, 본 발명의 사상은 설명된 실시 예에 국한되어 정해져서는 아니되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

부호의 설명

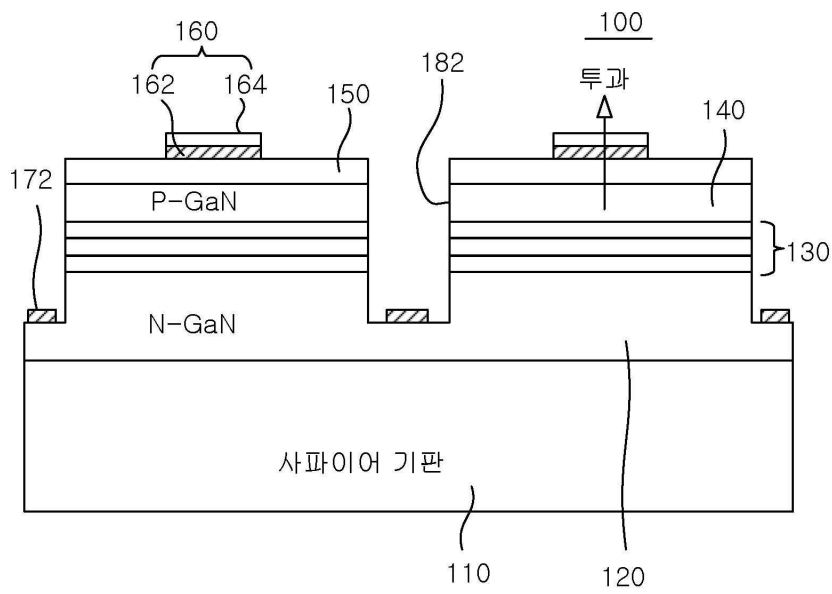
- [0069] 100: GaN 발광 다이오드 소자
110: 사파이어 기판
120: n형 GaN 층
130: 활성층
140: p형 GaN층
150: 전류 퍼짐층
160: 상부 전극 패턴
166: 상부 전극 패드

도면

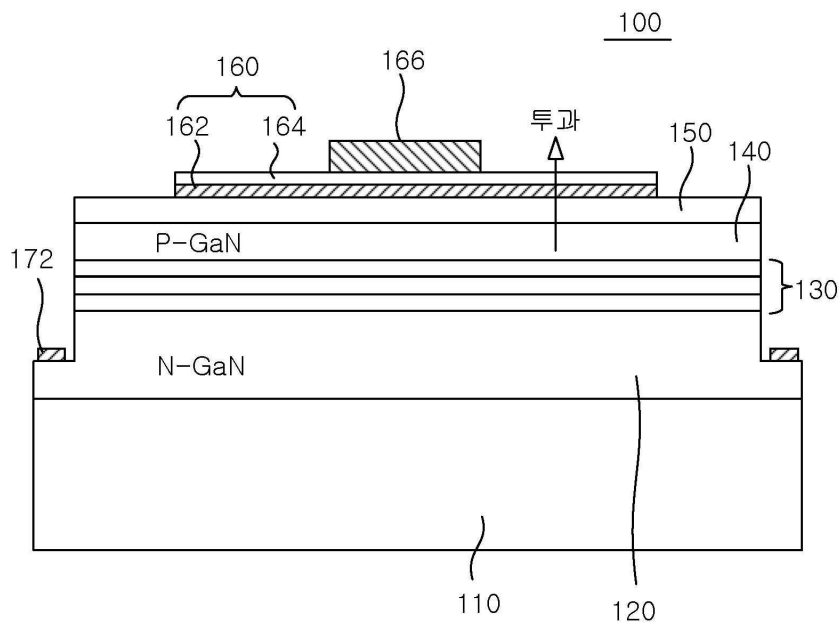
도면1a



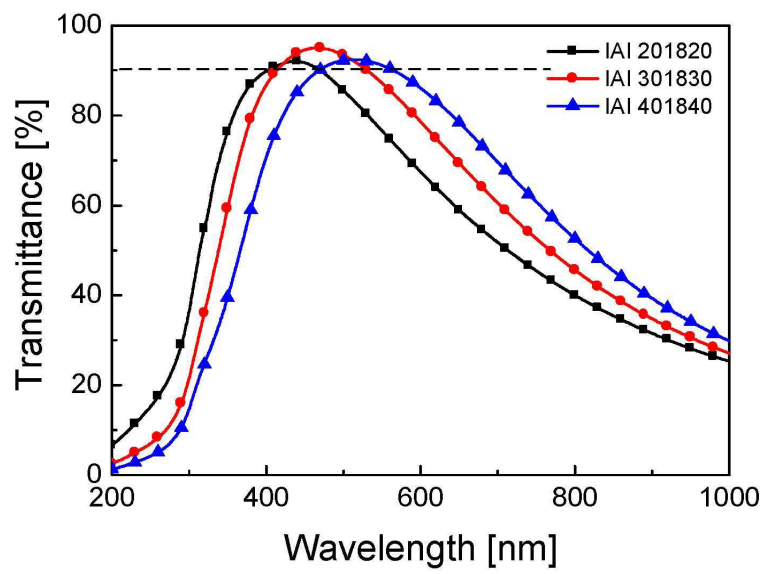
도면1b



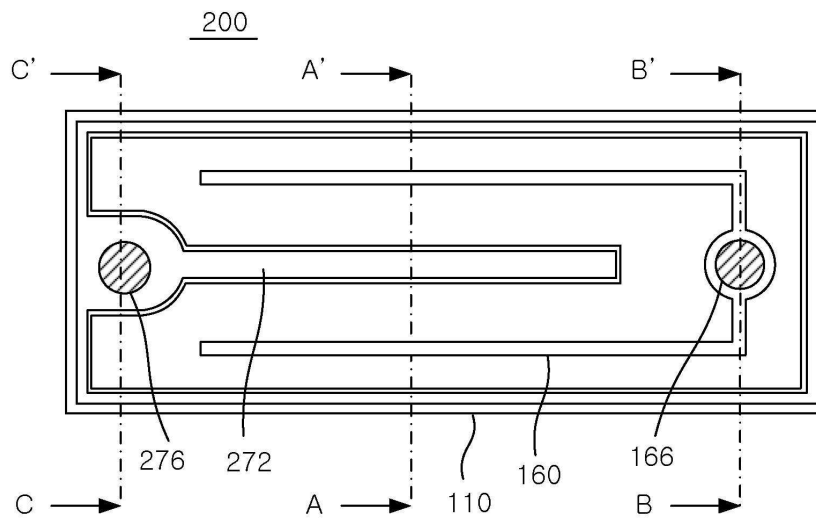
도면1c



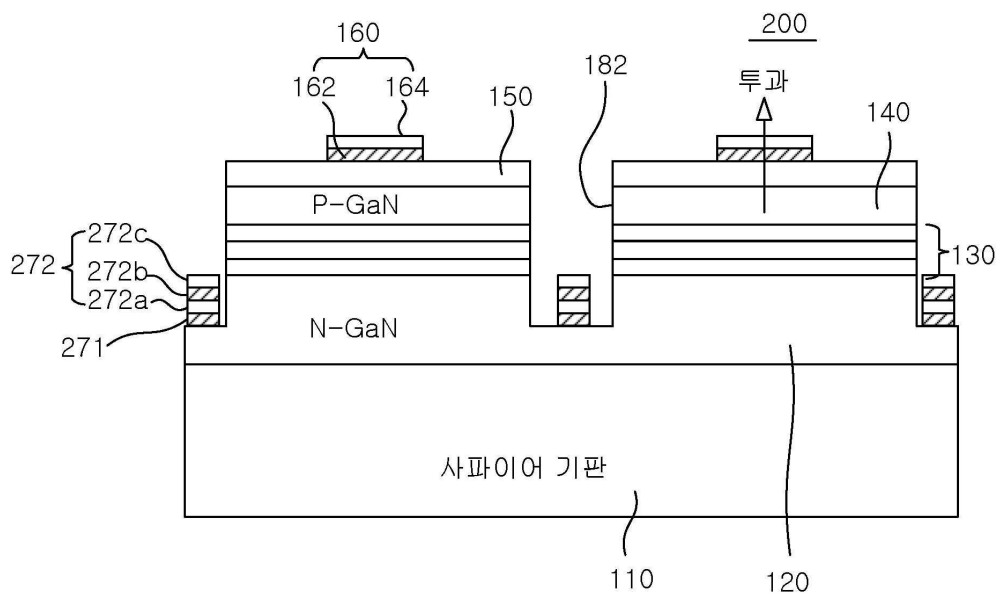
도면2



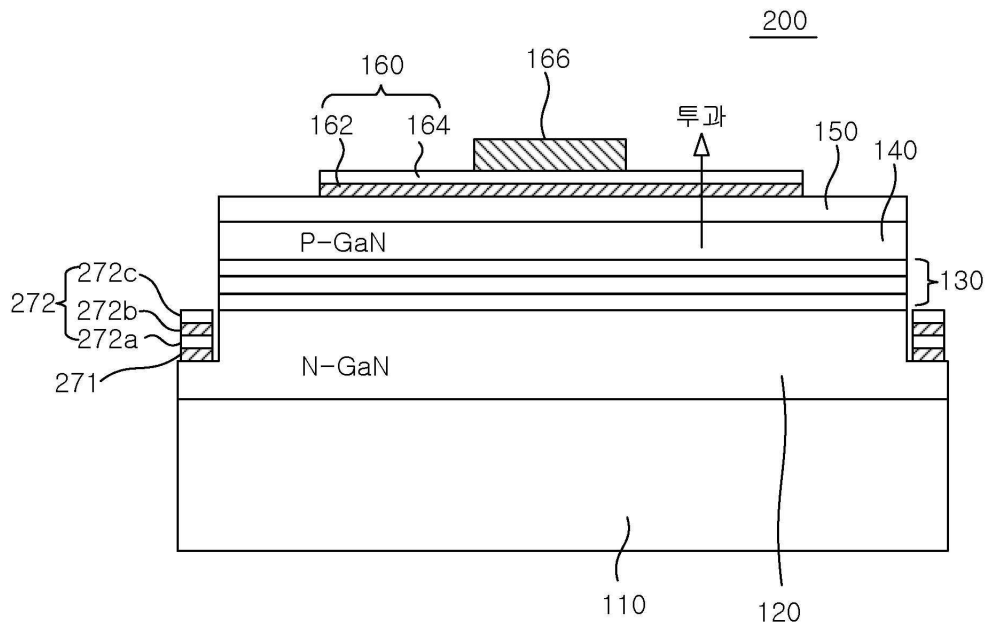
도면3a



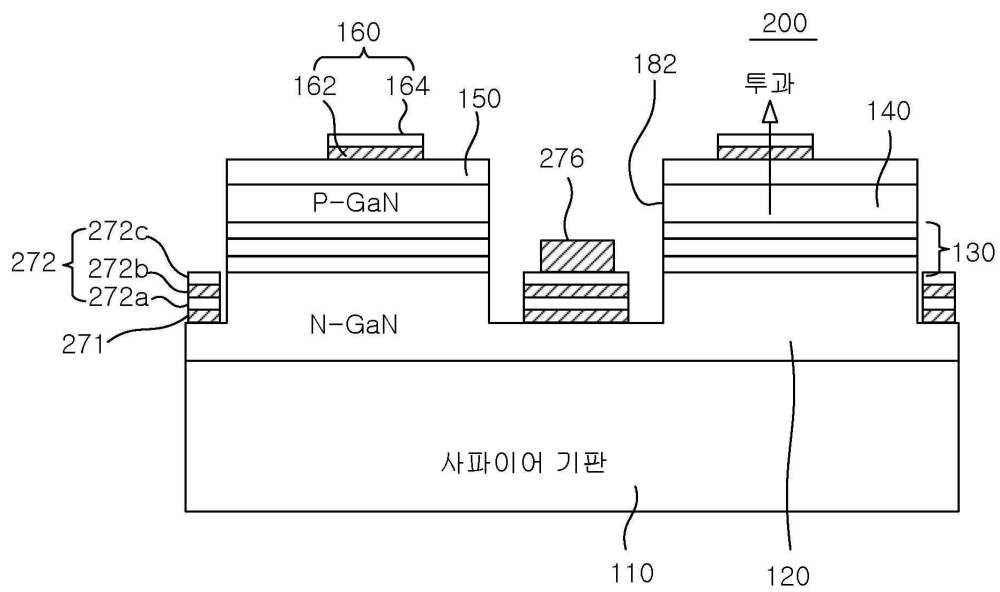
도면3b



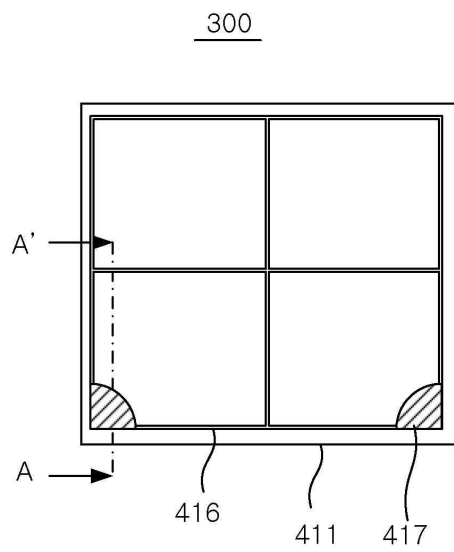
도면3c



도면3d



도면4a



도면4b

