(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3765503号

(P3765503)

(45)発行日　平成18年4月12日(2006.4.12)　(24)登録日　平成18年2月3日(2006.2.3)

(51)Int.Cl.			F I		
H04N	5/225	(2006.01)	H04N	5/225	Z
H04N	5/907	(2006.01)	H04N	5/907	B
H04N	5/91	(2006.01)	H04N	5/91	J
H04N	5/765	(2006.01)	H04N	5/91	L
H04N	5/92	(2006.01)	H04N	5/92	H

請求項の数 4　(全 17 頁)　最終頁に続く

(21)出願番号　特願平7-311188
(22)出願日　平成7年11月29日(1995.11.29)
(62)分割の表示　特願平7-191828の分割
原出願日　平成7年7月27日(1995.7.27)
(65)公開番号　特開平8-214258
(43)公開日　平成8年8月20日(1996.8.20)
審査請求日　平成13年5月15日(2001.5.15)
審判番号　不服2004-406(P2004-406/J1)
審判請求日　平成16年1月6日(2004.1.6)
(31)優先権主張番号　特願平6-206887
(32)優先日　平成6年8月31日(1994.8.31)
(33)優先権主張国　日本国(JP)
(31)優先権主張番号　特願平6-292183
(32)優先日　平成6年10月31日(1994.10.31)
(33)優先権主張国　日本国(JP)

(73)特許権者　000001443
カシオ計算機株式会社
東京都渋谷区本町１丁目６番２号
(72)発明者　吉田　俊彦
東京都東大和市桜が丘２丁目２２９番地
カシオ計算機株式会社東京事業所内
(72)発明者　川上　悦郎
東京都東大和市桜が丘２丁目２２９番地
カシオ計算機株式会社東京事業所内

合議体
審判長　新宮　佳典
審判官　西谷　憲人
審判官　清水　正一

最終頁に続く

(54)【発明の名称】電子撮像装置

(57)【特許請求の範囲】

【請求項１】

撮像素子と表示手段と圧縮手段と記憶手段と記録キーとを有し、

上記撮像素子から出力された撮像信号に対して、上記表示手段へのビデオスルー表示のための高速モードの画像処理及び上記記憶手段への記録のための高精細モードの画像処理を択一的に実行して画像信号を生成する画像信号生成手段と、

この画像信号生成手段により生成された画像信号を上記表示手段、圧縮手段及び記憶手段へ転送する画像信号転送手段と、

上記記録キーが押下されたか否かを判断する判断手段とを具備し、

上記画像信号生成手段は、上記判断手段により記録キーが押下されたと判断されるまで上記撮像信号に対して上記表示手段へのビデオスルー表示のための高速モードの画像処理を実行して表示画像信号を生成し、上記判断手段により上記記録キーが押下されたと判断された時点で上記記憶手段への記録のための高精細モードの画像処理に切り換えて記録画像信号を生成する画像処理切換手段を含み、

上記画像信号転送手段は、上記判断手段により記録キーが押下されたと判断されるまで上記画像信号生成手段により生成された表示画像信号を上記表示手段へ転送するとともに、上記判断手段により上記記録キーが押下されたと判断された時点で上記画像信号生成手段により生成された記録画像信号を上記圧縮手段へ転送して圧縮した後に圧縮画像信号を上記記憶手段へ転送し、

上記高速モードの画像処理は、少なくとも上記撮像信号に対する画素間引処理を含むこ

とを特徴とする電子撮像装置。
【請求項２】
上記画像信号生成手段により生成され上記圧縮手段により圧縮され上記記憶手段に記録された圧縮画像信号を読み出して伸長する伸張手段と、
この伸長手段により伸長された記録画像信号を上記表示手段に表示する表示制御手段とを備えることを特徴とする請求項１記載の電子撮像装置。
【請求項３】
上記高精細モードの画像処理は、上記撮像信号に対するモアレバランス処理、ローパスフィルタ処理、又はエッジ強調処理を含むことを特徴とする請求項１又は２記載の電子撮像装置。
【請求項４】
上記撮像素子から出力された撮像信号を一時記憶する一時記憶手段を具備し、
上記画像信号生成手段は、上記一時記憶手段に一時記憶された撮像信号に対して画像処理を実行して画像信号を生成することを特徴とする請求項１乃至３のいずれかに記載の電子撮像装置。
【発明の詳細な説明】
【０００１】
【発明の属する技術分野】
本発明は、撮影レンズを有するカメラ部とファインダーおよびモニター兼用の液晶などの表示装置を有する本体部とからなる電子撮像装置に関する。
【０００２】
【従来の技術】
電子撮像装置の一つとして、撮影レンズおよびＣＣＤ（Ｃｈａｒｇｅ　Ｃｏｕｐｌｅｄ　Ｄｅｖｉｃｅ：固体撮像素子）を備え、さらに、画像記録時におけるビューファインダーおよび画像再生時におけるモニター兼用の液晶表示装置（Ｌｉｑｕｉｄ　Ｃｒｙｓｔａｌ　Ｄｉｓｐｌａｙ、以下、ＬＣＤモニターと呼ぶ）を備えたＬＣＤ付デジタルスチルカメラが知られている。
【０００３】
そして、このようなＬＣＤ付デジタルスチルカメラでは、ＣＣＤからの信号をビデオ信号に変換するＣＣＤカラープロセス処理が実行され、ＬＣＤモニターにビューファインダとしてビデオ画面をモニターするためのビデオスルー表示とともに、フラッシュメモリなどを用いた記憶部への画像記録を可能にしている。なお、ここでＣＣＤで撮像した画像をＬＣＤモニターにてビューファインダモニターすることを「ビデオスルー表示」という。
【０００４】
ところで、ＬＣＤモニターでビデオスルー表示するような場合、表示画面上でのビデオスルー表示の動きをスムーズに見せるため、例えば１秒間に数コマ以上の画面をリフレッシュすることが望まれ、また、同時に画像記録を行うフラッシュメモリなどの記憶部では、撮影した画像を高画質で記録することも望まれている。
【０００５】
【発明が解決しようとする課題】
ところが、このような要求をハードウェアにより実現しようとすると、回路構成が極めて複雑でコスト的にも高価なものになってしまう。
そこで、これらのカラープロセス処理をソフトウェアにより実現することが試みられているが、このようなソフトウェアによる処理は、ハードウェアと比較すると、時間的な制約が大きく、通常のカラープロセスでは、処理に時間がかかる。このため、例えば、表示画面でのビデオスルー表示の動きをスムーズにしようとして、１秒間に数コマ以上の画面のリフレッシュを実現すると、その分高速の処理が要求されることから、撮影画像を高画質に記録するのが難しくなり、また、撮影画像を高画質で記憶部に記録することを実現しようとすると、処理の手順が増えることから、表示画面でのビデオスルー表示の動きをスムーズにできなくなるという問題点があった。

【０００６】
本発明は、上記事情に鑑みてなされたもので、スムーズなビデオスルー表示と高画質の画像記録を同時に満足できる電子撮像装置を提供することを目的とする。
【０００７】
【発明が解決するための手段】
請求項１記載の発明は、撮像素子と表示手段と圧縮手段と記憶手段と記録キーとを有し、上記撮像素子から出力された撮像信号に対して、上記表示手段へのビデオスルー表示のための高速モードの画像処理及び上記記憶手段への記録のための高精細モードの画像処理を択一的に実行して画像信号を生成する画像信号生成手段と、この画像信号生成手段により生成された画像信号を上記表示手段、圧縮手段及び記憶手段へ転送する画像信号転送手段と、上記記録キーが押下されたか否かを判断する判断手段とを具備し、上記画像信号生成手段は、上記判断手段により記録キーが押下されたと判断されるまで上記撮像信号に対して上記表示手段へのビデオスルー表示のための高速モードの画像処理を実行して表示画像信号を生成し、上記判断手段により上記記録キーが押下されたと判断された時点で上記記憶手段への記録のための高精細モードの画像処理に切り換えて記録画像信号を生成する画像処理切換手段を含み、上記画像信号転送手段は、上記判断手段により記録キーが押下されたと判断されるまで上記画像信号生成手段により生成された表示画像信号を上記表示手段へ転送するとともに、上記判断手段により上記記録キーが押下されたと判断された時点で上記画像信号生成手段により生成された記録画像信号を上記圧縮手段へ転送して圧縮した後に圧縮画像信号を上記記憶手段へ転送し、上記高速モードの画像処理は、少なくとも上記撮像信号に対する画素間引処理を含むように構成されている。
【０００８】
また、請求項２記載の発明は、請求項１記載の発明において、上記画像信号生成手段により生成され上記圧縮手段により圧縮され上記記憶手段に記録された圧縮画像信号を読み出して伸長する伸張手段と、この伸長手段により伸長された記録画像信号を上記表示手段に表示する表示制御手段とを備えるようにしている。
【０００９】
また、請求項３記載の発明は、請求項１又は２記載の発明において、上記高精細モードの画像処理は、上記撮像信号に対するモアレバランス処理、ローパスフィルタ処理、又はエッジ強調処理を含むようにしている。
また、請求項４記載の発明は、請求項１乃至３のいずれかに記載の発明において、上記撮像素子から出力された撮像信号を一時記憶する一時記憶手段を具備し、上記画像信号生成手段は、上記一時記憶手段に一時記憶された撮像信号に対して画像処理を実行して画像信号を生成するようにしている。
【００１１】
【発明の実施の形態】
以下、本発明に係る電子撮像装置の実施の形態を図面に従い説明する。
先ず、図１は本発明を適用した電子撮像装置の一例としてのＬＣＤ付デジタルスチルカメラを示すもので、図２と図３はその背面図と正面図を、図４（ａ）および（ｂ）は平面図と底面図を、図５（ａ）および（ｂ）は一方の側面図と他方の側面図をそれぞれ示している。
【００１２】
図示のように、電子カメラ装置であるＬＣＤ付デジタルスチルカメラ１は、本体部２とカメラ部３とに分割された２つのブロックから構成したものである。
即ち、本体部２のケース４内には、ＬＣＤ６が設けられており、このＬＣＤ６は、ケース４の後面側に向けられている。
【００１３】
また、カメラ部３のケース５内の上部には、撮影レンズ７が設けられており、この撮影レンズ７は、ケース５の前面側に向けられている。
そして、本体部２は、ケース４の上面に、電源スイッチ８、シャッターボタン９、デリー

トキー１０、プラスキー１１、マイナスキー１２、モードキー１３、ディスプレーキー１４、ズームキー１５、セルフタイマーキー１６を備えるとともに、開閉蓋１７内に、図示しない外部電源端子、ビデオ出力端子、デジタル入出力端子を備えている。

【００１４】

さらに、ケース４の前面に、ファンクション切替キー１８を備え、また、ケース４の下面には、三脚用穴１９を備えている。

以上の本体部２のケース４は、撮影者による右手操作側が手で握りやすいよう膨出形状としたグリップ形状部によるグリップ部２０となっていて、このグリップ部２０に対応する下面に開閉式の電池蓋２１が設けられている。また、このグリップ部２０の上面に前記シャッターボタン９が位置している。

【００１５】

また、カメラ部３は、ケース５の側面に、ピント切替スイッチ２２を備えている。

そして、このカメラ部３は、本体部２に対して撮影者による左手操作側の側面に配置されて、図６および図７に示すように、本体部２に対して前方に９０°、後方に１８０°回動可能に組み付けられている。

【００１６】

即ち、図８に示すように、本体部２のケース４の左側面に穴２３が開けられて、カメラ部３のケース５の右側面にも穴２４が開けられており、これらの穴２３，２４において、図示しない軸部材を通して本体部２とカメラ部３とが、互いに軸部材の廻りに回動可能に組み付けられている。

【００１７】

また、図８に示すように、本体部２のケース４のグリップ部２０の内部は、電池収納部である電池室２５となっており、即ち、この電池室２５内には、４本の電池２６，２６，２６，２６が収納されている。

【００１８】

これら４本の電池２６，２６，２６，２６の上方に、図９に示すように、それぞれの電池接片２７，２７，２７，２７が配設されており、これらの電池接片２７，２７，２７，２７は、電源スイッチおよびボタンスイッチ用回路基板である各種スイッチ用回路基板２８の電池室２５内まで張り出した突出部２９の下面に、直にハンダ付けにより取り付けられている。

【００１９】

この各種スイッチ用回路基板２８には、前記電源スイッチ８、シャッターボタン９、デリートキー１０、プラスキー１１、マイナスキー１２、モードキー１３、ディスプレーキー１４、ズームキー１５、セルフタイマーキー１６が実装されるとともに、プリントパターンによる配線が施されている。

【００２０】

そして、図８に示すように、ＬＣＤ６は、ＬＣＤパネル６ｐをシールドケース３０に収容して、このシールドケース３０の裏側に隣接するようにして、ケース４内にバックライト３１を配置してなる。

【００２１】

さらに、このバックライト３１の裏側に隣接するようにして、ケース４内にＬＣＤ周辺回路基板３２が配設されていて、このＬＣＤ周辺回路基板３２には、ＬＣＤパネル６ｐから延びたフレキシブルプリント基板３３が接続されるとともに、バックライト３１も接続される。

【００２２】

また、ケース４内には、図８に示すように、ＬＣＤ６と反対側にメイン回路基板３４が配設されていて、このメイン回路基板３４には、ＣＰＵ３５と、ＬＳＩ等の他の各種電子部品３６，３７，３８，３９が集中して実装されている。

【００２３】

そして、カメラ部３のケース５内には、前記撮影レンズ７の他に、図８および図９に示す

ように、ＣＣＤ４０と、このＣＣＤ４０を実装したＣＣＤ周辺回路基板４１が収納されている。

【００２４】

このＣＣＤ周辺回路基板４１からは図示しないフレキシブルプリント基板が延びており、そのフレキシブルプリント基板は、カメラ部３の回動中心となる前記軸部材内を通り本体部２のケース４内において、前記メイン回路基板３４に接続されている。

【００２５】

図１０は、このように構成したＬＣＤ付デジタルスチルカメラの回路構成を示すもので、映像信号を電気信号に変換するＣＣＤ４０、アナログ信号をデジタル信号に変換するＡ／Ｄ変換器５２、ＣＣＤ４０を駆動する駆動回路５４を制御するタイミング信号を発生するタイミングジェネレータ５３、デジタル画像信号を符号化／復号化により圧縮／伸長処理する圧縮／伸長回路５５、取り込んだデジタル画像信号を一時記録するＤＲＡＭ５６、圧縮された画像信号を格納するフラッシュメモリ５７、ＲＯＭ５８に記録されたプログラムに基づいて動作するとともに、ＲＡＭ５９をワークＲＡＭとして使用しキー入力部６０からの入力に基づいて動作するＣＰＵ６１、デジタル画像信号に同期信号を付加してデジタルビデオ信号を生成するシグナル・ジェネレータ６２、デジタルビデオ信号を記録するＶＲＡＭ６３、シグナル・ジェネレータ６２から出力されたデジタルビデオ信号をアナログ信号に変換するＤ／Ａ変換器６４、アンプ６５を介して入力されたアナログビデオ信号に基づいて液晶を駆動して映像を表示するＬＣＤ６、ＣＰＵ６１でシリアル信号に変換された画像信号などを入出力するインターフェース６７からなっている。

【００２６】

次に、以上のように構成した実施の形態の動作を説明する。

いま、所定周期でタイミングジェネレータ５３からタイミング信号を出力して駆動回路５４を制御し、ＣＣＤ４０より結像した被写体像の対応する撮像信号を取り込み、Ａ／Ｄ変換器５２でアナログ信号をデジタル信号に変換してデジタル画像信号としてＤＲＡＭ５６に一時記憶する。この場合、ＤＲＡＭ５６に記憶されたＣＣＤ４０からの撮像信号は、ＣＣＤ４０のカラーフィルタを通ってきたもので、例えばＹｅ、Ｃｙ、Ｇｒといった色成分を持っている。

【００２７】

そして、ＣＰＵ６１によりＤＲＡＭ５６に記憶された撮像信号に基づいて、図１１に示すフローチャートを実行し、高速モードの画像処理によるモニターのビデオスルー表示用の画像信号および高画質モードの画像処理による画像記録のための画像信号を生成する。

【００２８】

まず、ステップ２０１で、情報量を落とした輝度信号生成処理を実行する。この場合、輝度信号の生成は、ＤＲＡＭ５６より読み出された信号のＹｅ、Ｃｙ、Ｇｒ成分の内、例えばＹｅ成分のみを用いて生成するものとし、図１２に示すように、ステップ３０１で、ＤＲＡＭ５６に記憶されている撮像信号の一部を選択し、ステップ３０２に進んで、該当信号と該当信号両側からの合計３画素のＹｅ成分データに対してＬＰＦからなるプリフィルタをかけ、ステップ３０３で、γ補正（輝度とＬＤＣの特性がリニアでないため、予め輝度とＬＣＤの特性と逆の補正を行っておき、ＬＣＤに表示するときにリニアになるようにする。）をかけて輝度信号を生成する。

【００２９】

そして、図１１に戻って、ステップ２０２に進み、情報量を落とした輝度信号に対応した色信号生成処理を実行する。この場合、色信号の生成は、図６に示すように、ステップ４０２で、ＤＲＡＭ５６から読み出されたＹｅ、Ｃｙ、Ｇ成分の信号について、該当信号とこの該当信号両側からの連続した合計５画素のデータを生成してプリフィルタをかける。そして、ここでプリフィルタをかけたＹｅ、Ｃｙ、Ｇｒ成分の信号について、ステップ４０３で、ホワイトバランス（色フィルタのバラツキによる色信号のバラツキを補正するものであり、白色が白色になるように補正する。）をかけ、ステップ４０４で色演算を行いＲ－Ｙ、Ｂ－Ｙという色信号を生成する。

【００３０】
次に、図１１に戻って、ステップ２０３に進み、ステップ２０１、２０２で生成した輝度信号と色信号がシグナル・ジェネレータに転送され、ビデオ信号に変換され、ＬＣＤ６にモニターのビデオスルー表示が行われる。
【００３１】
次に、図１１において、ステップ２０４に進み、キー入力部６０の記録キー（シャッタボタン）が押下されたか判断する。ここで、記録キーが押下されていない場合は、ステップ２０１に戻って、上述した動作が繰り返される。
【００３２】
これにより、ＬＣＤ６のビデオスルー表示が継続されるが、この時のビデオスルー表示は、ＤＲＡＭ５６より読み出された画像信号を合成して処理すべき画素数を少なくするとともに、処理手順も少なくしているので、高速なビデオスルー表示が可能になり、これにより、モニター画面の動きをスムーズにするため、例えば１秒間に数コマ以上のモニタ画面をリフレッシュすることが実現できるようになる。
【００３３】
次に、図１１に示すステップ２０４で、キー入力部６０の記録キーが押下されたと判断した場合は、ステップ２０５に進み、高画質の輝度信号生成処理を実行する。この場合、輝度信号の生成は、ＤＲＡＭ５６から読み出された信号について、まず、図１４に示すように、ステップ５０１で、該当信号と該当信号両側からの合計７画素の連続したデータを生成してプリフィルタをかけ、ステップ５０２で、γ補正をかけ、ステップ５０３でモアレバランスをとる。このモアレバランスによって色フィルタのバラツキによる輝度信号のバラツキが補正される。
【００３４】
そして、ステップ５０４で、ＬＰＦをかけることにより高域成分のノイズを低減したのち、ステップ５０５で、エンハンサ処理を施し輝度信号を生成する。この場合のエンハンサ処理は、ＬＰＦをかけることで高域成分が鈍り解像度が低下するため、エッジ部を強調して解像度を上げるためである。
【００３５】
そして、図１１に戻って、ステップ２０６に進み、高画質の輝度信号に対応する色信号生成処理を実行する。この場合、色信号の生成は、図１５に示すように、ステップ６０１で、ＤＲＡＭ５６より読み出されたＹｅ、Ｃｙ、Ｇｒ成分の信号について、該当信号とこの該当信号両側からの連続した合計１１画素のデータに対してプリフィルタをかける。そして、ここでプリフィルタをかけたＹｅ、Ｃｙ、Ｇ成分の信号について、ステップ６０２で、ホワイトバランスをかけ、ステップ６０３で色演算を行いＲ－Ｙ、Ｂ－Ｙという色信号を生成する。
【００３６】
次に、図１１に戻って、ステップ２０７に進み、ステップ２０５、２０６で生成した輝度信号と色信号が圧縮／伸長回路５５に転送され、この圧縮／伸長回路５５で輝度信号と色信号を符号化することにより圧縮し、この圧縮画像信号（輝度信号および色信号）をフラッシュメモリ５７に転送して記録する。
【００３７】
そして、再び、ステップ２０１に戻って、上述した動作が繰り返される。
これにより、フラッシュメモリ５７での画像記録は、画素のまびきを行うことなく、微細な信号処理を施しているので、高画質の画像を記録できることになる。　一方、画像信号の再生時は、キー入力部６０で再生キーを操作すると、フラッシュメモリ５７より所定の圧縮画像信号（圧縮輝度信号と色信号）を読み出し、圧縮／伸長回路５５に転送する。そして、これら輝度信号と色信号を伸長し、シグナル・ジェネレータ６２で同期信号を付加してデジタルビデオ信号を生成し、Ｄ／Ａ変換器６４、アンプ６５を介してＬＣＤ６に表示することになる。
【００３８】

従って、このようにすれば、ＬＣＤ６を有する本体部２とカメラ部３を有するＬＣＤ付デジタルスチルカメラ１において、カメラ部３より取り込んだ画像信号をＤＲＡＭ５６に記憶し、このＤＲＡＭ５６に記憶された撮像信号に基づいて、ＣＰＵ６１により高速モードの画像処理によるＬＣＤ６へのビデオスルー表示用の画像信号と高精細モードの画像処理による画像記録のための画像信号をそれぞれ生成するようにしたので、高速モードによるＬＣＤ６へのビデオスルー表示と高精細モードによるフラッシュメモリ５７への画像記録を簡単な指示により選択的に得られ、さらに、フラッシュメモリ５７に高精細モードで記録された画像を読み出しＬＣＤ６に表示可能にすることで、高精細の画像をＬＣＤ６に再生表示でき、この再生画像を楽しむことも可能になる。

【００３９】

また、高速モードによる画像信号の生成は、少なくとも画素まびきを行う輝度信号生成プロセスと色信号生成プロセスにより構成されるので、処理すべき画素数を少なくして処理手順も少なくした画像処理が実現できる。

【００４０】

図１６は、このようなソフトウェアによるカラープロセス処理をさらに具体的に説明するための図である。

図において、７１はＣＣＤで、このＣＣＤ７１は、例えば、1/5 インチ27万画素フレームトランスファ型ＣＣＤからなっていて、フィルタとしてＹｅ（イエロー）Ｃｙ（シアン）Ｇ（グリーン）のストライプフィルタを用いている。

【００４１】

ここで、フレームトランスファ型ＣＣＤを採用するのは、かかるＣＣＤは、露光部と蓄積部が分かれているため、データを読み出す際に外光の影響を受けにくいからである。

【００４２】

ＣＣＤ７１には、コアＩＣ７２を接続している。このコアＩＣ７２は、アナログ処理部７２１、アンプ７２２、A/D コンバータ７２３、ＣＣＤ駆動信号発生器７２４を有するもので、ＣＣＤ７１からの信号を、アナログ処理部７２１でＣＤＳ（相関２重サンプリング）した後、アンプ７２２を介してA/D コンバータ７２３にて８bit でA/D 変換し、デジタル出力するものである。

【００４３】

そして、このコアＩＣ７２には、データバス７３を接続し、このデータバス７３にＣＰＵ７４およびＤＲＡＭ７５を接続している。ＣＰＵ７４は、ＭＰＵ７４１の他にＤＭＡＣ７４２、ＤＲＡＭコントローラ７４３、バスコントローラ７４４を有し、コアＩＣ７２からのデジタルデータの転送は、ＤＭＡコントローラ７４３によりＤＲＡＭ７５に書き込むようにしている。

【００４４】

ここで、ＣＣＤ７１は、３クロックで１データ出力するので、ＤＲＡＭ７５に書き込む際には、ＤＭＡＣ７４２を３ステートに設定している。また、ＣＣＤ７１は１ライン分のデータを連続して読み出さないとS/N 比が劣化する。１ライン分を読み出すのは約１２０μｓかかるので、ＤＲＡＭ７５のリフレッシュをＣＡＳビフォアＲＡＳリフレッシュに設定する場合、この時間が問題となるが、読み出す前に何回かまとめてリフレッシュを行うことで解決した。

【００４５】

このようにして、ＣＣＤ７１で露光したデータをＤＲＡＭ７５上にＹｅ，Ｃｙ，Ｇの順に展開するようにしている。

しかして、このような構成において、ソフトウェアによりカラープロセスを行うようになるが、この場合、記録画像信号作成用のカラープロセスの他に、ビデオスルー表示用の高速なカラープロセスの２種類のカラープロセスを採用している。

【００４６】

まず、ビデオスルー表示用のカラープロセスモードでは、画像の出力先として、それほど解像力を必要としないＬＣＤを採用し、演算に用いる画素数を極力減らすことでＤＲＡＭ

７５にアクセスする回数及び演算回数を少なくし、できるだけ速く画像データを生成するようにしている。

【００４７】

図１７は、ビデオスルー表示用のＹプロセス（輝度信号生成プロセス）のフローチャートを示している。この場合、ステップ１６０１で、ＣＣＤ７１の出力データＹｅ、Ｃｙ、Ｇｒのうち、もっとも感度の良いＹｅのみを輝度原信号とし、ステップ１６０２で、ガンマ処理をかけたものをそのまま輝度信号とするようにしている。

【００４８】

つまり、ここでは、ＣＣＤ７１の水平有効画素数を４８０とすると、このうち１６０画素に処理を行い、また、垂直方向に関しては、ＣＣＤデータの有効ライン数２４０ラインのうち１１２ラインにのみ処理を行う。すなわちこの処理によるデータ数は１６０×１１２となる。このＹプロセスでは、高速化を念頭に置いているのでローパスフィルタやエッジ強調といった特殊処理は行わない。

【００４９】

図１８は、ビデオスルー表示用のＣプロセス（色信号生成プロセス）のフローチャートを示している。まず、ステップ１７０１で、ローパスフィルタによる処理を行う。この場合、ＣＣＤ７１の出力データのうち、あるＹｅとその前後２画素(Cy(-1),Gr(-1),Ye (0),Cy(1),Gr(1))の合計５画素に対して１、２、３、２、１の係数を割り当てて、次のような色信号計算用のデータＹｅｃ、Ｃｙｃ、Ｇｒｃを作る。

【００５０】

Ｙｅｃ＝（３×Ｙｅ（０））／３

Ｃｙｃ＝（Ｃｙ（－１）＋２×Ｃｙ（１））／３

Ｇｒｃ＝（２×Ｇｒ（－１）＋Ｇｒ（１））／３

このローパスフィルタは処理時間を抑えつつクロマノイズ及びエッジノイズを抑える必要最低限のものであると考える。次に、ステップ１７０２で、クロマ演算を実行する。ここでのクロマデータＲ－Ｙ・Ｂ－Ｙは、Ｙｅｃ、Ｃｙｃ、Ｇｒｃに対し、次の演算を施して生成する。

【００５１】

Ｒ－Ｙ＝ＫＹ１×Ｙｅｃ＋ＫＣ１×Ｃｙｃ＋ＫＧ１×Ｇｒｃ・・・（１）

Ｂ－Ｙ＝ＫＹ２×Ｙｅｃ＋ＫＣ２×Ｃｙｃ＋ＫＧ２×Ｇｒｃ・・・（２）

なお、係数ＫＹ１，ＫＣ１，ＫＧ１，ＫＹ２，ＫＣ２，ＫＧ２，については、ＡＷＢ（オートホワイトバランス）のところで述べる。

【００５２】

そして、このデータに対しステップ１７０３で、高輝度Ｇｒ除去及びエッジ偽色除去の処理を行い最終的な色差信号を得るようになる。この処理は水平８０画素、垂直５６画素のＹｅ及びその前後２画素に対して行う。つまりビデオスルーモード（ビューファインダーモード）におけるクロマのデータ数は８０×５６である。

【００５３】

次に、記録画像信号作成用のカラープロセスモードでは、ＰＣ（パーソナル・コンピュータ）転送用及びビデオ出力用の高精細画像データを生成する。

図１９は、記録画像信号作成用Ｙプロセス（輝度信号生成プロセス）のフローチャートを示している。この場合、輝度信号を生成する際に問題となるのは、ＣＣＤのカラーフィルタＹｅ、Ｃｙ、Ｇｒの感度差である。ＣＣＤのデータをそのままでプロセスすると、画像が暗く見えたり被写体が縞に見えたりする。この現象を抑えるため本システムでは以下の様な方法を用いている。

【００５４】

先ず、ステップ１８０１で、輝度信号の計算に用いるＣＣＤのデータＹｅ、Ｃｙ、Ｇｒのうち、Ｃｙ・Ｇｒをそれぞれ1.2 倍、1.5 倍してＣｙ′・Ｇｒ′を作り（モアレバランス）、次に、ステップ１８０２で、そのデータに水平７タップのローパスフィルタ（係数－１、０、４、６、４、０、－１）をかけて、画素間の感度差を吸収する。

【００５５】
そして、最終的な輝度信号は、ステップ１８０３、ステップ１８０４で、上述の処理によりできたデータにガンマ処理・エッジ強調処理を施して生成する。以上の処理は、ＣＣＤ有効画素４８０×２４０全てに対し行うので輝度信号のデータ数は４８０×２４０となる。
【００５６】
図２０は、記録画像信号作成用Ｃプロセス（色信号生成プロセス）のフローチャートを示している。まず、ステップ１９０１で、ローパスフィルタによる処理を行う。この場合、ＣＣＤの出力データのうち、あるＹｅとその前後５画素（Cy(-2),Gr(-2),Ye(-1),Cy(-1),Gr(-1),Ye(0),Cy(1),Gr(1),Ye(2),Cy(2),Gr(2)）の合計１１画素に対して１、２、３、４、５、６、５、４、３、２、１の係数を割り当てて、ビデオスルーモードと同じように色信号計算用のデータＹｅｃ、Ｃｙｃ、Ｇｒｃを作る。
【００５７】
Ｙec＝（３×Ｙe(-1)+６×Ｙe(0)＋３×Ｙe(1)）／１２
Ｃyc＝（Ｃy(-2)+４×Ｃy(-1) ＋５×Ｃy(1)＋２×Ｃy(1)）／１２
Ｇrc＝（２×Ｇr(-2) ＋５×Ｇr(-1) ＋４×Ｇr(1)＋Ｇr(2)）／１２
このデータに、ステップ１９０２で、式（１）（２）と同様の計算を施した後、ステップ１９０３で、高輝度Ｇｒ除去・エッジ偽色除去の処理を行い色差信号を得る。
【００５８】
この処理は水平１６０画素、垂直１２０画素のＹｅ及びその前後５画素に対して行う。つまり最終的なクロマのデータ数は１６０×１２０となる。
ところで、上述のＣプロセス（色信号生成プロセス）で触れたＡＷＢ（オートホワイトバランス）について説明すると、ホワイトバランスがとれている状態は、色の３原色Ｒ，Ｇ，Ｂの間に次の関係が成り立っている。
【００５９】
Ｒ＝Ｇ＝Ｂ・・・・・・・（３）
本装置で扱われる画素データはＹｅ、Ｃｙ、Ｇｒの３色であり、Ｒ，Ｇ，Ｂはそれぞれ
Ｒ＝ｒｋｙ×Ｙｅ＋ｒｋｃ×Ｃｙ＋ｒｋｇ×Ｇｒ・・・（４）
Ｂ＝ｂｋｙ×Ｙｅ＋ｂｋｃ×Ｃｙ＋ｂｋｇ×Ｇｒ・・・（５）
Ｇ＝ｇｋｙ×Ｙｅ＋ｇｋｃ×Ｃｙ＋ｇｋｇ×Ｇｒ・・・（６）
と表すことができる。
【００６０】
ここでｒｋｙ・・ｇｋｇはそれぞれ独立した係数、Ｙｅ、Ｃｙ、Ｇｒは時間毎に変化する互いに独立した変数であるとすると、（３）が成り立つようにするにはＲ、Ｇ、Ｂそれぞれに係数をかける必要がある。そのＲ、Ｇ、Ｂに対する係数をそれぞれＲＡＭＰ、ＧＡＭＰ、ＢＡＭＰとし、その係数によりホワイトバランスが取れている状態のＲ，Ｇ，ＢをＲｗ、Ｇｗ、Ｂｗとすると、（４）（５）（６）式は次のように表すことができる。
【００６１】
Ｒｗ＝（ｒｋｙ×Ｙｅ＋ｒｋｃ×Ｃｙ＋ｒｋｇ×Ｇｒ）×ＲＡＭＰ・・（７）
Ｂｗ＝（ｂｋｙ×Ｙｅ＋ｂｋｃ×Ｃｙ＋ｂｋｇ×Ｇｒ）×ＢＡＭＰ・・（８）
Ｇｗ＝（ｇｋｙ×Ｙｅ＋ｇｋｃ×Ｃｙ＋ｇｋｇ×Ｇｒ）×ＧＡＭＰ・・（９）
そして、この状態における色差信号Ｒ－Ｙ、Ｂ－Ｙを（Ｒ－Ｙ）(w)、（Ｂ－Ｙ）(w)とすると、
（Ｒ－Ｙ）(w) ＝Ｉｒ×（Ｒｗ－Ｇｗ）＋Ｊｂ×（Ｂｗ－Ｇｗ）・・（１０）
（Ｂ－Ｙ）(w) ＝Ｉｂ×（Ｂｗ－Ｇｗ）＋Ｊｒ×（Ｒｗ－Ｇｗ）・・（１１）
となり、条件より
（Ｒ－Ｙ）（ｗ）＝０、（Ｂ－Ｙ）（ｗ）＝０
すなわち、
Ｉｒ×（Ｒｗ－Ｇｗ）＋Ｊｂ×（Ｂｗ－Ｇｗ）＝０・・・（１２）
Ｉｂ×（Ｒｗ－Ｇｗ）＋Ｊｒ×（Ｒｗ－Ｇｗ）＝０・・・（１３）

となる。ここで、（Ｒ－Ｙ）(w)、（Ｂ－Ｙ）(w)をＹｅ、Ｃｙ、Ｇｒの関数とすると、
（Ｒ－Ｙ）(w)＝ＫＹ１×Ｙｅ＋ＫＣ１×Ｃｙ＋ＫＧ１×Ｇｒ・・（１４）
（Ｂ－Ｙ）(w)＝ＫＹ２×Ｙｅ＋ＫＣ２×Ｃｙ＋ＫＧ２×Ｇｒ・・（１５）
と表すと、（７）（８）（９）（１２）（１３）（１４）（１５）式より、
ＫＹ１＝Ｉｒ×ｒｋｙ×ＲＡＭＰ＋Ｊｂ×ｂｋｙ×ＢＡＭＰ－（Ｉｒ＋Ｊｂ）×ｇｋｙ×ＧＡＭＰ
ＫＣ１＝Ｉｒ×ｒｋｃ×ＲＡＭＰ＋Ｊｂ×ｂｋｃ×ＢＡＭＰ－（Ｉｒ＋Ｊｂ）×ｇｋｃ×ＧＡＭＰ
ＫＧ１＝Ｉｒ×ｒｋｇ×ＲＡＭＰ＋Ｊｂ×ｂｋｇ×ＢＡＭＰ－（Ｉｒ＋Ｊｂ）×ｇｋｇ×ＧＡＭＰ
ＫＹ２＝Ｉｂ×ｂｋｙ×ＢＡＭＰ＋Ｊｒ×ｒｋｙ×ＲＡＭＰ－（Ｉｂ＋Ｊｒ）×ｇｋｙ×ＧＡＭＰ
ＫＣ２＝Ｉｂ×ｂｋｃ×ＢＡＭＰ＋Ｊｒ×ｒｋｃ×ＢＡＭＰ－（Ｉｂ＋Ｊｒ）×ｇｋｃ×ＧＡＭＰ
ＫＧ２＝Ｉｂ×ｂｋｇ×ＢＡＭＰ＋Ｊｒ×ｒｋｇ×ＢＡＭＰ－（Ｉｂ＋Ｊｒ）×ｇｋｇ×ＧＡＭＰ
となって、
ＧＡＭＰ＝”定数”
ＲＡＭＰ＝Ｇｗ×ＧＡＭＰ／Ｒｗ
ＢＡＭＰ＝Ｇｗ×ＧＡＭＰ／Ｂｗ
となる。

【００６２】
これにより、Ｃプロセスで色差信号を計算するときは、式（１）（２）の計算だけで済むので演算回数を減らすことができ計算時間の短縮が図れる。
ところで、このようなＡＷＢを実現しようとするとき、上記のようなホワイトバランスの計算を時間軸方向の相関無しに行うと、極端に言えばファインダーモード１画面毎に同一被写体の色が変わってしまうというような現象が起こる。ホワイトバランスの計算には画面全体のＹｅ、Ｃｙ、Ｇｒの積分値ＩＮＴＥＧ_Ｙｅ，ＩＮＴＥＧ_Ｃｙ，ＩＮＴＥＧ_Ｇｒを使うものとすると、例えば白い背景の中に赤い物体がある被写体（Ａ）と白い背景の中に青い物体がある被写体（Ｂ）があり、カメラを（Ａ）から（Ｂ）に急に振ったとき、画面全体の情報が変化するために実際は同じ色であるはずの背景の白が青→赤のように変化してしまう。そこで、このような現象を防ぐために、本システムではｎ画面目のＷＢの計算にＩＮＴＥＧ_Ｙｅ，ＩＮＴＥＧ_Ｃｙ，ＩＮＴＥＧ_Ｇｒを使わずに
ＩＮＴＥＧ_Ｙｅｎ＝（Σ　ＩＮＴＥＧ_Ｙｅ（ｋ））／１６
ＩＮＴＥＧ_Ｃｙｎ＝（Σ　ＩＮＴＥＧ_Ｃｙ（ｋ））／１６
ＩＮＴＥＧ_Ｇｒｎ＝（Σ　ＩＮＴＥＧ_Ｇｒ（ｋ））／１６
を用いるようにしている。

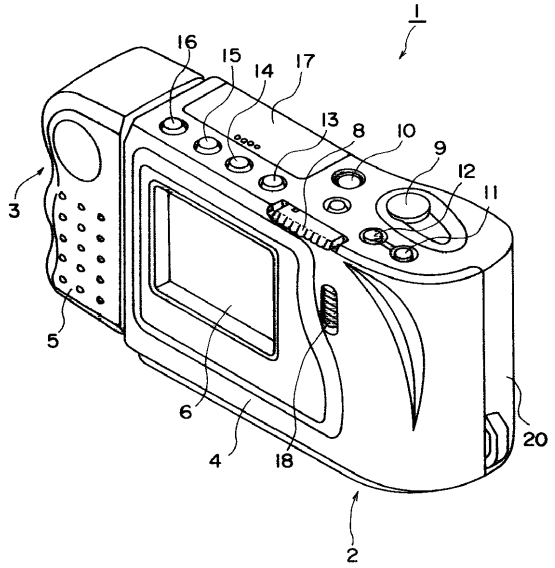
【００６３】
すなわち、ＷＢの演算に前１５画面分のＹｅ、Ｃｙ、Ｇｒのデータも用いることで見た目の色が大きく変わることを防いでいる。
従って、このようにしても、ビデオスルー表示のためのカラープロセスと記録画像信号作成のためのカラープロセスの２種類のカラープロセスを採用することで、これらの処理を時間的に制約の大きいソフトウェアによって実現することが可能になって、装置の大幅な小型化と低価格化を実現でき、また、これらのカラープロセスの実行により高速なビデオスルー表示とともに、高画質の画像の記録再生を実現することもできる。

【００６４】
【発明の効果】
以上述べたように、本発明によれば、高速モードによるビデオスルー表示と高精細モードによる画像記録を簡単な指示により選択的に得られ、さらに、ビデオスルー表示時における処理すべき画素数を少なくして処理手順も少なくした画像処理が実現できる。

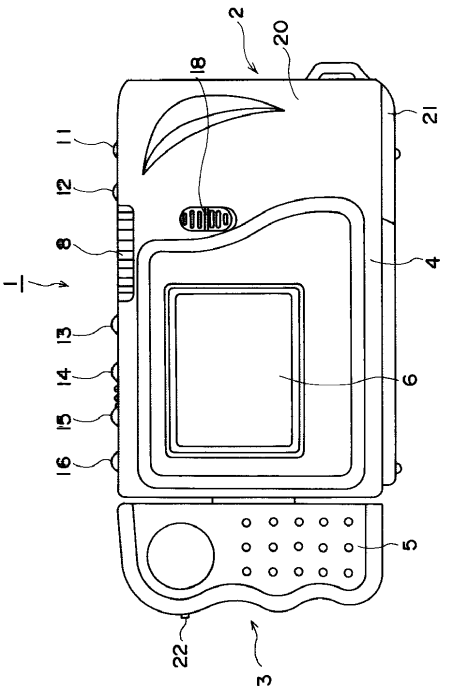
【００６５】
また、記憶手段に高精細モードで記録された画像を読み出し表示手段に表示することもできるので、高精細で表示手段に再生された画像を楽しむことも可能になる。
【図面の簡単な説明】
【図１】本発明を適用した電子撮像装置の一例としてのＬＣＤ付デジタルスチルカメラを示す斜視図。
【図２】図１のＬＣＤ付デジタルスチルカメラのＬＣＤ側から見た背面図。
【図３】図１のＬＣＤ付デジタルスチルカメラのＬＣＤと反対側から見た正面図。
【図４】図１のＬＣＤ付デジタルスチルカメラの上面と下面を示すもので、（ａ）は平面図、（ｂ）は底面図。
【図５】図１のＬＣＤ付デジタルスチルカメラの両側面を示すもので、（ａ）は一方の側面図、（ｂ）は他方の側面図。
【図６】図１のＬＣＤ付デジタルスチルカメラにおいて、カメラ部を前方に９０°回動した状態で本体部をＬＣＤ側から見た背面図。
【図７】図１のＬＣＤ付デジタルスチルカメラにおいて、カメラ部を前方に９０°回動した状態で本体部を上面側から見た平面図。
【図８】図１のＬＣＤ付デジタルスチルカメラの内部の配置構成例を示す横断平面図。
【図９】図１のＬＣＤ付デジタルスチルカメラの内部の配置構成例を示すＬＣＤ側から見た背面透視図。
【図１０】図１のＬＣＤ付デジタルスチルカメラの回路構成を示す図。
【図１１】図１のＬＣＤ付デジタルスチルカメラの動作を説明するためのフローチャート。
【図１２】図１のＬＣＤ付デジタルスチルカメラの動作を説明するためのフローチャート。
【図１３】図１のＬＣＤ付デジタルスチルカメラの動作を説明するためのフローチャート。
【図１４】図１のＬＣＤ付デジタルスチルカメラの動作を説明するためのフローチャート。
【図１５】図１のＬＣＤ付デジタルスチルカメラの動作を説明するためのフローチャート。
【図１６】図１のＬＣＤ付デジタルスチルカメラのさらに具体的な回路構成を示す図。
【図１７】図１のＬＣＤ付デジタルスチルカメラのさらに具体的なものの動作を説明するためのフローチャート。
【図１８】図１のＬＣＤ付デジタルスチルカメラのさらに具体的なものの動作を説明するためのフローチャート。
【図１９】図１のＬＣＤ付デジタルスチルカメラのさらに具体的なものの動作を説明するためのフローチャート。
【図２０】図１のＬＣＤ付デジタルスチルカメラのさらに具体的なものの動作を説明するためのフローチャート。
【符号の説明】
１…電子カメラ装置
２…本体部
３…カメラ部
４，５…ケース
６…ＬＣＤ
６ｐ…ＬＣＤパネル
７…撮影レンズ
８…電源スイッチ
９…シャッターボタン
２０…グリップ部

２１…電池蓋
２５…電池収納部（電池室）
２６…電池
２７…電池接片
２８…各種スイッチ用回路基板
２９…突出部
３０…シールドケース
３１…バックライト
３２…ＬＣＤ周辺回路基板
３３…フレキシブルプリント基板
３４…メイン回路基板
３５…ＣＰＵ
３６，３７，３８，３９…電子部品
４０…ＣＣＤ
４１…ＣＣＤ周辺回路基板
５２…Ａ／Ｄ変換器
５３…タイミングジェネレータ
５４…駆動回路
５５…圧縮／伸長回路
５６…ＤＲＡＭ
５７…フラッシュメモリ
５８…ＲＯＭ
５９…ＲＡＭ
６０…キー入力部
６１…ＣＰＵ
６２…シグナルジェネレータ
６３…ＶＲＡＭ
６４…Ｄ／Ａ変換器
６５…アンプ
６７…Ｉ／Ｏポート
７１…ＣＣＤ
７２…コアＩＣ
７３…データバス
７４…ＣＰＵ
７５…ＤＲＡＭ

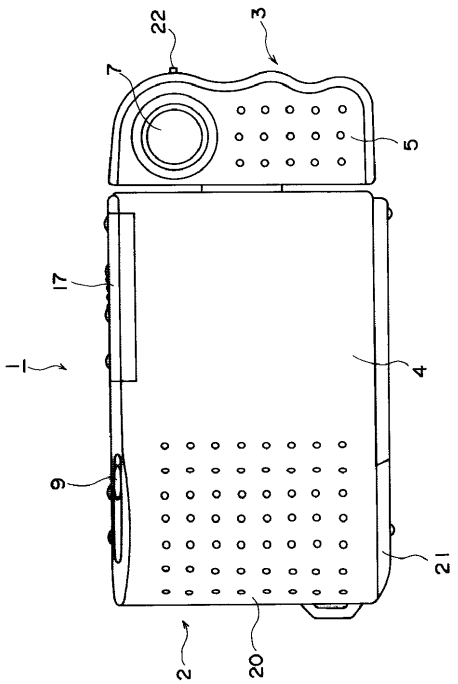
【図１】


1
16
15
14
17
13
8
10
9
12
11
3
5
6
4
18
20
2

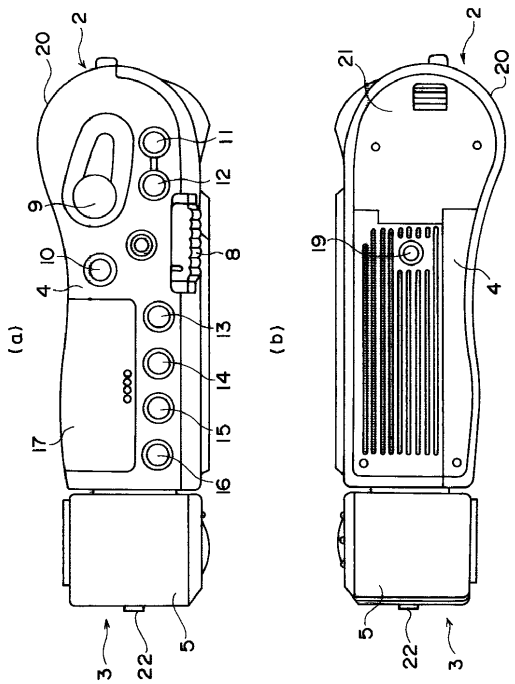
【図２】


2
20
18
21
11
12
8
4
1
13
6
14
15
16
5
22
3

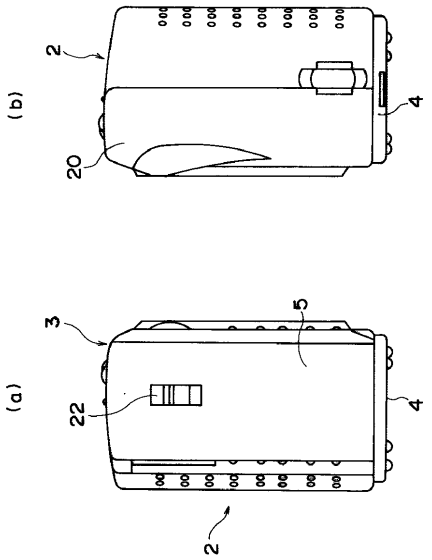
【図３】


22
3
7
5
17
1
4
9
21
2
20

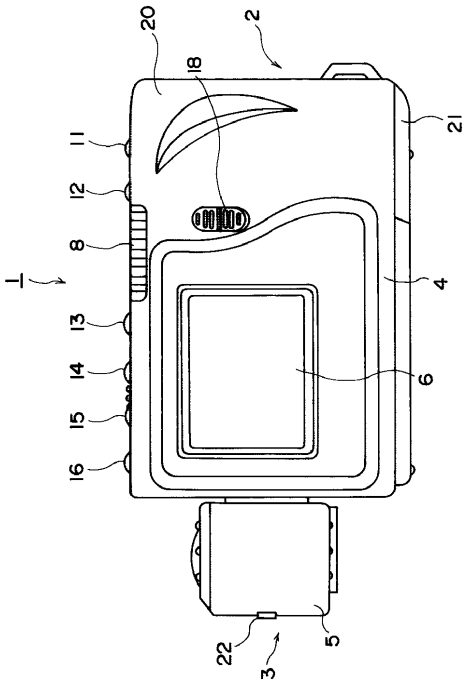
【図４】


(a)
2
20
11
12
9
8
10
4
13
14
17
15
16
3
22
5
(b)
2
21
20
19
4
5
22
3

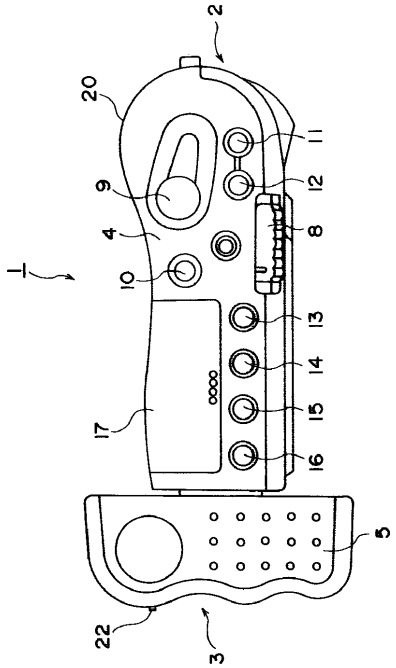
【図５】


(b)
(a)
2
3
4
5
20
22

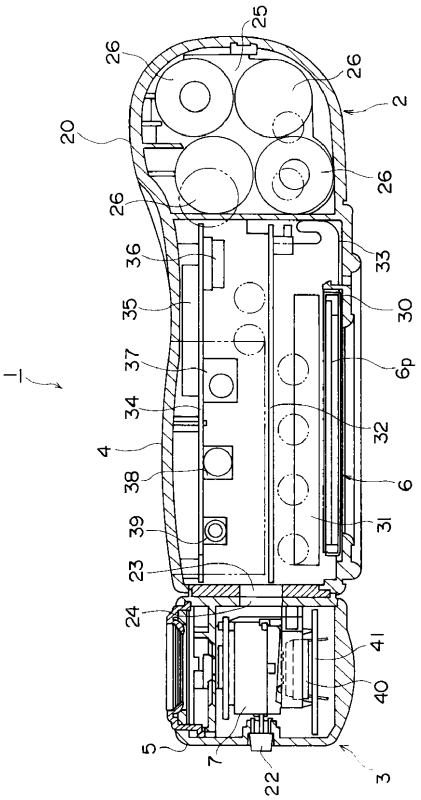
【図６】


1
2
3
4
5
6
8
11
12
13
14
15
16
18
20
21
22

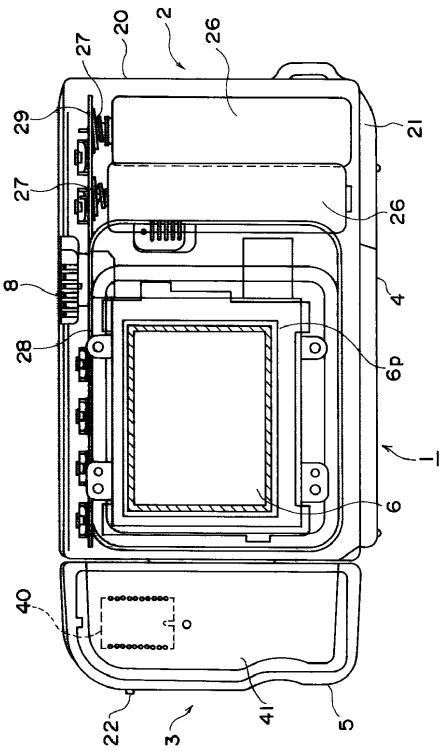
【図７】


1
2
3
4
5
8
9
10
11
12
13
14
15
16
17
20
22

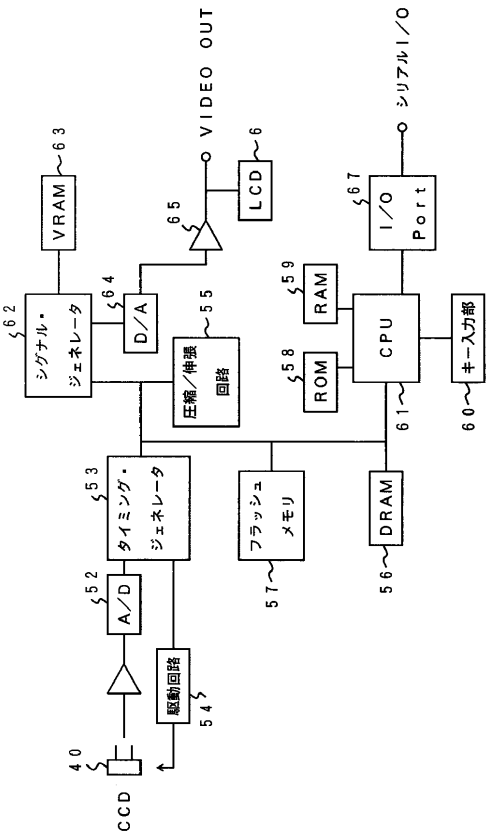
【図８】


1
2
3
4
5
6
6p
7
20
22
23
24
25
26
30
31
32
33
34
35
36
37
38
39
40
41

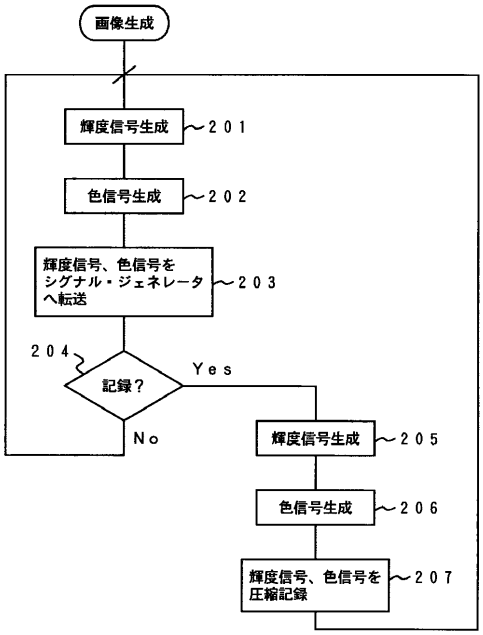
【図９】



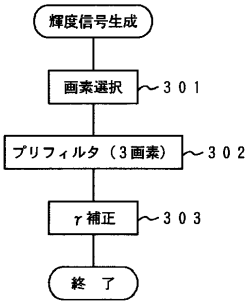
【図１０】



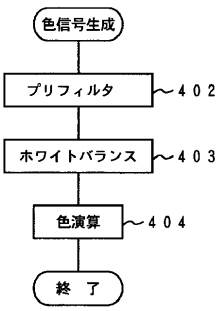
【図１１】



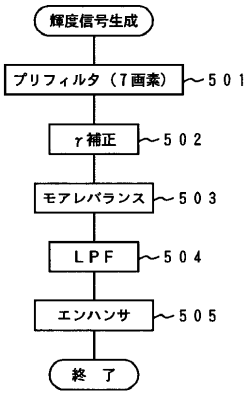
【図１２】



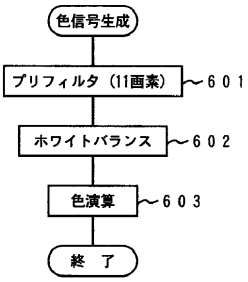
【図１３】



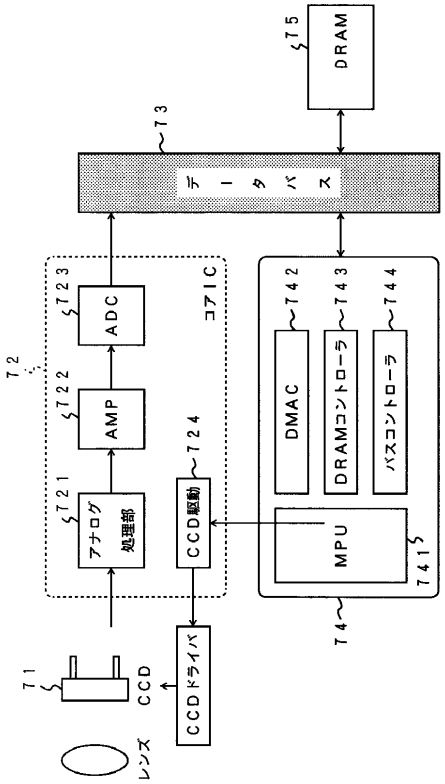
【図１４】



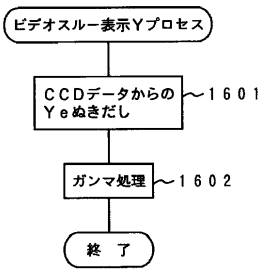
【図１５】



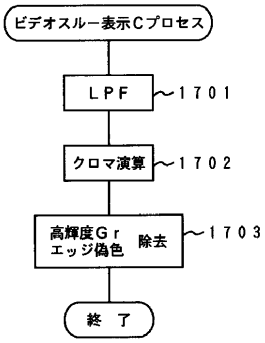
【図１６】



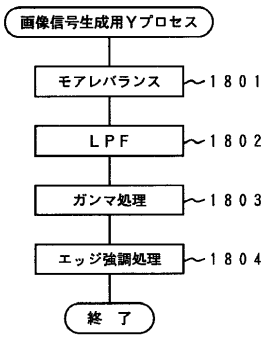
【図１７】



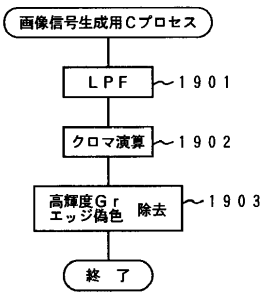
【図１８】



【図１９】



【図２０】



フロントページの続き

(51)Int.Cl.			F I		
H04N	***9/79***	***(2006.01)***	H04N	9/79	G

(56)参考文献 特開昭６０－１３６４８１（ＪＰ，Ａ）
特開昭６２－ ３９９８５（ＪＰ，Ａ）