202437340

(19)中華民國智慧財產局

(12)發明說明書公開本 (11)公開編號：TW 202437340 A

(43)公開日： 中華民國 113 (2024) 年 09 月 16 日

(21)申請案號：112146092 (22)申請日： 中華民國 112 (2023) 年 11 月 28 日

(51)Int. Cl.： *H01L21/02 (2006.01)* *H01L21/762 (2006.01)*

(30)優先權：2022/11/29 法國 FR2212459

(71)申請人：法商索泰克公司 (法國) SOITEC (FR)
法國

(72)發明人：科諾強克 奧列格 KONONCHUK, OLEG (FR)；伯克卡特 馬賽爾 BROEKAART, MARCEL (NL)；洛基歐 摩根 LOGIOU, MORGANE (FR)

(74)代理人：陳絲倩；郭建中

申請實體審查：無 申請專利範圍項數：9 項 圖式數：7 共 34 頁

(54)名稱

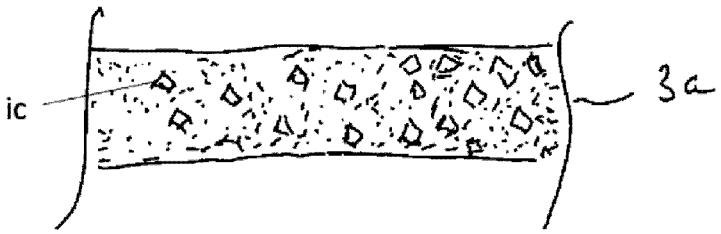
包含電荷捕捉層之支撐件，包含此種支撐件之複合底材，以及相關製作方法

(57)摘要

本發明係有關一種用於複合底材之支撐件(1)，所述支撐件(1)包括設置在一基底底材(2)上之一中間層(3)。中間層(3)包括與基底底材(2)接觸之一捕捉層(3a)，所述捕捉層(3a)由一富矽氧化物形成，所述富矽氧化物由原子濃度在 30% 及 77% 之間的矽，原子濃度在 8% 及 40% 之間的氧，及原子濃度在 8% 及 45% 之間的氮構成。本發明亦有關一種結合此種支撐件(1)之複合底材(S)，以及一種用於製作此複合底材(S)之方法。

The invention relates to a support (1) for a composite substrate, the support (1) comprising an interlayer (3) arranged on a base substrate (2). The interlayer (3) comprising a trapping layer (3a) in contact with the base substrate (2) formed by a silicon-rich oxide consisting of silicon in an atomic concentration of between 30% and 77%, oxygen in an atomic concentration of between 8% and 40% and nitrogen in an atomic concentration of between 8% and 45%. The invention also relates to a composite substrate (S) incorporating such a support (1) and to a method for manufacturing this composite substrate (S).

指定代表圖：



符號簡單說明：

3a:捕捉層

ic:夾雜物

圖3c

202437340
202437340

【發明摘要】

【中文發明名稱】　包含電荷捕捉層之支撐件，包含此種支撐件之複合底材，以及相關製作方法

【英文發明名稱】　SUPPORT COMPRISING A CHARGE TRAPPING LAYER, COMPOSITE SUBSTRATE COMPRISING SUCH A SUPPORT AND ASSOCIATED MANUFACTURING METHODS

【中文】本發明係有關一種用於複合底材之支撐件(1)，所述支撐件(1)包括設置在一基底底材(2)上之一中間層(3)。中間層(3)包括與基底底材(2)接觸之一捕捉層(3a)，所述捕捉層(3a)由一富矽氧化物形成，所述富矽氧化物由原子濃度在30%及 77% 之間的矽，原子濃度在8% 及 40% 之間的氧，及原子濃度在8% 及 45% 之間的氮構成。本發明亦有關一種結合此種支撐件(1)之複合底材(S)，以及一種用於製作此複合底材(S)之方法。

【英文】The invention relates to a support (1) for a composite substrate, the support (1) comprising an interlayer (3) arranged on a base substrate (2). The interlayer (3) comprising a trapping layer (3a) in contact with the base substrate (2) formed by a silicon-rich oxide consisting of silicon in an atomic concentration of between 30% and 77%, oxygen in an atomic concentration of between 8% and 40% and nitrogen in an atomic concentration of between 8% and 45%. The invention also relates to a composite substrate (S) incorporating such a support (1) and to a method for manufacturing this composite substrate (S).

【指定代表圖】　　第（3c）圖

【代表圖之符號簡單說明】

3a: 捕捉層

ic: 夾雜物

【特徵化學式】

【發明說明書】

【中文發明名稱】　包含電荷捕捉層之支撐件，包含此種支撐件之複合底材，以及相關製作方法

【英文發明名稱】　SUPPORT COMPRISING A CHARGE TRAPPING LAYER, COMPOSITE SUBSTRATE COMPRISING SUCH A SUPPORT AND ASSOCIATED MANUFACTURING METHODS

【技術領域】

【0001】 本發明涉及一種具有一電荷捕捉層之支撐件，所述支撐件旨在接納來自層移轉技術之一結晶薄膜。由此種支撐件形成之一複合底材可應用於積體電子元件領域，尤其是所處理的訊號頻率常規而言可在20 kHz至300 GHz之間或更高的射頻(RF)元件。該複合底材之薄膜可由半導體材料(諸如矽)或絕緣材料(諸如具有壓電及/或鐵電特性之材料)構成。除了該支撐件本身外，本發明亦涉及包含此支撐件之複合底材及薄膜已被轉移到支撐件上之複合底材。本發明亦涉及用於製作所述支撐件之方法及用於製作結合了此種支撐件之複合底材的方法。

【先前技術】

【0002】 本領域有眾多先前技術。

【0003】 舉例說明第一種方法，文獻US7585748及US9293473提出形成多晶矽層形式的電荷捕捉層(在本說明書其餘部分簡稱為「捕捉層」)，所述電荷捕捉層設置在矽製基底底材上。

【0004】 構成多晶層之矽晶粒的晶界構成了電荷循環的陷阱。此等陷阱可由在此等晶界處之不完整化學鍵或懸鍵而形成。這可防止捕捉層中之傳導，從而產生高電阻率，常規而言大於1000 Ohms.cm。

【0005】 除了多晶矽外，捕捉層更一般而言可由具結構缺陷之非單晶層形成，所述結構缺陷諸如位錯、晶界、非晶區、間隙、夾雜物、孔隙等，此等結構缺陷能夠捕捉電荷。

【0006】 因此，可經由在基底底材之表面厚度中植入相對重之物種(諸如氬)而形成捕捉層，以便在其中形成構成電陷阱之結構缺陷。做為此方法之示例，文獻US10224233提出，由設置在基底底材之表面區域中之奈米腔(nanocavity)所形成的捕捉層，此等奈米腔係經由植入氦及氮而獲得。

【0007】 捕捉層亦可經由基底底材之表面厚度的多孔化(porosification)而形成。因此，文獻US10290533提出一種捕捉層，其由在基底底材之表面處形成的孔隙構成，這些孔隙經過氧化並填充有半導體、多晶或非晶(amorphous)材料。

【0008】 然而，爲了便於實施，捕捉層通常經由在基底底材上沉積一多晶矽層而形成。為了在可能施加至支撐件之熱處理期間保持捕捉層之多晶性質，在沉積電荷捕捉層之前，可有利地在基底底材上設置諸如由二氧化矽構成之非晶層，如文獻US8765571及US9129800所提出。

【0009】 文獻US2015115480提出，將捕捉層形成為非晶或多晶的基本層(elementary layers)之堆疊。此等基本層尤其可由矽、鍺、矽鍺構成。在進行熱處理時，尤其在採用此種支撐件之複合底材的製作步驟期間，此種多層結構可使捕捉層比支撐件更能耐受熱處理。

【0010】 文獻US11251265提出，在某些實施例中從一多晶主層形成捕捉層，且將矽碳合金所形成之一中間層插入所述捕捉層。

【0011】 在文獻WO2021110513中，在基底底材上直接形成一碳化矽多晶層，然後將多晶捕捉層設置於其中。

【0012】 在文獻EP3195352中，捕捉層係選自由氮化碳、氮化碳矽(silicon carbon nitride)及此等材料之組合所組成之群組。

【0013】 在文獻EP3195353中，非晶質或結晶捕捉層係由具有寬帶隙(band gap)之材料形成，尤其，所述材係選自由氮化鋁、氮化硼、氮化銦、氮化鎵、氮化鋁鎵、氮化鋁鎵銦、鋁鎵銦及氮化硼所組成之群組。

【0014】 在文獻EP3189544中，捕捉層為摻碳矽之非晶層。此層形成在具有氧化矽表面層之矽基底底材上。

【0015】 在文獻EP3266038中，沉積多晶矽層之前，先形成由氧化矽、氮化矽或氮氧化矽組成之成核層(nucleation layer)。此成核層係經過熱處理以在其中形成孔洞。

【0016】 文獻US10468295揭示，在多晶矽捕捉層及氧化矽介電層之間形成氮化矽或氮氧化矽層。此層可經由捕捉層之沉積或氮化/氮氧化而獲得，且旨在保持捕捉層之電阻率並避免其再結晶。

【0017】 一般而言，先前技術顯示了對包括具有高電阻率及穩定溫度之捕捉層的複合底材之支撐件的需求。此種溫度穩定性為一重要特徵，係因包括此種支撐件之複合底材的製作，常規上會實施將支撐件之溫度提高至超過1000°C的熱處理，其往往導致層之再結晶及其結構缺陷分離，從而使支撐件喪失所需特徵。文獻US20150287783在其先前技術中提到，高溫回火(依照此文獻為1000°C

至1100°C)導致捕捉層中陷阱數目減少並影響其效能。為了克服此問題，此文獻提出在元件製造後再形成此捕捉層，並避免將如此形成之結構暴露於過高溫度下(依照此文獻為超過200°C至400°C)。

【0018】 對溫度穩定性之需求不限於複合底材製作期間之捕捉層耐熱性。其亦涉及操作穩定性、溫度及最終在複合底材上形成之積體電子元件。此等元件的射頻效能往往隨著溫度升高(尤其當溫度超過100°C時)而下降。

【0019】 應記得，元件的射頻效能，可經由對複合底材(更特定言，此複合底材之支撐件)或意欲在其中形成之元件，進行射頻特性描述而估算。如SOITEC於2015年1月出版之文獻「白皮書 - RF SOI特性描述」所記載，底材的射頻效能可以二次諧波失真(second harmonic distortion)測量值HD2而描述其特性。

【0020】 因此，通常追求形成包括捕捉層之支撐件，其可形成具有高射頻效能且在溫度下穩定之支撐件，此等效能經由HD2測量而確定。

【0021】 當然，捕捉層之製作也要儘可能簡單且價廉，這就需要尋求解決方案，使層厚度儘可能小且表面僅可能光滑，以儘量避免經由諸如研磨而製備此表面。

【0022】 為了限制捕捉層之厚度又不損害此層之效能，並從而提高生產率，捕捉層必須有高密度之電陷阱。高陷阱密度亦可能使得底材之射頻效能對擴散至捕捉層中的物種較不敏感，其往往會使陷阱電鈍化。例如，氫或鋰之擴散(尤其當複合底材之薄膜係由鋰基壓電材料形成時)。

【發明內容】

【0023】本發明之目的為至少部分地解決前述問題。更具體地，本發明之一目的為提出一種用於複合底材之支撐件，所述支撐件包括具有高密度電荷陷阱之一捕捉層。本發明之一目的為提出一種包括捕捉層之支撐件，此捕捉層能夠具有比習知捕捉層更小的厚度，同時提供具有類似射頻效能之一支撐件。本發明之另一目的為提出一種包括捕捉層之支撐件，所述支撐件之射頻效能比習知支撐件在溫度上更穩定。本發明之又另一目的為提出一種包括捕捉層之支撐件，所述支撐件比習知支撐件更容易製作。

【0024】為了達到此目的，本發明之標的提出一種用於複合底材之支撐件，所述支撐件包括設置在一基底底材上之一中間層，所述中間層包括與所述基底底材接觸之一捕捉層，所述捕捉層由一富矽氧化物形成，其原子濃度在30% 及77% 之間的矽，原子濃度在8% 及40% 之間的氧，及原子濃度在8% 及45% 之間的氮構成。

【0025】依照本發明之其他有利非限制特徵，其可單獨實施或依照任何技術上可行之組合：

- 捕捉層係由內含結晶矽夾雜物(inclusions)之非晶基質(amorphous matrix)形成；
- 夾雜物的尺寸小於10奈米或小於5奈米；
- 中間層完全由捕捉層構成；
- 中間層亦包括設置在捕捉層上並與其接觸之一介電層；
- 捕捉層之厚度在10奈米及30微米之間，優選在50奈米及500奈米之間。

【0026】依照另一面向，本發明標的提出了一種複合底材，其包括設置在如前面提出之支撐件上之一單晶薄膜。所述單晶薄膜可由矽或壓電材料構成。

【0027】 依照又另一面向，本發明標的提出了一種用於製作一複合底材之方法，包括：

- 提供如上所述之一支撐件；
- 將一單晶薄膜移轉到支撐件上以形成複合底材之步驟。

【0028】 依照本發明，該移轉步驟包括施加熱預算高於或等於850°C且持續兩小時之一回火。

【圖式簡單說明】

【0029】 本發明之其他特徵及優點將從下文參考所附圖式之詳細說明中更爲彰顯，其中：圖1繪示依照本發明之一支撐件；圖2繪示採用本發明支撐件的複合底材；圖3a、3b、3c繪示依照本發明之各種結晶形狀的捕捉層；圖4a、4b繪示依照本發明支撐件的中間層中之矽原子濃度分佈圖；圖5繪示可能存在於本發明捕捉層中之結晶矽夾雜物(crystalline silicon inclusions)的性質及尺寸；圖6繪示在依照本發明之支撐件上進行的SRP類型測量；圖7比較了本發明之支撐件及習知支撐件，以 HD2 測量支撐件射頻效能隨溫度變化的情況。

【實施方式】

【0030】 支撐件之說明

圖1繪示一支撐件，其用於接納經由層移轉技術而來之一結晶薄膜，以形成如圖2所示之複合底材S。一般而言，支撐件1包括設置在基底底材2上之中間層3。中間層3包括與基底底材2接觸之捕捉層3a。如圖1所示，中間層亦可包括設置在捕捉層3a上並與捕捉層3a接觸之介電層3b，但此介電層3b完全可視需要而提

供。應注意，在此情況下，中間層3不必在捕捉層3a及介電層3b之間具有驟然分界面(abrupt interface)。因此，中間層3在其厚度中可具有組成之漸進轉變，從而界定出捕捉層3a及介電層3b。本發明之此面向將在下文呈現。

【0031】 當不存在介電層3b時，中間層3完全由捕捉層3a構成。

【0032】 常規而言，支撐件1可為圓形晶圓形式，其直徑可為100、150、200、300或甚至450毫米。

【0033】 支撐件1之基底底材2(其上設有中間層3)常規而言厚度為數百微米。基底底材2優選具有大於1000Ohms.cm的高電阻率，甚至更優選地大於2000 Ohms.cm。如此一來，可在基底底材2中移動的電荷、電洞或電子之密度便受到限制。然而，本發明不限於具有此種電阻率之基底底材2，當基底底材2具有更順應性之電阻率，大約幾百 Ohms.cm數量級(例如小於1000 Ohms.cm，或小於500 Ohms.cm，或甚至小於10 Ohms.cm)時，本發明亦具有射頻效能的優勢。

【0034】 基於可取得性及成本考量，基底底材2優選由單晶矽構成。其可為例如具有6及10 ppm之間的低間隙氧含量之CZ矽底材，或天然地具有非常低間隙氧含量之FZ矽底材。其亦可為具有超過26 ppm之大量間隙氧(以「高Oi」表示)之CZ矽底材，其將受到熱處理以最終提供預期特性。或者，基底底材2可由另一種材料形成：其可為例如藍寶石、玻璃、石英、碳化矽等。在某些情況下，尤其當捕捉層3a足夠厚(例如大於10微米厚)時，基底底材2a可具有小於1 kohm.cm之標準電阻率。

【0035】 為了在支撐件1可能經受之熱處理期間保持捕捉層3a之特性，可視需要地在基底底材2及捕捉層3a之間直接插入例如二氧化矽製之非晶層。當基底底材2為矽製時，此非晶層可為存在於此底材表面上之天然氧化物層，或經由

基底底材之化學氧化或熱氧化而刻意形成之層。然而，依照本說明書之捕捉層3a對溫度特別穩定，且非晶層之存在係完全視需要而提供。

【0036】 依照本說明書之一重要面向，捕捉層3a為富矽氧化物層。此富矽氧化物層由矽、氧及(視需要地)氮構成。

【0037】 「富矽(silicon-rich)」一詞意指該層中之矽原子濃度在40% (或50%)及99.9%之間。氧及(視需要地)氮係以亞化學計量原子濃度(substoichiometric atomic concentrations)存在。

【0038】 應注意，先前技術之多晶矽製捕捉層具有小於0.01%之氧原子濃度，從而具有大於99.99%之矽原子濃度。因此，由本說明書提出之富矽氧化物所形成之捕捉層的氧原子濃度是習知捕捉層的至少十倍，從而與習知捕捉層有所區別，並具有相當特殊之性質。

【0039】 特定言之，此種層的優勢在於具有特別高之缺陷密度，從而形成電荷陷阱。因此，其能夠表現出非常高的電阻率，高達約10^12 Ohms.cm。一般而言，其電阻率在10^5 Ohms.cm及10^12 Ohms.cm之間。相較之下，矽(化學計量)氧化物之介電層具有約10^15 Ohms.cm之電阻率，而先前技術之多晶矽捕捉層則具有約10^4 Ohms.cm之常規電阻率。

【0040】 捕捉層之組成可經由二次離子質譜術(secondary ion mass spectrometry，所謂的「SIMS」測量法)而確定。然而，出於精確性之考量，最好使用經由X射線電子光譜術(XPS)結合離子束蝕刻而進行的深度剖析技術，其在所屬技術領域中稱為「X射線光電子能譜深度剖析(X-ray Photoelectron Spectroscopy depth profiling)」。此等技術可確定捕捉層3a中矽、氧及氮的原子濃度。

【0041】 矽、氧及(視需要地)氮的原子濃度不需要在捕捉層3a厚度中維持恆定。在某些實施例中，此濃度可變化但同時保持在賦予此層富矽特性的濃度範圍內。在一些其他實施例中，此等原子濃度被選定成恆定。

【0042】 有利地，且為了賦予其電阻特性，富矽捕捉層並未刻意摻雜。其不包括除了矽、氧及(視需要地)氮外之任何其他物種。若其他物種摻入所述層中，則其比例不超過簡單微量元素(simple trace)，小於0.1%。

【0043】 富矽層之結晶品質極度取決於其氧原子濃度，且視需要地取決於氮原子濃度。該品質亦取決於此層所接受之熱處理。

【0044】 一般而言，富矽層係由非晶基質(amorphous matrix)形成。此非晶基質可包括矽的結晶夾雜物(crystalline inclusions)或結晶體矽晶粒，非晶基質中之此等夾雜物及/或此等晶粒之密度及尺寸，取決於該層中氧、氮及矽的相對比例，及該層所接受之熱處理。在極端情況下，富矽層可為完全非晶或完全多晶，在完全多晶的情況下，非晶基質被還原為存在於多晶體晶粒之間的非晶夾雜物(amorphous inclusions)。

【0045】 因此，當氧及氮原子濃度低而矽原子濃度從而顯著高時(例如高於或等於99%)，富矽層呈現多晶形式，如圖3a所示。晶粒g(或某些晶粒)可塗覆一非晶材料厚度，此非晶材料隨後位於多晶層之晶粒晶界處。非晶材料亦可為多晶層晶粒之間的夾雜物ia形式。根據該層之氧及(視需要地)氮原子濃度，此等夾雜物ia可具有常規而言在10奈米至100奈米範圍內之尺寸。此富含氧及/或氮之非晶材料，由構成該層之物種之聚集體(aggregates)構成，例如SiO、SiN、SiON之聚集體及氧及/或氮沉澱物(precipitates)。

【0046】該多晶層係由矽晶粒g形成，其尺寸分佈之峰值(其界定出晶粒之平均尺寸)接近或小於100奈米。此平均尺寸遠低於多晶矽製之習知捕捉層之晶粒平均尺寸(約300奈米)。

【0047】當富矽層之矽原子濃度較低(例如在40%至90%或50%至90%之範圍內)且包括之氧濃度及(視需要地)氮濃度高於或等於10%時，後者主要呈現非晶形式。因此該層係由奈米尺寸之元素Si、SiO、SiON、SiN構成，其賦予該層非晶性質，如圖3b所示。

【0048】在多晶態及完全非晶態之間，所述層之結晶品質可具有中間性質。因此，如圖3c所示，富矽層可呈現非晶基質形式，當中嵌有結晶矽夾雜物ic。此等夾雜物ic之尺寸可小於10奈米，有時甚至小於5奈米。

【0049】經由增加捕捉層3a中之矽原子濃度，此等夾雜物ic往往會生長而形成晶粒g，並接近上文參考圖3a所述之多晶結構。

【0050】應注意，非晶、多晶或中間形式可能受到所述層在其製作期間或之後，或甚至在支撐件使用期間施加至所述層之熱處理的影響。同時，本說明書提供的氧、氮及/或矽的濃度範圍僅供參考。本領域技術人員能夠使用一系列非常易於進行之實驗來調整此等濃度，進而獲得具有所需結構特徵之捕捉層3a。所述層之確切結晶性質尤其可經由顯微鏡，例如穿透式電子顯微鏡(transmission electron microscopy, TEM)或拉曼測量 (Raman measurement)而觀察。

【0051】申請人所進行之實驗已顯示，富矽氧化物構成之捕捉層3a的某些成分在溫度上特別穩定且電荷陷阱密度高。因此，此類層具有特別令人感興趣之射頻效能。

【0052】 因此，在某些較佳實施例中，捕捉層3a可由以下構成：原子濃度在60%及90%之間，有利地在70%及90%之間的矽，及原子濃度在10%及40%之間，有利地在10%及30%之間的氧。

【0053】 在其他較佳實施例中，捕捉層3a可由以下構成：原子濃度在30%及77%之間的矽，及原子濃度在8%及40%之間的氧，原子濃度在8%及45%之間的氮。

【0054】 「溫度穩定(Stable in temperature)」意指在暴露於850°C達2小時之最小熱預算之後，本發明之支撐件1以HD2技術(見本說明書引言)測量的電阻率特徵小於-80 dB。有些產品有更高的要求。因此，絕緣體上矽(silicon on insulation)複合底材(由移轉到支撐件上之單晶矽層形成)之支撐件1在暴露於1100°C 達2小時之熱預算後的電阻率特徵HD2預期小於-80 dB。預期絕緣體上之壓電複合底材(由移轉到支撐件上之單晶壓電層形成)之支撐件1在暴露於900°C達 2小時之熱預算後的電阻率特徵HD2預期小於-80 dB。

【0055】 在此等較佳實施例中，捕捉層3a爲非晶基質形式，當中嵌入了結晶矽夾雜物ic。此等夾雜物ic之尺寸小於10奈米，有時甚至小於5奈米。

【0056】 一般而言，捕捉層3a之厚度可在10奈米及30微米之間，常規而言在20奈米及5微米之間。此厚度最好大於50奈米或為100奈米，以使得陷阱數量足夠。此厚度最好小於2微米或甚至小於1微米，以限制此層可能施加至支撐件1之材料量及任何應力，因其可能使支撐件變形。然而，此有利厚度範圍並非限制性，且可依照意欲應用之需求選擇製作任何適用厚度之捕捉層3a。

【0057】 申請人所進行之測量(且其將為本說明書結尾部分的主題)已顯示出，30奈米及200奈米之間的厚度可包含足夠數量的陷阱。

【0058】 捕捉層3a具有與基底底材2接觸之第一表面。捕捉層3a具有與第一表面相對的第二表面。在某些實施例中，尤其當捕捉層3a相對較薄時，例如小於500奈米或小於100奈米，或甚至小於50奈米時，或當氧原子濃度相對較低(小於10%)時，或根據所採用之沉積技術，而使捕捉層3之第二表面具有低粗糙度，因此無需對其進行加工以改善其表面狀況。該粗糙度在10微米×10微米區域上測得的均方值(mean square value)可小於0.6奈米。

【0059】 如前文所述，除了已描述之捕捉層3a外，中間層3亦可包括設置在捕捉層上並與捕捉層接觸之介電層3b。「介電層」意指電阻率為約10^10 Ohms.cm或更大的層。在任何情況下，介電層3b之電阻率皆大於捕捉層3a之電阻率。

【0060】 一般而言，介電層3b可具有任何性質及適當厚度。然而，依照本發明之支撐件1有利地具有由矽、氧及/或氮構成之介電層3b，其與可構成捕捉層3a之該等元素相同。此特徵使得在單一步驟中形成中間層3成爲可能，方式爲在同一沉積設備中「原位」連續形成捕捉層3a及介電層3b。

【0061】 一般而言，「原位(in situ)」意指在中間層製作期間將支撐件1固持在受控環境中，例如將其維持在沉積設備之單一腔室中，或使其通過此設備之多個腔室之間但同時將其保持在封閉且受控之環境中。這可避免大氣污染物(例如硼或磷)之污染，其可能會降低支撐件之射頻效能。

【0062】 介電層3b與捕捉層3a之差別在於其矽原子濃度小於40%。其氧及(視需要地)氮原子濃度，可達到至少一個化學計量比例(stoichiometric proportion)。

【0063】 介電層3b之厚度常規而言在10奈米及10微米之間，主要由複合底材S的應用需求來決定，而支撐件1旨在形成複合底材S。

【0064】 在「原位(in situ)」形成中間層3之整合方法中，該層之暴露面可受益於捕捉層3a先前呈現之低粗糙度。因此，中間層3在10微米×10微米區域上測量的自由表面之均方值可小於0.6奈米。

【0065】 介電層3b有利地在表面部分至少局部由氧化矽或氮化矽構成。隨後，提供具有暴露表面之支撐件1，暴露表面之質(氧化物或氮化矽)係完全已知。尤其，此表面可依照受控方法，經由研磨、清潔、活化而製備，以將薄膜經由層移轉技術而移轉，從而形成複合底材。

【0066】 當介電層2b為完全氧化矽或氮化矽製時，在矽原子濃度爲化學計量的情況下，此原子濃度可在捕捉層3a及介電層3b之間的界面處驟然改變，亦即過渡區小於50奈米。此種配置如圖4a所示。此圖表繪示在中間層3之厚度D中，矽原子濃度CSi (以%計)從自由表面(對應於x軸上之零深度D)朝著基底底材2的表面變化。可觀察到介電層3b及捕捉層3a之間的驟然過渡。

【0067】 然而，亦可設定氧原子濃度及(視需要地)氮原子濃度，以在中間層3之厚度中連續改變。如此一來，過渡區會大於50奈米。詳言之，在中間層3之厚度中矽原子濃度可隨著遠離基底底材而持續減少，以形成如氧化矽或氮化矽製之中間層3的表面部分。此種配置如圖4b所示。若捕捉層3a中之氮原子濃度不為零，則當表面部分由氧化矽構成時，氮原子濃度可連續演變或驟然改變，使得表面部分之氮原子濃度為零。

【0068】 複合底材之說明

如前所述，支撐底材1之目的為接納移轉而來的薄膜4，從而形成複合底材S，如圖2所示。薄膜通常具有結晶性質，且有利地為單晶。支撐底材1具有適當特性(尤其在表面粗糙度及變形方面)或已被預先處理，以接納此種薄膜4。

【0069】 衆所周知，此移轉通常經由將供體底材之自由面接合至支撐底材1而進行，優選經由分子黏附而進行。爲促進接合，通常在待接合之至少一個面上設有例如二氧化矽或氮化矽製之非晶層。當支撐件之中間層3在表面上具有此種非晶表面層(其可為捕捉層3a或介電層3b)時，供體底材便不必具有一非晶表面層。然而，不排除此種情況，且有時可為供體底材提供薄的非晶厚度(例如厚度小於150奈米之二氧化矽層)。

【0070】 供體底材之性質係依照薄膜4之所需性質而選定。因此，供體底材可為從單晶半導體(例如矽)形成之底材，或由單晶壓電材料形成之底材，或包括此種單晶壓電材料之表面層。在此情況下，其可為鉭酸鋰或鈮酸鋰。

【0071】 供體底材亦可具有成品或半成品元件，所述移轉旨在將此等元件放置於支撐件1上以利用其射頻特性。但較佳情況爲供體底材沒有任何元件，以便移轉結晶材料(有利地爲單晶)構成之薄膜4。

【0072】 如同支撐件1，供體底材可採用圓板形式，其尺寸可對應於支撐件之尺寸。

【0073】 在此接合步驟(其可包含在中等溫度(小於600°C)下之固結回火)之後，供體底材被薄化以形成薄膜4。此薄化步驟可以機械或化學薄化進行。供體底材之薄化優選經由使先前導入(例如經由植入輕物種，例如氫及/或氦)供體底材中之脆化平面斷裂而進行。此脆化平面與供體底材之自由表面一同界定出薄膜4。

【0074】 在薄化或斷裂步驟之後，可進行精整(finishing)薄膜4之步驟，諸如研磨步驟、在減壓或中等氣壓中之熱處理、犧牲式氧化等。精整步驟包括將複合底材暴露在高於600℃之相對高溫下並持續至少一小時。例如，當新增的薄膜

4為矽製時，複合結構S暴露於至少1000℃下達1小時之熱預算。當新增的薄膜4由壓電材料構成時，複合結構S暴露於至少600℃下達1小時之熱預算。

【0075】 在所有情況下，捕捉層3a都是溫度穩定的，複合底材S之射頻特性不會因精整步驟期間所施加之熱處理而過度改變。

【0076】 在此等步驟結束時，可獲得由移轉到支撐件1上之單晶薄膜所形成之複合底材S。

【0077】 在一特別讓人感興趣之應用示例中，薄膜4是直接附著在捕捉層3a上的單晶壓電薄膜。換言之，支撐件不具有介電層3b。單晶壓電薄膜可為鉭酸鋰或鈮酸鋰。此種複合底材特別適用於接納表面波聲學元件。捕捉層3a由於其性質而具有與此等元件中通常採用之二氧化矽層相似的聲學特徵。在此情況下，捕捉層因而具有改善元件射頻特徵及適當傳播聲波之雙重功用。

【0078】 在另一讓人感興趣之應用示例中，中間層3具有二氧化矽製，厚度可在10奈米及10微米之間之介電層3b。薄膜4為單晶矽層。因此，複合底材S形成一絕緣體上矽(silicon-on-insulation)底材。

【0079】 製作支撐件之方法

前文所述的支撐件1製作十分簡單且可利用標準的產業沉積設備實現。

【0080】 依照一示例，基底底材2設置在常規沉積設備之腔室中。眾所周知，可在沉積之前製備基底底材2，以移除其表面之天然氧化物層。此步驟並非強制性，且此氧化物可被保留。甚至可刻意在基底底材2表面上形成相對薄的非晶層，例如當此底材2為矽製時，經由化學或熱處理而形成氧化矽層，如前文所述。

【0081】 不論在基底底材2進入沉積裝置腔室之前或之後對其進行了何種處理，接着可將前驅物氣流流經此腔室，這些氣體發生反應而在基底底材2上逐步形成中間層3。因此，依照上述較佳實施例之一，中間層3之形成順序包括在設有或未設有非晶層之基底底材2上，直接沉積富矽氧化物捕捉層3a的步驟。

【0082】 例如，沉積捕捉層3a之步驟可經由化學氣相沉積而進行，例如電漿增強化學氣相沉積(Plasma Enhanced Chemical Vapor Deposition, PECVD)技術或低壓化學氣相沉積(Low Pressure Chemical Vapor Deposition, LPCVD)技術。

【0083】 沉積步驟包括將第一矽前驅物氣體(例如化學式SiH4之矽烷)及至少一第二氧前驅物氣體(一氧化二氮或二氧)及視需要地氮(例如化學式N2O之一氧化二氮)引入腔室。此等前驅物氣體可輔以一載體氣體，例如氮、氬或氦。當然，可為氧及氮提供不同的前驅物氣體。衆所周知，前驅物氣體在壓力及溫度條件受控之沉積腔室中反應，以逐步形成捕捉層3a。

【0084】 以PECVD技術進行沉積時，係於中等溫度(常規而言在150°C及600°C之間)及幾Torr (即幾百帕斯卡)之大氣壓力下進行。以LPCVD技術進行沉積時，係於常規而言550°C及750°C之間的溫度及幾Torr (即幾百帕斯卡)之大氣壓力下進行。

【0085】 當然，本發明不限於特定沉積技術或特定前驅物氣體。做為替代方案，可設想以大氣壓力化學氣相沉積(Atmospheric Pressure Chemical Vapor Deposition, APCVD)技術，在常規而言1000°C及1150°C之間的溫度範圍內形成中間層3。亦可設想使用高密度電漿化學氣相沉積(High Density Plasma Chemical Vapor Deposition, HDP CVD)技術，其常規而言在相對低溫(在100°C及450°C之間)及約10 mTorr (亦即，約1.33帕斯卡)之壓力下進行。亦可設想使用次大氣壓力

化學氣相沉積(Sub-Atmospheric Chemical Vapor Deposition, SACVD)技術。亦可使用氣相沉積之通用技術以磊晶方式形成此層。

【0086】 獨立於所設想之沉積技術，就前驅物而言，除了已描述之矽烷及一氧化二氮外，可使用二氯矽烷(dichlorosilane)或三氯矽烷(trichlorosilane)做為矽前驅物氣體。可使用二氧(dioxygen)做為氧前驅物氣體。不需要提供氮前驅物氣體。載體氣體(通常為中性氣體)可由氮、氫、氬構成，或包括氮、氫、氬。

【0087】 不論所選沉積技術為何，矽、氧及氮原子濃度可經由控制前驅物氣流，尤其是第一矽前驅物氣流流量與第二氧前驅物氣流及(視需要地)氮流量之比率，而選定。此比率越高，則氧(視需要地氮)原子濃度越低。此流量比率可保持恆定，以形成具有氧(視需要地恆定氮)原子濃度之富矽氧化物層，但亦可改變此比率。此改變可為連續的或驟然的，取決於是否需要中間層3中需要標記交界面，如圖4a、4b所示。

【0088】 所述氣流流動保持足夠長之時間，幾分鐘及幾小時之間，以形成所需厚度之捕捉層3a。

【0089】 在沉積步驟之後，可直接在沉積腔室中或在另一設備中進行捕捉層3a的回火步驟。此回火步驟可在750°C及1100°C之間的溫度下進行。回火可影響沉積步驟之後直接獲得的捕捉層之結晶性質。

【0090】 例如，回火可使沉積狀態下完全非晶的捕捉層3a露出奈米尺寸之結晶矽夾雜物ic。當此等夾雜物ic存在於沉積之捕捉層3a中時，其可能改變尺寸或密度。

【0091】在此第一沉積步驟結束時，捕捉層3a從而被設置在基底底材2上。可控制沉積的厚度或其組分，使得所述層具有特別低之粗糙度，在10微米×10微米區域上測得的均方值小於0.6奈米。

【0092】在一些變化例中，中間層3之形成順序包括在捕捉層3a沉積步驟之後，沉積介電層3b的步驟。進行此第二步驟的設備可與實施捕捉層3a沉積步驟之設備不同，且此第二步驟可使用不同於第一步驟期間實施之沉積技術來進行。如此便可能設想形成任何適用性質之介電層3b。

【0093】然而，介電層3b沉積步驟有利地係「原位」進行。亦可在單一腔室中使用相同的前驅物氣體，以製作諸如氧化矽或氮化矽製之介電層3b。

【0094】在此方式中，前驅物氣流，更精確而言爲這些氣流的流量，在中間層3之形成順序期間受到控制，以便形成捕捉層3a形成，然後驟然或逐步地形成介電層3b。前驅物氣流之循環可被中斷，以便在中間層3形成期間施加熱處理步驟(或複數個熱處理步驟)。此熱處理亦可在中間層3製作結束時於該沉積設備之腔室中「原位」進行，或在與該沉積設備不同的設備中「異位(ex situ)」進行。

【0095】換言之，可控制中間層3之形成順序，以連續或驟然改變矽原子濃度。例如，可選定矽原子濃度，使得中間層3遠離基底底材2時之厚度持續減少。在此情況下，可形成中間層3使其具有與基底底材2接觸之捕捉層3a (並具有氧及「亞化學計量」氮的原子濃度)，此等物種之一的原子濃度增加而在捕捉層3a上形成介電層3b，例如二氧化矽或氮化矽(包括化學計量矽原子濃度)製之介電層3b。

【0096】亦可選擇使用多種沉積技術而形成中間層3。如此一來，可在沉積設備之第一腔室中依照第一種技術(例如PECVD)形成捕捉層3a。可在第二腔室中

依照不同於第一種技術的第二種技術(例如HDP)形成介電層3b。此種方式可受益於各種技術的優點。尤其，HDP技術可形成低粗糙度之層。

【0097】 在此情況下，可有利地經由控制兩個腔室之間的中轉(transit)且在此中轉期間不使支撐件暴露於環境大氣壓中，從而在相同設備內進行此等「原位」步驟。

【0098】 介電層3b之表面厚度有利地包括二氧化矽或氮化矽。

【0099】 示例1：由矽、氧及氮構成之富矽捕捉層。為了說明這些支撐件的特性，我們依照本說明書前文製作了複數個個支撐件。

【0100】 支撐件之基底底材皆具有高電阻率(3 kohm.cm)。捕捉層係以PECVD技術形成。將PECVD設備導入沉積腔室，當中已預先放置基底底材，以及矽烷(SiH4)構成之第一矽前驅物氣體及一氧化二氮(N2O)構成之第二氧及氮前驅物氣體。這些前驅物氣體由含氮氣體補充。沉積腔室之壓力保持在3 Torr (亦即400帕斯卡)，且電漿(在13.55 MHz下)之功率為300瓦。

【0101】 將一氧化二氮流及矽烷流之間的比率(N2O/SiH4，流量以每分鐘標準立方公分測量)控制在0.05及0.5之間，以分別得出：

第1型支撐件：其具有由76.5%矽、8.5%氧及15%氮構成之捕捉層。

第2型支撐件：其具有由60.6%矽、19.2%氧及20.2%氮構成之捕捉層。

第3型支撐件：其具有由30%及60%之間的矽原子濃度、10%及40%之間的氧原子濃度，以及10%及45%之間的氮原子濃度構成之捕捉層。

【0102】 這些原子濃度係以具有離子束蝕刻之XPS測量法而測量。

【0103】 維持流動以形成捕捉層，針對第1及2型支撐件，選定200奈米或1微米之厚度，而針對第3型支撐件，選定70奈米及500奈米之間的厚度。

【0104】在一些情況中，將一氧化二氮流與矽烷流之N2O/SiH4比率控制在5，從而在捕捉層上原位形成200奈米之氧化矽介電層。

【0105】在此等沉積步驟結束時，將基底底材、捕捉層及(在某些情況下)介電層所形成的支撐件進行回火，針對第1及2型支撐件，在900°C或在1100°C中性氣壓下回火2小時，而針對第3型支撐件，在850°C下回火2小時。

【0106】以此方式製作之複數個支撐件，係由具有多種配置之支撐件矩陣(a matrix of supports)構成，其已歷經多次特性描述測量。

【0107】以TEM顯微鏡對第1、2型支撐件進行觀察，所述支撐件包括200奈米之捕捉層且沒有介電層，第1型支撐件的捕捉層包括8.5%氧，第2型支撐件的捕捉層包括19.2%氧，每一者都在1100°C下回火。這些特性描述測量可觀察到，在兩種情況下，捕捉層皆由非晶基質形成，其中存在著尺寸小於10奈米之結晶夾雜物，與圖3c所示類似。

【0108】以TEM顯微鏡對第3型支撐件進行觀察，在850°C下回火僅顯示捕捉層從非晶基質形成，且極少有結晶夾雜物存在。同樣地，對第2型支撐件的200奈米捕捉層(包含19.2%氧)進行類似測量，但在900°C下回火僅顯示此層完全非晶，因此沒有檢測到結晶夾雜物。

【0109】可假設，針對所研究的捕捉層原子組成範圍，在經過 1100°C 回火後，這些結晶夾雜物會在 900°C 左右的溫度下(取決於矽原子濃度)形成，並可完全被 TEM觀察到。

【0110】XRD特性描述可確認此等結晶夾雜物係由矽晶體形成，其矽取向(orientation)可為110、220或311。圖5繪示此等晶體之分佈及其在3個不同性質捕捉層中的尺寸：

「A」層：第1型支撐件(8.5%氧)，在900°C下回火

「B」層：第1型支撐件(8.5%氧)，在1100°C下回火

「C」層：第2型支撐件(19.2%氧)，在1100°C下回火。

【0111】 此外還進行了一系列測量，以確定捕捉層及支撐件的電氣特性。

【0112】 首先，進行「擴展電阻分佈(Spreading Resistance Profiling)」之SRP測量。為了進行此測量，支撐件被研磨以形成倒角(chamfer)，使得構成支撐件之各層在其深度上可觸及。隨後，將以固定距離隔開並形成與倒角邊緣平行之一區段的兩個電極之端部，施加至底材之倒角部分。在兩個電極之間施加一確定電壓，測量二者之間的電阻，隨後從此測量值中扣除支撐件在測量深度處之電阻率。經由在相對於倒角邊緣之不同距離(對應於底材中之不同深度)處進行此測量，可繪製出電阻率分佈曲線，其顯示電阻率與底材深度的函數關係。關於此特性描述之更詳細說明，請參見前文先前技術中提到的文獻「白皮書 - RF SOI特性描述」。

【0113】 在圖6中，x軸表示矩陣當中一支撐件的測量深度(以微米計)。此距離係從支撐件之暴露表面開始計算，此處為捕捉層之暴露表面。y軸表示以SRP測量而得的電阻率(以 Ohms.cm計)。

【0114】 接受SRP測量之支撐件由高電阻率基底底材(3.5 kohm.cm)及透過PECVD技術而獲得的捕捉層所構成，捕捉層係經由將一氧化二氮/矽烷比率控制在0.15而獲得。該捕捉層由76.5%矽、8.5%氧及15%氮構成。該捕捉層之厚度為1微米。圖6之線段TR對應於電阻率測量結果。相較之下，線段TR'對應於由2微米厚多晶矽構成之習知捕捉層的最大電阻率。從圖6可看到富矽氧化物形成之捕捉

層之電阻率高出許多，可超過10^6 Ohms.cm，但在習知捕捉層中的測量值通常為約10^4 Ohms.cm。

【0115】 特性描述SRP測量捕捉層之電氣效能，但無法完全預測支撐件之射頻效能。除了與捕捉層電阻特性相關之參數以外，射頻效能實際上亦受到其他參數影響，例如捕捉層之厚度或基底底材之電阻率特徵。本說明書之先前技術一節所介紹的HD2測量，可在支撐件用於接納射頻元件之複合底材的支撐件時，更全面地評估支撐件之射頻效能。

【0116】 因此，在第1、2及3型測試矩陣(test matrix)產生之支撐件上，尤其在具有200奈米介電表面層之矩陣支撐件上，進行HD2測量(15 dBm輸入訊號，在900 MHz下)。HQF值(完美捕捉層之HD2理論值)預計為-95 dB。此等測量之結果如下。

5個包括200奈米捕捉層的第1型支撐件，在1100°C下回火2小時：這5個支撐件之平均值為-91 dBm；

8個包括200奈米捕捉層的第2型支撐件，在900°C下回火2小時：這8個支撐件之平均值為-90 dBm；

超過8個的第3型支撐件，在850°C下回火2小時：平均值為-82 dBm；

1個包括1.7微米多晶矽捕捉層之支撐件(習知技術)：-67 dBm。

【0117】 相較於在具有習知技術捕捉層之支撐件上獲得的測量結果，前述測量結果清楚顯示本發明之支撐件的優點，即使當捕捉層相當薄(200奈米)時(比做為對照之1.7微米捕捉層薄得多)亦然。

【0118】 圖7比較了以HD2測量之支撐件射頻效能隨溫度變化的情況。詳言之，圖7比較了具有1.7微米多晶矽捕捉層之習知技術支撐件(圖中表示為T')與

具有1微米厚捕捉層之第1型支撐件 (圖中表示為T)的射頻效能變化情況。兩種支撐件之基底底材相同。有趣的是可注意到，相較於習知技術之支撐件，依照本發明之支撐件之HD2效能更不受溫度所影響。

【0119】 在確定捕捉層對鋰污染耐受性的另一系列實驗中，第3型支撐件被用於製作包括單晶壓電材料(鉭酸鋰)製薄膜4的複合底材，其係依照上述層移轉方法進行。一氧化矽介電層(下表中以「BOX」表示)設置在捕捉層(下表中以「TR」表示)及薄壓電層之間。在製備支撐件及製作複合底材之步驟期間，捕捉層被暴露於850℃之最高溫度下2小時。

【0120】 下表總結了做為此等實驗標的之複合底材的特徵，以及其捕捉層中的射頻效能(在HD2測量中)及鋰濃度：

BOX 厚度	500 奈米	500 奈米	500 奈米	100 奈米
TR 厚度	70 奈米	100 奈米	170 奈米	170 奈米
HD2 測量	-81 dB	-81 dB	-81 dB	-80 dB
鋰劑量 (at/cm^2)	2.5 E12	n/a	7.0 E11	1.5 E12

【0121】 相較之下，就包含壓電薄膜(其係被移轉到一支撐件上)之複合底材而言，該支撐件包括一常規多晶矽捕捉層且設有250奈米之一介電層，在鋰劑量1 E12 at/ cm^2之情況下，其射頻效能測量結果大於-70 dB。

【0122】 申請人因此注意到，第3型支撐件之捕捉層可含有大量的鋰，其往往會鈍化該層中的陷阱，但不會喪失其射頻特性(以HD2測量)。由此可知，第3型

支撐件之捕捉層具有非常大的陷阱密度，並且能夠容納大量鈍化物種，但又不影響其效能。

【0123】 在此等實驗結束時，申請人注意到，由矽、氧及氮構成之電荷捕捉層之比例如下：

矽原子濃度在30%及60%之間，且

氧原子濃度在8%及40%之間，

氮原子濃度在8%及45%之間

可進入支撐件之組成物中，所述支撐件之射頻效能爲溫度穩定，即使在經過相對高溫的回火後，亦能表現出令人滿意的效能(HD2測量結果小於或等於-80 dB)。

【0124】 即使厚度相對較薄，從75奈米起，亦可實現此效能。

【0125】 本發明之支撐件亦能夠耐受電鈍化元素之污染。因此不需要在薄膜(其能夠提供其鈍化元素)及支撐件之間設置一厚阻擋介電層。舉例而言，在包括含鋰薄膜之複合底材示例中，100奈米的氧化矽介電層即足夠。

【0126】 最後，申請人注意到，此等特性能夠針對廣泛的矽、氧、氮組成而獲得，從而有利於製作此類捕捉層，因爲製作過程中不需要非常精確地控制其確切組成。

【0127】 示例2：矽及氧構成之富矽捕捉層。

在另一系列實驗中，申請人嘗試評估使用由矽及氧構成(不含氮)之富矽捕捉層的可能性。

【0128】 第4型支撐件的捕捉層具有：氧原子濃度分別為10%、40%、55%及60%，矽原子濃度分別為90%、60%、45%及40%；厚度在200奈米及1微米之間；回火係於900°C或1100°C下持續兩小時。

【0129】 以HD2技術(15 dBm輸入訊號，在900MHz下)測得的(平均) 射頻效能測量結果(做為矽濃度之函數)如下：

矽%	90%	60%	45%	40%
HD2	<-80 dB	<-85 dB	>-40 dBM	>-40dBM

【0130】 HQF測量值(「完美」捕捉層之HD2理論值)預計為-88 dB。

【0131】 在此等測量中，不論捕捉層厚度爲何，以HD2測得的第4型支撐件的射頻效能水準都相同。因此，厚度看起來並不影響效能。

【0132】 然而，上表顯示出射頻效能由捕捉層之組成決定。

【0133】 對此等樣品進行之TEM觀察顯示，令人滿意的射頻效能與均勻分佈於層中之晶體的存在有關。晶體尺寸在捕捉層剛沉積完之後可為約5奈米，但在回火作用下(尤其在1100°C下回火2小時之後)可生長至大於10奈米。

【0134】 在實驗結束時，獲得了溫度穩定的富矽捕捉層，其構成如下：矽原子濃度在60%及90%之間，且氧原子濃度在10%及40%之間。

【0135】 該捕捉層有利地由原子濃度70%及90%之間的矽，以及原子濃度10%及30%之間的氧構成。

【0136】 因此，方才提出之特性描述測量結果，清楚顯示出本發明捕捉層及支撐件的優點。申請人注意到，經由製備捕捉層使其厚度大於測試矩陣之支撐

件之最大1微米厚的層，可很容易地改進射頻效能(在HD2測量中)。如上文所述，可設想此捕捉層厚度在10奈米及30微米之間。

【0137】 當然，本發明不限於此處所述實施例，且可增添各種變化例而不背離申請專利範圍所界定之本發明範疇。

【符號說明】

1: 支撐件

2: 基底底材

3: 中間層

3a: 捕捉層

3b: 介電層

4: 薄膜

g: 晶粒

ia, ic: 夾雜物

S: 複合底材

【生物材料寄存】

【發明申請專利範圍】

【請求項1】 一種用於一複合底材(S)之支撐件(1)，該支撐件(1)包括設置在一基底底材(2)上之一中間層(3)，該中間層(3)包括與該基底底材(2)接觸之一捕捉層(3a)，該捕捉層(3a)由一富矽氧化物形成，該富矽氧化物由原子濃度在30% 及 77% 之間的矽，原子濃度在8% 及 40% 之間的氧，及原子濃度在8% 及 45% 之間的氮構成。

【請求項2】 如請求項1之支撐件(1)，其中該捕捉層(3a)係由內含結晶矽夾雜物(ic)之非晶基質形成。

【請求項3】 如請求項1或2之支撐件(1)，其中各夾雜物(ic)的厚度小於10奈米或小於5奈米。

【請求項4】 如請求項1至3任一項之支撐件(1)，其中該中間層(3)完全由該捕捉層(3a)構成。

【請求項5】 如請求項1至4任一項之支撐件(1)，其中該中間層(3)亦包括設置在該捕捉層(3a)上並與其接觸之一介電層(3b)。

【請求項6】 如請求項1至5任一項之支撐件(1)，其中該捕捉層(3a)之厚度在 10 奈米及30 微米之間，優選在50奈米及500奈米之間。

【請求項7】 一種複合底材(S)，其包括設置在如請求項1至6任一項之支撐件(1)上之一單晶薄膜(4)。

【請求項8】 如請求項7之複合底材(S)，其中該單晶薄膜(4)爲矽製或一壓電材料製。

【請求項9】 一種用於製作一複合底材(S)之方法，包括：

提供如請求項1至6任一項之一支撐件(1)；

將一單晶薄膜(4)移轉到該支撐件(1)上以形成該複合底材(S)之步驟；

該移轉步驟包括施加熱預算爲溫度高於或等於850°C且持續兩小時之一回火。

【發明圖式】



圖1

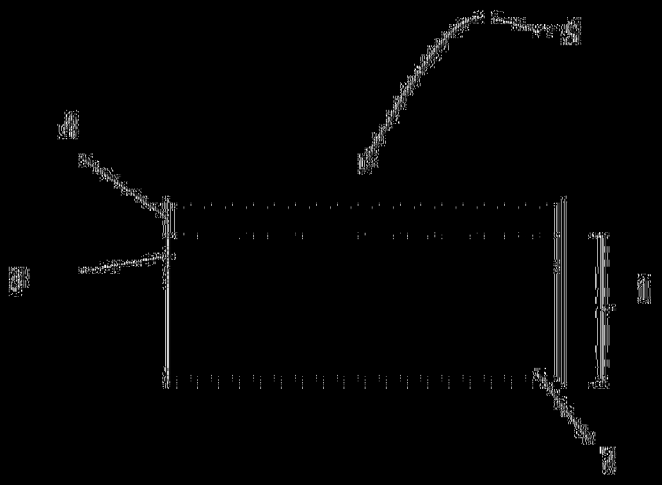


圖2

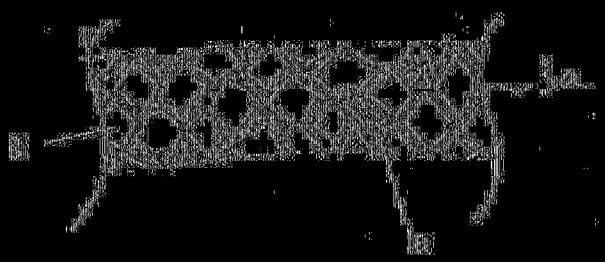


圖3a



圖3b

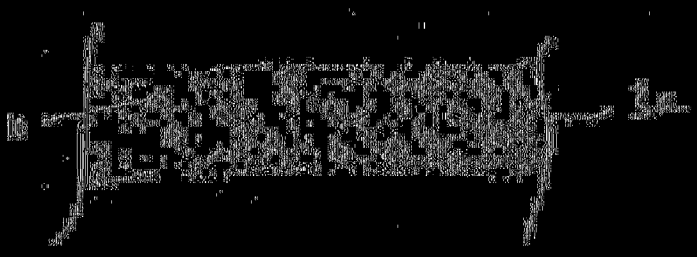


圖3c

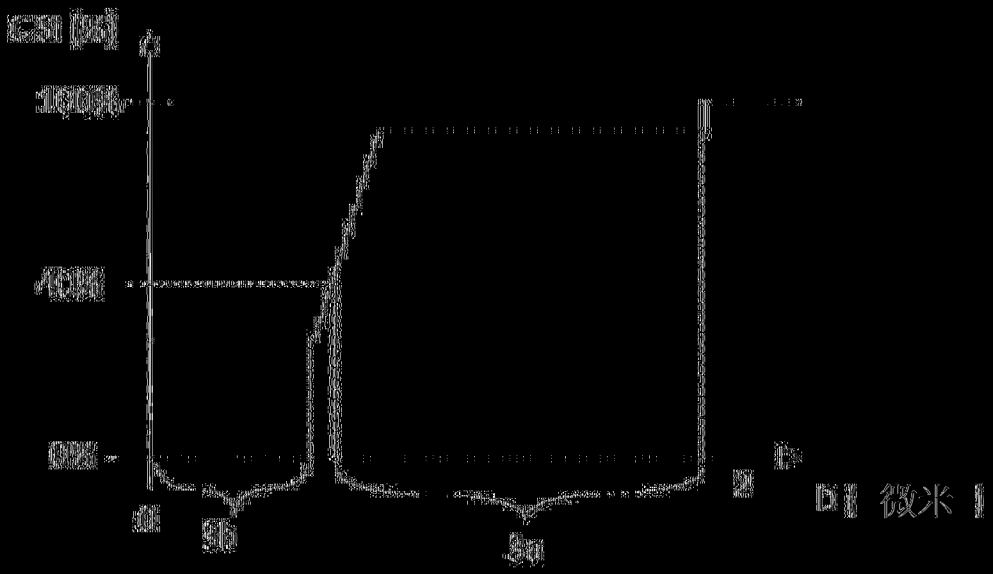


圖4a

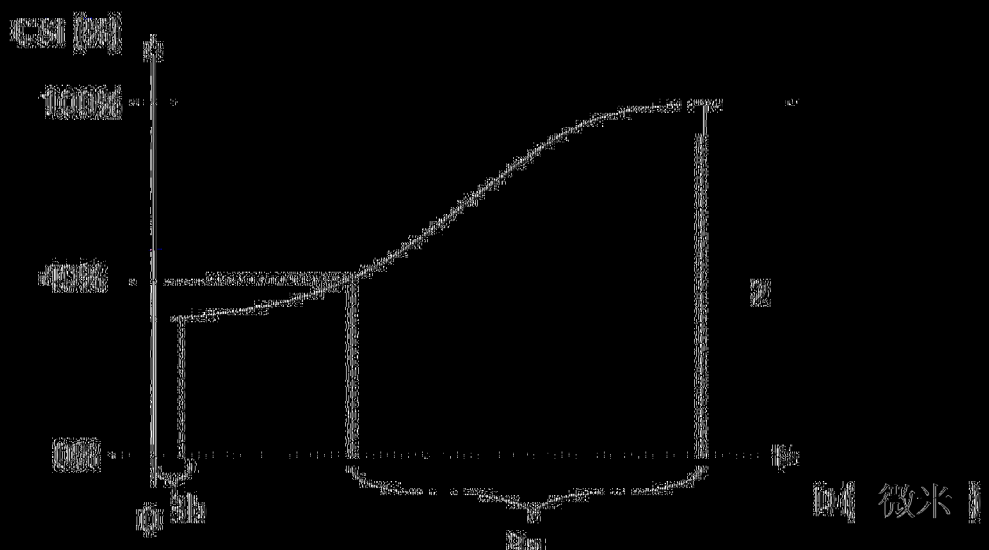

CSI [%]
100%
40%
0%
0
3b
3a
2
D4 [微米]

圖4b

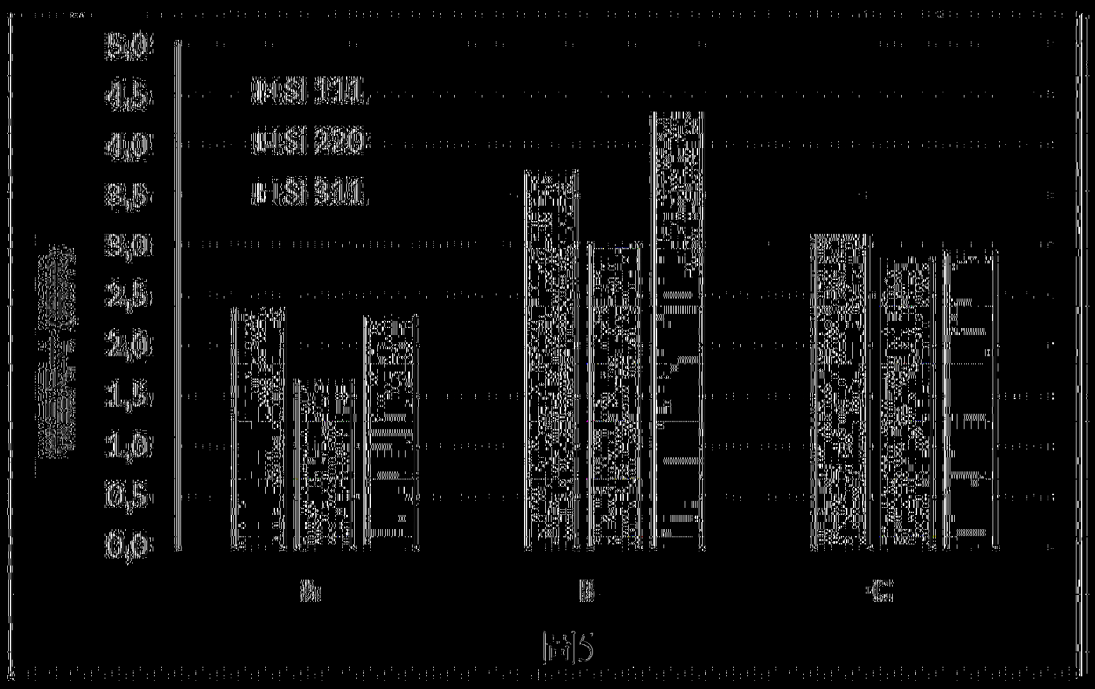

5,0
4,5
4,0
3,5
3,0
2,5
2,0
1,5
1,0
0,5
0,0
HSI 111
HSI 220
HSI 311
A
B
C

圖5

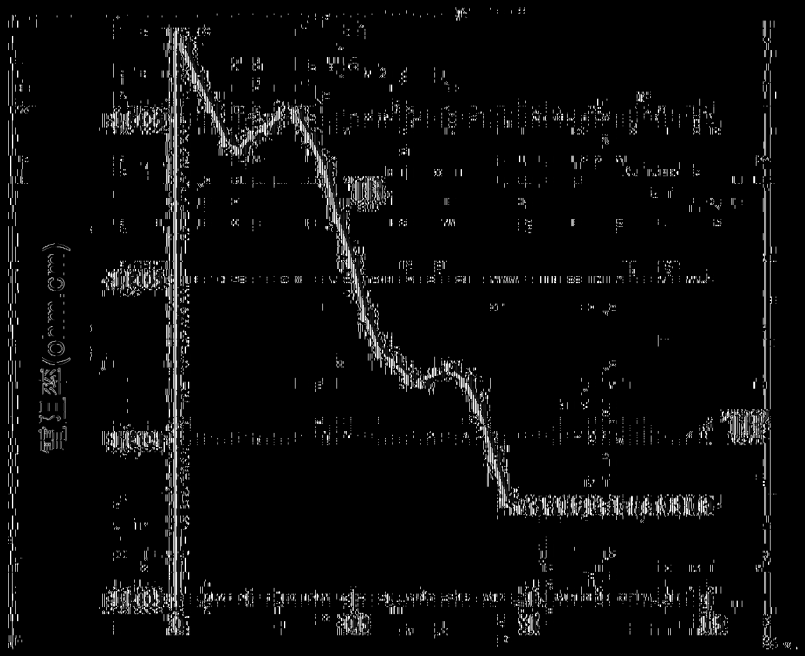


圖6

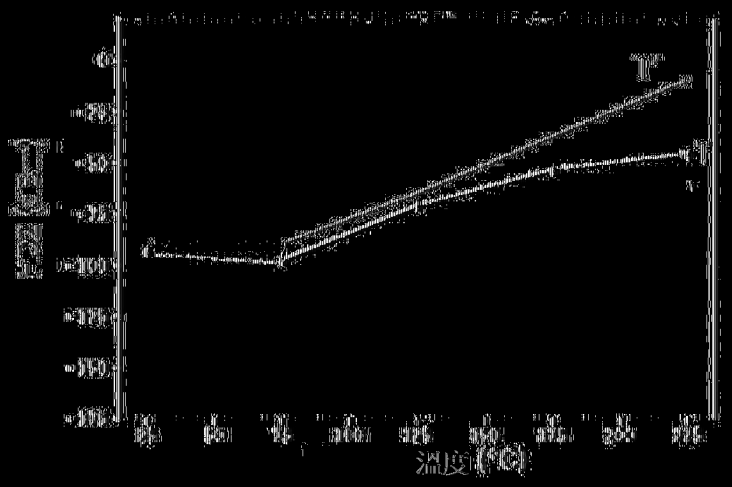


圖7