

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-10478

(P2010-10478A)

(43) 公開日 平成22年1月14日(2010.1.14)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 27/14 (2006.01)	HO 1 L 27/14 D	4M118
HO 1 L 31/10 (2006.01)	HO 1 L 31/10 Z	5F049
HO 1 L 51/42 (2006.01)	HO 1 L 31/08 T	5F088
HO 1 L 27/146 (2006.01)	HO 1 L 27/14 E	

審査請求 未請求 請求項の数 21 O L (全 34 頁)

(21) 出願番号	特願2008-169181 (P2008-169181)	(71) 出願人	306037311 富士フイルム株式会社 東京都港区西麻布2丁目26番30号
(22) 出願日	平成20年6月27日 (2008.6.27)	(74) 代理人	100115107 弁理士 高松 猛
		(74) 代理人	100132986 弁理士 矢澤 清純
		(72) 発明者	前原 佳紀 神奈川県足柄上郡開成町牛島577番地 富士フイルム株式会社内
		Fターム(参考)	4M118 AA10 AB01 BA07 BA08 BA10 BA14 CA05 CA15 CB05 CB14 EA14 FA06 GA09 GC01 GC08 GC14 GC15 GD04 5F049 MA20 MB08 NB05 RA02 SE05 5F088 AB11 BB03 EA04 FA05

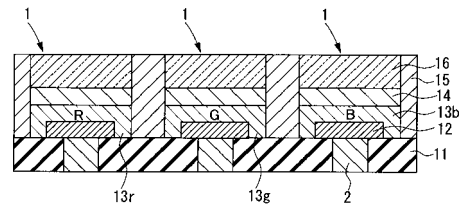
(54) 【発明の名称】 光電変換装置、光電変換装置の製造方法及び撮像装置

(57) 【要約】

【課題】有機材料を含む光電変換層が劣化することを防止して、素子性能が低下することを防止することができる光電変換装置、光電変換装置の製造方法及び撮像装置を提供する。

【解決手段】基板の上方に形成された下部電極12と、下部電極12の上方に形成された光電変換層13と、光電変換層13の上方に形成された上部電極14を含む光電変換素子1を少なくとも1つ有する画素が複数配列された光電変換装置であって、隣り合う画素同士の間形成され、上部電極14と電気的に接続された導電性の隔壁15と、上部電極14上に設けられた透明絶縁膜16とを備え、画素が隔壁15と透明絶縁膜16とによって封止されている。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも 1 つ有する画素が複数配列された光電変換装置であって、

隣り合う前記画素同士の間形成され、前記上部電極と電氣的に接続された導電性の隔壁と、

前記上部電極上に設けられた透明絶縁膜とを備え、

前記画素が前記隔壁と前記透明絶縁膜とによって封止されている光電変換装置。

【請求項 2】

上記請求項 1 に記載の光電変換装置であって、

前記上部電極の上面が前記隔壁の上部よりも低く形成されている光電変換装置。

【請求項 3】

上記請求項 1 又は 2 に記載の光電変換装置であって、

前記上部電極が透明である光電変換装置。

【請求項 4】

上記請求項 1 から 3 のいずれかに記載の光電変換装置であって、

前記隔壁が光の入射側から見て井桁状に形成され、前記画素が前記隔壁によってそれぞれ隔離されて配列されている光電変換装置。

【請求項 5】

上記請求項 1 から 4 のいずれかに記載の光電変換装置であって、

前記隔壁が導電性で、下層壁部と、前記下層壁部の上に接続され、該下層壁部よりも画素側から退避するように寸法が変化した上層壁部とを有し、前記下層壁部及び前記上層壁部が前記上部電極と接触する光電変換装置。

【請求項 6】

上記請求項 1 から 4 のいずれかに記載の光電変換装置であって、

前記隔壁が導電性で、下層壁部と、前記下層壁部の上に接続され、該下層壁部よりも画素側に突出するように寸法が変化した上層壁部とを有し、前記下層壁部及び前記上層壁部が前記上部電極と接触する光電変換装置。

【請求項 7】

上記請求項 1 から 6 のいずれかに記載の光電変換装置であって、

隣り合う前記画素の前記下部電極同士を離間する絶縁膜が形成され、前記絶縁膜上に前記隔壁が形成される光電変換装置。

【請求項 8】

上記請求項 1 から 4 , 6 , 及び 7 のいずれかに記載の光電変換装置であって、

前記画素それぞれの前記上部電極と前記光電変換層と前記下部電極とが、光の入射側から見て、等しい面積で、かつ、重なるように配置される光電変換装置。

【請求項 9】

上記請求項 1 から 8 に記載の光電変換装置であって、

前記光電変換素子が前記光電変換層で生成された電子を前記下部電極に捕集する構成であって、前記光電変換層が前記隔壁と接触し、前記隔壁の仕事関数の値が前記上部電極の仕事関数の値より大きい光電変換装置。

【請求項 10】

上記請求項 1 から 8 に記載の光電変換装置であって、

前記光電変換素子が前記光電変換層で生成された正孔を前記下部電極に捕集する構成であって、前記光電変換層が前記隔壁と接触し、前記隔壁の仕事関数の値が前記上部電極の仕事関数の値より小さい光電変換装置。

【請求項 11】

上記請求項 1 から 10 のいずれかに記載の光電変換装置であって、

前記複数の画素が、第 1 の波長の電磁波を光電変換する光電変換素子を含む第 1 の画素

10

20

30

40

50

と、第 2 の波長の電磁波を光電変換する光電変換素子を含む第 2 の画素と、を含む光電変換装置。

【請求項 1 2】

上記請求項 1 から 1 0 のいずれかに記載の光電変換装置であって、

前記複数の画素が、赤色光を光電変換する光電変換素子を含む赤色画素と、緑色光を光電変換する光電変換素子を含む緑色画素と、青色光を光電変換する光電変換素子を含む青色画素と、を含む光電変換装置。

【請求項 1 3】

上記請求項 1 から 1 0 のいずれかに記載の光電変換装置であって、

各画素が、第 1 の波長の電磁波を光電変換する光電変換素子と第 2 の波長の電磁波を光電変換する光電変換素子とを有する光電変換装置。

10

【請求項 1 4】

上記請求項 1 から 1 0 のいずれかに記載の光電変換装置であって、

各画素が、赤色光を光電変換する光電変換素子と緑色光を光電変換する光電変換素子と青色光を光電変換する光電変換素子とを有する光電変換装置。

【請求項 1 5】

上記請求項 1 から 1 4 のいずれかに記載の光電変換装置を備えた撮像装置であって、

前記基板内に、前記下部電極に接続され、電荷に応じた信号を出力する駆動回路が設けられている撮像装置。

【請求項 1 6】

上記請求項 1 5 に記載の撮像装置であって、

前記駆動回路が CCD 型又は CMOS 型である撮像装置。

20

【請求項 1 7】

(実施形態 1)

基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも 1 つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 前記下部電極上に導電性材料を成膜する工程と、

(b) 前記導電性材料の膜に、各画素を形成する領域に応じて開口を設けることで前記画素間に隔壁を形成する工程と、

30

(c) 上記 (b) の工程の後、前記光電変換層を成膜する工程と、

(d) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(e) 前記上部電極を成膜した後、透明絶縁膜を成膜する工程と、

(f) 前記開口を設けた部分以外に成膜された、前記光電変換層、前記上部電極、前記透明絶縁膜を除去する工程と、を含む光電変換装置の製造方法。

【請求項 1 8】

(実施形態 3)

基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも 1 つ有する画素が複数配列された光電変換装置の製造方法であって、

40

(a) 前記下部電極上に第 1 の導電性材料を成膜する工程と、

(b) 前記第 1 の導電性材料の膜に、各画素を形成する領域に応じて第 1 の開口を設けることで前記画素間に隔壁を形成する工程と、

(c) 上記 (b) の工程の後、前記光電変換層を成膜する工程と、

(d) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(e) 前記上部電極を成膜した後、該上部電極上に第 2 の導電性材料を成膜する工程と、

(f) 前記第 1 の導電性材料の上に形成された、前記光電変換層、前記上部電極、該上部電極に積層する前記導電性材料を除去する工程と、

(g) 前記導電性材料の膜に、前記第 1 の開口よりも開口面積の小さい第 2 の開口を設ける工程と、

50

(h) 透明絶縁膜を成膜する工程と、を含む光電変換装置の製造方法。

【請求項 19】

(実施形態 4)

基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも 1 つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 絶縁性材料を成膜する工程と、

(b) 成膜された前記絶縁性材料のうえに導電性材料を成膜する工程と、

(c) 前記絶縁性材料及び前記導電性材料の膜に、各画素を形成する領域に応じて開口を設ける工程と、

(d) 前記下部電極を成膜する工程と、

(e) 前記光電変換層を成膜する工程と、

(f) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(g) 前記上部電極を成膜した後、前記透明絶縁膜を成膜する工程と、

(h) 前記開口を設けた領域以外の、前記下部電極、前記光電変換層、前記上部電極、前記透明絶縁膜を除去する工程と、を含む光電変換装置の製造方法。

【請求項 20】

(実施形態 4 変形)

基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも 1 つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 前記基板に絶縁性材料を成膜する工程と、

(b) 成膜された前記絶縁性材料に、前記下部電極と接続される接続部を形成するための第 1 の孔と、前記第 1 の孔と連通し、かつ、該第 1 の孔より開口面積の大きい第 2 の孔を形成する工程と、

(c) 導電性材料を成膜する工程と、

(d) 前記導電性材料の膜に、各画素を形成する領域に応じて開口を設ける工程と、

(e) 前記下部電極を成膜する工程と、

(f) 前記光電変換層を成膜する工程と、

(g) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(h) 前記上部電極を成膜した後、前記透明絶縁膜を成膜する工程と、

(i) 前記開口を設けた領域以外の、前記下部電極、前記光電変換層、前記上部電極、前記透明絶縁膜を除去する工程と、を含む光電変換装置の製造方法。

【請求項 21】

(実施形態 5)

基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも 1 つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 絶縁性材料を成膜する工程と、

(b) 前記絶縁性材料の膜に、各画素を形成する領域に応じて第 1 の開口を設けることで前記画素間に隔壁を形成する工程と、

(c) 前記下部電極を成膜する工程と、

(d) 前記光電変換層を成膜する工程と、

(e) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(f) 前記上部電極を成膜した後、導電性材料を成膜する工程と、

(g) 前記開口を設けた部分以外に成膜された、前記下部電極、前記光電変換層、前記上部電極、該上部電極に積層する前記導電性材料を除去する工程と、

(h) 各画素の導電性材料の膜の上面、及び、前記絶縁性材料の膜の上面に前記導電性材料を成膜する工程と、

(i) 上記 (g) の工程で成膜した導電性材料に、前記第 1 の開口よりも開口面積が小さ

10

20

30

40

50

い第2の開口を設ける工程と、

(j)透明絶縁膜を成膜する工程と、を含む光電変換材料の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光電変換装置、光電変換装置の製造方法及び撮像装置に関する。

【背景技術】

【0002】

デジタルスチルカメラやデジタルビデオカメラ等に利用されているイメージセンサとしては、Si半導体基板などにホトダイオードを含む画素を配列し、各画素のホトダイオードで生じた光電子に対応した信号電荷をCCD型やCMOS型駆動回路で読出す固体撮像装置(いわゆるCCDセンサやCMOSセンサ)が広く知られている。

10

これら固体撮像装置は、半導体基板上にホトダイオードだけでなく、信号電荷蓄積部位・電荷転送部位・信号読出部位やそれらを接続する配線などが形成されている。そのために画素微細化が進展するにつれ一画素に占める回路領域が相対的に大きくなりホトダイオードの受光面積が小さくなるという「開口率の低下」が問題となっている。開口率の低下はそのまま感度の低下につながる。

開口率の低下を抑制するため各画素上にマイクロレンズなどを形成して集光することで実質的な開口率を増加させることが必須となる。しかし、製造工程の増加や光学設計の複雑化などコストの上昇が避けられない上に感度向上の改善は限定的である。

20

そこで、各回路と配線を形成した半導体基板上方に光電変換層を積層し開口率を向上させるという「積層型固体撮像装置」が提案されている。例えば、半導体基板上に積層された下部電極と、下部電極上に積層された光電変換層と、光電変換層上に積層された上部電極とを含む光電変換素子を半導体基板に対して平行な面に多数配列した構成になる。光電変換素子の、下部電極と上部電極との間にバイアス電圧を印加することで、光電変換層内で発生した電荷が下部電極と上部電極とに移動し、いずれかの電極に移動した電荷に応じた信号が、半導体基板内に設けられたCCD型やCMOS型回路で読出される。ここで、光電変換層とは、入射した特定の波長の光を吸収し、吸収した光量に応じた電荷(電子および正孔)を発生する層である。

【0003】

30

また、光電変換層に色再現性に優れる有機材料を用いた構成の光電変換装置の実用化が進められている。従来、有機材料を含む層を備えたセンサとしては、例えば下記特許文献に示すものがある。

【0004】

特許文献1には、導電性電極間に有機半導体の薄層が挟持された構成のフルカラーの画像センサが記載されている。

【0005】

特許文献2には、電極間に、有機材料を含む受光部が設けられたセンサが記載されている。

【0006】

40

【特許文献1】特表2002-502120号公報

【特許文献2】特開2005-311315号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

ところで、カラーイメージセンサとして用いる光電変換装置は、少なくとも1つの光電変換素子を含む画素が半導体基板上に2次元配列で複数形成され、各画素がR(赤),G(緑),B(青)の波長の光のいずれかを検出する光電変換層を含み、かつ、RGBの各画素が2次元上に所定のカラーパターンで配列される構成である。

【0008】

50

このような構成の光電変換装置は、半導体基板上に光電変換層を形成する際に半導体微細加工技術（例えば、光リソグラフィ、ナノインプリント、レーザ描画や電子線描画による熱リソグラフィ等）を利用するが、製造時及び製造後に光電変換層に含まれる有機材料が大気中で顕著に劣化してしまうことに起因して、素子性能が低下することが懸念されている。

【0009】

特許文献1には、RGBの各画素のパターニングをレーザアブレーションやプラズマエッチングによって行うことが記載されているが、有機材料を含む薄膜をパターニングする際に、該薄膜が雰囲気中の大気に曝されることを防ぐことについては何ら対策がとられていないため、製造時に有機材料が大気中で劣化することによって素子性能が低下することが懸念される。

10

【0010】

特許文献2には、複数の受光部が非透光性絶縁体によって隔離された構成であるが、受光部に含まれる有機材料が劣化しないように保護することについては記載されていない。

【0011】

本発明は、上記事情に鑑みてなされたもので、その目的は、有機材料を含む光電変換層が劣化することを防止して、素子性能の低下を防止することができる光電変換装置、光電変換装置の製造方法及び撮像装置を提供することにある。

【課題を解決するための手段】

【0012】

本発明は、下記に示すものである。

20

(1) 基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された光電変換装置であって、

隣り合う前記画素同士の間形成され、前記上部電極と電気的に接続された導電性の隔壁と、

前記上部電極上に設けられた透明絶縁膜とを備え、

前記画素が前記隔壁と前記透明絶縁膜とによって封止されている光電変換装置。

(2) 上記(1)に記載の光電変換装置であって、

前記上部電極の上面が前記隔壁の上部よりも低く形成されている光電変換装置。

30

(3) 上記(1)又は(2)に記載の光電変換装置であって、

前記上部電極が透明である光電変換装置。

(4) 上記(1)から(3)のいずれかに記載の光電変換装置であって、

前記隔壁が光の入射側から見て井桁状に形成され、前記画素が前記隔壁によってそれぞれ隔離されて配列されている光電変換装置。

(5) 上記(1)から(4)のいずれかに記載の光電変換装置であって、

前記隔壁が導電性で、下層壁部と、前記下層壁部の上に接続され、該下層壁部よりも画素側から退避するように寸法が変化した上層壁部とを有し、前記下層壁部及び前記上層壁部が前記上部電極と接触する光電変換装置。

(6) 上記(1)から(4)のいずれかに記載の光電変換装置であって、

40

前記隔壁が導電性で、下層壁部と、前記下層壁部の上に接続され、該下層壁部よりも画素側に突出するように寸法が変化した上層壁部とを有し、前記下層壁部及び前記上層壁部が前記上部電極と接触する光電変換装置。

(7) 上記(1)から(6)のいずれかに記載の光電変換装置であって、

隣り合う前記画素の前記下部電極同士を離間する絶縁膜が形成され、前記絶縁膜上に前記隔壁が形成される光電変換装置。

(8) 上記(1)から(4)、(6)、及び(7)のいずれかに記載の光電変換装置であって、

前記画素それぞれの前記上部電極と前記光電変換層と前記下部電極とが、光の入射側から見て、等しい面積で、かつ、重なるように配置される光電変換装置。

50

(9) 上記(1)から(8)に記載の光電変換装置であって、

前記光電変換素子が前記光電変換層で生成された電子を前記下部電極に捕集する構成であって、前記光電変換層が前記隔壁と接触し、前記隔壁の仕事関数の値が前記上部電極の仕事関数の値より大きい光電変換装置。

(10) 上記(1)から(8)に記載の光電変換装置であって、

前記光電変換素子が前記光電変換層で生成された正孔を前記下部電極に捕集する構成であって、前記光電変換層が前記隔壁と接触し、前記隔壁の仕事関数の値が前記上部電極の仕事関数の値より小さい光電変換装置。

(11) 上記(1)から(10)のいずれかに記載の光電変換装置であって、

前記複数の画素が、第1の波長の電磁波を光電変換する光電変換素子を含む第1の画素と、第2の波長の電磁波を光電変換する光電変換素子を含む第2の画素と、を含む光電変換装置。

10

(12) 上記(1)から(10)のいずれかに記載の光電変換装置であって、

前記複数の画素が、赤色光を光電変換する光電変換素子を含む赤色画素と、緑色光を光電変換する光電変換素子を含む緑色画素と、青色光を光電変換する光電変換素子を含む青色画素と、を含む光電変換装置。

(13) 上記(1)から(10)のいずれかに記載の光電変換装置であって、

各画素が、第1の波長の電磁波を光電変換する光電変換素子と第2の波長の電磁波を光電変換する光電変換素子とを有する光電変換装置。

(14) 上記(1)から(10)のいずれかに記載の光電変換装置であって、

各画素が、赤色光を光電変換する光電変換素子と緑色光を光電変換する光電変換素子と青色光を光電変換する光電変換素子とを有する光電変換装置。

20

(15) 上記(1)から(14)のいずれかに記載の光電変換装置を備えた撮像装置であって、

前記基板内に、前記下部電極に接続され、電荷に応じた信号を出力する駆動回路が設けられている撮像装置。

(16) 上記(15)に記載の撮像装置であって、

前記駆動回路がCCD型又はCMOS型である撮像装置。

(17) (実施形態1)基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された光電変換装置の製造方法であって、

30

(a) 前記下部電極上に導電性材料を成膜する工程と、

(b) 前記導電性材料の膜に、各画素を形成する領域に応じて開口を設けることで前記画素間に隔壁を形成する工程と、

(c) 上記(b)の工程の後、前記光電変換層を成膜する工程と、

(d) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(e) 前記上部電極を成膜した後、透明絶縁膜を成膜する工程と、

(f) 前記開口を設けた部分以外に成膜された、前記光電変換層、前記上部電極、前記透明絶縁膜を除去する工程と、を含む光電変換装置の製造方法。

40

(18) (実施形態3)基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 前記下部電極上に導電性材料を成膜する工程と、

(b) 前記導電性材料の膜に、各画素を形成する領域に応じて第1の開口を設けることで前記画素間に隔壁を形成する工程と、

(c) 上記(b)の工程の後、前記光電変換層を成膜する工程と、

(d) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(e) 前記上部電極を成膜した後、前記導電性材料を成膜する工程と、

50

(f) 前記導電性材料の上に形成された、前記光電変換層、前記上部電極、該上部電極に積層する前記導電性材料を除去する工程と、

(g) 前記導電性材料の膜に、前記第1の開口よりも開口面積の小さい第2の開口を設ける工程と、

(h) 透明絶縁膜を成膜する工程と、を含む光電変換装置の製造方法。

(19) (実施形態4) 基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 絶縁性材料を成膜する工程と、

(b) 成膜された前記絶縁性材料のうえに導電性材料を成膜する工程と、

(c) 前記絶縁性材料及び前記導電性材料の膜に、各画素を形成する領域に応じて開口を設ける工程と、

(d) 前記下部電極を成膜する工程と、

(e) 前記光電変換層を成膜する工程と、

(f) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(g) 前記上部電極を成膜した後、前記透明絶縁膜を成膜する工程と、

(h) 前記開口を設けた領域以外の、前記下部電極、前記光電変換層、前記上部電極、前記透明絶縁膜を除去する工程と、を含む光電変換装置の製造方法。

(20) (実施形態4変形) 基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 前記基板に絶縁性材料を成膜する工程と、

(b) 成膜された前記絶縁性材料に、前記下部電極と接続される接続部を形成するための第1の孔と、前記第1の孔と連通し、かつ、該第1の孔より開口面積の大きい第2の孔を形成する工程と、

(c) 導電性材料を成膜する工程と、

(d) 前記導電性材料の膜に、各画素を形成する領域に応じて開口を設ける工程と、

(e) 前記下部電極を成膜する工程と、

(f) 前記光電変換層を成膜する工程と、

(g) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(h) 前記上部電極を成膜した後、前記透明絶縁膜を成膜する工程と、

(i) 前記開口を設けた領域以外の、前記下部電極、前記光電変換層、前記上部電極、前記透明絶縁膜を除去する工程と、を含む光電変換装置の製造方法。

(21) (実施形態5) 基板と、該基板の上方に形成された下部電極と、前記下部電極の上方に形成された光電変換層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された光電変換装置の製造方法であって、

(a) 絶縁性材料を成膜する工程と、

(b) 前記絶縁性材料の膜に、各画素を形成する領域に応じて第1の開口を設けることで前記画素間に隔壁を形成する工程と、

(c) 前記下部電極を成膜する工程と、

(d) 前記光電変換層を成膜する工程と、

(e) 前記光電変換層を成膜した後、上部電極を成膜する工程と、

(f) 前記上部電極を成膜した後、導電性材料を成膜する工程と、

(g) 前記開口を設けた部分以外に成膜された、前記下部電極、前記光電変換層、前記上部電極、該上部電極に積層する前記導電性材料を除去する工程と、

(h) 各画素の導電性材料の膜の上面、及び、前記絶縁性材料の膜の上面に前記導電性材料を成膜する工程と、

10

20

30

40

50

(i) 上記(g)の工程で成膜した導電性材料に、前記第1の開口よりも開口面積が小さい第2の開口を設ける工程と、

(j) 透明絶縁膜を成膜する工程と、を含む光電変換材料の製造方法。

【発明の効果】

【0013】

本発明によれば、有機材料を含む光電変換層が劣化することを防止して、素子性能が低下することを防止することができる光電変換素子、光電変換素子の製造方法及び撮像装置を提供できる。

【発明を実施するための最良の形態】

【0014】

本発明の光電変換装置は、基板と、該基板の上方に形成された下部電極と、下部電極の上方に形成された光電変換層を含む中間層と、前記光電変換層の上方に形成された上部電極とを含む光電変換素子を少なくとも1つ有する画素が複数配列された構成である。光電変換装置は、複数の画素を2次元状に配置したイメージセンサとして用いることができ、または、複数の画素を1次元状に配列したラインセンサとして用いることができる。なお、以下の実施形態では、複数の画素を2次元状に配置したイメージセンサを例に説明する。

【0015】

中間層は電磁波を吸収する部位、光電変換層、電子輸送部位、正孔輸送部位、電子阻止部位、正孔阻止部位、結晶化防止部位、電極ならびに層間接触改良部位等の積み重ねもしくは混合から形成される。光電変換層は有機層を含み、該有機層は有機p形化合物または有機n形化合物を含有することが好ましい。

【0016】

有機p形半導体(化合物)は、ドナ性有機半導体(化合物)であり、主に正孔輸送性有機化合物に代表され、電子を供与しやすい性質がある有機化合物をいう。さらに詳しくは2つの有機材料を接触させて用いたときにイオン化ポテンシャルの小さい方の有機化合物をいう。したがって、ドナ性有機化合物は、電子供与性のある有機化合物であればいずれの有機化合物も使用可能である。例えば、トリアリールアミン化合物、ベンジジン化合物、ピラゾリン化合物、スチリルアミン化合物、ヒドラゾン化合物、トリフェニルメタン化合物、カルバゾール化合物、ポリシラン化合物、チオフェン化合物、フタロシアニン化合物、シアニン化合物、メロシアニン化合物、オキソノール化合物、ポリアミン化合物、インドール化合物、ピロール化合物、ピラゾール化合物、ポリアリーレン化合物、縮合芳香族炭素環化合物(ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体)、含窒素ヘテロ環化合物を配位子として有する金属錯体等を用いることができる。なお、これに限らず、上記したように、n形(アクセプタ性)化合物として用いた有機化合物よりもイオン化ポテンシャルの小さい有機化合物であればドナ性有機半導体として用いてよい。

【0017】

有機n形半導体(化合物)は、アクセプタ性有機半導体(化合物)であり、主に電子輸送性有機化合物に代表され、電子を受容しやすい性質がある有機化合物をいう。さらに詳しくは2つの有機化合物を接触させて用いたときに電子親和力の大きい方の有機化合物をいう。したがって、アクセプタ性有機化合物は、電子受容性のある有機化合物であればいずれの有機化合物も使用可能である。例えば、縮合芳香族炭素環化合物(ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体)、窒素原子、酸素原子、硫黄原子を含有する5ないし7員のヘテロ環化合物(例えばピリジン、ピラジン、ピリミジン、ピリダジン、トリアジン、キノリン、キノキサリン、キナゾリン、フタラジン、シンノリン、イソキノリン、プテリジン、アクリジン、フェナジン、フェナントロリン、テトラゾール、ピラゾール、イミダゾール、チアゾール、オキサゾール、インダゾール、ベンズイミダゾール、ベンゾトリアゾール、ベンゾオキサゾール、ベンゾチアゾール、カルバゾール、プリン、トリ

10

20

30

40

50

アゾロピリダジン、トリアゾロピリミジン、テトラザインデン、オキサジアゾール、イミダゾピリジン、ピラリジン、ピロロピリジン、チアジアゾロピリジン、ジベンズアゼピン、トリベンズアゼピン等)、ポリアーレン化合物、フルオレン化合物、シクロペンタジエン化合物、シリル化合物、含窒素ヘテロ環化合物を配位子として有する金属錯体などが挙げられる。なお、これに限らず、上記したように、ドナ性有機化合物として用いた有機化合物よりも電子親和力の大きな有機化合物であればアクセプタ性有機半導体として用いてよい。

【0018】

p形有機色素、またはn形有機色素としては、いかなるものを用いても良いが、好ましくは、シアニン色素、スチリル色素、ヘミシアニン色素、メロシアニン色素(ゼロメチンメロシアニン(シンプルメロシアニン)を含む)、3核メロシアニン色素、4核メロシアニン色素、ロダシアニン色素、コンプレックスシアニン色素、コンプレックスメロシアニン色素、アロポーラ色素、オキシノール色素、ヘミオキシノール色素、スクアリウム色素、クロコニウム色素、アザメチン色素、クマリン色素、アリーリデン色素、アントラキノ色素、トリフェニルメタン色素、アゾ色素、アゾメチン色素、スピロ化合物、メタロセン色素、フルオレノン色素、フルギド色素、ペリレン色素、フェナジン色素、フェノチアジン色素、キノン色素、インジゴ色素、ジフェニルメタン色素、ポリエン色素、アクリジン色素、アクリジノン色素、ジフェニルアミン色素、キナクリドン色素、キノフタロン色素、フェノキサジン色素、フタロペリレン色素、ポルフィリン色素、クロロフィル色素、フタロシアニン色素、金属錯体色素、縮合芳香族炭素環系色素(ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、テトラセン誘導体、ピレン誘導体、ペリレン誘導体、フルオランテン誘導体)が挙げられる。

10

20

30

【0019】

次に金属錯体化合物について説明する。金属錯体化合物は金属に配位する少なくとも1つの窒素原子または酸素原子または硫黄原子を有する配位子をもつ金属錯体であり、金属錯体中の金属イオンは特に限定されないが、好ましくはベリリウムイオン、マグネシウムイオン、アルミニウムイオン、ガリウムイオン、亜鉛イオン、インジウムイオン、または錫イオンであり、より好ましくはベリリウムイオン、アルミニウムイオン、ガリウムイオン、または亜鉛イオンであり、更に好ましくはアルミニウムイオン、または亜鉛イオンである。前記金属錯体中に含まれる配位子としては種々の公知の配位子が有るが、例えば、H. Yersin著「Photochemistry and Photophysics of Coordination Compounds」(Springer-Verlag、1987年)、山本明夫著「有機金属化学 - 基礎と応用 - 」(裳華房、1982年)等に記載の配位子が挙げられる。

30

40

50

【0020】

配位子として、好ましくは含窒素ヘテロ環配位子(好ましくは炭素数1~30、より好ましくは炭素数2~20、特に好ましくは炭素数3~15であり、単座配位子であっても2座以上の配位子であっても良い。好ましくは2座配位子である。例えばピリジン配位子、ピピリジル配位子、キノリノール配位子、ヒドロキシフェニルアゾール配位子(ヒドロキシフェニルベンズイミダゾール、ヒドロキシフェニルベンズオキサゾール配位子、ヒドロキシフェニルイミダゾール配位子)などが挙げられる)、アルコキシ配位子(好ましくは炭素数1~30、より好ましくは炭素数1~20、特に好ましくは炭素数1~10であり、例えばメトキシ、エトキシ、ブトキシ、2-エチルヘキシロキシなどが挙げられる。)、アリールオキシ配位子(好ましくは炭素数6~30、より好ましくは炭素数6~20、特に好ましくは炭素数6~12であり、例えばフェニルオキシ、1-ナフチルオキシ、2-ナフチルオキシ、2,4,6-トリメチルフェニルオキシ、4-ピフェニルオキシなどが挙げられる。)、ヘテロアリールオキシ配位子(好ましくは炭素数1~30、より好ましくは炭素数1~20、特に好ましくは炭素数1~12であり、例えばピリジルオキシ、ピラジルオキシ、ピリミジルオキシ、キノリルオキシなどが挙げられる。)、アルキルチオ配位子(好ましくは炭素数1~30、より好ましくは炭素数1~20、特に好ましく

は炭素数 1 ~ 12 であり、例えばメチルチオ、エチルチオなどが挙げられる。) 、アリアルチオ配位子 (好ましくは炭素数 6 ~ 30、より好ましくは炭素数 6 ~ 20、特に好ましくは炭素数 6 ~ 12 であり、例えばフェニルチオなどが挙げられる。) 、ヘテロ環置換チオ配位子 (好ましくは炭素数 1 ~ 30、より好ましくは炭素数 1 ~ 20、特に好ましくは炭素数 1 ~ 12 であり、例えばピリジルチオ、2 - ベンズイミゾリルチオ、2 - ベンズオキサゾリルチオ、2 - ベンズチアゾリルチオなどが挙げられる。) 、またはシロキシ配位子 (好ましくは炭素数 1 ~ 30、より好ましくは炭素数 3 ~ 25、特に好ましくは炭素数 6 ~ 20 であり、例えば、トリフェニルシロキシ基、トリエトキシシロキシ基、トリイソプロピルシロキシ基などが挙げられる) であり、より好ましくは含窒素ヘテロ環配位子、アリアルオキシ配位子、ヘテロアリアルオキシ基、またはシロキシ配位子であり、更に好ましくは含窒素ヘテロ環配位子、アリアルオキシ配位子、またはシロキシ配位子が挙げられる。

10

20

30

40

50

【0021】

下部電極と上部電極の間に p 形半導体層と n 形半導体層とを有し、該 p 形半導体と n 形半導体の少なくともいずれかが有機半導体であり、かつ、それらの半導体層の間に、該 p 形半導体および n 形半導体を含むバルクヘテロ接合構造層を中間層として有する光電変換膜 (感光層) を含有する場合は好ましい。このような場合、光電変換膜において、有機層にバルクヘテロ接合構造を含有させることにより有機層のキャリア拡散長が短いという欠点を補い、光電変換効率を向上させることができる。なお、バルクヘテロ接合構造については、特開 2005 - 303266 号において詳細に説明されている。

【0022】

下部電極と上部電極の間に p 形半導体の層と n 形半導体の層で形成される pn 接合層の繰り返し構造 (タンデム構造) の数を 2 以上有する構造を持つ光電変換膜 (感光層) を含有する場合も好ましく、さらに好ましくは、前記繰り返し構造の間に、導電材料の薄層を挿入する場合である。pn 接合層の繰り返し構造 (タンデム構造) の数はいかなる数でもよいが、光電変換効率を高くするために好ましくは 2 ~ 50 であり、さらに好ましくは 2 ~ 30 であり、特に好ましくは 2 または 10 である。導電材料としては銀または金が好ましく、銀が最も好ましい。なお、タンデム構造については、特開 2006 - 086493 号において詳細に説明されている。

【0023】

下部電極と上部電極の間に p 形半導体の層、n 形半導体の層、(好ましくは混合・分散 (バルクヘテロ接合構造) 層) を持つ光電変換膜において、p 形半導体および n 形半導体のうちの少なくとも一方に配向制御された有機化合物を含むことを特徴とする光電変換膜の場合も好ましく、さらに好ましくは、p 形半導体および n 形半導体の両方に配向制御された (可能な) 有機化合物を含む場合である。光電変換膜の有機層に用いられる有機化合物としては、共役電子を持つものが好ましく用いられるが、この電子平面が、基板 (電極基板) に対して垂直ではなく、平行に近い角度で配向しているほど好ましい。基板に対する角度として好ましくは 0° 以上 80° 以下であり、さらに好ましくは 0° 以上 60° 以下であり、さらに好ましくは 0° 以上 40° 以下であり、さらに好ましくは 0° 以上 20° 以下であり、特に好ましくは 0° 以上 10° 以下であり、最も好ましくは 0° (すなわち基板に対して平行) である。上記のように、配向の制御された有機化合物の層は、有機層全体に対して一部でも含めば良いが、好ましくは、有機層全体に対する配向の制御された部分の割合が 10% 以上の場合であり、さらに好ましくは 30% 以上、さらに好ましくは 50% 以上、さらに好ましくは 70% 以上、特に好ましくは 90% 以上、最も好ましくは 100% である。このような状態は、光電変換膜において、有機層の有機化合物の配向を制御することにより有機層のキャリア拡散長が短いという欠点を補い、光電変換効率を向上させるものである。

【0024】

有機化合物の配向が制御されている場合において、さらに好ましくはヘテロ接合面 (例えば pn 接合面) が基板に対して平行ではない場合である。ヘテロ接合面が、基板 (電極

基板)に対して平行ではなく、垂直に近い角度で配向しているほど好ましい。基板に対する角度として好ましくは 10° 以上 90° 以下であり、さらに好ましくは 30° 以上 90° 以下であり、さらに好ましくは 50° 以上 90° 以下であり、さらに好ましくは 70° 以上 90° 以下であり、特に好ましくは 80° 以上 90° 以下であり、最も好ましくは 90° (すなわち基板に対して垂直)である。上記のような、ヘテロ接合面の制御された有機化合物の層は、有機層全体に対して一部でも含めば良い。好ましくは、有機層全体に対する配向の制御された部分の割合が 10% 以上の場合であり、さらに好ましくは 30% 以上、さらに好ましくは 50% 以上、さらに好ましくは 70% 以上、特に好ましくは 90% 以上、最も好ましくは 100% である。このような場合、有機層におけるヘテロ接合面の面積が増大し、界面で生成する電子、正孔、電子正孔対等のキャリア量が増大し、光電変換効率の向上が可能となる。以上の、有機化合物のヘテロ接合面と電子平面の両方の配向が制御された光電変換膜において、特に光電変換効率の向上が可能である。これらの状態については、特開 $2006-086493$ 号において詳細に説明されている。

光吸収の点では有機色素層の膜厚は大きいほど好ましいが、電荷分離に寄与しない割合を考慮すると、有機色素層の膜厚として好ましくは、 30nm 以上 300nm 以下、さらに好ましくは 50nm 以上 250nm 以下、特に好ましくは 80nm 以上 200nm 以下である。

【0025】

(有機層の形成法)

これらの有機化合物を含む層は、乾式成膜法あるいは湿式成膜法により成膜される。乾式成膜法の具体的な例としては、真空蒸着法、スパッタ法、イオンプレーティング法、分子線エピタキシ法等の物理気相堆積(PVD)法あるいはプラズマ重合等の化学気相堆積(CVD)法が挙げられる。湿式成膜法としては、塗布法、回転塗布法、浸漬法、LB法等が用いられる。

p形半導体(化合物)、または、n形半導体(化合物)のうちの少なくとも一つとして高分子化合物を用いる場合は、作成の容易な湿式成膜法により成膜することが好ましい。蒸着等の乾式成膜法を用いた場合、高分子を用いることは分解のおそれがあるため難しく、代わりとしてそのオリゴマを好ましく用いることができる。一方、低分子を用いる場合は、乾式成膜法が好ましく用いられ、特に真空蒸着法が好ましく用いられる。真空蒸着法は抵抗加熱蒸着法、電子線加熱蒸着法等の化合物の加熱の方法、るつぼ、ボート等の蒸着源の形状、真空度、蒸着温度、基板温度、蒸着速度等が基本的なパラメータである。均一な蒸着を可能とするために基板を回転させて蒸着することは好ましい。真空度は高い方が好ましく 10^{-2}Pa 以下、好ましくは 10^{-4}Pa 以下、特に好ましくは 10^{-6}Pa 以下で真空蒸着が行われる。蒸着時のすべての工程は上記の真空中で行われることが好ましく、基本的には化合物が直接、外気の酸素、水分と接触しないようにする。真空蒸着の上述した条件は有機膜の結晶性、非晶質性、密度、緻密度等に影響するので厳密に制御する必要がある。水晶振動子、干渉計等の膜厚モニタを用いて蒸着速度をPIもしくはPID制御することは好ましく用いられる。2種以上の化合物を同時に蒸着する場合には共蒸着法、フラッシュ蒸着法等を好ましく用いることができる。

【0026】

(電極)

光電変換素子の電極について詳細に説明する。光電変換層を含む中間層は、下部電極(画素電極膜)、上部電極(対向電極膜)により挟まれ、電極間材料等を含むことができる。画素電極膜とは、電荷蓄積/転送/読出部位が形成された基板上方に作成された電極膜のことで、通常1画素ごとに分割される。これは、光電変換層により変換された信号電荷を電荷蓄積/転送/信号読出回路基板上に1画素ごとに読出すことで、画像を得るためである。対向電極膜とは、光電変換層を画素電極膜と共にはさみこむことで信号電荷と逆の極性を持つ信号電荷を吐出す機能をもっている。この信号電荷の吐出しは各画素間で分割する必要がないため、通常、対向電極膜は各画素間で共通にすることができる。そのため、共通電極膜(コモン電極膜)と呼ばれることもある。

【0027】

光電変換素子を構成する透明導電膜の材料は、プラズマフリーである成膜装置、電子線蒸着装置、およびパルスレーザー蒸着装置により成膜できるものが好ましい。例えば、金属、合金、金属酸化物、金属窒化物、金属硼化物、有機導電性化合物、これらの混合物等が好適に挙げられ、具体例としては、酸化錫、酸化亜鉛、酸化インジウム、酸化インジウム錫（ITO）、酸化インジウム亜鉛（IZO）、酸化インジウムタンゲステン（IWO）、酸化チタン等の導電性金属酸化物、窒化チタン（TiN）等の金属窒化物、Au、Pt、Ag、Cr、Ni、Al等の金属、更にこれらの金属と導電性金属酸化物との混合物または積層物、ヨウ化銅、硫化銅などの無機導電性物質、ポリアニリン、ポリチオフェン、ポリピロール等の有機導電性材料、これらとITOとの積層物、などが挙げられる。また、日本学術振興会透明酸化物光・電子材料第166委員会編「透明導電膜の技術 改訂2版」（オーム社、2006年）や、南内嗣監修「透明導電膜の新展開 I I I I T Oとその代替材料開発の現状 -」（シーエムシー出版、2008年）等に詳細に記載されているものを用いても良い。

10

【0028】

透明導電膜の材料として特に好ましいのは、ITO、IZO、酸化錫、アンチモンドープ酸化錫（ATO）、フ素ドープ酸化錫（FTO）、酸化亜鉛、アンチモンドープ酸化亜鉛（AZO）、ガリウムドープ酸化亜鉛（GZO）のいずれかの材料である。透明導電膜の光透過率は、その透明導電膜を含む光電変換素子に含まれる光電変換層の光電変換光吸収極大波長において、60%以上が好ましく、より好ましくは80%以上で、より好ましくは90%以上、より好ましくは95%以上である。また、透明導電膜の表面抵抗は、下部電極であるか上部電極であるか、さらには電荷蓄積/転送・読出部位がCCD型であるかCMOS型であるか等により好ましい範囲は異なる。上部電極に使用し電荷蓄積/転送/読出部位がCMOS型の場合には10k Ω 以下が好ましく、より好ましくは、1k Ω 以下である。上部電極に使用し電荷蓄積/転送/読出部位がCCD型の場合には1k Ω 以下が好ましく、より好ましくは、0.1k Ω 以下である。下部電極に使用する場合には1M Ω 以下が好ましく、より好ましくは、0.1M Ω 以下である。

20

【0029】

透明導電膜成膜時の条件について触れる。透明導電膜成膜時の基板温度は500 $^{\circ}$ C以下が好ましく、より好ましくは、300 $^{\circ}$ C以下で、さらに好ましくは200 $^{\circ}$ C以下、さらに好ましくは150 $^{\circ}$ C以下である。また、透明導電膜成膜中にガスを導入しても良く、基本的にそのガス種は制限されないが、Ar、He、O₂、N₂などを用いることができる。また、これらのガスの混合ガスを用いても良い。特に酸化物の材料の場合は、酸素欠陥が生じることが多いので、O₂を用いることが好ましい。

30

【0030】

光電変換層に電圧を印加した場合、光電変換効率が向上する点で好ましい。印加電圧としては、いかなる電圧でも良いが、光電変換層を含む中間層の膜厚により必要な電圧は変わってくる。すなわち、光電変換効率は、光電変換層に加わる電界が大きいほど向上するが、同じ印加電圧でも中間層の膜厚が薄いほど加わる電界は大きくなる。従って、中間層の膜厚が薄い場合は、印加電圧は相対的に小さくても良い。中間層に加える電界として好ましくは、10V \cdot m⁻¹以上であり、さらに好ましくは1 \times 10³V \cdot m⁻¹以上、さらに好ましくは1 \times 10⁵V \cdot m⁻¹以上、特に好ましくは1 \times 10⁶V \cdot m⁻¹以上、最も好ましくは1 \times 10⁷V \cdot m⁻¹以上である。上限は特にないが、高電界になるほど暗電流が増大するので、1 \times 10¹²V \cdot m⁻¹以下が好ましく、さらに1 \times 10⁹V \cdot m⁻¹以下が好ましい。

40

【0031】

（補助層）

好ましくは各画素の上方に紫外線吸収層および/または赤外線吸収層を有する。紫外線吸収層は少なくとも400nm以下の光を吸収または反射することができ、好ましくは400nm以下の波長域での吸収率は50%以上である。赤外線吸収層は少なくとも700

50

n m以上の光を吸収または反射することができ、好ましくは700 nm以上の波長域での吸収率は50%以上である。これらの紫外線吸収層、赤外線吸収層は従来公知の方法によって形成できる。例えば基板上にゼラチン、カゼイン、グリユあるいはポリビニルアルコールなどの親水性高分子物質からなる媒染層を設け、その媒染層に所望の吸収波長を有する色素を添加もしくは染色して着色層を形成する方法が知られている。さらには、ある種の着色材が透明樹脂中に分散されてなる着色樹脂を用いた方法が知られている。例えば、特開昭58-46325号公報・特開昭60-78401号公報・特開昭60-184202号公報・特開昭60-184203号公報・特開昭60-184204号公報・特開昭60-184205号公報等に示されている様に、ポリアミノ系樹脂に着色材を混合した着色樹脂膜を用いることができる。感光性を有するポリイミド樹脂を用いた着色剤も可能である。特公平7-113685号公報記載の感光性を有する基を分子内に持つ、200以下にて硬化膜を得ることのできる芳香族系のポリアミド樹脂中に着色材料を分散すること、特公平7-69486号公報記載の含量を分散着色樹脂を用いることも可能である。好ましくは誘電体多層膜が用いられる。誘電体多層膜は光の透過の波長依存性が鮮鋭であり、好ましく用いられる。更に、マイクロレンズアレイを光電変換装置の上部に形成することにより、集光効率を向上させることができるため、このような態様も好ましい。

【0032】

(駆動回路)

駆動回路を構成する電荷転送/読出部位については特開昭58-103166号公報、特開昭58-103165号公報、特開2003-332551号公報等を参考にすることができる。半導体基板上にMOSトランジスタが各画素単位に形成された構成や、あるいは、素子としてCCDを有する構成を適宜採用することができる。例えばMOSトランジスタを用いた撮像装置の場合、補助層、透明絶縁膜、上部電極を透過した入射光によって光電変換層の中に電荷が発生し、下部電極と上部電極との間に電圧を印加することで生じる電界によって電荷が中間層内を下部電極まで走行し、さらにMOSトランジスタの電荷蓄積部まで移動し、電荷蓄積部に電荷が蓄積される。電荷蓄積部に蓄積された電荷は、MOSトランジスタのスイッチングにより電荷読出部に移動し、さらに電気信号として出力される。これにより、フルカラーの画像信号が、信号処理部を含む撮像装置に入力される。一定量のバイアス電荷を蓄積ダイオードに注入しておき(リフレッシュモード)、一定の電荷を蓄積(光電変換モード)後、信号電荷を読出すことが可能である。光電変換素子そのものを蓄積ダイオードとして用いることもできるし、別途、蓄積ダイオードを付設することもできる。

【0033】

信号の読出しについてさらに詳細に説明する。信号の読出しは、通常のカラードリフト回路を用いることができる。光電変換素子で光電変換された信号電荷は、光電変換素子そのものもしくは付設されたキャパシタで蓄えられる。蓄えられた電荷は、X-Yアドレス方式を用いたMOS型撮像装置(いわゆるCMOSセンサ)の手法により、画素位置の選択とともに読出される。他には、アドレス選択方式として、1画素ずつ順次マルチプレクサスイッチとデジタルシフトレジスタで選択し、共通の出力線に信号電圧(または電荷)として読出す方式が挙げられる。2次元にアレイ化されたX-Yアドレス操作の撮像素子がCMOSセンサとして知られる。これは、X-Yの交点に接続された画素に設けられたスイッチは垂直シフトレジスタに接続され、垂直走査シフトレジスタからの電圧でスイッチがオンすると同じ行に設けられた画素から読出された信号は、列方向の出力線に読出される。この信号は水平走査シフトレジスタにより駆動されるスイッチを通して順番に出力端から読出される。

出力信号の読出しには、フローティングディフュージョン検出器や、フローティングゲート検出器を用いることができる。また画素部分に信号増幅回路を設けることや、相関二重サンプリング(Correlated Double Sampling)の手法などにより、SN比の向上をはかることができる。

信号処理には、ADC回路によるガンマ補正、AD変換機によるデジタル化、輝度信号

10

20

30

40

50

処理や、色信号処理を施すことができる。色信号処理としては、ホワイトバランス処理や、色分離処理、カラーマトリクス処理などが挙げられる。NTSC信号に用いる際は、RGB信号をYIQ信号の変換処理を施すことができる。

電荷転送・読出部位は電荷の移動度が $100\text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ 以上であることが必要であり、この移動度は、材料をIV族、III-V族、II-VI族の半導体から選択することによって得ることができる。その中でも微細化技術が進んでいることと、低コストであることからSi半導体が好ましい。電荷転送・電荷読出の方式は数多く提案されているが、何れの方式でも良い。特に好ましい方式はCMOS型あるいはCCD型である。更に、CMOS型の方が高速読出し、画素加算、部分読出し、消費電力などの点で好ましいことが多い。

【0034】

(接続)

光電変換素子の下部電極や上部電極と駆動回路を連結する複数の接続部はいずれの金属で連結してもよいが、Cu、Al、Ag、Au、Cr、Wの中から選択するのが好ましい。複数の画素に応じて、それぞれの接続部を駆動回路との間に設置する必要がある。

【0035】

(プロセス)

光電変換装置は、公知の半導体製造に用いるいわゆるマイクロファブリケーションプロセスにしたがって製造することができる。基本的には、この方法は電磁波や電子線などによるパターン露光(水銀のi, g輝線、エキシマレーザ、さらにはX線、電子線)、現像および/またはパーニングによるパターン形成、素子形成材料の配置(塗布、蒸着、スパッタ、CVDなど)、非パターン部の材料の除去(熱処理、溶解処理など)の反復操作による。

【0036】

以下、本発明の実施形態を図面に基づいて詳しく説明する。

【0037】

(第1実施形態)

図1は、本発明の光電変換装置の第1実施形態の構成の一部を示す断面模式図である。光電変換装置は、光電変換素子1を2次元方向に多数配列された構成である。本実施形態の光電変換装置は、光電変換素子1を1つずつ有する画素を、半導体基板の表面に形成された撮像領域において2次元状に複数配列させた構成である。各画素の光電変換素子1は、入射する光のうち所定の波長の光のみを吸収して光電変換によって電荷を生成する光電変換層を備えている。光電変換層は、光電変換作用を行う有機材料を含む。本実施形態では、R(赤色)、G(緑色)、B(青色)の光を吸収して電荷を生成する画素をそれぞれ備えた構成を例に説明している。図1では、Rの画素、Gの画素、Bの画素を並べた3画素分のみを示している。

【0038】

赤色の光を検出する光電変換素子1は、Si等の半導体基板(基板)上に形成された層間絶縁膜11と、該層間絶縁膜11上に形成された下部電極12と、下部電極12の上方に形成された光電変換層13rと、光電変換層13rの上方に形成された上部電極14とを含んで構成されている。緑色の光を検出する光電変換素子1は、Si等の層間絶縁膜11と、該層間絶縁膜11上に形成された下部電極12と、下部電極12の上方に形成された光電変換層13gと、光電変換層13gの上方に形成された上部電極14とを含んで構成されている。青色の光を検出する光電変換素子1は、Si等の層間絶縁膜11と、該層間絶縁膜11上に形成された下部電極12と、下部電極12の上方に形成された光電変換層13bと、光電変換層13bの上方に形成された上部電極14とを含んで構成されている。なお、以下の実施形態で説明する光電変換装置は、光電変換素子1が中間層を光電変換層のみからなる層で構成されている場合を例に説明している。

【0039】

層間絶縁膜11には、下部電極12の下面に接触するピアプラグ2が設けられている。

10

20

30

40

50

ビアプラグ 2 は、下部電極 1 2 を半導体基板内に形成された図示しない基板内配線（駆動回路）に電氣的に接続する接続部として機能する。駆動回路は電極から読出した電荷に応じた信号を出力する機能を有する、例えば CCD 型又は CMOS 型の読出回路を含む。

【0040】

本実施形態の光電変換装置は、隣り合う画素同士の間、導電性の隔壁 1 5 を備えている。隔壁 1 5 は、各画素の上部電極 1 4 の水平方向端部に接触している。隔壁 1 5 の上部（光入射側の端部）が上部電極 1 4 よりも層間絶縁膜 1 1 に対して高く設けられている。言い換えると、上部電極 1 4 の上面が隔壁 1 5 の上部よりも半導体基板側に近い位置となるように形成されている。

【0041】

各画素の上部電極 1 4 には、入射する光に対して透光性を有する透明絶縁膜 1 6 が積層され、該透明絶縁膜 1 6 が該画素ごとに隔壁 1 5 によって区画された状態で設けられている。本実施形態の光電変換装置では、画素ごとに光電変換素子の光電変換層 1 3 r, 1 3 g, 1 3 b が、画素間の隔壁 1 5 と上部電極 1 4 上の透明絶縁膜 1 6 とによって封止されている。

【0042】

光電変換装置の基本動作としては、上部電極 1 4 と下部電極 1 2 との間にバイアス電圧を印加した状態で、上部電極 1 4 側から光が入射すると、各画素の光電変換層 1 3 r, 1 3 g, 1 3 b で光電変換によって電荷（正孔及び電子）が生成される。そして、生成された電荷のうち、上部電極 1 4 及び下部電極 1 2 のうち一方に正孔が捕集され、他方に電子が捕集される。各画素の下部電極 1 2 に捕集された電荷は、ビアプラグ 2 を介して半導体基板内の読み出し回路によって読出される。光電変換装置をイメージセンサとして用いる場合には、各画素から読出した電荷に応じて画像信号を生成する。

【0043】

図 2 は、第 1 実施形態の光電変換装置の変形例を示す図である。図 2 に示す光電変換装置では、各光電変換素子 1 の光電変換層 1 3 が隔壁と接触せずに、下部電極 1 2 を覆うように形成されている。また、光電変換層 1 3 の上面及び側面が、上部電極 1 4 に覆われ、該上部電極が隔壁 1 5 に接触している。こうすれば、上部電極 1 4 と下部電極 1 2 との間に電界をかけた場合に、光電変換層 1 3 の端部と中央部とにかけられる電界をより均一にすることができる。このため、光電変換装置をデジタルスチルカメラ等のイメージセンサとして用いた場合に、残像を低減することができる。

【0044】

次に、第 1 実施形態の光電変換装置の製造方法を説明する。図 3 は、第 1 実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。なお、下記光電変換装置の製造方法の手順の説明において、図 1 に示す光電変換装置の構成を適宜参照するものとする。

【0045】

図 3 (a) に示すように、層間絶縁膜 1 1 上に、画素ごとに下部電極 1 2 を形成する。下部電極 1 2 は、層間絶縁膜 1 1 に形成されたビアプラグ 2 と接触する。ビアプラグ 2 は、半導体基板内に設けられた基板内配線に電氣的に導通している。基板内配線としては、例えば、Si 基板内に形成された CMOS 型の読出回路を形成することができる。下部電極 1 2 は、既存の半導体微細加工技術（光リソグラフィ・ナノインプリント・レーザ描画や電子線描画による熱リソグラフィ等）を用いて形成することができる。下部電極 1 2 を構成する材料は、光電変換素子 1 の構成に対応して導電膜を適宜利用することができる。例えば、画素ピッチを $2.0 \mu\text{m}$ とし、各画素の下部電極 1 2 を $1.6 \mu\text{m}$ 角にパターンニングする。本実施形態の光電変換素子は、受光して励起子を生成した光電変換層から下部電極 1 2 に正孔を捕集する、いわゆる、正孔読出素子とすることができ、この場合には、下部電極 1 2 の材料に ITO を利用する。ITO の下部電極 1 2 は、例えば膜厚 50nm とし、HI を使用した乾式エッチングでパターンニングして形成することができる。

【0046】

10

20

30

40

50

図3(b)に示すように、下部電極12を形成した後、隔壁15となる導電性材料を成膜する。このとき、導電性材料を、図1に示す光電変換装置における、光電変換素子1の厚さと透明絶縁膜16の厚さとの総膜厚と略同等となるような膜厚で成膜する。導電性材料は、光電変換素子1の構成に対応したものを適宜利用できる。ここで、光電変換素子1が光電変換層13r, 13g, 13bで生成した正孔を下部電極12に捕集する構成の場合には、隔壁15を構成する導電性材料の仕事関数の値が上部電極(例えば、仕事関数4.5 eVのITOとする。)14の仕事関数の値より小さくすることが好ましく、反応性イオンエッチングなど異方性エッチングが容易で仕事関数が略同等のMoや仕事関数がより小さいAlがより好ましく、不純物ドーピングで仕事関数(フェルミ準位)の調整が容易で異方性エッチングにも適するn⁺形多結晶Si(n⁺形poly Si)が特に好ましい。

10

【0047】

隔壁15を構成する導電性材料としてAlを用いる場合には、TiN上にAlを成膜し更にその上にTiNを再び成膜する事がAl膜の耐久性が向上するので好ましい。成膜は、各材料に対応した成膜技術を適宜利用する。例えば、n⁺形poly Siを隔壁材料として使用した場合、非晶質SiをプラズマCVDで1μm成膜した後エキシマレーザを照射して多結晶Siに変化させ更に燐ドーピングでn⁺形poly Siにすることができる。

【0048】

光電変換素子が光電変換層13r, 13g, 13bで生成した電子を下部電極12に捕集する構成の場合には、上記の光電変換素子構成とは逆に、隔壁15の仕事関数の値が上部電極14の仕事関数の値より大きいことが好ましい。具体的には、ITOの上部電極14の仕事関数以上である導電膜を隔壁に使用することが好ましく、反応性イオンエッチングなど異方性エッチングが容易で、仕事関数が略同等のMoが好ましく、不純物ドーピングで仕事関数(フェルミ準位)の調整が容易で異方性エッチングにも適するp⁺形多結晶Si(p⁺形poly Si)が特に好ましい。

20

【0049】

図3(c)に示すように、隔壁15を構成する導電性材料を成膜した後、G画素を形成する領域以外をレジスト膜Rで覆い、G画素を形成する領域の、隔壁15を構成する導電性材料の膜をエッチングにより除去し、開口を設ける。この開口の形成には、公知の半導体微細加工技術を利用できる。レジスト材料は、各微細加工技術に対応した材料を適宜利用する。導電性材料のエッチングは、高精細な異方性エッチング条件が可能な反応性イオンエッチングなどの乾式エッチングが好ましい。先に作製した下部電極12の表面が完全に露出するまでエッチングを行なう。レジスト膜Rは、後の工程でリフトオフする際の剝離層として利用するためエッチング直後に除去せずに次工程の有機光電変換材料を含む光電変換層の作製に進む。例えば、隔壁15の導電性材料がn⁺形poly Siである場合には、Cl₂を使用した反応性イオンエッチングによって、G用画素を形成する部分に1.8μm角で開口を設ける。

30

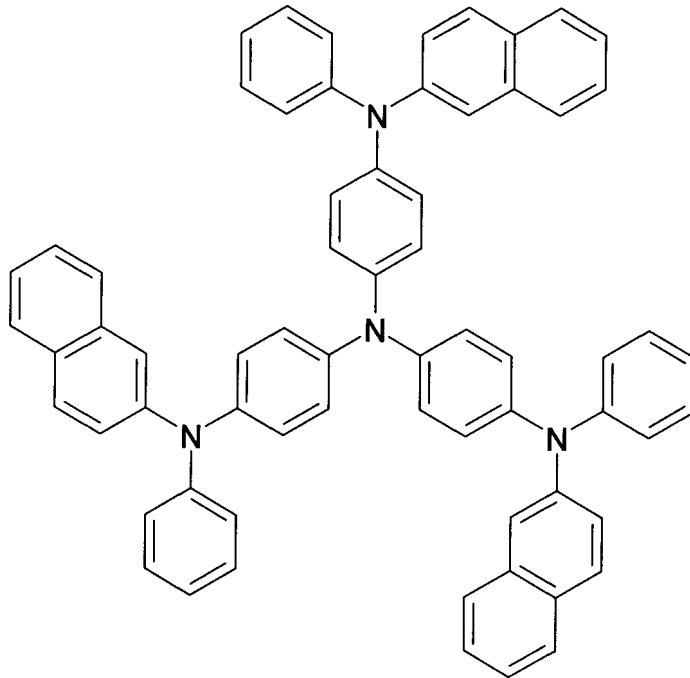
【0050】

図3(d)に示すように、開口を設けた領域に光電変換層13g、上部電極14、透明絶縁膜16をこの順に成膜する。光電変換層13gは、有機光電変換材料に対応した成膜方法を適宜利用できるが、この後に成膜する上部電極14と隔壁15の導電膜が確実に電氣的接続が出来るように、又、透明絶縁膜16と隔壁15も封止を確実にするため隙間なく接触するように隔壁15の側面に光電変換層13gを構成する材料が付着しない異方性成膜が可能な蒸着などのPVD法が好ましい。例えば、G用有機光電変換素子の光電変換層13gとして、例えば、下から順に、化合物1:(膜厚)150nm/キナクリドン:(膜厚)100nm/酸化珪素:(膜厚)30nmを真空度1×10⁻⁴Pa未満で真空蒸着することができる。

40

【0051】

【化 1】



化合物 1

【 0 0 5 2 】

上部電極 1 4 は、特に駆動回路を基板内に作込んだ能動素子基板（アクティブマトリクス）を使用した光電変換装置では、上部電極 1 4 側から受光および/または発光するので透明導電膜を選択する。また、上部電極 1 4 としては、有機光電変換素子に対応する透明導電材料を適宜利用する。上部電極 1 4 の成膜方法は、各透明導電膜に対応した成膜技術を利用するが、隔壁 1 5 の導電膜と電氣的に確実に接続されるためにスパッタなどの PVD 法や各 CVD 法等の等方性成膜が可能な成膜方法が好ましい。例えば、上部透明電極として ITO：（膜厚）10 nm を、Ar ガスを導入した真空度 1 Pa の、ITO 対向ターゲットを使用したスパッタで成膜する。

【 0 0 5 3 】

透明絶縁膜 1 6 は、外気に曝露すると顕著に劣化する真空蒸着法等で作製した有機発光ダイオード（有機 LED）や有機光電変換素子を封止可能な酸化アルミニウム・酸化珪素・窒化珪素・窒化酸化珪素等の透明絶縁膜をスパッタなどの PVD 法やプラズマ CVD 法・触媒 CVD 法・原子層堆積（ALD）法等で成膜する事が好ましい。例えば、プラズマ CVD 法により SiH₄ と N₂ を導入した真空度 10 Pa で窒化珪素 0.6 μm を成膜する。

【 0 0 5 4 】

本実施形態の光電変換層 1 3 r, 1 3 g, 1 3 b、上部電極 1 4、透明絶縁膜 1 6 を成膜する工程は、真空中および/または Ar・N₂ 等の不活性気体中で、基板を一切外気に曝露せず、連続して実施する事が、有機 LED や有機光電変換素子の劣化因子が混入せずに好ましい。例えば、光電変換層 1 3 r, 1 3 g, 1 3 b を成膜する真空蒸着装置と、ITO の上部電極 1 4 を成膜するスパッタ装置と、窒化珪素からなる透明絶縁膜 1 6 を成膜するプラズマ CVD 装置が真空度 1 × 10⁻⁴ Pa 以下のクラスタ型真空搬送系にそれぞれ直結されている有機 LED 作製装置を使用することができる。

【 0 0 5 5 】

図 3（e）に示すように、G 画素以外の領域に積層された光電変換層 1 3 g、上部電極 1 4、透明絶縁膜 1 6 を剥離するリフトオフ工程を行う。このリフトオフ工程では、隔壁 1 5 となる導電膜を開口する際に使用したレジスト膜 R を剥離することで、レジスト膜 R

上に積層された光電変換層 13g、上部電極 14・透明絶縁膜 16を一括して除去する。レジスト膜 R の剥離は、使用したレジスト膜 R に対応した剥離液や、レジスト膜 R を分解するプラズマエッチングを適宜利用する。

【0056】

図 3(c) から図 3(e) に示す工程を同様に行うことで、R 画素及び B 画素に対応する光電変換素子 1 を作製することができる。例えば、図中、破線及び矢印で示す領域に相等する R 用画素の部分を開口してから、順に、化合物 1：(膜厚) 150 nm / スクアリウム：(膜厚) 100 nm / 酸化珪素：(膜厚) 30 nm / ITO：(膜厚) 10 nm / 窒化珪素：(膜厚) 0.6 μm を積層してリフトオフする。次に、破線及び矢印で示す領域に相等する B 用画素の部分を開口してから順に化合物 1：(膜厚) 150 nm / メロシアン：(膜厚) 100 nm / 酸化珪素：(膜厚) 30 nm / ITO：(膜厚) 10 nm / 窒化珪素：(膜厚) 0.6 μm を積層してリフトオフする。隔壁 15 を構成する導電性材料の開口やリフトオフのような光リソグラフィ工程において、その工程以前に作製した画素の有機光電変換材料を含む光電変換素子は、画素ごとに層間絶縁膜 11 と隔壁 15 と透明絶縁膜 16 とで封止されているので外気や溶媒に素子が曝露されて劣化することがなく、このため、素子性能が低下することを防止することができる。

10

【0057】

上記の本実施形態の光電変換装置の製造方法によれば、光リソグラフィなどの半導体微細加工技術を利用した製造工程において、各画素の有機光電変換素子を劣化させずに R 用・G 用・B 用 3 種類の画素を平面上に配列したカラーイメージセンサに対応した光電変換装置を作製できる。従来のマスク蒸着やインクジェット印刷による基板上への RGB 画素のパターニングでは画素ピッチが 10 μm 未満であると作製が極めて困難だったが、本発明では既存の半導体製造工程に利用される光リソグラフィをそのまま使用できるため、開口率 60% 以上を保持しつつも画素ピッチ 2 μm 以下の高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。

20

また、本実施形態の光電変換装置は、隔壁 15 を設けることで、画素間の電気的クロストークを解消でき、画素微細化に制限されず解像度の向上が可能である。

さらに、光電変換装置は、特に、隔壁 15 の導電膜に金属を使用することで隔壁 15 へ入射する光を反射でき、または、多結晶 Si を使用することで隔壁 15 へ入射する光を反射および吸収できるため、画素間の光学的クロストーク(混色)を解消でき、画素微細化に制限されず解像度の向上が可能である。

30

【0058】

本発明の光電変換装置では、複数の画素が、R 光を光電変換する光電変換素子を含む赤色画素と、G 光を光電変換する光電変換素子を含む緑色画素と、B 光を光電変換する光電変換素子を含む青色画素と、を含む構成とした。しかし、複数の画素の構成としてはこれに限定されず、例えば、複数の画素が、第 1 の波長の電磁波を光電変換する光電変換素子を含む第 1 の画素と、第 2 の波長の電磁波を光電変換する光電変換素子を含む第 2 の画素と、を含んで構成されていてもよい。こうすれば、それぞれ波長の異なる複数の赤外線を各画素で電荷検出することができる。

40

【0059】

また、本発明の光電変換装置は、各画素が、1 つの光電変換層のみを有する構成としたがこれに限定されない。例えば、第 1 の波長の電磁波を光電変換する光電変換素子と第 2 の波長の電磁波を光電変換する光電変換素子とを有する構成とすることができる。例えば、画素が、赤色光を光電変換する光電変換素子と緑色光を光電変換する光電変換素子と青色光を光電変換する光電変換素子とを有することができる。こうすれば、一つの画素で、異なる波長域の光を検出することができる。

【0060】

図 4 は、光電変換装置の隔壁の構成例を示す模式的な平面図である。図 4(a) 及び図 4(b) はそれぞれ、半導体基板を光の入射側から見た状態の一部を示している。

50

図4(a)は、1列に並べられた複数の画素からなる画素列を隔壁で区画した例を示している。図4(a)では、同色の画素を3個ずつ画素列とし、各画素列同士の間には隔壁15を介してストライプ状に並べた状態である。各画素列の列方向の端部(図4(a)において上下方向の端部)は、隔壁15が設けられず、透明絶縁膜16が、各画素列の上面と隔壁15が設けられていない端部とに形成されている。画素列を構成する画素の数は、3個に限定されず、任意の数の画素で画素列を構成してもよい。

【0061】

図4(b)は、1列に並べられた複数の画素からなる画素列を隔壁で区画した別の例を示している。図4(b)では、同色の画素を3個ずつ画素列とし、各画素列同士の間には隔壁15を介してストライプ状に並べた状態とし、各画素列の列方向の端部にも隔壁15を設けている。透明絶縁膜16が、隔壁15が設けられていない領域、つまり、各画素列の上面全体に形成されている。画素列を構成する画素の数は、3個に限定されず、任意の数の画素で画素列を構成してもよい。

【0062】

図5は、光電変換装置の隔壁の構成例と各画素の配置例を示す模式的な平面図である。図5(a)及び図5(b)はそれぞれ、半導体基板を光の入射側から見た状態の一部を示している。

図5(a)及び図5(b)に示すように隔壁15は、光の入射側から見て井桁状に形成することができ、このとき、各画素が隔壁15によってそれぞれ隔離されて配列される。図5(a)は、RGB画素がいわゆるベイヤー配列を有し、G画素2つとB画素及びR画素1つずつからなる2×2画素の配置が、2次元平面に繰り返される配列である。図5(b)は、同色の画素のみを一列に配置し、Rの画素の列、Gの画素の列、Bの画素の列、Rの画素の列、、、と行方向に繰り返される配列である。このように、隔壁15を井桁状に形成することで、ベイヤー配列などの任意の画素配列が可能である。

【0063】

(第2実施形態)

図6は、本発明の光電変換装置の第2実施形態の構成の一部を示す断面模式図である。なお、以下に説明する各実施形態において、すでに説明した部材などと同様な構成・作用を有する部材等については、図中に同一符号又は相当符号を付すことにより、説明を簡略化あるいは省略する。

【0064】

本実施形態の光電変換装置は、導電性材料で構成された隔壁25が、層間絶縁膜11側に設けられた下層壁部25aと、下層壁部25aの上に連設され、該下層壁部25aよりも画素側から退避するように寸法が変化した上層壁部25bとを有する。具体的には、上層壁部25bは、図6に示すように隣り合う画素同士の断面を視た状態で、上層壁部25bの水平方向の幅寸法が、下層壁部25aの水平方向の幅寸法よりも小さくなるように形成されている。また、下層壁部25aの側面には光電変換層13r, 13g, 13bのみが接触し、下層壁部25aと上層壁部25bと接続する部位に形成された段に上部電極14の端部の下面が接触し、該上部電極14の端部側面が上層壁部25bに接触している。こうすれば、隔壁25と上部電極14との接触面積を増大することができ、電気的接続が

【0065】

本実施形態の光電変換装置は、隔壁25と上部電極14との接触面積が、上記第1実施形態の光電変換装置の構成に比べて大きくなるため、電気的接続をより一層確実に行うことができる。

【0066】

次に、本実施形態の光電変換装置の製造方法を説明する。なお、下記光電変換装置の製造方法の手順の説明において、図6に示す光電変換装置の構成を適宜参照するものとする。

【0067】

10

20

30

40

50

最初に、層間絶縁膜 1 1 上に下部電極 1 2 を形成する。下部電極 1 2 の構成及び該下部電極 1 2 を形成する手順は、上記第 1 実施形態の光電変換装置の製造方法で説明したものと同一である。

【0068】

次に、隔壁 2 5 となる導電性材料を成膜する。このとき、隔壁 2 5 を導電性材料からなる膜を 2 層構造（下層壁部 2 5 a / 上層壁部 2 5 b）にして、特に、下層壁部 2 5 a の幅寸法を上層壁部 2 5 b の幅寸法より大きくすることで、隔壁 2 5 と上部電極 1 4 との接触面積を大きくなるように形成し、より確実な電氣的接続を可能にする。下層壁部 2 5 a の層間絶縁膜 1 1 からの高さは、光電変換層 1 3 r, 1 3 g, 1 3 b の上面の高さと略同等になるように成膜する。上層壁部 2 5 b の上面は各光電変換素子 1 の透明絶縁膜 1 6 の上面の高さと略同等の厚さまで成膜する。下層壁部 2 5 a の材料は、光電変換素子に対応して各導電膜を適宜利用できる。例えば、光電変換層で生成した正孔を前記下部電極に捕集する構成とし、上部電極 1 4 に I T O（仕事関数 4.5 eV）を使用する。下層壁部 2 5 a の導電性材料はこの仕事関数以下の各導電材料が好ましい。上層壁部 2 5 b がエッチング用マスクの役割を果たすので、隔壁 2 5 が同一の導電性材料を用いて 1 層で形成する場合に比べて材料の制限が少ない。上層壁部 2 5 b の材料は、下層壁部 2 5 a の材料と同一でもかまわないが、下層壁部 2 5 a の幅寸法より小さくする為にはエッチングしやすいように異なる材料を利用の方が好ましい。例えば、下層壁部 2 5 a として T i（仕事関数 4.3 eV）を成膜し、上層壁部 2 5 b として A l を積層することができる。

10

【0069】

次に、画素を形成する領域に成膜された導電性材料にエッチングして開口を設ける。このとき、公知の半導体微細加工技術を利用できる。エッチングの際に、開口を設ける領域以外の領域にレジスト膜を形成する。レジスト材料は、各微細加工技術に対応した材料を適宜利用する。隔壁 2 5 を構成する材料は、高精細な異方性エッチング条件が可能な反応性イオンエッチングなどの乾式エッチングが好ましい。上層壁部 2 5 b のエッチングは、上層壁部 2 5 b の幅寸法を小さくするため、レジスト膜下方の上層壁部 2 5 b もエッチングされるよう、異方性エッチング条件だけではなく、等方性エッチングも行なえるようなガス種を選択する事が好ましい。または、上層壁部 2 5 b と下層壁部 2 5 a を同じガス種で異方性エッチングを行なうが、上層壁部 2 5 b のエッチング速度がより大きい条件で行なう事も好ましい。上層壁部 2 5 b と下層壁部 2 5 a を順に異方性エッチングし（ガス種・条件は同じでも異なってもかまわない。）、その後上層壁部 2 5 b だけ等方性エッチングし幅を細くする事も可能である。先に作製した下部電極 1 2 の表面が完全に露出するまでエッチングを最終的に行なう。レジスト膜は、後の工程でリフトオフする際の剥離層として利用するためエッチング直後に除去せずに次工程の有機光電変換材料を含む光電変換層 1 3 r, 1 3 g, 1 3 b の作製に進む。例えば、隔壁 2 5 を構成する材料を T i / A l の 2 層構造とし、A l のエッチングでは B C l₃・C l₂・N₂ を使用し、その後 T i のエッチングで C l₂・N₂ を使用して反応性イオンエッチングを行なう。T i のエッチングの際も A l はエッチングされるので開口終了時には A l の上層壁部 2 5 b が T i の下層壁部 2 5 a よりも幅が細くできる。画素を形成する部分に、T i の下層壁部 2 5 a が 1.8 μm 角の開口になるようにエッチングする。

20

30

40

【0070】

開口を形成した後、上述した第 1 実施形態の光電変換装置の製造方法と同様の手順によって、各画素ごとに、光電変換層 1 3 r, 1 3 g, 1 3 b、上部電極 1 4、透明絶縁膜 1 6 を形成する。こうすることで、本実施形態の光電変換装置を得ることができる。

【0071】

上記の本実施形態の光電変換装置の製造方法によれば、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を作製でき、高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。

50

【 0 0 7 2 】

(第 3 実施形態)

図 7 は、本発明の光電変換装置の第 3 実施形態の構成の一部を示す断面模式図である。

【 0 0 7 3 】

本実施形態の光電変換装置は、隔壁 3 5 が導電性材料で構成され、下層壁部 3 5 a と、該下層壁部 3 5 a の上に接続され、該下層壁部 3 5 a よりも画素側に突出するように幅寸法が変化した上層壁部 3 5 b とを有し、下層壁部 3 5 a 及び上層壁部 3 5 b が上部電極 1 4 と接触する。具体的には、上層壁部 3 5 b は、図 7 に示すように隣り合う画素同士の断面を視た状態で、上層壁部 3 5 b の水平方向の幅寸法が、下層壁部 3 5 a の水平方向の幅寸法よりも大きくなるように形成されている。また、下層壁部 3 5 a の側面には上部電極 1 4 の端部側面と光電変換層 1 3 r , 1 3 g , 1 3 b が接触し、下層壁部 3 5 a と上層壁部 3 5 b と接続する部位に形成された段に上部電極 1 4 の端部の上面が接触し、該上部電極 1 4 の端部側面が下層壁部 3 5 a に接触している。

10

【 0 0 7 4 】

本実施形態の光電変換装置は、隔壁 3 5 と上部電極 1 4 との接触面積が、上記第 1 実施形態の光電変換装置の構成に比べて大きくなるため、電氣的接続をより一層確実に行うことができる。

【 0 0 7 5 】

次に、本実施形態の光電変換装置の製造方法を説明する。図 8 及び図 9 は、第 3 実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。なお、下記光電変換装置の製造方法の手順の説明において、図 7 に示す光電変換装置の構成を適宜参照するものとする。

20

【 0 0 7 6 】

図 8 (a) に示すように、最初に、ピアプラグ 2 を形成した層間絶縁膜 1 1 に、下部電極 1 2 を形成する。下部電極 1 2 の構成及び該下部電極 1 2 を形成する手順は、上記第 1 実施形態の光電変換装置の製造方法で説明したものと同一である。

【 0 0 7 7 】

図 8 (b) に示すように、層間絶縁膜 1 1 及び下部電極 1 2 の上に、隔壁 3 5 を構成する導電性材料 (第 1 の導電性材料) を成膜する。その後、図 8 (c) に示すように、G 画素を形成する領域に応じて第 1 の開口を設ける。導電性材料の構成及び該導電性材料を成膜する手順は、上記第 1 実施形態と同様の手順を用いることができる。第 1 の開口を設ける手順は、上記第 1 実施形態の開口を設ける手順と同じ手順を用いることができる。

30

【 0 0 7 8 】

第 1 の開口を設けた後、図 8 (d) に示すように、G 画素に対応する第 1 の開口に、光電変換層 1 3 g 、上部電極 1 4 を順に成膜する。光電変換層 1 3 g 及び上部電極 1 4 を成膜する手順は、上記第 1 実施形態の手順を同じである。

【 0 0 7 9 】

上部電極を成膜した後に、G 画素に対応する第 1 の開口に、導電性材料 (第 2 の導電性材料) を成膜する。このとき、導電性材料は、外気に曝露すると顕著に劣化する真空蒸着法等で作製した有機 LED や有機光電変換素子を封止可能な緻密な金属膜で、かつ、エッチングストップパの役割を担う上部電極 1 4 がエッチングされない条件でエッチングされる金属膜でなくてはならない。反応性イオンエッチングなど異方性エッチングが容易な金属膜でもある Al や Mo 等の金属をスパッタなどの PVD 法や各種 CVD 法で成膜する事が好ましい。例えば、CVD 法により Mo を 0 . 6 μ m 成膜する。

40

【 0 0 8 0 】

本実施形態の光電変換層 1 3 r , 1 3 g , 1 3 b 、上部電極 1 4 、第 2 の導電性材料の成膜工程は、真空中および / または Ar · N₂ 等の不活性気体中で、基板を一切外気に曝露せず、連続して実施する事が、有機 LED や有機光電変換素子の劣化因子が混入せずに好ましい。本実施形態では、例えば、光電変換層 1 3 r , 1 3 g , 1 3 b を成膜する真空蒸着装置と、ITO の上部電極 1 4 を成膜するスパッタ装置と、Mo 導電膜を成膜する

50

CVD装置が真空度 1×10^{-4} Pa以下のクラスター型真空搬送系にそれぞれ直結されている有機LED作製装置を使用する。

【0081】

次に、G画素以外の領域に積層された、つまり、第1の導電性材料の上に積層された光電変換層13g、上部電極14、第2の導電性材料を剥離するリフトオフ工程を行う。このリフトオフ工程では、隔壁35となる第1の導電性材料の膜に開口を設ける際に使用したレジスト膜Rを剥離する事で、レジスト膜R上に積層された光電変換層13g、上部電極14、第2の導電性材料を該レジスト膜Rとともに一括して除去する。レジスト膜Rの剥離は、使用したレジスト膜Rに対応した剥離液や、レジスト膜Rを分解するプラズマエッチングを適宜利用する。

10

【0082】

図8(b)から(d)及び図9(a)に示す工程を同様に行なうことで、図9(b)のようにR画素及びB画素に対応する光電変換素子1を作製することができる。隔壁35を構成する導電性材料の第1の開口の形成やリフトオフのような光リソグラフィ工程において、その工程以前に作製した画素の光電変換素子は層間絶縁膜11と隔壁35と導電性材料35で封止されているので外気や溶媒に素子が曝露されず素子性能が劣化しない。

【0083】

隔壁35の導電性材料の膜と上部電極14の接触面積を大きくするため、上部電極14より上に位置する隔壁35の導電性材料の幅寸法が下方より大きくなるように、第1の開口より小さい第2の開口を形成する。具体的には、図8(c)で示す工程の各画素に対応する第1の開口より開口面積が小さく、かつ、各画素の第1の開口に成膜された上部電極14上に導電性材料を一部残すように第2の開口を形成し、隔壁35の上層壁部35bが上部電極14の上に突出して該上層壁部35bの幅寸法が大きくなる。工程としては、RGB全画素作製後に、封止膜として利用した上部電極14上の導電性材料の膜に第2の開口を各画素ごとに設ける。このとき、公知の半導体微細加工技術を利用できる。レジスト材料は、各微細加工技術に対応した材料を適宜利用する。エッチングは、高精細な異方性エッチング条件が可能な反応性イオンエッチングなどの乾式エッチングが好ましい。レジスト膜Rは、後の工程でリフトオフする際の剥離層として利用するためエッチング直後に除去せずに次工程の透明絶縁膜16の成膜に進む。例えば、上部電極14上の導電性材料の膜にMoを成膜した場合はMoのエッチングでは $CF_4 \cdot O_2$ を使用し反応性イオンエッチングを行なうことができる。ITOの上部電極14が露出するとエッチングが終了する。第2の開口が、その中心を第1の開口の中心と同じになるように、 $1.6 \mu m$ 角でエッチングする。こうすると、上部電極14上の隔壁35の上層壁部35bの幅寸法が下層壁部35aの幅寸法より $0.2 \mu m$ 大きくなり、ITOの上部電極14と隔壁35との接触面積が大きくなり、より確実に電氣的接続が可能になる。

20

30

【0084】

第2の開口を形成した後、図9(d)に示すように、各画素の光電変換素子を封止するため、透明絶縁膜16をそれぞれの第2の開口に成膜する。透明絶縁膜16は、有機LEDや有機光電変換素子を封止可能な酸化アルミニウム・酸化珪素・窒化珪素・窒化酸化珪素等の透明絶縁膜をスパッタなどのPVD法やプラズマCVD法・触媒CVD法・ALD法等で成膜する事が好ましい。最後に、隔壁35上のレジスト膜Rを剥離する事で、レジスト膜Rと該レジスト膜R上に成膜された透明絶縁膜16をリフトオフする。例えば、プラズマCVD法により窒化珪素 $0.6 \mu m$ を成膜することができる。こうすることで、図9(e)に示すように、本実施形態の光電変換装置を得ることができる。

40

【0085】

上記の本実施形態の光電変換装置の製造方法によれば、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を作製でき、高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。

50

【 0 0 8 6 】

(第4実施形態)

図10は、本発明の光電変換装置の第4実施形態の構成の一部を示す断面模式図である。

【 0 0 8 7 】

本実施形態の光電変換装置は、層間絶縁膜11と隔壁45との間に絶縁性材料から構成された絶縁膜48が形成されている。絶縁膜48によって隣り合う画素の下部電極22同士を離間する。具体的には、各画素の上部電極14の端部側面が導電性材料で構成された隔壁45に接触し、光電変換層23r, 23g, 23b及び下部電極22の端部側面が絶縁膜48に接触する。上部電極14上には、透明絶縁膜16が形成され、また、隔壁45が、その上端が該透明絶縁膜16の上面と略等しい位置になるように形成されている。また、画素それぞれの上部電極14と光電変換層23r, 23g, 23bと下部電極22とが、光の入射側から見て(図10の上方から見て)、等しい面積で、かつ、重なるように配置されている。

10

【 0 0 8 8 】

本実施形態の光電変換装置の構成によれば、下部電極22と光電変換層23r, 23g, 23bと上部電極14の面積が略同等に出来るので、光電変換層23r, 23g, 23bに掛かる電界を均一にでき、デジタルスチルカメラなどの撮像装置に適用した場合に残像が解消される効果がある。また、光電変換層23r, 23g, 23bに掛かる電界を均一にすることで、素子の短絡不良が解消される。さらに、下部電極22と光電変換層23r, 23g, 23bと上部電極14の面積が略同等に出来るので、各画素が形成された開口部分すべてが光電変換素子の有効面積となり、開口率が最大となる。ここで、絶縁膜48は隔壁45と光電変換素子の下部電極22を絶縁する役割を担う。一方で隔壁45と光電変換素子の上部電極14との電氣的接続を妨げないために、絶縁膜48の膜厚は、下部電極22の膜厚より厚く、光電変換素子の総膜厚(下部電極22と光電変換層23r, 23g, 23bと上部電極14の合計膜厚)よりは薄くなくてはならない。絶縁膜48の膜厚は、下部電極22と光電変換層23r, 23g, 23bとの合計膜厚より薄い方が好ましい。

20

【 0 0 8 9 】

次に、本実施形態の光電変換装置の製造方法を説明する。図11は、第4実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。なお、下記光電変換装置の製造方法の手順の説明において、図10に示す光電変換装置の構成を適宜参照するものとする。

30

【 0 0 9 0 】

図11(a)に示すように、ピアプラグ2を各画素ごとに設けた層間絶縁膜11に、絶縁膜48を構成するための絶縁性材料と、隔壁45を構成するための導電性材料とを順に重ねて成膜する。

絶縁膜48は、下部電極22と導電性材料45の膜の電氣的絶縁だけでなく、各画素を構成する光電変換素子を封止する保護膜としての機能も要求される。絶縁膜48は、透明絶縁膜16と同様に、有機LEDや有機光電変換素子の保護膜として利用されている酸化アルミニウム・酸化珪素・窒化珪素・窒化酸化珪素等の透明絶縁膜をスパッタなどのPVD法やプラズマCVD法・触媒CVD法・ALD法等で成膜する事が好ましい。例えば、基板の層間絶縁膜が窒化珪素の場合、開口の際に窒化珪素がエッチングされない条件でエッチング可能な酸化珪素0.2 μ mをCVD法で成膜することができる。

40

【 0 0 9 1 】

隔壁45を構成する導電性材料に関しては、第1実施形態と同様のものを用いることができ、例えば、n⁺形poly Siを膜厚0.8 μ mで成膜することができる。

【 0 0 9 2 】

図11(b)に示すように、G画素を形成する領域の隔壁45を構成する導電性材料の膜と絶縁膜48をエッチングして開口を設ける。開口を設ける際には、上述と同じ半導体

50

微細加工技術を利用できる。レジスト材料は、各微細加工技術に対応した材料を適宜利用する。隔壁45を構成する導電性材料の膜と絶縁膜48のエッチングとしては、高精細な異方性エッチング条件が可能な反応性イオンエッチングなどの乾式エッチングが好ましい。レジスト膜Rは、後の工程でリフトオフする際の剥離層として利用するためエッチング直後に除去せずに次工程の有機光電変換材料を含む光電変換層の作製に進む。ここでは、開口を設けた領域以外を酸化珪素/ n^+ 形poly Siの2層構造にするので、 n^+ 形poly Siのエッチングでは Cl_2 を使用し、その後に酸化珪素のエッチングで $CF_4 \cdot H_2$ を使用して反応性イオンエッチングを行なうことができる。画素を形成する部分に、隔壁45を構成する導電性材料の膜と絶縁膜48を例えば $1.8 \mu m$ 角で開口するようにエッチングする。

10

【0093】

G画素の開口を形成した後、図11(c)に示すように、下部電極22、光電変換層23g、上部電極14、透明絶縁膜16を順に、成膜する。下部電極22を成膜する際には、隔壁45の側面と接触することで下部電極22と上部電極14とが短絡しないよう、下部電極22を成膜する材料が隔壁45の側面に付着しない蒸着やスパッタなどPVD法による異方性成膜によって下部電極22を作製する事が好ましい。例えば、スパッタによりITOを膜厚50nmで成膜することができる。

【0094】

G画素以外の領域に積層された下部電極22、光電変換層23g、上部電極14、透明絶縁膜16を剥離するリフトオフ工程を行う。このリフトオフ工程では、図11(c)に示すレジスト膜Rを剥離することで、レジスト膜R上に積層された下部電極22、光電変換層23g、上部電極14、透明絶縁膜16を一括して除去する。レジスト膜Rの剥離は、使用したレジスト膜Rに対応した剥離液や、レジスト膜Rを分解するプラズマエッチングを適宜利用する。図11(b)から(c)に示す工程を、図11(d)中の矢印で示す各画素を形成する領域において同様に行うことで、R画素及びB画素に対応する光電変換素子1を作製することができる。

20

【0095】

上記の本実施形態の光電変換装置の製造方法によれば、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を作製でき、高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。

30

【0096】

また、上記手順によれば、絶縁膜48に区画された開口に下部電極22を成膜するため、上記実施形態のように先に層間絶縁膜11上に下部電極22のパターニング工程を行なう必要がなく、工程数を削減することができる。

【0097】

次に、本実施形態の光電変換装置の製造方法の他の例を説明する。図12は、第4実施形態の光電変換装置の製造方法の他の例の手順を説明する断面模式図である。なお、下記光電変換装置の製造方法の手順の説明において、図10に示す光電変換装置の構成を適宜参照するものとする。

40

【0098】

図12(a)に示すように、半導体基板上に所定の厚さの層間絶縁膜11を形成する。層間絶縁膜11における、基板内回路と接続するビアプラグ2を作製する位置に第1の孔11aを開口するため、層間絶縁膜11をパターニングする。層間絶縁膜11をエッチングした後にレジストを剥離する。第1の孔11aを開口する際には、汎用的な半導体製造工程を適宜利用する。

次に、層間絶縁膜11のRGB各画素を形成する領域に対応する第2の孔11bを開口するため、レジストパターンを作製する。第2の孔11bを開口する際には、汎用的な半導体製造工程を適宜利用することができ、例えば、各画素の位置に $1.8 \mu m$ 角の第2の

50

孔 1 1 b が出来るようレジストパターンを形成する。

【 0 0 9 9 】

次に、層間絶縁膜 1 1 を再度エッチングする。その後、第 2 の孔 1 1 b に作製する画素に対応した、光電変換素子の下部電極 2 2 と上部電極 1 4 とをそれぞれ電氣的に絶縁できるように、かつ、この後に作製する隔壁 4 5 と上部電極 1 4 の電氣的接続を妨げないように、層間絶縁膜 1 1 をエッチングする。このとき、層間絶縁膜 1 1 をエッチングする深さは、下部電極 2 2 の膜厚より厚く、光電変換素子の総膜厚（下部電極 2 2 と光電変換層 2 3 g と上部電極 1 4 の合計膜厚）よりは浅くなくてはならない。下部電極 2 2 と光電変換層 2 3 g の合計膜厚より浅い方が好ましい。層間絶縁膜 1 1 をエッチングした後にレジスト膜 R を剥離する。ここでは、汎用的な半導体製造工程を適宜利用できる。

10

【 0 1 0 0 】

図 1 2 (b) に示すように、層間絶縁膜 1 1 上に、ビアプラグ 2 を形成するために配線金属などの導電性材料を成膜する。第 1 の孔 1 1 a に欠陥なく導電性材料を埋込むことと、隔壁 4 5 の導電性材料の膜として利用することを両立させる為に、ITO と仕事関数が略同等でもある Mo や W の CVD 法による成膜が好ましい。層間絶縁膜 1 1 との反応を防止する為に、Mo や W の成膜前に TiN を CVD 法で成膜する事が半導体製造工程では一般的に行なわれている。例えば、第 1 の孔 1 1 a 及び第 2 の孔 1 1 b を完全に埋込んだ状態でかつ層間絶縁膜 1 1 上に厚さ 0 . 6 μm になるまで Mo を成膜することができる。

【 0 1 0 1 】

図 1 2 (c) に示すように、G 画素を形成する領域の導電膜材料をエッチングし、第 1 の孔 1 1 b に相等する開口を設ける。このとき、上述した半導体微細加工技術を利用できる。レジスト材料は、各微細加工技術に対応した材料を適宜利用する。隔壁 4 5 を構成する材料は、高精細な異方性エッチング条件が可能な反応性イオンエッチングなどの乾式エッチングが好ましい。先に作製した層間絶縁膜 1 1 の第 2 の孔 1 1 b 内の底面が露出するまでエッチングを行なうが、ビアプラグ 2 と下部電極 1 2 の接触面積を大きくするために、第 2 の孔 1 1 b 内の導電膜材料を例えば 0 . 1 μm 以下の厚さで残してエッチングを終了してもかまわない。レジスト膜 R は、後の工程でリフトオフする際の剥離層として利用するためエッチング直後に除去せずに次工程の有機光電変換材料を含む光電変換層 2 3 g の作製に進む。ここでは、隔壁 4 5 の導電膜材料が Mo なので、 $\text{CF}_4 \cdot \text{O}_2$ を使用し、各画素を形成する部分に、隔壁 4 5 が 1 . 8 μm 角で開口するようにエッチングすることができる。

20

30

【 0 1 0 2 】

G 画素の開口を形成した後、図 1 2 (c) に示すように、下部電極 2 2 、光電変換層 2 3 g 、上部電極 1 4 、透明絶縁膜 1 6 を順に、成膜する。下部電極 2 2 を成膜する際には、隔壁 4 5 の側面と接触することで下部電極 2 2 と上部電極 1 4 とが短絡しないよう、下部電極 2 2 を成膜する材料が隔壁 4 5 の側面に付着しない蒸着やスパッタなど PVD 法による異方性成膜によって下部電極 2 2 を作製する事が好ましい。例えば、スパッタにより ITO を膜厚 50 nm で成膜することができる。

【 0 1 0 3 】

G 画素以外の領域に積層された下部電極 2 2 、光電変換層 2 3 g 、上部電極 1 4 、透明絶縁膜 1 6 を剥離するリフトオフ工程を行う。このリフトオフ工程では、図 1 2 (d) に示すレジスト膜 R を剥離することで、レジスト膜 R 上に積層された下部電極 2 2 、光電変換層 2 3 g 、上部電極 1 4 ・透明絶縁膜 1 6 を一括して除去する。レジスト膜 R の剥離は、使用したレジスト膜 R に対応した剥離液や、レジスト膜 R を分解するプラズマエッチングを適宜利用する。図 1 2 (c) から (e) に示す工程を、図 1 2 (e) 中の矢印で示す各画素を形成する領域において同様に行うことで、R 画素及び B 画素に対応する光電変換素子 1 を作製することができる。

40

【 0 1 0 4 】

上記の本実施形態の光電変換装置の製造方法によれば、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を

50

作製でき、高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。また、半導体基板内の駆動回路と画素の下部電極を接続するビアプラグ2と隔壁45を構成する導電性材料の膜を同時に成膜することができるため、更に工程数を削減することができる。

【0105】

(第5実施形態)

図13は、本発明の光電変換装置の第5実施形態の構成の一部を示す断面模式図である。

本実施形態では、隣り合う画素間に絶縁膜58が設けられ、該絶縁膜58の上端が上部基板14の上面よりも高く(つまり、層間絶縁膜11より上方に離れるように)形成されている。各画素において、上部電極14の絶縁膜58側端部には、導電性材料で構成された隔壁55が形成され、該隔壁55は、隣り合う画素の両方の上部電極14と接触するように、そのうち一方の画素から隔壁55の上面にも連なって形成され、他方の画素の上部電極14の端部まで延設されている。

【0106】

本実施形態の光電変換装置は、画素それぞれの上部電極14と光電変換層23r, 23g, 23bと下部電極22とが、光の入射側から見て、等しい面積で、かつ、重なるように配置されている。このため、光電変換層23r, 23g, 23bに掛かる電界を均一にでき、光電変換装置をデジタルスチルカメラなどの撮像装置に適用した場合に残像の発生を防止でき、また、短絡不良を解消することができる。

【0107】

次に、本実施形態の光電変換装置の製造方法の他の例を説明する。図14から図16は、第5実施形態の光電変換装置の製造方法の他の例の手順を説明する断面模式図である。なお、下記光電変換装置の製造方法の手順の説明において、図13に示す光電変換装置の構成を適宜参照するものとする。

【0108】

図14(a)に示すように、各画素に対応してビアプラグ2が形成された層間絶縁膜11上に絶縁性材料を成膜する。該絶縁性材料の膜は、各画素の光電変換素子1を区画する絶縁膜58を構成するものである。

【0109】

図14(b)に示すように、成膜した絶縁性材料上にレジスト膜Rをパターンニングし、エッチングを行いG画素を形成する領域に応じて、絶縁性材料の膜に第1の開口を設ける。この第1の開口は、各画素を構成する光電変換素子を形成するための部位に相当する。

【0110】

図14(c)に示すように、第1の開口及びレジスト膜R上に、下部電極22、光電変換層23g、上部電極14を順に成膜する。また、上部電極14上に導電性材料を成膜する。この導電性材料は、他の画素の光電変換素子1を形成する際の保護層として機能し、また、後の工程後に隔壁55を構成する。

【0111】

図14(d)に示すように、G画素以外の領域に積層された下部電極22、光電変換層23g、上部電極14、導電性材料の膜55を剥離するリフトオフ工程を行う。このリフトオフ工程では、図14(c)に示すレジスト膜Rを剥離することで、レジスト膜R上に積層された下部電極22、光電変換層23g、上部電極14、導電性材料の膜55を一括して除去する。レジスト膜Rの剥離は、使用したレジスト膜Rに対応した剥離液や、レジスト膜Rを分解するプラズマエッチングを適宜利用する。

【0112】

R画素及びB画素についても図14(b)から(d)に示す工程を同様に行うことで、図15(a)に示すように、上部電極14上が導電性材料の膜55で覆われた光電変換素子をそれぞれ作製することができる。

10

20

30

40

50

【 0 1 1 3 】

次に、図 1 5 (b) に示すように、各画素の上部電極 1 4 上に設けられた導電性材料の膜 5 5 及び絶縁膜 5 8 の上に、再び導電性材料の膜 5 5 を形成する。

【 0 1 1 4 】

図 1 5 (c) に示すように、導電性材料の膜 5 5 において、各画素の上方に、先の工程で設けた第 1 の開口より小さい開口面積の第 2 の開口を設ける。第 2 の開口は、レジスト膜 R を予めパターンニングし、第 2 の開口を形成する領域の導電性材料をエッチングで除去することで設けることができる。第 2 の開口は、後の工程で、透明絶縁膜 1 6 を設ける領域である。第 2 の開口を形成した状態で、隔壁 5 5 の上面にレジスト膜 R が残る。

【 0 1 1 5 】

続いて、図 1 6 (a) に示すように、透明絶縁膜 1 6 を成膜する。このとき、各画素の上方の第 2 の開口に成膜された透明絶縁膜 1 6 の上面の位置が、画素間の隔壁 5 5 の上面の位置と略同じとする。

【 0 1 1 6 】

透明絶縁膜 1 6 を成膜した後、隔壁 5 5 上のレジスト膜 R と、該レジスト膜 R 上に形成された透明絶縁膜 1 6 をリフトオフ工程によって剥離する。こうして、図 1 6 (b) に示すように、各画素が隔壁 5 5 と透明絶縁膜 1 6 とによって封止された光電変換装置を構成することができる。

【 0 1 1 7 】

上記の本実施形態の光電変換装置の製造方法によれば、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を作製でき、高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。また、下部電極 2 2 のパターンニング工程を行う必要がなく、工程数を削減することができる。

【 0 1 1 8 】

(第 6 実施形態)

図 1 7 は、本発明の光電変換装置の第 6 実施形態の構成の一部を示す断面模式図である。

本実施形態の光電変換装置は、図 6 に示す光電変換装置又は図 1 0 に示す光電変換装置の変形例である。層間絶縁膜 1 1 と隔壁 6 5 との間に絶縁性材料から構成された絶縁膜 6 8 が形成されている。絶縁膜 6 8 によって隣り合う画素の下部電極 2 2 同士を離間する。具体的には、各画素の上部電極 1 4 の端部側面が導電性材料で構成された隔壁 6 5 に接触し、光電変換層 2 3 r , 2 3 g , 2 3 b の端部側面の一部及び下部電極 2 2 の端部側面が絶縁膜 6 8 に接触する。

【 0 1 1 9 】

また、隔壁 6 5 は、下層隔壁 6 5 a と、該下層隔壁 6 5 a の上に連設され、該下層壁部 6 5 a よりも画素側から退避するように寸法が変化した上層壁部 6 5 b とから構成されている。具体的には、上層壁部 6 5 b は、図 1 7 に示すように隣り合う画素同士の断面を視た状態で、上層壁部 6 5 b の水平方向の幅寸法が、下層壁部 6 5 a の水平方向の幅寸法よりも小さくなるように形成されている。また、下層壁部 6 5 a の側面には光電変換層 2 3 r , 2 3 g , 2 3 b のみが接触し、下層壁部 6 5 a と上層壁部 6 5 b と接続する部位に形成された段に上部電極 1 4 の端部の下面が接触し、該上部電極 1 4 の端部側面が上層壁部 6 5 b に接触している。こうすることで、隔壁 6 5 と上部電極 1 4 との電氣的接続を確実にすることができる。

【 0 1 2 0 】

本実施形態では、上部電極 1 4 上には、透明絶縁膜 1 6 が形成されている。また、隔壁 6 5 は、その上端が該透明絶縁膜 1 6 の上面と略等しい位置になるように形成されている。また、上部電極 1 4 の大部分と光電変換層 2 3 r , 2 3 g , 2 3 b と下部電極 2 2 とが、光の入射側から視て (図 1 7 の上方から視て) 、等しい面積で、かつ、重なるように配

10

20

30

40

50

置されている。このため、光電変換層 23r, 23g, 23b にかかる電界を均一にでき、光電変換装置をデジタルスチルカメラ等の撮像装置に適用した場合に、残像の発生を防止でき、素子の短絡不良を防止することができる。

【0121】

絶縁膜 68 は、上記第 4 実施形態で説明した手順と同様の手順によって設けることができる。また、隔壁 65 は、上記第 2 実施形態で説明した手順と同様の手順によって設けることができる。

【0122】

上記の本実施形態の光電変換装置によれば、各画素が隔壁 65、絶縁膜 68 及び透明絶縁膜 16 とで封止されているため、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を作製でき、高解像度な光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。

10

【0123】

(第 7 実施形態)

図 18 は、本発明の光電変換装置の第 7 実施形態の構成の一部を示す断面模式図である。

本実施形態の光電変換装置は、図 7 に示す光電変換装置又は図 10 に示す光電変換装置の変形例である。層間絶縁膜 11 と隔壁 75 との間に絶縁性材料から構成された絶縁膜 78 が形成されている。絶縁膜 78 によって隣り合う画素の下部電極 22 同士を離間する。具体的には、各画素の上部電極 14 の端部側面が導電性材料で構成された隔壁 75 に接触し、光電変換層 23r, 23g, 23b の端部側面及び下部電極 22 の端部側面が絶縁膜 78 にのみ接触する。

20

【0124】

また、隔壁 75 は、下層隔壁 75a と、該下層隔壁 75a の上に連設され、該下層壁部 75a よりも画素側へ突出するように寸法が変化した上層壁部 75b とから構成されている。具体的には、上層壁部 75b は、図 18 に示すように隣り合う画素同士の断面を視た状態で、上層壁部 75b の水平方向の幅寸法が、下層壁部 75a の水平方向の幅寸法よりも大きくなるように形成されている。また、下層壁部 75a の側面には上部電極 14 の端部側面が接触し、下層壁部 75a と上層壁部 75b と接続する部位に形成された段において、上部電極 14 の端部の上面が上層壁部 75a に接触し、上部電極 14 の端部側面が下層壁部 75b に接触している。こうすることで、隔壁 75 と上部電極 14 との電気的接続を確実に行うことができる。

30

【0125】

本実施形態では、上部電極 14 上には、透明絶縁膜 16 が形成されている。また、隔壁 75 は、その上端が該透明絶縁膜 16 の上面と略等しい位置になるように形成されている。また、画素それぞれの上部電極 14 と光電変換層 23r, 23g, 23b と下部電極 22 とが、光の入射側から視て(図 17 の上方から視て)、等しい面積で、かつ、重なるように配置されている。このため、光電変換層 23r, 23g, 23b にかかる電界を均一にでき、光電変換装置をデジタルスチルカメラ等の撮像装置に適用した場合に、残像の発生を防止でき、素子の短絡不良を防止することができる。

40

【0126】

絶縁膜 78 は、上記第 4 実施形態で説明した手順と同様の手順によって設けることができる。また、隔壁 75 は、上記第 3 実施形態で説明した手順と同様の手順によって設けることができる。

【0127】

上記の本実施形態の光電変換装置によれば、各画素が隔壁 75、絶縁膜 78 及び透明絶縁膜 16 とで封止されているため、半導体微細加工技術を利用した製造工程において、各画素の有機材料を含む光電変換素子を劣化させずに光電変換装置を作製でき、高解像度な

50

光電変換装置の作製が可能である。また、半導体製造技術の進歩による更なる画素の微細化をそのまま享受でき、より一層の画素微細化・解像度向上が将来においても可能である。

【0128】

なお、本発明は、前述した実施形態に限定されるものではなく、適宜な変形、改良などが可能である。

例えば、本発明の光電変換装置は、デジタルスチルカメラ等の撮像装置に好適であるが、これに限定されず、有機LEDを用いた有機EL（エレクトロルミネセンス）ディスプレイなどの表示装置にも適用することができる。

【図面の簡単な説明】

10

【0129】

【図1】本発明の光電変換装置の第1実施形態の構成の一部を示す断面模式図である。

【図2】第1実施形態の光電変換装置の変形例を示す図である。

【図3】第1実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。

【図4】光電変換装置の隔壁の構成例を示す模式的な平面図である。

【図5】光電変換装置の隔壁の構成例と各画素の配置例を示す模式的な平面図である。

【図6】本発明の光電変換装置の第2実施形態の構成の一部を示す断面模式図である。

【図7】本発明の光電変換装置の第3実施形態の構成の一部を示す断面模式図である。

【図8】第3実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。

【図9】第3実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。

20

【図10】本発明の光電変換装置の第4実施形態の構成の一部を示す断面模式図である。

【図11】第4実施形態の光電変換装置の製造方法の手順を説明する断面模式図である。

【図12】第4実施形態の光電変換装置の製造方法の他の例の手順を説明する断面模式図である。

【図13】本発明の光電変換装置の第5実施形態の構成の一部を示す断面模式図である。

【図14】第5実施形態の光電変換装置の製造方法の他の例の手順を説明する断面模式図である。

【図15】第5実施形態の光電変換装置の製造方法の他の例の手順を説明する断面模式図である。

【図16】第5実施形態の光電変換装置の製造方法の他の例の手順を説明する断面模式図である。

30

【図17】本発明の光電変換装置の第6実施形態の構成の一部を示す断面模式図である。

【図18】本発明の光電変換装置の第7実施形態の構成の一部を示す断面模式図である。

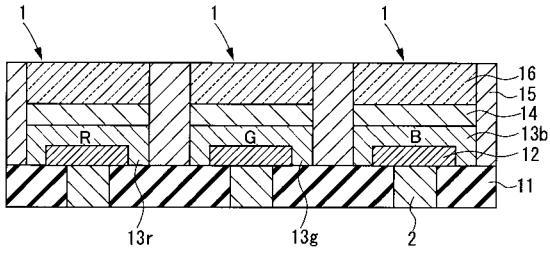
【符号の説明】

【0130】

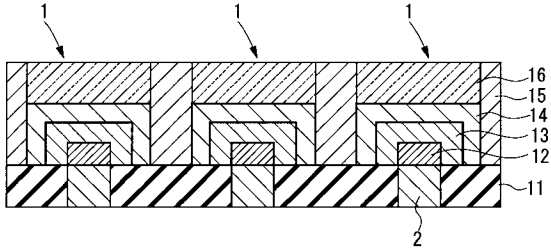
- 1 光電変換素子
- 2 ピアプラグ（接続部）
 - 11 層間絶縁膜
 - 12, 22 下部電極
 - 13r, 13g, 13b 光電変換層
 - 14 上部電極
 - 15, 25, 35, 45, 55, 65, 75 隔壁
 - 48, 58, 68, 78 絶縁膜
 - 23r, 23g, 23b 光電変換層

40

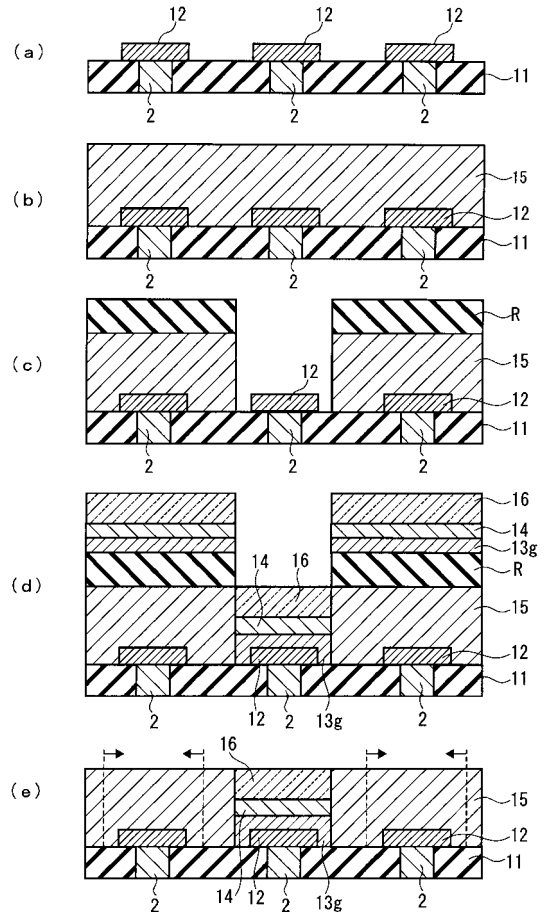
【 図 1 】



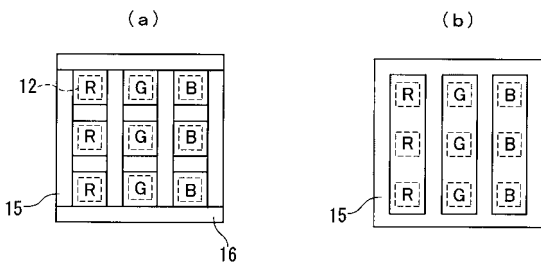
【 図 2 】



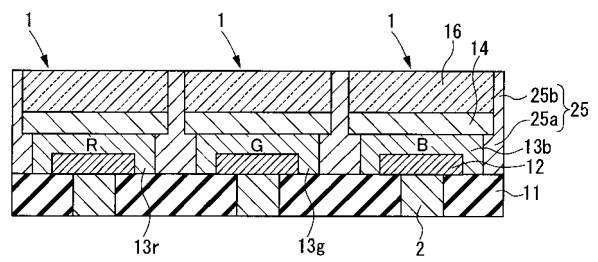
【 図 3 】



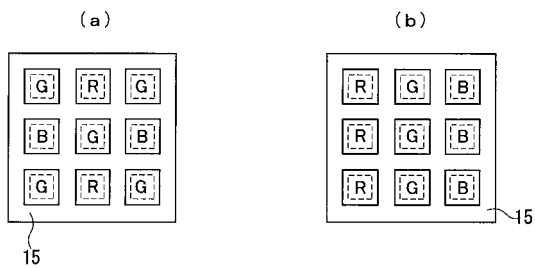
【 図 4 】



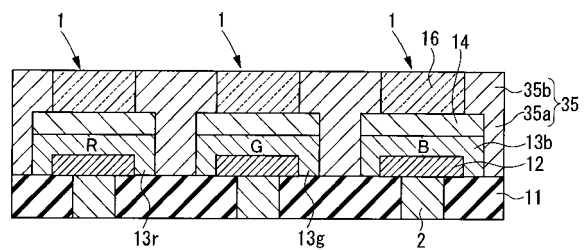
【 図 6 】



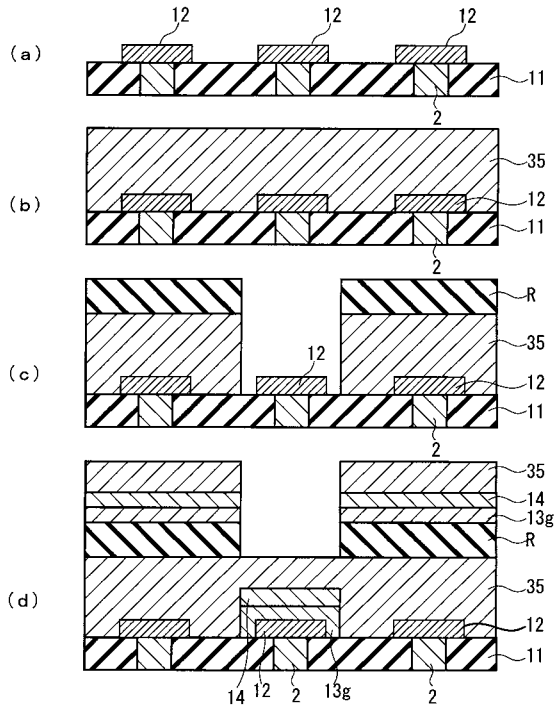
【 図 5 】



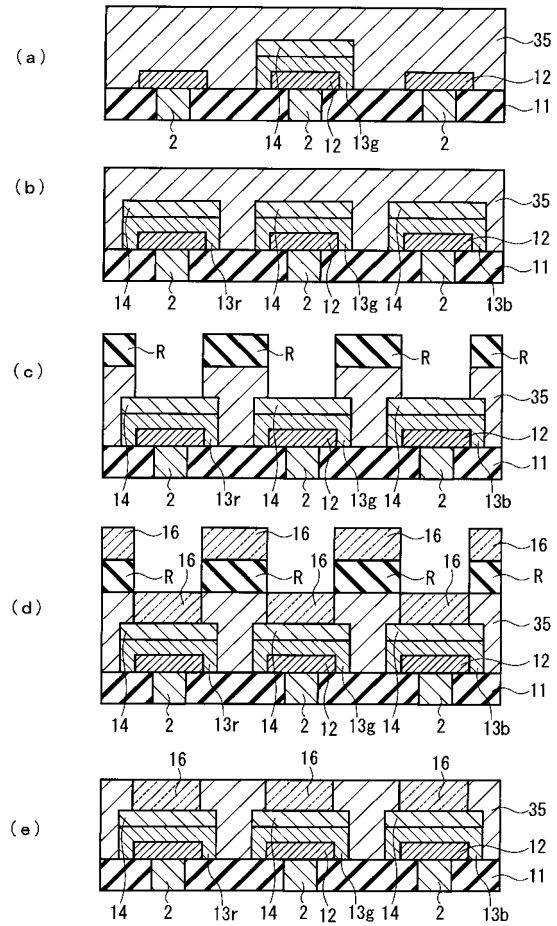
【 図 7 】



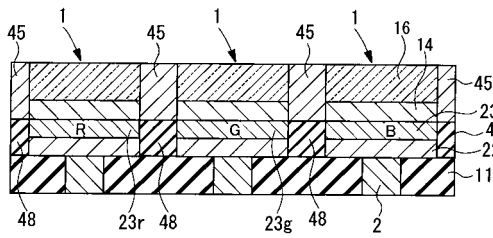
【 図 8 】



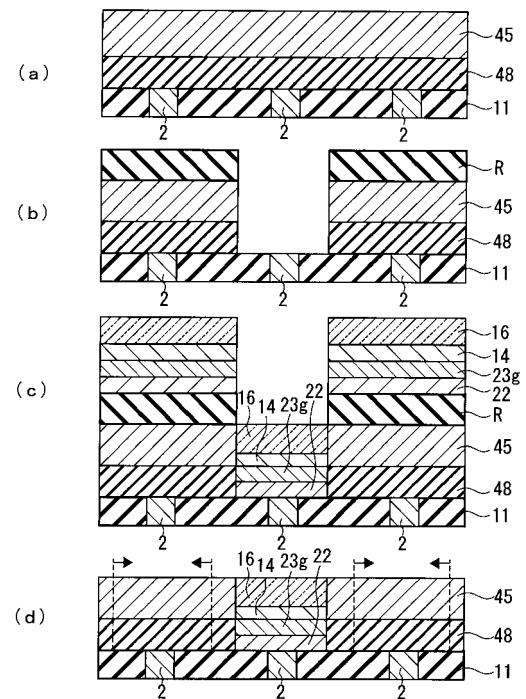
【 図 9 】



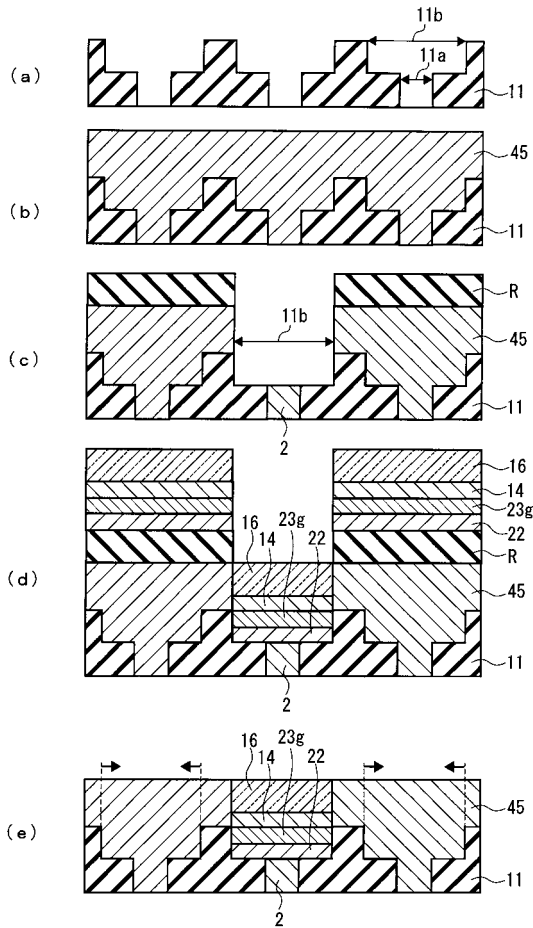
【 図 10 】



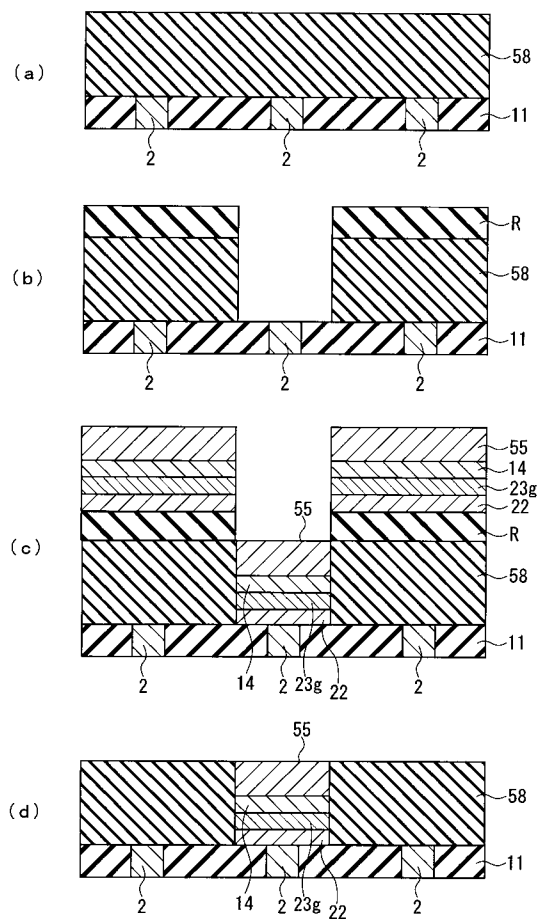
【 図 11 】



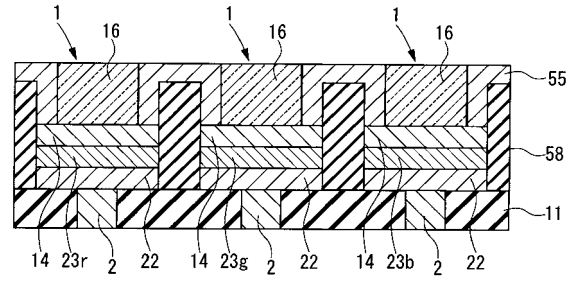
【 図 1 2 】



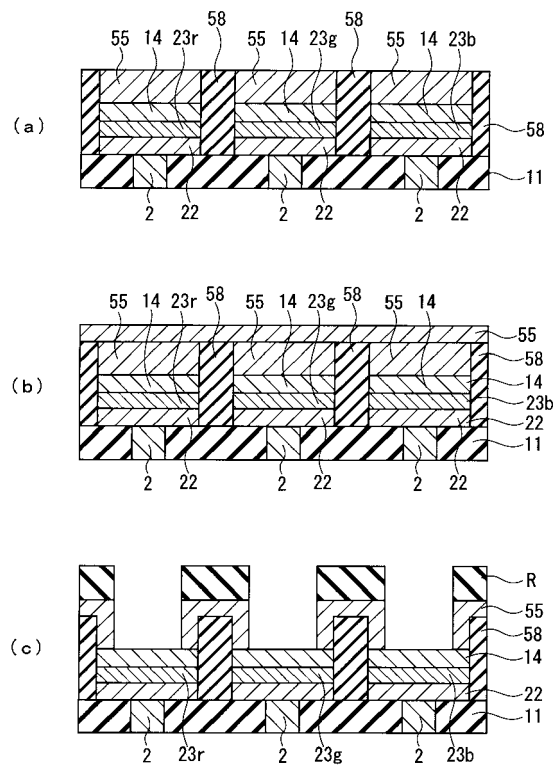
【 図 1 4 】



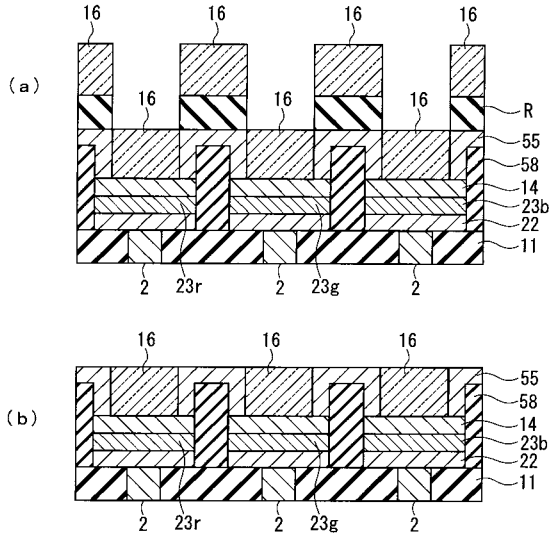
【 図 1 3 】



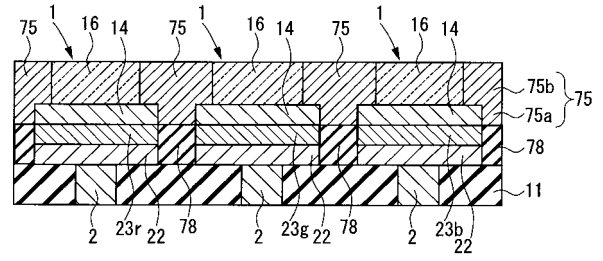
【 図 1 5 】



【 図 1 6 】



【 図 1 8 】



【 図 1 7 】

