

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 8 月 4 日(04.08.2016)



(10) 国際公開番号
WO 2016/121727 A1

- (51) 国際特許分類:
H01H 9/54 (2006.01) **H01H 47/00** (2006.01)
G01R 31/00 (2006.01)
- (21) 国際出願番号: PCT/JP2016/052097
- (22) 国際出願日: 2016 年 1 月 26 日(26.01.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-013676 2015 年 1 月 27 日(27.01.2015) JP
- (71) 出願人: 株式会社椿本チエイン(TSUBAKIMOTO CHAIN CO.) [JP/JP]; 〒5300005 大阪府大阪市北区中之島 3 丁目 3 番 3 号 Osaka (JP).
- (72) 発明者: 小山 晋吾(KOYAMA, Shingo); 〒5300005 大阪府大阪市北区中之島 3 丁目 3 番 3 号 株式会社椿本チエイン内 Osaka (JP).
- (74) 代理人: 河野 英仁, 外(KOHNO, Hideto et al.); 〒5400035 大阪府大阪市中央区釣鐘町二丁目 4 番 3 号 河野特許事務所 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

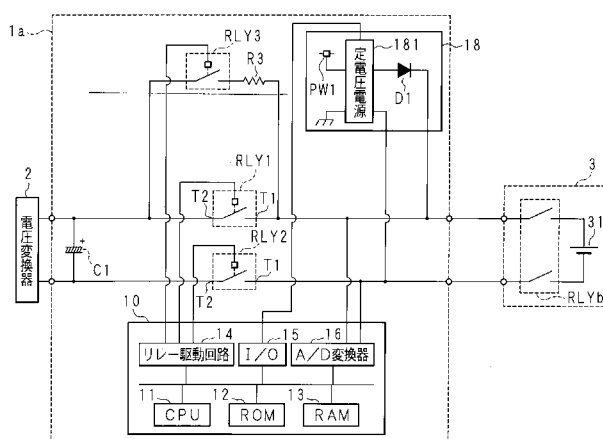
添付公開書類:

— 国際調査報告 (条約第 21 条(3))

(54) Title: SWITCH DEVICE, AND METHOD FOR DETERMINING SHORT-CIRCUIT IN SWITCH

(54) 発明の名称: スイッチ装置及びスイッチの短絡判定方法

[図1]



2 Voltage converter
14 Relay driving circuit
16 A/D converter
181 Constant voltage power supply

(57) Abstract: Provided are a switch device, and a method for determining a short-circuit in a switch, in which it is possible to individually and non-destructively determine whether or not a short-circuit has occurred in a pair of switches even when a battery is not connected. An A/D converter 16 detects the voltage between the two ends on one side of relay contacts of a pair of relays RLY 1 and RLY 2, i.e., across a pair of first terminals T1, T1, when a voltage application unit 18 applies the voltage to the pair of first terminals T1, T1, whereas an inspection circuit that includes a resistor R1, a capacitor, or a combination thereof is connected between the two ends on the other side of relay contacts of the pair of relays RLY1 and RLY2, i.e., to a pair of second terminals T2, T2. In this state, a control unit 10 sequentially switches on one and the other of the pair of relays RLY1 and RLY2, the amount of change or the ratio of change of the voltage detected by the A/D converter 16 before and after the relays RLY1 and RLY2 are switched on is calculated, and it is determined whether or not the calculation result is greater than a predetermined threshold value.

(57) 要約:

[続葉有]

WO 2016/121727 A1



バッテリーが接続されていない場合であっても、一対のスイッチが短絡しているか否かを各別に且つ非破壊的に判定することが可能なスイッチ装置及びスイッチの短絡判定方法を提供する。一対のリレー RLY1 及び RLY2 夫々のリレー接点の一端同士、即ち第 1 端子対 T1、T1 の間に、電圧印加部 18 が電圧を印加した場合に、第 1 端子対 T1、T1 間の電圧を A/D 変換器 16 が検出するのに対し、一対のリレー RLY1 及び RLY2 夫々のリレー接点の他端同士、即ち第 2 端子対 T2、T2 の間には、抵抗器 R1、コンデンサ、又はこれらの組み合わせを含む検出回路が接続されている。この状態で、制御部 10 が、一対のリレー RLY1 及び RLY2 の一方及び他方を順次オンし、オンする都度、オンする前と後とで A/D 変換器 16 が検出した電圧の変化量又は変化率を算出して算出結果が所定の閾値より大きいか否かを判定する。

明 細 書

発明の名称：スイッチ装置及びスイッチの短絡判定方法

技術分野

[0001] 本発明は、一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置及び該スイッチ装置に用いられるスイッチの短絡判定方法に関する。

背景技術

[0002] 近年、電気自動車をはじめとして、バッテリーに電力を蓄電して電力源として利用する用途が広がっており、バッテリーに対する充放電を行う電力変換装置の重要性が増している。高電圧及び／又は大電流で充放電を行う電力変換装置では、安全を期すためにも、バッテリーのインタフェースがリレー接点によって開閉されるようになっている。

[0003] 一方、高電圧が印加される回路や大電流が流れる回路をリレー接点が開閉した場合、アーク放電によって接点が溶着する可能性があるため、リレー接点が溶着しているか否かを判定可能にしておくことが非常に重要である。

[0004] これに対し、特許文献1には、二次電池とインバータからなる負荷とを接続する電力ラインに設けられた一对のメインリレーを交互にオンにしたときに、負荷側の電圧を検出することにより、オンしたメインリレーとは反対側のメインリレーが溶着しているか否かを判定するリレー溶着検出装置が開示されている。

[0005] また、特許文献2には、バッテリーからなる直流電源と負荷回路との間的一对の電源ラインに夫々挿入された第1及び第2のメインリレーの接点を交互にオフにしたときに、負荷回路に並列に接続されたコンデンサの電圧が低下するか否かを検出することにより、オフにしたメインリレーとは反対側のメインリレーの溶着を検出する方法及び装置が開示されている。

先行技術文献

特許文献

[0006] 特許文献1：特開2006-310219号公報

特許文献2：国際公開第2004/088696号

発明の概要

発明が解決しようとする課題

[0007] しかしながら、特許文献1及び2に開示された技術は、バッテリーが接続されていないときには適用できないという問題があり、更に、メインリレーの一方が実際に溶着していた場合は、溶着の判定又は検出のために他方のメインリレーをオンにしたときに、バッテリーから大電流が流れて他方のメインリレーが溶着する虞があった。

[0008] 本発明は斯かる事情に鑑みてなされたものであり、その目的とするところは、バッテリーが接続されていない場合であっても、一对のスイッチが短絡しているか否かを各別に且つ非破壊的に判定することが可能なスイッチ装置及びスイッチの短絡判定方法を提供することにある。

課題を解決するための手段

[0009] 本発明の一態様に係るスイッチ装置は、一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置において、前記スイッチ夫々の一端同士の間には電圧を印加する電圧印加部と、前記一端同士の間には電圧を検出する電圧検出部と、前記スイッチ夫々の他端同士の間には接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路とを備え、前記制御部は、前記一对のスイッチを択一的に順次オンするオン手段と、該オン手段がオンする都度、オンする前後で前記電圧検出部が検出した電圧の変化量又は変化率を算出する手段と、該手段が算出した変化量又は変化率が所定の閾値より大きいか否かを判定する手段とを有することを特徴とする。

[0010] 本発明の一態様に係るスイッチ装置は、一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置において、前記スイッチ夫々の一端同士の間には電圧を印加する電圧印加部と、前記一端同士の間には電圧（又は電流）を検出する検出部と、前記スイッチ夫々の他端同士

の間に接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路とを備え、前記制御部は、前記一对のスイッチを択一的に順次オンするオン手段と、該オン手段がオンする都度、前記検出部が検出した電圧（又は電流）が所定の閾値より小さい（又は大きい）か否かを判定する手段とを有することを特徴とする。

[0011] 本発明の一態様に係るスイッチ装置は、前記回路に前記第2のスイッチを含む場合、前記オン手段は、前記第2のスイッチを前記一对のスイッチ夫々と同時的にオンするようにしてあることを特徴とする。

[0012] 本発明の一態様に係るスイッチの短絡判定方法は、一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置で前記スイッチ夫々の短絡の有無を判定する方法において、前記スイッチ夫々の一端同士の間に電圧を印加する電圧印加部と、前記一端同士の間電圧を検出する電圧検出部と、前記スイッチ夫々の他端同士の間に接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路とを用意し、前記一对のスイッチを択一的に順次オンし、オンする都度、オンする前後で前記電圧検出部が検出した電圧の変化量又は変化率を算出し、算出した変化量又は変化率と所定の閾値とを比較し、比較結果に基づいて前記一对のスイッチ夫々が短絡しているか否かを判定することを特徴とする。

[0013] 本発明の一態様に係るスイッチの短絡判定方法は、一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置で前記スイッチ夫々の短絡の有無を判定する方法において、前記スイッチ夫々の一端同士の間に電圧を印加する電圧印加部と、前記一端同士の間電圧又は電流を検出する検出部と、前記スイッチ夫々の他端同士の間に接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路とを用意し、前記一对のスイッチを択一的に順次オンし、オンする都度、前記検出部が検出した電圧又は電流と所定の閾値とを比較し、比較結果に基づいて前記一对のスイッチ夫々が短絡しているか否かを判定することを特徴とする。

[0014] 本態様にあつては、一対のスイッチ夫々の一端同士の間には電圧印加部が接続されており、他端同士の間には抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路が接続されている。この状態で、制御部が、電圧印加部による電圧の印加をオンすると共に、一対のスイッチの一方及び他方を順次オンし、オンする都度、オンする前と後とで電圧検出部が検出した電圧の変化量又は変化率を算出して算出結果が所定の閾値より大きいかなかを判定する。

これにより、一対のスイッチの一方がオンになった場合、他方のスイッチが短絡しているときは、電圧印加部から一対のスイッチを介して上記回路に電流が流れ、電圧検出部が検出する電圧が低下するのに対し、他方のスイッチが短絡していないときは、電圧検出部が検出する電圧が低下しない。このため、制御部が一対のスイッチの一方（又は他方）をオンする前後で電圧検出部が検出した電圧について、変化量又は変化率が所定の閾値より大きいときは、一対のスイッチの他方（又は一方）が短絡していると判定される。

[0015] 本態様にあつては、一対のスイッチ夫々の一端同士の間には電圧印加部が接続されており、他端同士の間には抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路が接続されている。この状態で、制御部が、電圧印加部による電圧の印加をオンすると共に、一対のスイッチの一方及び他方を順次オンし、オンする都度、検出部が検出した電圧が所定の閾値より小さいかな否か、又は検出部が検出した電流が所定の閾値より大きいかな否かを判定する。

これにより、一対のスイッチの一方がオンになった場合、他方のスイッチが短絡しているときは、電圧印加部から一対のスイッチを介して上記回路に電流が流れて電圧印加部からの印加電圧が低下する。この場合、検出部が所定の閾値より小さい電圧又は所定の閾値より大きい電流を検出するのに対し、他方のスイッチが短絡していないときは、検出部が所定の閾値より小さくない電圧又は所定の閾値より大きくない電流を検出する。このため、制御部が一対のスイッチの一方（又は他方）をオンした場合に、検出部が所定の閾

値より小さい電圧又は大きい電流を検出したときは、一対のスイッチの他方（又は一方）が短絡していると判定される。

[0016] 本態様にあっては、上記回路に第2のスイッチが含まれる場合、制御部は、一対のスイッチの一方及び他方を順次オンするときに、第2のスイッチを同時的にオンする。

これにより、一対のスイッチについて短絡の有無を判定する必要がある場合に、第2のスイッチがオフされたときは、上記回路の一部又は全部が、一対のスイッチ夫々の他端同士の間から切り離される。

発明の効果

[0017] 上記によれば、制御部が一対のスイッチの一方（又は他方）をオンする前後で電圧検出部が検出した電圧について、変化量又は変化率が所定の閾値より大きいとき、又は制御部が一対のスイッチの一方（又は他方）をオンした場合に電流検出部が検出した電流が所定の閾値より大きいときは、一対のスイッチの他方（又は一方）が短絡していると判定される。

従って、バッテリーが接続されていない場合であっても、一対のスイッチが短絡しているか否かを各別に且つ非破壊的に判定することが可能となる。

図面の簡単な説明

[0018] [図1]本発明の実施の形態1に係るスイッチ装置の構成例を示すブロック図である。

[図2]本発明の実施の形態1に係るスイッチ装置でリレー接点の短絡の有無を判定するCPUの処理手順を示すフローチャートである。

[図3]本発明の実施の形態1に係るスイッチ装置でリレー接点の短絡の有無を判定するCPUの処理手順を示すフローチャートである。

[図4]本発明の実施の形態2に係るスイッチ装置の構成例を示すブロック図である。

[図5]本発明の実施の形態2に係るスイッチ装置でリレー接点の短絡の有無を判定するCPUの処理手順を示すフローチャートの一部である。

[図6]本発明の実施の形態3に係るスイッチ装置の構成例を示すブロック図で

ある。

[図7]本発明の実施の形態3に係るスイッチ装置でリレー接点の短絡の有無を判定するCPUの処理手順を示すフローチャートの一部である。

発明を実施するための形態

[0019] 以下、本発明をその実施の形態を示す図面に基づいて詳述する。

(実施の形態1)

図1は、本発明の実施の形態1に係るスイッチ装置の構成例を示すブロック図である。図中1aはスイッチ装置であり、スイッチ装置1aは、交流電圧を直流電圧に変換する外部の電圧変換器2、及び直流電力を蓄電する外部の蓄電装置3間の接続をオン／オフする一対のリレー（一対のスイッチに相当）RLY1及びRLY2と、該リレーRLY1及びRLY2夫々のオン及びオフを制御する制御部10とを備える。一対のリレーは、例えば電磁開閉器、電磁接触器、汎用の電磁リレー、又は半導体リレーであるが、MOSFET（Metal-Oxide-Semiconductor Field Effect Transistor）等のスイッチング素子であってもよい。

[0020] 蓄電装置3は、バッテリー31と、該バッテリー31及びスイッチ装置1a間の接続をオン／オフする2回路のリレー接点を有するリレーRLYbとを備えるが、これに限定されるものではない。例えば充放電ケーブルによって、スイッチ装置1aが蓄電装置3のバッテリー31に着脱可能に接続されるようになっていてもよい。リレーRLYbは、例えば不図示の制御回路又は使用者がオン／オフするものである。

[0021] 本実施の形態1では、スイッチ装置1aに電圧変換器2及び／又は蓄電装置3が接続されていなくてもよい。電圧変換器2は、バッテリー31からの直流電圧を交流電圧に変換するインバータの機能を兼ね備えるものであってもよい。

[0022] スイッチ装置1aは、また、リレーRLY1及びRLY2夫々のリレー接点の一端同士（以下、第1端子対という）T1、T1の間に、リレー接点の短絡の有無を検査するための検査電圧を印加する電圧印加部18と、リレー

R L Y 1 及び R L Y 2 夫々のリレー接点の他端同士（以下、第 2 端子対という）T 2, T 2 の間に接続されたコンデンサ C 1 からなる検査回路と、リレー R L Y 3 とを備える。リレー R L Y 3 のリレー接点は、抵抗器 R 3 と直列に接続されており、この直列回路が、リレー R L Y 1 のリレー接点と並列に接続されている。

[0023] コンデンサ C 1 は、例えば電圧変換器 2 の出力電圧を平滑するためのものである。なお、上記検査回路は、抵抗器であってもよいし、1 又は複数の抵抗器及び／又はコンデンサを組み合わせで接続した回路であってもよい。但し、検査回路は、リレー R L Y 1 及び R L Y 2 夫々のリレー接点を介して電圧印加部 1 8 の負荷となったときに、検査電圧を低下させるものである必要がある。

[0024] リレー R L Y 3 は、リレー R L Y 1 のリレー接点に流れる突入電流を防止するためのものであり、小容量の電磁リレー等が適用される。例えばリレー R L Y 1 及び R L Y 2 が同時的にオンとなる場合、電圧変換器 2 の出力用のコンデンサ C 1 に対し、バッテリー 3 1 からリレー R L Y 1 及び R L Y 2 夫々のリレー接点を介して突入電流が流れる場合がある。これを防止するために、予めリレー R L Y 2 及び R L Y 3 を一時的にオンすることにより、バッテリー 3 1 から抵抗器 R 3 を介してコンデンサ C 1 が緩やかに充電される。本実施の形態 1 では、リレー R L Y 3 を上記とは別の目的で用いる。

[0025] 制御部 1 0 は C P U 1 1 を有し、C P U 1 1 は、制御プログラム等の情報を記憶する R O M 1 2、一時的に発生した情報を記憶する R A M 1 3、リレー R L Y 1、R L Y 2 及び R L Y 3 夫々を駆動するリレー駆動回路 1 4、電圧印加部 1 8 のオン／オフを制御するための I / O（入出力インタフェース）1 5、並びにアナログの電圧をデジタルの電圧値に変換する A / D 変換器 1 6（電圧検出部に相当）とバス接続されている。

[0026] リレー駆動回路 1 4 は、リレー R L Y 1、R L Y 2 及び R L Y 3 夫々のリレーコイルに接続されている。リレー駆動回路 1 4 がこれらのリレーコイルに励磁電流を流して各別に駆動することにより、リレー R L Y 1、R L Y 2

及びR L Y 3 夫々がオンとなる。

[0027] A/D変換器16は、第1端子対T1, T1の間に接続されており、電圧印加部18が第1端子対T1, T1の間に印加した電圧を変換してデジタルの電圧値を検出するようになっている。ここでは、A/D変換器16の入力インピーダンスが、電圧印加部18の出力インピーダンス及び抵抗器R3の抵抗値よりも十分に大きく、実質的には、第1端子対T1, T1の間にA/D変換器16が接続されていることが無視できるものとする。

[0028] 電圧印加部18は、いわゆるフの字特性を有する定電圧電源181と定電圧電源181のプラス側の出力端にアノードが接続されたダイオードD1とを有する。定電圧電源181には電源PW1から低圧の直流電圧が供給されており、定電圧電源181がこの直流電圧を昇圧して、例えば450V~500Vの検査電圧を生成する。電圧印加部18が第1端子対T1, T1の間に印加する検査電圧は、ダイオードD1のカソード及び定電圧電源181のマイナス側の出力端から供給される。

[0029] 例えばスイッチ装置1a及び蓄電装置3の間が充放電ケーブルで接続されている場合に、充放電ケーブルが短絡しているか否かを検査するための検査電圧を印加する電圧印加回路が備えられているときは、電圧印加回路が電圧印加部18を兼用してもよい。

[0030] 電圧印加部18が供給する検査電圧は直流電圧であるが、これに限定されるものではない。例えば第1端子対T1, T1間の電圧を整流してA/D変換器16に与えるように構成した場合は、検査電圧が交流電圧であってもよい。但し、上述の検査回路がコンデンサを含む場合は、検査電圧が直流電圧であることが好ましい。

[0031] 上述の構成において、制御部10は、予め電圧変換器2から第2端子対T2, T2の間に直流電圧が印加されていないこと、及び蓄電装置3から第1端子対T1, T1の間に直流電圧が印加されていないことを確認する。その後、制御部10が、電圧印加部18によって第1端子対T1, T1の間に電圧を印加すると共に、リレーR L Y 1及びR L Y 2の一方及び他方を順次オ

ンし、オンする前後における第1端子対T1, T1間の電圧変化に基づいて、リレーRLY1及びRLY2夫々のリレー接点が短絡しているか否かを各別に判定する。

[0032] 例えばリレーRLY1のみがオンとなる場合、リレーRLY2のリレー接点が短絡しているときは、電圧印加部18の定電圧電源181からダイオードD1、並びにリレーRLY1及びRLY2夫々のリレー接点を介してコンデンサC1に充電電流が流れ、定電圧電源181からの検査電圧がフの字特性によって低下する。このため、リレーRLY1がオンとなる前後における第1端子対T1, T1間の電圧に変化が生じる。この電圧の変化量又は変化率が所定の閾値より大きいときに、リレーRLY2のリレー接点が短絡していると判定される。

[0033] 同様に、リレーRLY2のみがオンとなる場合、リレーRLY2がオンとなる前後における第1端子対T1, T1間の電圧の変化量又は変化率が所定の閾値より大きいときに、リレーRLY1のリレー接点が短絡していると判定される。リレー接点が短絡する原因として真っ先に挙げられるのは溶着であるが、短絡の原因が溶着に限定されるものではない。

[0034] 一方、リレーRLY1及びRLY2夫々のリレー接点が共に短絡している場合、上述の方法ではリレー接点の短絡が検出されない。但し、電圧印加部18によって第1端子対T1, T1の間に検査電圧が印加された場合、コンデンサC1への充電電流によって第1端子対T1, T1間の電圧が一定の電圧よりも低下するため、リレーRLY1及びRLY2夫々のリレー接点が共に短絡していると判定される。なお、検査電圧を印加してリレーRLY2のみをオンした場合、第1端子対T1, T1間の電圧が低下するときに、リレーRLY1又はリレーRLY3のリレー接点が短絡していると判定してもよい。

[0035] 以下では、上述した制御部10の動作を、それを示すフローチャートを用いて説明する。以下に示す処理は、ROM12に予め格納された制御プログラムに従って、CPU11により実行される。

図2及び3は、本発明の実施の形態1に係るスイッチ装置1aでリレー接点の短絡の有無を判定するCPU11の処理手順を示すフローチャートである。図2及び3の処理は、スイッチ装置1aにおける自己診断プログラムの1つとして適時起動される。

[0036] 図2の処理が起動された場合、CPU11は、リレー駆動回路14により、リレーRLY1及びRLY2を含む全てのリレーをオフする(S10)と共に、電圧印加部18による検査電圧の印加をオフする(S11)。その後、CPU11は、全てのリレーの動作時間及び定電圧電源181のオフ時間より長い所定時間だけ待機した(S12)後、第1端子対T1, T1間の電圧を検出する(S13)。CPU11が所定時間だけ待機するには、例えば不図示のタイマが計時を開始してから所定時間を計時するまで待機すればよい。

[0037] 次いで、CPU11は、実質的にゼロではない電圧が検出されたか否かによって、バッテリー31から第1端子対T1, T1の間への電圧印加が有るか否かを判定する(S14)。バッテリー31からの電圧印加が有る場合(S14: YES)、CPU11は、電圧印加がなくなるまで待機するために、ステップS12に処理を移す。

[0038] バッテリー31からの電圧印加が無い場合(S14: NO)、CPU11は、リレーRLY2及びRLY3をオンし(S15)、リレーRLY2及びRLY3夫々の動作時間より長い所定時間だけ待機した(S16)後、第1端子対T1, T1間の電圧を検出する(S17)。ここでの所定時間は、ステップS12における所定時間と異なってもよい(以下同様)。上述したように、A/D変換器16の入力インピーダンスが抵抗器R3の抵抗値よりも十分大きい場合、ステップS17では、実質的に第2端子対T2, T2に印加される電圧が検出される。

[0039] 次いで、CPU11は、実質的にゼロではない電圧が検出されたか否かによって、電圧変換器2から第2端子対T2, T2の間への電圧印加が有るか否かを判定する(S18)。電圧変換器2からの電圧印加が有る場合(S1

8 : YES)、CPU 11は、電圧印加がなくなるまで待機するために、ステップS 16に処理を移す。一方、電圧変換器2からの電圧印加が無い場合(S 18 : NO)、CPU 11は、リレーRLY 2及びRLY 3をオフにする(S 19)。

[0040] 図3に移って、CPU 11は、I/O 15を用いて電圧印加部18による検査電圧の印加をオンする(S 20)。その後、CPU 11は、リレーRLY 2及びRLY 3の動作時間及び定電圧電源181のオン時間より長い所定時間だけ待機した(S 21)後、第1端子対T 1, T 1間の電圧を検出し(S 22)、検出した電圧をRAM 13に記憶する(S 23)。

[0041] 次いで、CPU 11は、リレーRLY 1をオンし(S 24 : S 34と併せて、オン手段に相当)、リレーRLY 1の動作時間より長い所定時間だけ待機した(S 25)後、第1端子対T 1, T 1間の電圧を検出する(S 26)。その後、CPU 11は、第1端子対T 1, T 1間の電圧について、RAM 13に記憶した電圧に対する検出した電圧の変化量又は変化率を算出し(S 27 : 算出する手段に相当)、算出結果が所定の閾値より大きいか否かを判定する(S 28 : S 38と併せて、判定する手段に相当)。

[0042] 算出結果が所定の閾値より大きい場合(S 28 : YES)、CPU 11は、リレーRLY 2のリレー接点(図では単にリレーRLY 2と表記する: 以下同様)が短絡している旨をRAM 13に記憶した(S 29)後、後述するステップS 40に処理を移す。ステップS 29では、短絡の旨をRAM 13に記憶せずに、例えば不図示の表示部及び/又は音声出力部に警報を出力するようにしてもよい。

[0043] 算出結果が所定の閾値より大きくない場合(S 28 : NO) CPU 11は、リレーRLY 1をオフし(S 30)、リレーRLY 1の動作時間より長い所定時間だけ待機する(S 31)。以下のステップS 32からS 38までの処理は、上述のステップS 22からS 28までの処理におけるリレーRLY 1をリレーRLY 2に置き換えたものである。具体的には、ステップS 34にてリレーRLY 2をオンし、ステップS 35にてリレーRLY 2の動作時

間より長い所定時間だけ待機する。その他のステップについては、説明を省略する。

[0044] ステップS 3 8で算出結果が所定の閾値より大きい場合（S 3 8：YES）、CPU 1 1は、リレーRLY 1のリレー接点が短絡している旨をRAM 1 3に記憶する（S 3 9）。ここでも短絡の旨をRAM 1 3に記憶せずに、警報を出力するようにしてもよい。所定の閾値は、ステップS 2 8とS 3 8とで異なってもよい。算出結果が所定の閾値より大きくない場合（S 3 8：NO）又はステップS 3 9の処理を終えた場合、CPU 1 1は、リレーRLY 1及びRLY 2を含む全てのリレーをオフする（S 4 0）と共に、電圧印加部1 8による検査電圧の印加をオフして（S 4 1）図2及び3に示す処理を終了する。

[0045] 上述のフローチャートでは、ステップS 2 0からS 4 0までの処理にて、リレーRLY 1及びRLY 2の順序でリレー接点が短絡しているか否かを判定したが、先にリレーRLY 2のリレー接点について短絡の有無の判定を行うようにしてもよい。また、電圧印加部1 8をオンした後にリレーRLY 1及びRLY 2をオンしたが、リレーRLY 1及びRLY 2夫々をオンした後に電圧印加部1 8をオンするようにしてもよい（後述する他の実施の形態についても同様）。

[0046] 以上のように本実施の形態1によれば、リレーRLY 1及びRLY 2夫々のリレー接点の一端同士、即ち第1端子対T 1，T 1の間に、電圧印加部1 8が接続されており、他端同士、即ち第2端子対T 2，T 2の間に抵抗器R 1、コンデンサ、又はこれらの組み合わせを含む検査回路が接続されている。この状態で、制御部1 0が、電圧印加部1 8による試験電圧の印加をオンすると共に、リレーRLY 1及びRLY 2の一方及び他方を順次オンし、オンする都度、オンする前と後とでA/D変換器1 6が検出した電圧の変化量又は変化率を算出して算出結果が所定の閾値より大きいか否かを判定する。

これにより、リレーRLY 1及びRLY 2の一方がオンになった場合、他方のリレー接点が短絡しているときは、電圧印加部1 8からリレーRLY 1

及びRLY2夫々のリレー接点を介して上記検査回路に電流が流れ、A/D変換器16が検出する電圧が低下するのに対し、他方のリレー接点が短絡していないときは、A/D変換器16が検出する電圧が低下しない。このため、制御部10がリレーRLY1及びRLY2の一方（又は他方）をオンする前後でA/D変換器16が検出した電圧について、変化量又は変化率が所定の閾値より大きいときは、リレーRLY1及びRLY2の他方（又は一方）のリレー接点が短絡していると判定される。

従って、バッテリー31が接続されていない場合であっても、リレーRLY1及びRLY2のリレー接点が短絡しているか否かを各別に且つ非破壊的に判定することが可能となる。

[0047] （実施の形態2）

実施の形態1が、第1端子対T1、T1の間に印加したときに低下する検査電圧の変化量又は変化率と所定の閾値との比較結果に基づいてリレー接点の短絡の有無が判定される形態であるのに対し、実施の形態2は、第1端子対T1、T1の間に印加したときに低下する検査電圧と所定の閾値との比較結果に基づいてリレー接点の短絡の有無が判定される形態である。

[0048] 図4は、本発明の実施の形態2に係るスイッチ装置の構成例を示すブロック図である。図中1bはスイッチ装置であり、スイッチ装置1bは、第2端子対T2、T2の間にリレー接点が接続されたリレー（第2のスイッチに相当）RLY4からなる検査回路を備える。リレーRLY4のリレーコイルは、リレー駆動回路14に接続されている。リレー駆動回路14がこのリレーコイルに励磁電流を流して駆動することにより、リレーRLY4がオンとなる。

[0049] スイッチ装置1bのその他の構成は、実施の形態1におけるスイッチ装置1aと同様であるため、実施の形態1に対応する箇所には同様の符号を付してその説明を省略する。本実施の形態2では、第1端子対T1、T1間の電圧を検出するA/D変換器16が、検出部に相当する。

[0050] なお、上記検査回路は、リレーRLY4のリレー接点と、1又は複数の抵

抗器及び／又はコンデンサとを組み合わせで接続した回路であってもよい（この検査回路又は実施の形態１における検査回路が、抵抗器、コンデンサ、第２のスイッチ又はこれらの組み合わせを含む回路に相当）。但し、検査回路は、リレーＲＬＹ１及びＲＬＹ２夫々のリレー接点を介して電圧印加部１８の負荷となったときに、検査電圧を低下させるものである必要がある。リレーＲＬＹ４がオンした場合、リレー接点に流れる電流は、フの字特性を有する定電圧電源１８１から流れることとなるため、リレーＲＬＹ４は小容量の電磁リレー等を適用することが可能である。

[0051] 上述の構成において、制御部１０は、電圧印加部１８によって第１端子対Ｔ１，Ｔ１の間に電圧を印加し、更にリレーＲＬＹ４をオンした後に、リレーＲＬＹ１及びＲＬＹ２の一方及び他方を順次オンし、オンしたときの第１端子対Ｔ１，Ｔ１間の電圧に基づいて、リレーＲＬＹ１及びＲＬＹ２夫々のリレー接点が短絡しているか否かを各別に判定する。

[0052] 例えばリレーＲＬＹ１及びＲＬＹ２のうちリレーＲＬＹ１のみがオンとなる場合、リレーＲＬＹ２のリレー接点が短絡しているときは、電圧印加部１８の定電圧電源１８１からダイオードＤ１、並びにリレーＲＬＹ１及びＲＬＹ２夫々のリレー接点を介してリレーＲＬＹ４のリレー接点に電流が流れ、定電圧電源１８１からの検査電圧がフの字特性によって低下する。このため、リレーＲＬＹ１がオンとなった後に第１端子対Ｔ１，Ｔ１間の電圧が低下する。この電圧が所定の閾値より小さいときに、リレーＲＬＹ２のリレー接点が短絡していると判定される。

[0053] 同様に、リレーＲＬＹ１及びＲＬＹ２のうちリレーＲＬＹ２のみがオンとなる場合、リレーＲＬＹ２がオンとなった後の第１端子対Ｔ１，Ｔ１間の電圧が所定の閾値より小さいときに、リレーＲＬＹ１のリレー接点が短絡していると判定される。なお、リレーＲＬＹ１及びＲＬＹ２をオンする前の第１端子対Ｔ１，Ｔ１間の電圧が所定の閾値より小さい場合、リレーＲＬＹ１及びＲＬＹ２夫々のリレー接点が共に短絡していると判定される。この場合、蓄電装置３との間に充放電ケーブルが接続されているときは、充放電ケーブ

ルの短絡を含めた判定が可能となる。

[0054] 以下では、上述した制御部 10 の動作を、それを示すフローチャートを用いて説明する。

図 5 は、本発明の実施の形態 2 に係るスイッチ装置 1 b でリレー接点の短絡の有無を判定する CPU 11 の処理手順を示すフローチャートの一部である。図 5 の処理は、実施の形態 1 の図 2 に示す処理に後続する処理として実行される。但し、ステップ S 10 でオフされるリレーには、リレー RLY 4 が含まれるものとする。

[0055] 図 2 のステップ S 19 から図 5 に移って、CPU 11 は、I/O 15 を用いて電圧印加部 18 による検査電圧の印加をオンする (S 50)。その後、CPU 11 は、リレー RLY 1 及び RLY 4 をオンし (S 54 : S 64 と併せて、オン手段に相当)、リレー RLY 1 から RLY 4 までのリレーの動作時間及び定電圧電源 181 のオン時間より長い所定時間だけ待機した (S 55) 後、第 1 端子対 T 1, T 1 間の電圧を検出する (S 56)。

[0056] 次いで、CPU 11 は、電圧の検出結果が所定の閾値より小さいか否かを判定し (S 58 : S 68 と併せて、判定する手段に相当)、所定の閾値より小さい場合 (S 58 : YES)、リレー RLY 2 のリレー接点が短絡している旨を RAM 13 に記憶して (S 59) ステップ S 70 に処理を移す。

[0057] 一方、ステップ S 58 で検出結果が所定の閾値より小さくない場合 (S 58 : NO)、CPU 11 は、リレー RLY 1 をオフする (S 60)。その後、CPU 11 は、リレー RLY 2 をオンし (S 64)、リレー RLY 1 及び RLY 2 の動作時間より長い所定時間だけ待機した (S 65) 後、第 1 端子対 T 1, T 1 の間の電圧を検出する (S 66)。

[0058] 次いで、CPU 11 は、電圧の検出結果が所定の閾値より小さいか否かを判定し (S 68)、所定の閾値より小さい場合 (S 68 : YES)、リレー RLY 1 のリレー接点が短絡している旨を RAM 13 に記憶する (S 69)。ここでも短絡の旨を RAM 13 に記憶せずに、警報を出力するようにしてもよい。所定の閾値は、ステップ S 58 と S 68 とで異なってもよい。

[0059] 算出結果が所定の閾値より小さくない場合（S 6 8 : N O）又はステップ S 6 9 の処理を終えた場合、C P U 1 1 は、リレー R L Y 1、R L Y 2 及び R L Y 4 を含む全てのリレーをオフする（S 7 0）と共に、電圧印加部 1 8 による検査電圧の印加をオフして（S 7 1）図 5 の処理を終了する。

[0060] 以上のように本実施の形態 2 によれば、リレー R L Y 1 及び R L Y 2 夫々のリレー接点の一端同士、即ち第 1 端子対 T 1、T 1 の間に、電圧印加部 1 8 が接続されており、他端同士、即ち第 2 端子対 T 2、T 2 の間に抵抗器、コンデンサ、リレー R L Y 4 又はこれらの組み合わせを含む検査回路が接続されている。この状態で、制御部 1 0 が、電圧印加部 1 8 による試験電圧の印加をオンすると共に、リレー R L Y 1 及び R L Y 2 の一方及び他方を順次オンし、オンする都度、A / D 変換器 1 6 が検出した電圧が所定の閾値より小さいか否かを判定する。

これにより、リレー R L Y 1 及び R L Y 2 の一方がオンになった場合、他方のリレー接点が短絡しているときは、電圧印加部 1 8 からリレー R L Y 1 及び R L Y 2 夫々のリレー接点を介して上記検査回路に電流が流れて電圧印加部 1 8 からの印加電圧が低下し、A / D 変換器 1 6 が所定の閾値より小さい電圧を検出するのに対し、他方のリレー接点が短絡していないときは、A / D 変換器 1 6 が所定の閾値より小さくない電圧を検出する。このため、制御部 1 0 がリレー R L Y 1 及び R L Y 2 の一方（又は他方）をオンした場合に、A / D 変換器 1 6 が所定の閾値より小さい電圧を検出したときは、リレー R L Y 1 及び R L Y 2 の他方（又は一方）のリレー接点が短絡していると判定される。

従って、バッテリー 3 1 が接続されていない場合であっても、リレー R L Y 1 及び R L Y 2 のリレー接点が短絡しているか否かを各別に且つ非破壊的に判定することが可能となる。

[0061] また、実施の形態 2 によれば、制御部 1 0 は、リレー R L Y 1 及び R L Y 2 のうち、リレー R L Y 1 及び R L Y 2 を順次オンするときに、検査回路に含まれるリレー R L Y 4 を同時的にオンする。

従って、リレー R L Y 1 及び R L Y 2 のリレー接点について短絡の有無を判定する必要がある場合に、リレー R L Y 4 をオフして検査回路の一部又は全部を第 2 端子対 T 2, T 2 から切り離すことが可能となる。

[0062] (実施の形態 3)

実施の形態 1 が、電圧印加部 1 8 が第 1 端子対 T 1, T 1 の間に印加したときに低下する検査電圧の変化量又は変化率と所定の閾値との比較結果に基づいてリレー R L Y 1 及び R L Y 2 夫々のリレー接点の短絡の有無が判定される形態であるのに対し、実施の形態 3 は、電圧印加部 1 8 から第 1 端子対 T 1, T 1 の間に流れる電流と所定の閾値との比較結果に基づいてリレー R L Y 1 及び R L Y 2 夫々のリレー接点の短絡の有無が判定される形態である。

[0063] 図 6 は、本発明の実施の形態 3 に係るスイッチ装置の構成例を示すブロック図である。図中 1 c はスイッチ装置であり、スイッチ装置 1 c は、電圧印加部 1 8 から第 1 端子対 T 1, T 1 の間に流れる電流を検出する電流検出部 1 9 と、第 2 端子対 T 2, T 2 の間に接続された抵抗器 R 1 からなる検査回路とを備える。

[0064] 電流検出部 1 9 は、抵抗器 R 4 と、該抵抗器 R 4 に流れる電流による電圧降下を増幅する差動増幅器 1 9 1 とを有する。抵抗器 R 4 は、ダイオード D 1 のカソードとリレー R L Y 1 のリレー接点の一端との間に接続されている。差動増幅器 1 9 1 の出力は、A/D 変換器 1 6 に接続されている。これにより、A/D 変換器 1 6 が、抵抗器 R 4 を流れる電流をデジタルの電流値に変換して検出する。本実施の形態 3 では、電流検出器 1 9 及び A/D 変換器 1 6 が、検出部に相当する。

[0065] スイッチ装置 1 c のその他の構成は、実施の形態 1 におけるスイッチ装置 1 a と同様であるため、実施の形態 1 に対応する箇所には同様の符号を付してその説明を省略する。なお、上記検査回路は、実施の形態 2 におけるリレー R L Y 4 のリレー接点と、1 又は複数の抵抗器及び／又はコンデンサとを組み合わせで接続した回路であってもよい。

[0066] 上述の構成において、制御部 10 は、電圧印加部 18 によって第 1 端子対 T1, T1 の間に電圧を印加した後に、リレー RLY1 及び RLY2 の一方及び他方を順次オンし、オンしたときに第 1 端子対 T1, T1 の間に流れる電流に基づいて、リレー RLY1 及び RLY2 夫々のリレー接点が短絡しているか否かを各別に判定する。

[0067] 例えばリレー RLY1 のみがオンとなる場合、リレー RLY2 のリレー接点が短絡しているときは、電圧印加部 18 の定電圧電源 181 からダイオード D1、抵抗器 R4、並びにリレー RLY1 及び RLY2 夫々のリレー接点を介して抵抗器 R1 に電流が流れる。この場合、抵抗器 R4 を流れる電流が所定の閾値より大きいときに、リレー RLY2 のリレー接点が短絡していると判定される。同様に、リレー RLY2 のみがオンとなる場合、抵抗器 R4 を流れる電流が所定の閾値より大きいときに、リレー RLY1 のリレー接点が短絡していると判定される。

[0068] 以下では、上述した制御部 10 の動作を、それを示すフローチャートを用いて説明する。

図 7 は、本発明の実施の形態 3 に係るスイッチ装置 1c でリレー接点の短絡の有無を判定する CPU11 の処理手順を示すフローチャートの一部である。図 7 の処理は、実施の形態 1 の図 2 に示す処理に後続する処理として実行される。

[0069] 図 7 に示すステップ S80 から S101 までの処理のうち、ステップ S84、S86、S88、S96 及び S98 を除く処理については、実施の形態 2 の図 5 に示すステップ S50 から S71 までの処理と内容が実質的に同一であるため、説明の一部を省略する。

[0070] 図 2 のステップ S19 から図 7 に移って、CPU11 は、電圧印加部 18 による検査電圧の印加をオンする (S80) と共に、リレー RLY1 をオンし (S84 : S94 と併せて、オン手段に相当)、リレー RLY1 から RLY3 までのリレーの動作時間及び定電圧電源 181 のオン時間より長い所定時間だけ待機した (S85) 後、電流検出部 19 及び A/D 変換器 16 を用

いて第1端子対T1, T1の間に流れる電流を検出する(S86)。

[0071] 次いで、CPU11は、電流の検出結果が所定の閾値より大きいか否かを判定し(S88:S98と併せて、判定する手段に相当)、所定の閾値より大きい場合(S88:YES)、リレーRLY2のリレー接点が短絡している旨をRAM13に記憶して(S89)ステップS100に処理を移す。

[0072] 一方、ステップS88で検出結果が所定の閾値より大きくない場合(S88:NO)、CPU11は、リレーRLY1をオフする(S90)。その後、CPU11は、リレーRLY2をオンして(S94)リレーRLY1及びRLY2の動作時間より長い所定時間だけ待機した(S95)後、電流検出部19及びA/D変換器16を用いて第1端子対T1, T1の間に流れる電流を検出する(S96)。

[0073] 次いで、CPU11は、電流の検出結果が所定の閾値より大きいか否かを判定し(S98)、所定の閾値より大きい場合(S98:YES)、リレーRLY1のリレー接点が短絡している旨をRAM13に記憶し(S99)、全てのリレーをオフする(S100)と共に、電圧印加部18による検査電圧の印加をオフして(S101)図7の処理を終了する。所定の閾値は、ステップS88とS98とで異なってもよい。

[0074] 以上のように本実施の形態3によれば、リレーRLY1及びRLY2夫々のリレー接点の一端同士、即ち第1端子対T1, T1の間に、電圧印加部18が接続されており、他端同士、即ち第2端子対T2, T2の間に抵抗器R1、コンデンサ、又はこれらの組み合わせを含む検査回路が接続されている。この状態で、制御部10が、電圧印加部18による試験電圧の印加をオンすると共に、リレーRLY1及びRLY2の一方及び他方を順次オンし、オンする都度、電流検出部19及びA/D変換器16が検出した電流が所定の閾値より大きいか否かを判定する。

これにより、リレーRLY1及びRLY2の一方がオンになった場合、他方のリレー接点が短絡しているときは、電圧印加部18から電流検出部19及びリレーRLY1及びRLY2夫々のリレー接点を介して上記検査回路に

電流が流れ、電流検出部 19 及び A/D 変換器 16 が所定の閾値より大きい電流を検出するのに対し、他方のリレー接点が短絡していないときは、電流検出部 19 及び A/D 変換器 16 が所定の閾値より大きくない電流を検出する。このため、制御部 10 がリレー RLY1 及び RLY2 の一方（又は他方）をオンした場合に電流検出部 19 及び A/D 変換器 16 が検出した電流が所定の閾値より大きいときは、リレー RLY1 及び RLY2 の他方（又は一方）のリレー接点が短絡していると判定される。

従って、バッテリー 31 が接続されていない場合であっても、リレー RLY1 及び RLY2 のリレー接点が短絡しているか否かを各別に且つ非破壊的に判定することが可能となる。

[0075] 今回開示された実施の形態は、全ての点で例示であって、制限的なものではないと考えられるべきである。本発明の範囲は、上述した意味ではなく、請求の範囲によって示され、請求の範囲と均等の意味及び範囲内での全ての変更が含まれることが意図される。また、各実施の形態で記載されている技術的特徴は、お互いに組み合わせることが可能である。

符号の説明

- [0076] 1 a、1 b、1 c スイッチ装置
- 10 制御部
- 11 CPU
- 12 ROM
- 13 RAM
- 16 A/D 変換器
- 18 電圧印加部
- 19 電流検出部
- RLY1、RLY2、RLY4 リレー
- R1 抵抗器
- C1 コンデンサ
- 2 電圧変換器

3 蓄電装置

3 1 バッテリ

請求の範囲

- [請求項1] 一対のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置において、
- 前記スイッチ夫々の一端同士の間電圧を印加する電圧印加部と、
- 前記一端同士の間電圧を検出する電圧検出部と、
- 前記スイッチ夫々の他端同士間に接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路とを備え、
- 前記制御部は、
- 前記一対のスイッチを択一的に順次オンするオン手段と、
- 該オン手段がオンする都度、オンする前後で前記電圧検出部が検出した電圧の変化量又は変化率を算出する手段と、
- 該手段が算出した変化量又は変化率が所定の閾値より大きいか否かを判定する手段と
- を有する
- ことを特徴とするスイッチ装置。
- [請求項2] 一対のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置において、
- 前記スイッチ夫々の一端同士の間電圧を印加する電圧印加部と、
- 前記一端同士の間電圧（又は電流）を検出する検出部と、
- 前記スイッチ夫々の他端同士間に接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路とを備え、
- 前記制御部は、
- 前記一対のスイッチを択一的に順次オンするオン手段と、
- 該オン手段がオンする都度、前記検出部が検出した電圧（又は電流）が所定の閾値より小さい（又は大きい）か否かを判定する手段と
- を有する

ことを特徴とするスイッチ装置。

[請求項3] 前記回路に前記第2のスイッチを含む場合、前記オン手段は、前記第2のスイッチを前記一对のスイッチ夫々と同時的にオンするようにしてある

ことを特徴とする請求項1又は2に記載のスイッチ装置。

[請求項4] 一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置で前記スイッチ夫々の短絡の有無を判定する方法において、

前記スイッチ夫々の一端同士の間電圧を印加する電圧印加部と、

前記一端同士の間電圧を検出する電圧検出部と、

前記スイッチ夫々の他端同士の間接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路と

を用意し、

前記一对のスイッチを択一的に順次オンし、

オンする都度、オンする前後で前記電圧検出部が検出した電圧の変化量又は変化率を算出し、

算出した変化量又は変化率と所定の閾値とを比較し、

比較結果に基づいて前記一对のスイッチ夫々が短絡しているか否かを判定する

ことを特徴とするスイッチの短絡判定方法。

[請求項5] 一对のスイッチと、該スイッチ夫々のオン及びオフを制御する制御部とを備えるスイッチ装置で前記スイッチ夫々の短絡の有無を判定する方法において、

前記スイッチ夫々の一端同士の間電圧を印加する電圧印加部と、

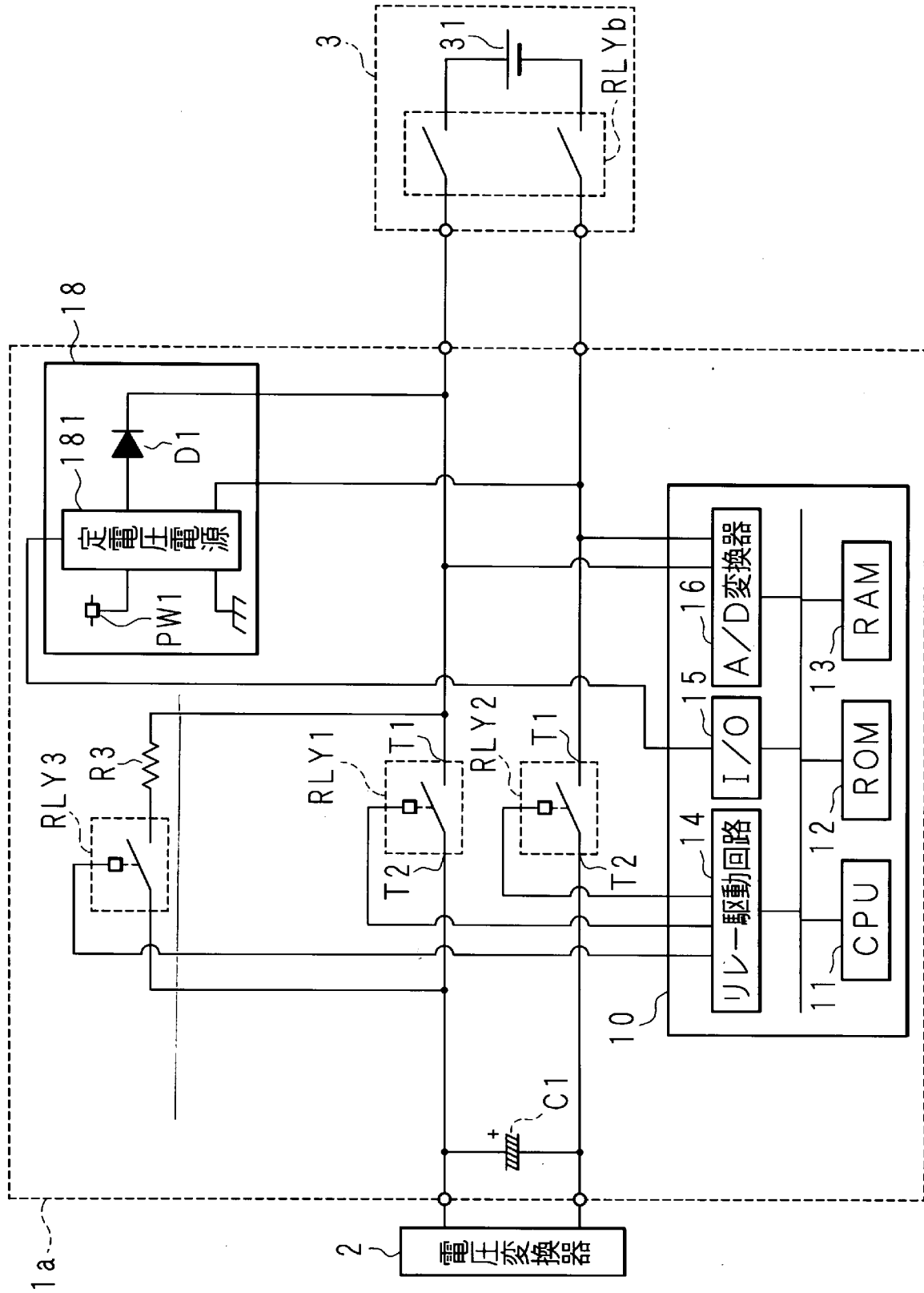
前記一端同士の間電圧又は電流を検出する検出部と、

前記スイッチ夫々の他端同士の間接続された抵抗器、コンデンサ、第2のスイッチ又はこれらの組み合わせを含む回路と

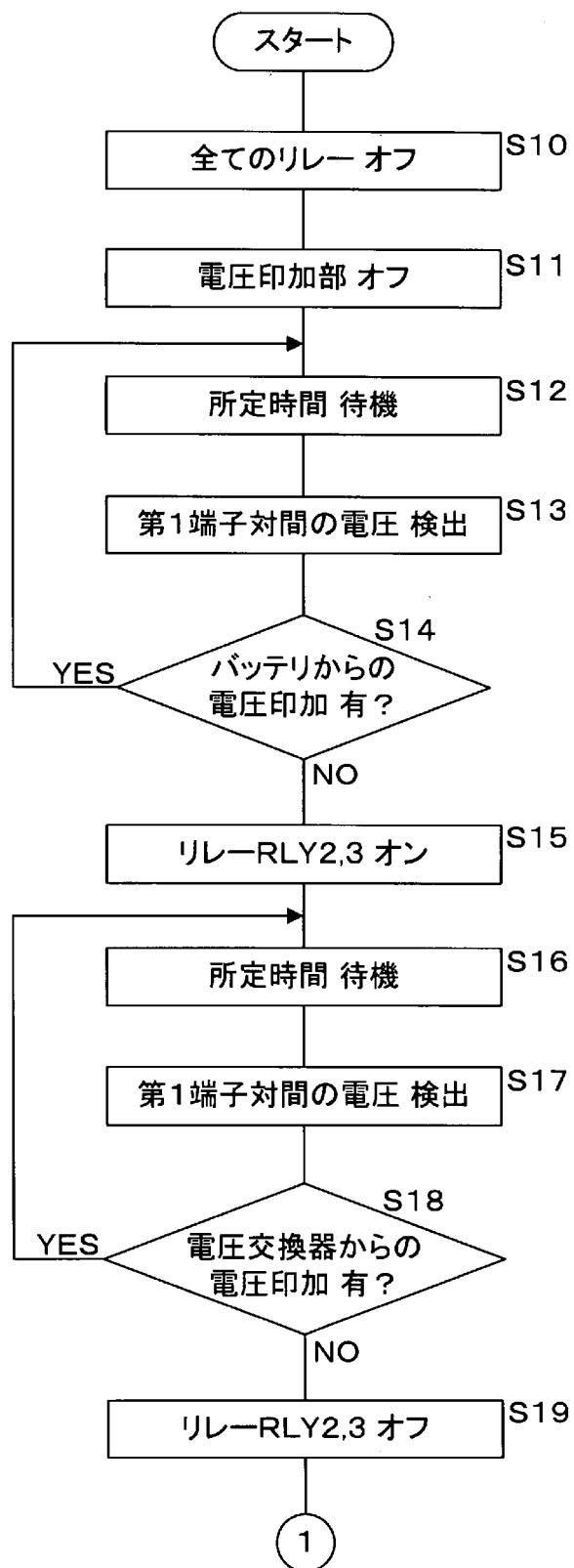
を用意し、

前記一対のスイッチを択一的に順次オンし、
オンする都度、前記検出部が検出した電圧又は電流と所定の閾値とを比較し、
比較結果に基づいて前記一対のスイッチ夫々が短絡しているか否かを判定する
ことを特徴とするスイッチの短絡判定方法。

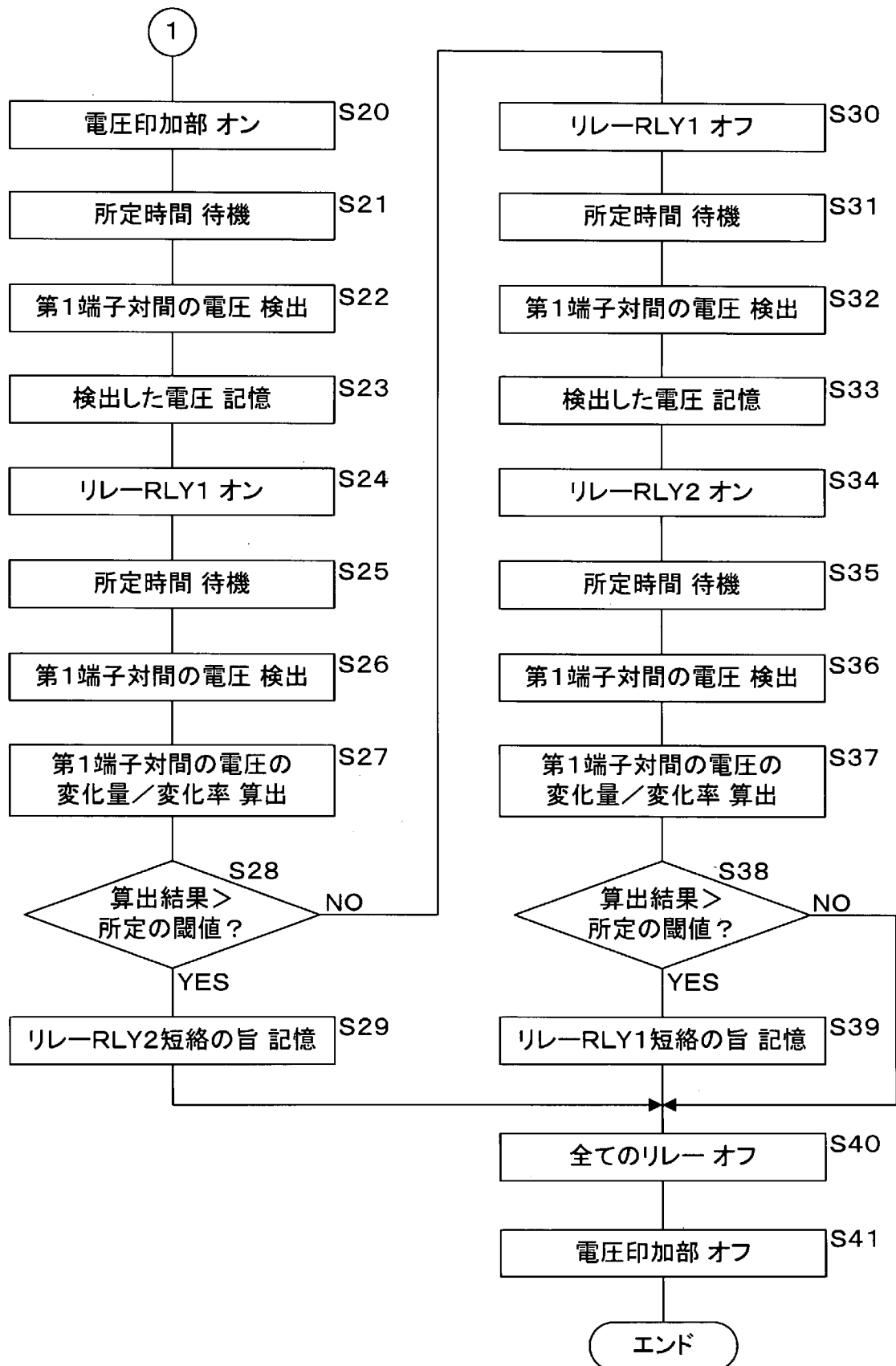
[図1]



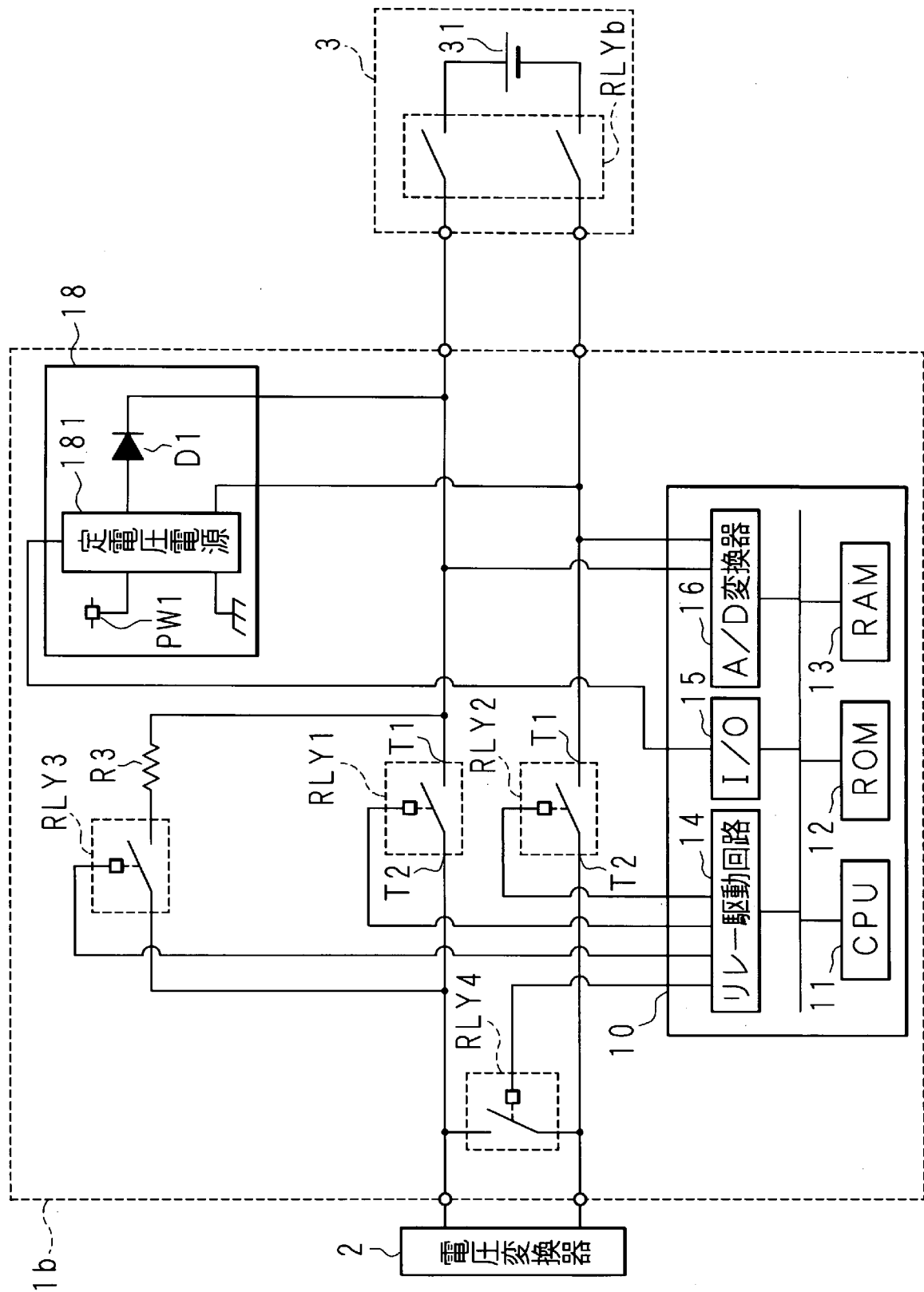
[図2]



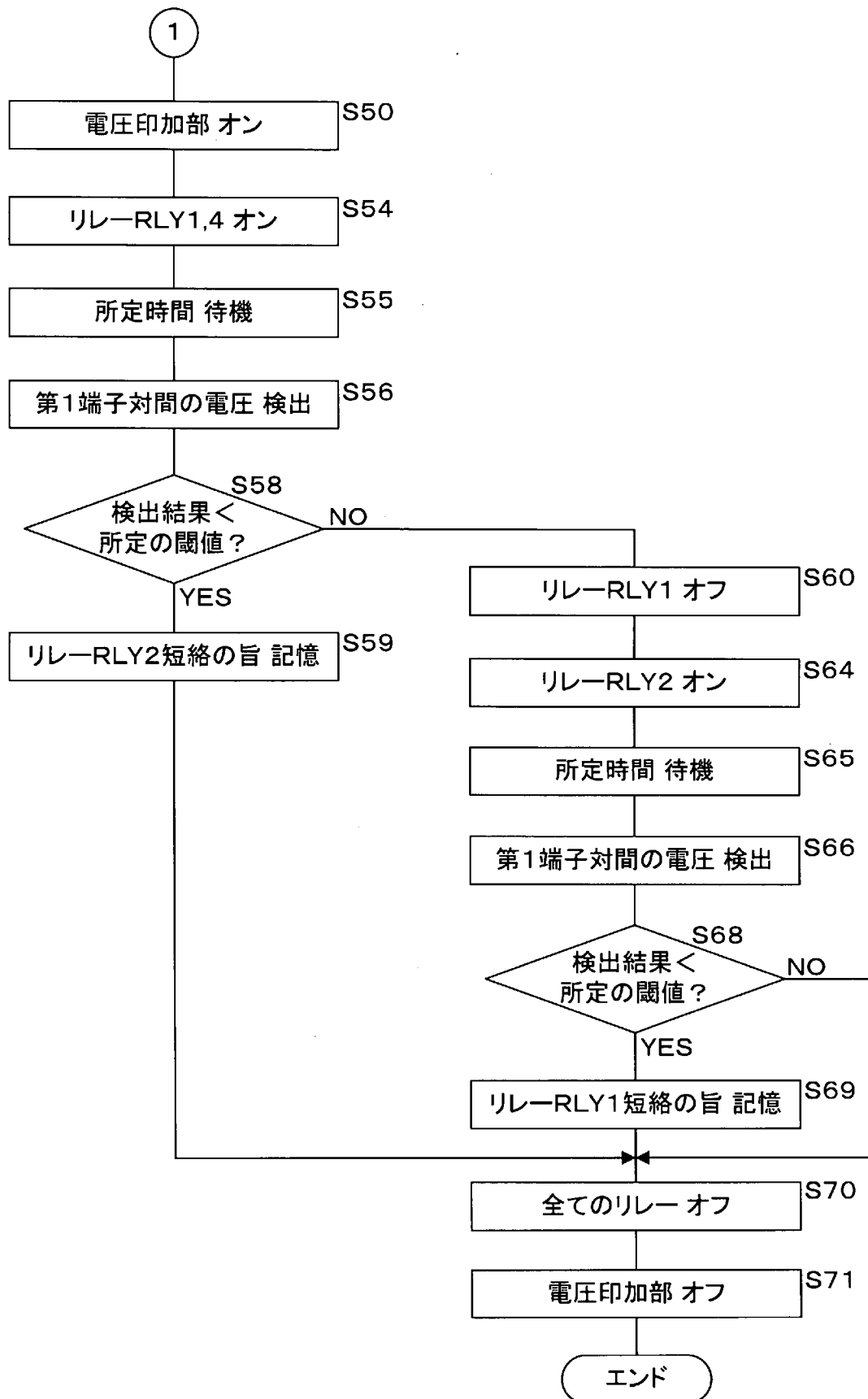
[図3]



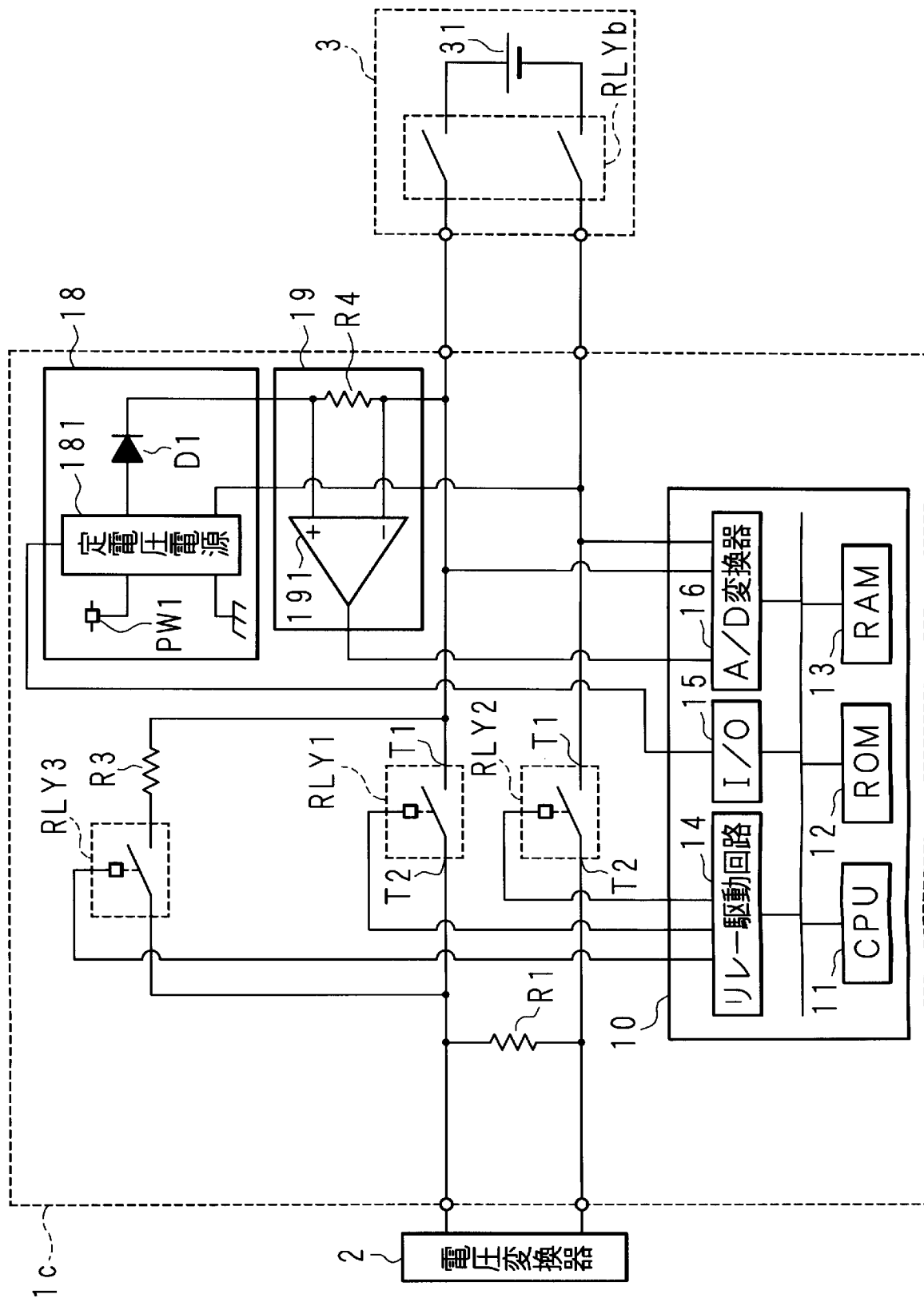
[図4]



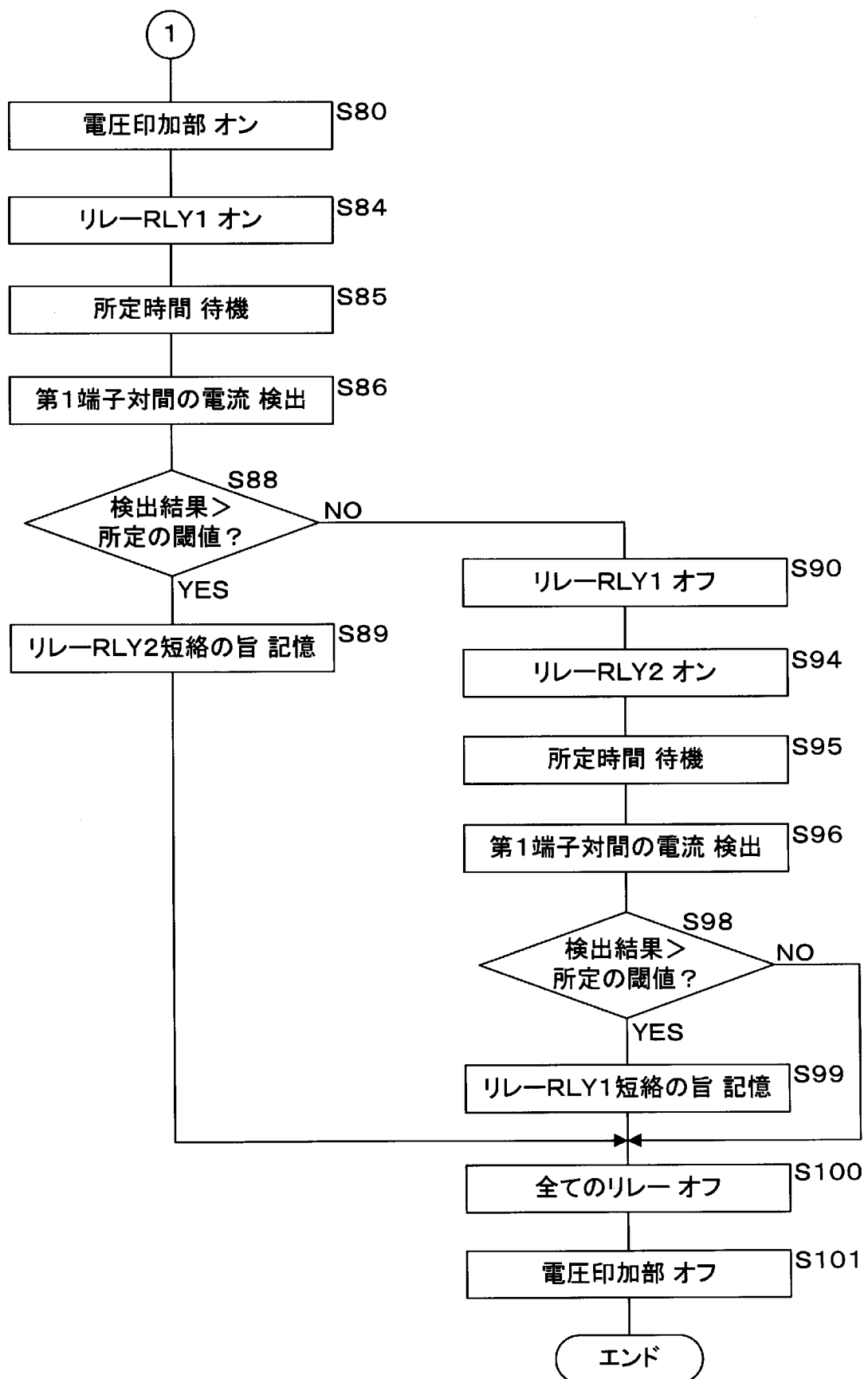
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/052097

A. CLASSIFICATION OF SUBJECT MATTER

H01H9/54(2006.01)i, G01R31/00(2006.01)i, H01H47/00(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01H9/54, G01R31/00, H01H47/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2004/088696 A1 (NEC Lamilion Energy Ltd.), 14 October 2004 (14.10.2004), pages 1 to 10; fig. 1 to 4 & JP 4572168 B2 & US 2006/0021098 A1 paragraphs [0001] to [0034]; fig. 1 to 4 & EP 1610355 A1 & CN 1768407 A & KR 10-2006-0014029 A	1-5

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
12 April 2016 (12.04.16)

Date of mailing of the international search report
26 April 2016 (26.04.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01H9/54(2006.01)i, G01R31/00(2006.01)i, H01H47/00(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01H9/54, G01R31/00, H01H47/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2016年
日本国実用新案登録公報	1996-2016年
日本国登録実用新案公報	1994-2016年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2004/088696 A1 (エヌイーシーラミリオンエナジー株式会社) 2004. 10. 14, 第1ページ第10ページ, 図1-4 & JP 4572168 B2 & US 2006/0021098 A1, 段落【0001】- 【0034】, 図1-4 & EP 1610355 A1 & CN 1768407 A & KR 10-2006-0014029 A	1-5

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

12. 04. 2016

国際調査報告の発送日

26. 04. 2016

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

関 信之

電話番号 03-3581-1101 内線 3368

3 T

9249