

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成21年7月16日 (2009.7.16)

【公開番号】特開2007-13943(P2007-13943A)

【公開日】平成19年1月18日 (2007.1.18)

【年通号数】公開・登録公報2007-002

【出願番号】特願2006-149846(P2006-149846)

【国際特許分類】

H 0 1 Q 3/44 (2006.01)

H 0 1 Q 1/38 (2006.01)

H 0 1 Q 7/00 (2006.01)

H 0 1 Q 23/00 (2006.01)

G 0 6 K 19/077 (2006.01)

G 0 6 K 19/07 (2006.01)

【F I】

H 0 1 Q 3/44

H 0 1 Q 1/38

H 0 1 Q 7/00

H 0 1 Q 23/00

G 0 6 K 19/00 K

G 0 6 K 19/00 H

【手続補正書】

【提出日】平成21年5月28日 (2009.5.28)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と前記第 1 の導電膜を囲んで配置された第 2 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられ、

前記第 2 の導電膜は、第 1 の端部と第 2 の端部を有し、

前記第 1 の端部および前記第 2 の端部がスイッチング手段を介して接続されていることを特徴とする半導体装置。

【請求項 2】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と、

第 1 の端部および第 2 の端部を有し且つ前記第 1 の導電膜を囲んで配置された第 2 の導電膜と、

前記第 1 の端部および前記第 2 の端部を覆うように絶縁膜を介して設けられた第 3 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられ且つ前記第 1 の導電膜の両端部がそれぞれ前記素子群と電氣的に接続し、

前記第 1 の端部と前記第 2 の端部が絶縁されていることを特徴とする半導体装置。

【請求項 3】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と、

第 1 の端部および第 2 の端部を有し且つ前記第 1 の導電膜を囲んで配置された第 2 の導電膜と、

前記第 1 の端部および前記第 2 の端部を覆うように絶縁膜を介して設けられた第 3 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられ且つ前記第 1 の導電膜の両端部がそれぞれ前記素子群と電氣的に接続し、

前記第 1 の端部と前記第 2 の端部とを電氣的に接続するか否かによって、通信距離の制御を行うことを特徴とする半導体装置。

【請求項 4】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と、

第 1 の端部および第 2 の端部を有し且つ前記第 1 の導電膜を囲んで配置された第 2 の導電膜と、

前記第 1 の端部および前記第 2 の端部を覆うように絶縁膜を介して設けられた第 3 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられており、

前記第 1 の端部と前記第 2 の端部のいずれか一方と前記第 3 の導電膜とが電氣的に接続し、他方が絶縁されていることを特徴とする半導体装置。

【請求項 5】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と、

第 1 の端部および第 2 の端部を有し且つ前記第 1 の導電膜を囲んで配置された第 2 の導電膜と、

前記第 1 の端部および前記第 2 の端部を覆うように絶縁膜を介して設けられた第 3 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられており、

前記第 1 の端部及び前記第 2 の端部と前記第 3 の導電膜とを電氣的に接続することによって、通信距離の制御を行うことを特徴とする半導体装置。

【請求項 6】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と前記第 1 の導電膜を囲んで配置された環状の第 2 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられており、

前記第 2 の導電膜の一部を除去することによって、通信距離を制御することを特徴とする半導体装置。

【請求項 7】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第 1 の導電膜と前記第 1 の導電膜を囲んで配置された第 2 の導電膜とを有し、

前記第 1 の導電膜は、コイル状に設けられ、

前記第 2 の導電膜は、第 1 の端部と第 2 の端部を有し且つ前記第 1 の端部および前記第

2の端部が前記複数のトランジスタのいずれかを介して環状に設けられていることを特徴とする半導体装置。

【請求項8】

基板と、

前記基板上に設けられた複数のトランジスタを有する素子群と、

前記素子群の上方に設けられたアンテナとして機能する第1の導電膜と前記アンテナとして機能する第1の導電膜を囲んで配置された複数の第2の導電膜とを有し、

前記アンテナとして機能する第1の導電膜は、コイル状に設けられ、

前記複数の第2の導電膜の各々は、第1の端部と第2の端部を有し且つ前記第1の端部および前記第2の端部が前記複数のトランジスタのいずれかのトランジスタを介して環状に設けられていることを特徴とする半導体装置。

【請求項9】

請求項7または請求項8において、

前記第1の端部および前記第2の端部の一方が前記複数のトランジスタにおけるいずれかのトランジスタのソース領域と接続され、且つ他方がドレイン領域と接続されていることを特徴とする半導体装置。

【請求項10】

請求項1乃至請求項9のいずれか一項において、

前記素子群は、不揮発性のメモリを有していることを特徴とする半導体装置。

【請求項11】

請求項10において、

前記メモリは、

第1の方向に延びた複数のビット線と、前記第1の方向と垂直な第2の方向に延びた複数のワード線と、

記憶素子を備えたメモリセルと、

複数の前記メモリセルからなるメモリセルアレイとを有し、

前記記憶素子は、前記ビット線を構成する導電層と前記ワード線を構成する導電層との間に設けられた有機化合物層を有していることを特徴とする半導体装置。