(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年4月4日(04.04.2024)

WIPO | PCT

(10) 国際公開番号
WO 2024/070485 A1

(51) 国際特許分類:
H01G 4/30 (2006.01)

(21) 国際出願番号： PCT/JP2023/031873

(22) 国際出願日： 2023年8月31日(31.08.2023)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2022-156824 2022年9月29日(29.09.2022) JP

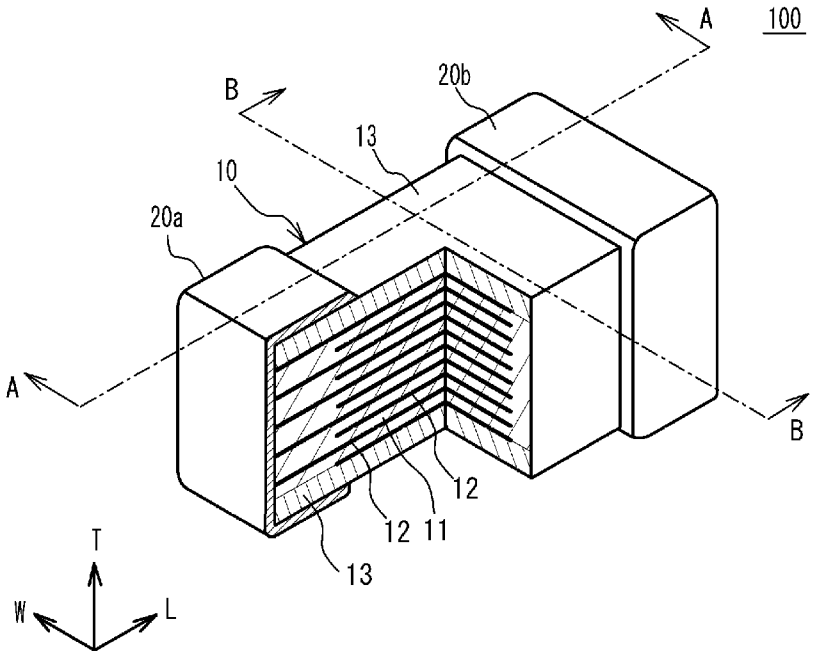
(71) 出願人：太陽誘電株式会社(**TAIYO YUDEN CO., LTD.**) [JP/JP]; 〒1040031 東京都中央区京橋二丁目７番１９号 Tokyo (JP).

(72) 発明者：北村翔平 (**KITAMURA, Shohei**); 〒1040031 東京都中央区京橋二丁目７番１９号 太陽誘電株式会社内 Tokyo (JP). 城田歩 (**SHIROTA, Ayumi**); 〒1040031 東京都中央区京橋二丁目７番１９号 太陽誘電株式会社内 Tokyo (JP). 松岡亜友美 (**MATSUOKA, Ayumi**); 〒1040031 東京都中央区京橋二丁目７番１９号 太陽誘電株式会社内 Tokyo (JP). 浅子ひかり (**ASAKO, Hikari**); 〒1040031 東京都中央区京橋二丁目７番１９号 太陽誘電株式会社内 Tokyo (JP).

(74) 代理人：片山修平 (**KATAYAMA, Shuhei**); 〒1040031 東京都中央区京橋１－６－１ 三井住友海上テプコビル Tokyo (JP).

(54) **Title:** CERAMIC ELECTRONIC COMPONENT AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称： セラミック電子部品およびその製造方法



(57) **Abstract:** This ceramic electronic component comprises a multilayer chip and a pair of external electrodes and is characterized in that: the multilayer chip has an approximately rectangular parallelepiped shape and is formed of a plurality of dielectric layers and a plurality of internal electrode layers that are stacked in alternation between two cover layers for which a ceramic is the main component, wherein the plurality of internal electrode layers are alternately exposed at opposing first and second end faces of said approximately rectangular parallelepiped shape; the pair of external electrodes are disposed at the first end face and the second end face and have a plating layer disposed on an underlayer; each of the

WO 2024/070485 A1

［続葉有］

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一　国際調査報告（条約第21条(3)）

pair of external electrodes extends to at least either of an upper surface and lower surface of the multilayer chip considered in the stacking direction; and the cover layers contain at least one additive element from among elements that form a covalent hydride.

(57) 要約：セラミックを主成分とする２層のカバー層の間で、複数の誘電体層と複数の内部電極層とが交互に積層され、略直方体形状を有し、前記略直方体形状の対向する第１端面と第２端面とに前記複数の内部電極層が交互に露出するように形成された積層チップと、前記１端面および前記第２端面に設けられ、下地層上にめっき層が設けられた１対の外部電極と、を備え、前記１対の外部電極のそれぞれは、前記積層チップの積層方向の上面および下面の少なくともいずれか一方まで延在し、前記カバー層は、共有結合型水素化物を形成する元素のうち少なくとも１種の添加元素を含むことを特徴とする。

明　細　書

発明の名称 ： セラミック電子部品およびその製造方法

技術分野

[0001]　本発明は、セラミック電子部品およびその製造方法に関する。

背景技術

[0002]　近年、電気自動車等の分野で、積層セラミックコンデンサなどの信頼性の高いセラミック電子部品が求められている。

先行技術文献

特許文献

[0003] 特許文献1：特開２０２０－０３１１６１号公報

発明の概要

発明が解決しようとする課題

[0004]　外部電極の表面にめっき層を形成する場合において、めっき工程において発生した水素がめっき層中に吸蔵される。この場合、外部電極に電圧が印加されると、めっき層から容量部に向かって水素が移動する。移動する水素が内部電極層に到達すると、絶縁劣化が引き起こされる。そこで、めっき層と内部電極層との間に、水素を捕捉するためのダミー層を有する構造が提案されている（特許文献１）。

[0005]　しかしながら、このような手法によると、ダミー層の印刷や積層に位置ズレが生じた場合、水素の補足が不十分となり、絶縁抵抗が劣化するおそれがある。

[0006]　本発明は、上記課題に鑑みなされたものであり、絶縁抵抗の劣化を抑制することができるセラミック電子部品およびその製造方法を提供することを目的とする。

課題を解決するための手段

[0007]　本発明に係るセラミック電子部品は、セラミックを主成分とする２層のカバー層の間で、複数の誘電体層と複数の内部電極層とが交互に積層され、略

直方体形状を有し、前記略直方体形状の対向する第１端面と第２端面とに前記複数の内部電極層が交互に露出するように形成された積層チップと、前記１端面および前記第２端面に設けられ、下地層上にめっき層が設けられた１対の外部電極と、を備え、前記１対の外部電極のそれぞれは、前記積層チップの積層方向の上面および下面の少なくともいずれか一方まで延在し、前記カバー層は、共有結合型水素化物を形成する元素のうち少なくとも１種の添加元素を含むことを特徴とする。

[0008] 上記セラミック電子部品において、前記添加元素は、Ｓｎ、Ｂｉ、Ｉｎ、Ｇａのいずれか１つを含んでいてもよい。

[0009] 上記セラミック電子部品において、前記カバー層を厚み方向の中央で半分に分けた場合に、前記添加元素の濃度は、前記内部電極層に近い側よりも前記内部電極層から遠い側の方が高くてもよい。

[0010] 上記セラミック電子部品において、前記積層チップは、前記上面、前記下面、前記第１端面、および前記第２端面以外の２側面から前記複数の内部電極層に至るまでのサイドマージンを備え、前記サイドマージンは、セラミックを主成分とし、前記添加元素を含んでいてもよい。

[0011] 上記セラミック電子部品において、前記サイドマージンを、前記２側面が対向する方向の中央で半分に分けた場合に、前記添加元素の濃度は、前記内部電極層に近い側よりも前記内部電極層から遠い側の方が高くてもよい。

[0012] 上記セラミック電子部品の前記複数の内部電極層のうち最外層の内部電極層において、前記外部電極に接続される接続部の幅が、他の幅よりも狭くてもよい。

[0013] 上記セラミック電子部品において、前記複数の内部電極層のうち、最外層から全層数の５％～２５％の層数の内部電極層において、前記外部電極に接続される接続部の幅が、他の幅よりも狭くてもよい。

[0014] 上記セラミック電子部品において、前記接続部の幅は、異なる外部電極に接続される内部電極層同士が対向する領域における前記内部電極層の幅の、１／２以上、４／５以下であってもよい。

[0015] 上記セラミック電子部品において、前記めっき層は、Ｎｉを主成分としてもよい。

[0016] 上記セラミック電子部品において、前記下地層は、Ｃｕを主成分としてもよい。

[0017] 上記セラミック電子部品において、前記めっき層の外側に、Ｓｎめっき層が設けられていてもよい。

[0018] 本発明に係るセラミック電子部品の製造方法は、セラミックを主成分とする２層のカバー層の間で、複数の誘電体層と複数の内部電極層とが交互に積層され、略直方体形状を有し、前記略直方体形状の対向する第１端面と第２端面とに前記複数の内部電極層が交互に露出するように形成された積層チップと、前記１端面および前記第２端面に設けられ前記積層チップの積層方向の上面および下面の少なくともいずれか一方まで延在する下地層と、を備える中間体を準備する工程と、前記下地層上にめっき層を形成する工程と、を含み、前記カバー層は、共有結合型水素化物を形成する元素のうち少なくとも１種の添加元素を含むことを特徴とする。

発明の効果

[0019] 本発明によれば、絶縁抵抗の劣化を抑制することができるセラミック電子部品およびその製造方法を提供することができる。

図面の簡単な説明

[0020] [図1]第１実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

[図2]図１のＡ－Ａ線断面図である。

[図3]図１のＢ－Ｂ線断面図である。

[図4]外部電極付近の拡大断面図である。

[図5]水素の移動を例示する図である。

[図6]積層セラミックコンデンサの製造方法のフローを例示する図である。

[図7]積層工程を例示する図である。

[図8]クラックを例示する図である。

[図9]第２実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

[図10]積層工程を例示する図である。

[図11]第３実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

[図12]積層工程を例示する図である。

[図13]第４実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

[図14]積層工程を例示する図である。

[図15]第５実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

[図16]寸法ｅを例示する図である。

[図17]Ｗ１およびＷ２を例示する図である。

[図18]第６実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

[図19]積層工程を例示する図である。

発明を実施するための形態

[0021] 以下、図面を参照しつつ、実施形態について説明する。

[0022] （第１実施形態）

図１は、第１実施形態に係る積層セラミックコンデンサ１００の部分断面斜視図である。図２は、図１のＡ－Ａ線断面図である。図３は、図１のＢ－Ｂ線断面図である。図１～図３で例示するように、積層セラミックコンデンサ１００は、略直方体形状を有する積層チップ１０と、積層チップ１０のいずれかの対向する２端面に設けられた外部電極２０ａ，２０ｂと、を備える。なお、積層チップ１０の当該２端面以外の４面のうち、積層方向の上面および下面以外の２面を側面と称する。外部電極２０ａ，２０ｂは、積層チップ１０の積層方向の上面、下面および２側面に延在している。ただし、外部電極２０ａと外部電極２０ｂとは、互いに離間している。

[0023] なお、図１～図３において、Ｌ方向は、積層チップ１０の長さ方向であって、積層チップ１０の２端面が対向する方向であり、外部電極２０ａと外部電極２０ｂとが対向する方向である。W方向は、内部電極層の幅方向であり、積層チップ１０の４側面のうち２端面以外の２側面が対向する方向である。Ｔ方向は、積層方向であり、積層チップ１０の上面と下面とが対向する方向である。Ｌ方向と、W方向と、Ｔ方向とは、互いに直交している。

[0024] 積層チップ１０は、誘電体として機能するセラミック材料を含む誘電体層１１と、金属を主成分とする内部電極層１２とが、交互に積層された構成を有する。言い換えると、積層チップ１０は、互いに対向する複数の内部電極層１２と、複数の内部電極層１２の間に各々挟まれた誘電体層１１と、を備えている。各内部電極層１２が延伸される方向の端縁は、積層チップ１０の外部電極２０ａが設けられた第１端面と、外部電極２０ｂが設けられた第２端面とに対して、交互に露出している。外部電極２０ａに接続される内部電極層１２は、外部電極２０ｂには接続されていない。外部電極２０ｂに接続される内部電極層１２は、外部電極２０ａには接続されていない。したがって、各内部電極層１２が、外部電極２０ａと外部電極２０ｂとに、交互に導通する。また、誘電体層１１と内部電極層１２との積層体において、積層方向の最上層には内部電極層１２が配置され、積層方向の最下層にも内部電極層１２が配置され、当該積層体の上面および下面は、カバー層１３によって覆われている。カバー層１３は、セラミック材料を主成分とする。

[0025] 誘電体層１１は、例えば、一般式ABO_3で表されるペロブスカイト構造を有するセラミック材料を主相とする。なお、当該ペロブスカイト構造は、化学量論組成から外れた$ABO_{3-\alpha}$を含む。例えば、当該セラミック材料として、$BaTiO_3$（チタン酸バリウム），$CaZrO_3$（ジルコン酸カルシウム），$CaTiO_3$（チタン酸カルシウム），$SrTiO_3$（チタン酸ストロンチウム），$MgTiO_3$（チタン酸マグネシウム），ペロブスカイト構造を形成する$Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$（$0 \leqq x \leqq 1$，$0 \leqq y \leqq 1$，$0 \leqq z \leqq 1$）等のうち少なくとも１つから選択して用いることができる。Ba_{1-x}

$_{-y}Ca_xSr_yTi_{1-z}Zr_zO_3$は、チタン酸バリウムストロンチウム、チタン酸バリウムカルシウム、ジルコン酸バリウム、チタン酸ジルコン酸バリウム、チタン酸ジルコン酸カルシウムおよびチタン酸ジルコン酸バリウムカルシウムなどである。

[0026] カバー層１３は、例えば、一般式ABO_3で表されるペロブスカイト構造を有するセラミック材料を主相とする。なお、当該ペロブスカイト構造は、化学量論組成から外れた$ABO_{3-\alpha}$を含む。例えば、当該セラミック材料として、$BaTiO_3$（チタン酸バリウム），$CaZrO_3$（ジルコン酸カルシウム），$CaTiO_3$（チタン酸カルシウム），$SrTiO_3$（チタン酸ストロンチウム），$MgTiO_3$（チタン酸マグネシウム），ペロブスカイト構造を形成する$Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$（$0 \leqq x \leqq 1$，$0 \leqq y \leqq 1$，$0 \leqq z \leqq 1$）等のうち少なくとも１つから選択して用いることができる。$Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$は、チタン酸バリウムストロンチウム、チタン酸バリウムカルシウム、ジルコン酸バリウム、チタン酸ジルコン酸バリウム、チタン酸ジルコン酸カルシウムおよびチタン酸ジルコン酸バリウムカルシウムなどである。カバー層１３は、主成分が誘電体層１１と同じであってもよく、異なっていてもよい。

[0027] 誘電体層１１およびカバー層１３には、添加物が添加されていてもよい。誘電体層１１およびカバー層１３への添加物として、マグネシウム(Ｍｇ）、マンガン(Ｍｎ）、モリブデン（Ｍｏ）、バナジウム(Ｖ）、クロム(Ｃｒ）、希土類元素(イットリウム(Ｙ）、サマリウム（Ｓｍ）、ユーロピウム（Ｅｕ）、ガドリニウム（Ｇｄ）、テルビウム（Ｔｂ）、ジスプロシウム（Ｄｙ）、ホルミウム（Ｈｏ）、エルビウム（Ｅｒ)、ツリウム（Ｔｍ）およびイッテルビウム（Ｙｂ）)の酸化物、または、コバルト(Ｃｏ）、ニッケル(Ｎｉ）、リチウム（Ｌｉ）、ホウ素（Ｂ）、ナトリウム（Ｎａ）、カリウム（Ｋ）もしくはケイ素（Ｓｉ）を含む酸化物、または、Ｃｏ、Ｎｉ、Ｌｉ、Ｂ、Ｎａ、ＫもしくはＳｉを含むガラスが挙げられる。

[0028] 内部電極層１２は、Ｎｉ，銅（Ｃｕ），スズ（Ｓｎ）等の卑金属やこれら

を含む合金を主成分とする。内部電極層１２の主成分として、白金（Ｐｔ），パラジウム（Ｐｄ），銀（Ａｇ），金（Ａｕ）などの貴金属やこれらを含む合金を主成分として用いてもよい。

[0029] 図２で例示するように、外部電極２０ａに接続された内部電極層１２と外部電極２０ｂに接続された内部電極層１２とが対向する領域は、積層セラミックコンデンサ１００において静電容量を生じる領域である。そこで、当該静電容量を生じる領域を、容量部１４と称する。すなわち、容量部１４は、異なる外部電極に接続された隣接する内部電極層同士が対向する領域である。

[0030] 外部電極２０ａに接続された内部電極層１２同士が、外部電極２０ｂに接続された内部電極層１２を介さずに対向する領域を、エンドマージン１５と称する。また、外部電極２０ｂに接続された内部電極層１２同士が、外部電極２０ａに接続された内部電極層１２を介さずに対向する領域も、エンドマージン１５である。すなわち、エンドマージンは、同じ外部電極に接続された内部電極層が異なる外部電極に接続された内部電極層を介さずに対向する領域である。エンドマージン１５は、静電容量を生じない領域である。エンドマージン１５は、容量部１４の誘電体層１１と同じ組成であってもよく、異なる組成であってもよい。

[0031] 図３で例示するように、積層チップ１０において、積層チップ１０の２側面から内部電極層１２に至るまでの領域をサイドマージン１６と称する。すなわち、サイドマージン１６は、上記積層構造において積層された複数の内部電極層１２が２側面側に延びた端部を覆うように設けられた領域である。サイドマージン１６も、静電容量を生じない領域である。サイドマージン１６は、容量部１４の誘電体層１１と同じ組成であってもよく、異なる組成であってもよい。

[0032] 図４は、外部電極２０ａ付近の拡大断面図である。図４では、ハッチを省略している。図４で例示するように、外部電極２０ａは、下地層２１上に、めっき層２２が設けられた構造を有している。下地層２１は、Ｎｉ、Ｃｕな

どを主成分とする。下地層２１は、ＢａＴｉＯ$_3$などのセラミック粒子を共材として含んでいてもよく、ガラス成分を含んでいてもよい。めっき層２２は、Ｃｕ、Ｎｉ、アルミニウム（Ａｌ）、亜鉛（Ｚｎ）、Ｓｎなどの金属またはこれらの２以上の合金を主成分とする。めっき層２２は、単一金属成分のめっき層でもよく、互いに異なる金属成分の複数のめっき層でもよい。例えば、めっき層２２は、下地層２１側から順に、第１めっき層２３、第２めっき層２４および第３めっき層２５が形成された構造を有する。第１めっき層２３は、例えば、Ｃｕめっき層である。第２めっき層２４は、例えば、Ｎｉめっき層である。第３めっき層２５は、例えば、Ｓｎめっき層である。なお、図４では、外部電極２０ａについて例示しているが、外部電極２０ｂも同様の積層構造を有する。

[0033] このようにめっき層を有する積層セラミックコンデンサにおいては、めっき工程で発生した水素がめっき層に吸蔵される。回路基板上で外部電極に電圧が印加されると、図５で例示するように、めっき層を備える外部電極２０ａ，２０ｂから容量部の内部電極層１２に向かって水素が移動する。移動する水素が内部電極層１２に到達すると、絶縁劣化が引き起こされる。そこで、めっき層と内部電極層との間に、水素を捕捉するためのダミー層を有する構造が提案されている。しかしながら、このような手法によると、ダミー層の印刷や積層に位置ズレが生じた場合、水素の補足が不十分となり、絶縁劣化が生じるおそれがある。なお、図５は、部分断面斜視図である。

[0034] 特に、めっき工程でＮｉめっき層を形成する場合には、水素がＮｉめっき層内に吸蔵されやすい。また、水素が吸蔵されているめっき層よりも外側にＳｎめっき層が形成されていると、最密充填構造を有するＳｎが水素の通り道を塞ぐため、Ｓｎめっき層よりも内側に水素が閉じ込められる傾向にある。したがって、外部電極において、Ｎｉめっき層が形成されており、当該Ｎｉめっき層よりも外側にＳｎめっき層が形成されている構造において、特に絶縁劣化が問題になり得る。

[0035] そこで、本実施形態に係る積層セラミックコンデンサ１００は、絶縁劣化

を抑制することができる構成を有している。

[0036] 具体的には、カバー層１３は、水素と結合することで共有結合型水素化物を形成する元素を添加元素として含んでいる。共有結合型水素化物を形成する元素は、水素と結合しやすい金属元素である。例えば、共有結合型水素化物を形成する元素として、Ｓｎ、Ｂｉ（ビスマス）、ＡｌＺｎ、Ｉｎ（インジウム）、Ｇａ（ガリウム）、およびＧｅ（ゲルマニウム）の少なくとも１種以上を用いることができる。カバー層１３が共有結合型水素化物を形成する元素を含むことで、めっき層に吸蔵されている水素が内部電極層１２に向かって移動しても、カバー層１３内で共有結合型水素化物を形成する元素によって保持されるため、内部電極層１２への水素の移動が抑制される。それにより、絶縁劣化を抑制することができる。

[0037] カバー層１３において、共有結合型水素化物を形成する元素の添加濃度が小さいと、十分に水素が保持されないおそれがある。そこで、カバー層１３において、共有結合型水素化物を形成する元素の添加濃度に下限を設けることが好ましい。本実施形態においては、カバー層１３において、共有結合型水素化物を形成する元素の添加濃度量は、０．５ａｔ％以上であることが好ましく、１．０ａｔ％以上であることがより好ましく、３．０ａｔ％以上であることがさらに好ましい。なお、共有結合型水素化物を形成する元素の添加濃度は、カバー層１３の主成分のペロブスカイトのＢサイトを１００ａｔ％とした場合の共有結合型水素化物を形成する元素の量（ａｔ％）のことである。複数種類の共有結合型水素化物を形成する元素が含まれる場合には、共有結合型水素化物を形成する元素の添加濃度は、当該複数種類の共有結合型水素化物を形成する元素の合計量のことである。

[0038] 一方、カバー層１３において、共有結合型水素化物を形成する元素の添加濃度が高いと、異常な粒成長を引き起こすおそれがある。そこで、カバー層１３において、共有結合型水素化物を形成する元素の添加濃度に上限を設けることが好ましい。本実施形態においては、カバー層１３において、共有結合型水素化物を形成する元素の添加濃度は、２０ａｔ％以下であることが好

ましく、１０ａｔ％以下であることがより好ましく、５．０ａｔ％以下であることがさらに好ましい。

[0039] Ｔ方向におけるカバー層１３の厚みが小さいと、耐湿性が不足するおそれがある。そこで、Ｔ方向におけるカバー層１３の厚みに下限を設けることが好ましい。本実施形態においては、Ｔ方向におけるカバー層１３の厚みは、５μｍ以上であることが好ましく、１０μｍ以上であることがより好ましく、１５μｍ以上であることがさらに好ましい。カバー層１３の厚みは、積層セラミックコンデンサ１００の例えば図２の断面を機械研磨で露出した後、走査透過電子顕微鏡等の顕微鏡で撮影した画像から１０か所の厚さの平均値を求めるようにして測定することができる。

[0040] 一方、Ｔ方向におけるカバー層１３の厚みが大きいと、容量部１４が十分に確保できなくなるおそれがある。そこで、Ｔ方向におけるカバー層１３の厚みに上限を設けることが好ましい。本実施形態においては、Ｔ方向におけるカバー層１３の厚みは、５０μｍ以下であることが好ましく、３０μｍ以下であることがより好ましく、２０μｍ以下であることがさらに好ましい。

[0041] 積層セラミックコンデンサ１００のサイズは、例えば、長さ０．２５ｍｍ、幅０．１２５ｍｍ、高さ０．１２５ｍｍであり、または長さ０．４ｍｍ、幅０．２ｍｍ、高さ０．２ｍｍ、または長さ０．６ｍｍ、幅０．３ｍｍ、高さ０．３ｍｍであり、または長さ０．６ｍｍ、幅０．３ｍｍ、高さ０．１１０ｍｍであり、または長さ１．０ｍｍ、幅０．５ｍｍ、高さ０．５ｍｍであり、または長さ１．０ｍｍ、幅０．５ｍｍ、高さ０．１ｍｍであり、または長さ３．２ｍｍ、幅１．６ｍｍ、高さ１．６ｍｍであり、または長さ４．５ｍｍ、幅３．２ｍｍ、高さ２．５ｍｍであるが、これらのサイズに限定されるものではない。

[0042] １層あたりの誘電体層１１の厚みは、例えば、０．３μｍ以上３μｍ以下である。１層あたりの誘電体層１１の厚みは、積層セラミックコンデンサ１００の例えば図２の断面を機械研磨で露出した後、走査透過電子顕微鏡等の顕微鏡で撮影した画像から１０か所の厚さの平均値を求めるようにして測定

することができる。

[0043] １層あたりの内部電極層１２の厚みは、例えば、０．１μｍ以上２μｍ以下である。１層あたりの内部電極層１２の厚みは、積層セラミックコンデンサ１００の例えば図２の断面を機械研磨で露出した後、走査透過電子顕微鏡等の顕微鏡で撮影した画像から１０か所の厚さの平均値を求めるようにして測定することができる。

[0044] 続いて、第１実施形態に係る積層セラミックコンデンサ１００の製造方法について説明する。図６は、積層セラミックコンデンサ１００の製造方法のフローを例示する図である。

[0045] （原料粉末作製工程）

まず、誘電体層１１を形成するための誘電体材料を用意する。誘電体層１１に含まれるＡサイト元素およびＢサイト元素は、通常はABO_3の粒子の焼結体の形で誘電体層１１に含まれる。例えば、$BaTiO_3$は、ペロブスカイト構造を有する正方晶化合物であって、高い誘電率を示す。この$BaTiO_3$は、一般的に、二酸化チタンなどのチタン原料と炭酸バリウムなどのバリウム原料とを反応させてチタン酸バリウムを合成することで得ることができる。誘電体層１１の主成分セラミックの合成方法としては、従来種々の方法が知られており、例えば固相法、ゾルーゲル法、水熱法等が知られている。本実施形態においては、これらのいずれも採用することができる。

[0046] 得られたセラミック粉末に、目的に応じて所定の添加化合物を添加する。添加化合物としては、Ｍｇ、Ｍｎ、Ｍｏ、Ｖ、Ｃｒ、希土類元素(Ｙ、Ｓｍ、Ｅｕ、Ｇｄ、Ｔｂ、Ｄｙ、Ｈｏ、Ｅｒ、ＴｍおよびＹｂ)の酸化物、または、Ｃｏ、Ｎｉ、Ｌｉ、Ｂ、Ｎａ、ＫもしくはＳｉを含む酸化物、または、Ｃｏ、Ｎｉ、Ｌｉ、Ｂ、Ｎａ、ＫもしくはＳｉを含むガラスが挙げられる。これらのうち、主としてSiO_2が焼結助剤として機能する。

[0047] 例えば、セラミック原料粉末に添加化合物を含む化合物を湿式混合し、乾燥および粉砕してセラミック材料を調製する。例えば、上記のようにして得られたセラミック材料について、必要に応じて粉砕処理して粒径を調節し、

あるいは分級処理と組み合わせることで粒径を整えてもよい。以上の工程により、誘電体材料が得られる。

[0048]（積層工程）

次に、得られた原料粉末に、ポリビニルブチラール（ＰＶＢ）樹脂等のバインダと、エタノール、トルエン等の有機溶剤と、可塑剤とを加えて湿式混合する。得られたスラリを使用して、例えばダイコータ法やドクターブレード法により、基材上に誘電体グリーンシートを塗工して乾燥させる。基材は、例えば、ポリエチレンテレフタレート（ＰＥＴ）フィルムである。

[0049] 次に、図７で例示するように、誘電体グリーンシート５１上に、内部電極パターン５２を成膜する。内部電極パターン５２が成膜された誘電体グリーンシート５１を、積層単位とする。内部電極パターン５２には、内部電極層１２の主成分金属の金属ペーストを用いる。成膜の手法は、印刷、スパッタ、蒸着などであってもよい。

[0050] 次に、誘電体グリーンシート５１を基材から剥がしつつ、図７で例示するように、積層単位を積層する。次に、積層単位が積層されることで得られた積層体の上下にカバーシート５３を所定数（例えば２～１０層）だけ積層して熱圧着する。カバーシート５３は、誘電体グリーンシート５１と同様の手法により形成することができる。ただし、カバーシート５３には、共有結合型水素化物を形成する元素を添加する。

[0051]（焼成工程）

その後、酸素分圧10^{-5}～10^{-8}ａｔｍの還元雰囲気中で１１００～１３００℃で１０分～２時間焼成する。

[0052]（再酸化処理工程）

その後、N_2ガス雰囲気中において６００℃～１０００℃で再酸化処理を行ってもよい。

[0053]（塗布工程）

次に、積層体の第１側面に、下地層２１となる金属ペーストをディップ法などで塗布する。この金属ペーストには、ガラスフリットなどのガラス成分

を含ませる。

[0054]（焼付工程）

次に、７００℃～９００℃程度の温度で金属ペーストを焼き付けることで、下地層２１を形成する。

[0055]（めっき処理工程）

その後、めっき処理により、下地層２１上に、銅、ニッケル、スズ等の金属コーティングを行ってもよい。例えば、下地層２１上に、第１めっき層２３、第２めっき層２４および第３めっき層２５を順に形成する。それにより、積層セラミックコンデンサ１００が完成する。

[0056] 本実施形態に係る製造方法によれば、めっき処理工程でめっき層に水素が吸蔵されるおそれがあるものの、共有結合型水素化物を形成する元素を含むカバーシート５３から得られるカバー層１３内の共有結合型水素化物を形成する元素が水素の移動を抑制する。それにより、絶縁劣化を抑制することができる。

[0057] なお、上記製造方法では、積層チップ１０を焼成した後に下地層２１を焼き付けているが、積層チップ１０を焼成する際に下地層２１を同時に焼成してもよい。以下の実施形態でも同様に、積層チップ１０を焼成する際に下地層２１を同時に焼成してもよい。

[0058]（第２実施形態）

図５の断面において、外部電極２０ａ，２０ｂから内部電極層１２に過剰に拡散が生じると、図８で例示するように、外部電極近傍のコーナー部にクラック４０が生じるおそれがある。例えば、下地層２１の主成分金属と内部電極層１２の主成分金属とが異なる場合に、拡散が生じやすい。特に、下地層２１の主成分金属がＣｕで、内部電極層１２の主成分金属がＮｉである場合などに、拡散が生じやすい。また、内部電極層１２中、または内部電極層１２と誘電体層１１との界面に上記の共有結合型水素化物を形成する元素のような低融点金属が配置されると、外部電極２０ａ，２０ｂからの拡散が助長されるおそれがある。

[0059] そこで、第２実施形態では、各カバー層１３において、共有結合型水素化物を形成する元素の濃度に差を設ける例について説明する。

[0060] 図９は、第２実施形態に係る積層セラミックコンデンサ１００ａの部分断面斜視図である。本実施形態においては、カバー層１３は、Ｔ方向で容量部１４側に位置する内側層６１と、Ｔ方向で容量部１４とは反対側に位置する外側層６２とを備える。共有結合型水素化物を形成する元素の添加濃度は、内側層６１よりも外側層６２において高くなっている。

[0061] この構成によれば、外側層６２における共有結合型水素化物を形成する元素の添加濃度が高いことから、めっき層に吸蔵されている水素が内部電極層１２に向かって移動しても、共有結合型水素化物を形成する元素によって保持されるため、内部電極層１２への水素の移動が抑制される。それにより、絶縁劣化を抑制することができる。

[0062] 一方で、内側層６１における共有結合型水素化物を形成する元素の添加濃度が低くなる。それにより、内部電極層１２中、または内部電極層１２と誘電体層１１との界面における共有結合型水素化物を形成する元素の配置量が低減される。それにより、外部電極２０ａ，２０ｂから内部電極層１２への拡散が抑制され、クラック４０の発生が抑制される。

[0063] 外側層６２における共有結合型水素化物を形成する元素の添加濃度は、例えば、第１実施形態のカバー層１３における添加濃度と同じとすることができる。内側層６１における共有結合型水素化物を形成する元素の添加濃度は、外側層６２における共有結合型水素化物を形成する元素の添加濃度よりも低ければよいが、内側層６１には共有結合型水素化物を形成する元素が含まれていないことが好ましい。

[0064] 内側層６１および外側層６２の厚み比は、特に限定されるものではないが、例えば１：１程度である。すなわち、カバー層１３を厚み方向の中央で半分に分けた場合に、共有結合型水素化物を形成する元素の濃度は、内部電極層１２に近い側よりも内部電極層１２から遠い側の方が高くなっていてもよい。

[0065] 本実施形態に係る積層セラミックコンデンサ１００ａは、例えば、図１０で例示するように、内部電極パターン５２が成膜された誘電体グリーンシート５１の積層体に近いカバーシート５３ａにおける共有結合型水素化物を形成する元素の添加濃度を、当該積層体から遠いカバーシート５３ｂにおける共有結合型水素化物を形成する元素の添加濃度よりも低くすればよい。

[0066] （第３実施形態）

外部電極２０ａ，２０ｂが積層チップ１０の側面まで延在している場合には、めっき層に吸蔵された水素がサイドマージン１６を移動して内部電極層１２に到達するおそれがある。そこで、第３実施形態では、サイドマージン１６にも共有結合型水素化物を形成する元素が添加された構成について説明する。

[0067] 図１１は、第３実施形態に係る積層セラミックコンデンサ１００ｂの部分断面斜視図である。本実施形態においては、カバー層１３に加えて、サイドマージン１６も共有結合型水素化物を形成する元素を含んでいる。

[0068] この構成によれば、サイドマージン１６が共有結合型水素化物を形成する元素を含んでいることから、めっき層に吸蔵されている水素が内部電極層１２に向かって移動しても、サイドマージン１６に含まれる共有結合型水素化物を形成する元素によって保持されるため、内部電極層１２への水素の移動が抑制される。それにより、絶縁劣化を抑制することができる。サイドマージン１６における共有結合型水素化物を形成する元素の添加濃度は、例えば、第１実施形態のカバー層１３における添加濃度と同じとすることができる。

[0069] 本実施形態に係る積層セラミックコンデンサ１００ｂは、図１２のように作製することができる。まず、誘電体グリーンシート５１上に、内部電極パターン５２を成膜し、積層単位を形成する。次に、積層単位を順に積層する。内部電極パターン５２のW方向の幅を、誘電体グリーンシート５１のW方向の幅に一致させる。次に、積層単位が積層されることで得られた積層体の上下にカバーシート５３を所定数（例えば２～１０層）だけ積層して熱圧着

する。次に、積層体の両側面のそれぞれに、複数のサイドマージンシート５４を貼り付ける。サイドマージンシート５４は、誘電体グリーンシート５１と同様の手法により形成することができる。ただし、サイドマージンシート５４には、共有結合型水素化物を形成する元素を添加する。

[0070]（第４実施形態）

外部電極２０ａ，２０ｂが積層チップ１０の側面まで延在している場合において、サイドマージン１６に共有結合型水素化物を形成する元素のような低融点金属が配置されていると、外部電極２０ａ，２０ｂから内部電極層１２への拡散が助長されるおそれがある。

[0071] そこで、第４実施形態では、各サイドマージン１６において、共有結合型水素化物を形成する元素の濃度に差を設ける例について説明する。

[0072] 図１３は、第４実施形態に係る積層セラミックコンデンサ１００ｃの部分断面斜視図である。本実施形態においては、サイドマージン１６は、W方向で容量部１４側に位置する内側層７１と、W方向で容量部１４とは反対側に位置する外側層７２とを備える。共有結合型水素化物を形成する元素の添加濃度は、内側層７１よりも外側層７２において高くなっている。

[0073] この構成によれば、外側層７２における共有結合型水素化物を形成する元素の添加濃度が高いことから、めっき層に吸蔵されている水素が内部電極層１２に向かって移動しても、共有結合型水素化物を形成する元素によって保持されるため、内部電極層１２への水素の移動が抑制される。それにより、絶縁劣化を抑制することができる。

[0074] 一方で、内側層７１における共有結合型水素化物を形成する元素の添加濃度が低くなる。それにより、内部電極層１２中、または内部電極層１２と誘電体層１１との界面における共有結合型水素化物を形成する元素の配置量が低減される。それにより、外部電極２０ａ，２０ｂから内部電極層１２への拡散が抑制され、クラック４０の発生が抑制される。

[0075] 外側層７２における共有結合型水素化物を形成する元素の添加濃度は、例えば、第１実施形態のカバー層１３における添加濃度と同じとすることがで

きる。内側層７１における共有結合型水素化物を形成する元素の添加濃度は、外側層７２における共有結合型水素化物を形成する元素の添加濃度よりも低ければよいが、内側層７１には共有結合型水素化物を形成する元素が含まれていないことが好ましい。

[0076] 内側層７１および外側層７２の厚み比は、特に限定されるものではないが、例えば１：１程度である。すなわち、サイドマージン１６をW方向の中央で半分に分けた場合に、共有結合型水素化物を形成する元素の濃度は、内部電極層１２に近い側よりも内部電極層１２から遠い側の方が高くなっていてもよい。

[0077] 本実施形態に係る積層セラミックコンデンサ１００ｃは、例えば、図１４で例示するように、内部電極パターン５２が成膜された誘電体グリーンシート５１の積層体に近いサイドマージンシート５４ａにおける共有結合型水素化物を形成する元素の添加濃度を、当該積層体から遠いサイドマージンシート５４ｂにおける共有結合型水素化物を形成する元素の添加濃度よりも低くすればよい。

[0078] （第５実施形態）

第５実施形態に係る積層セラミックコンデンサ１００ｄでは、内部電極層１２の幅に変化を持たせる。図１５で例示するように、外部電極２０ａに接続される内部電極層１２は、エンドマージン１５に相当する領域において外部電極２０ａに接続され幅Ｗ１を有する第１領域１２１（接続部）と、容量部１４に相当する領域において幅Ｗ２を有する第２領域１２２とを有する。幅Ｗ１は、幅Ｗ２よりも小さくなっている。幅Ｗ１および幅Ｗ２は、W方向の幅のことである。この構成によれば、コーナー部において外部電極２０ａ，２０ｂから内部電極層１２への移動距離が長くなるため、外部電極２０ａ，２０ｂから内部電極層１２への拡散が抑制される。それにより、クラック４０の発生が抑制される。外部電極２０ｂに接続される内部電極層１２においても、幅Ｗ１を有する第１領域１２１と、幅Ｗ２を有する第２領域１２２とが設けられていることが好ましい。

[0079] 例えば、Ｗ１／Ｗ２が小さいと、外部電極２０ａ，２０ｂと内部電極層１２との接続性が低下して良好な導通が得られないおそれがある、そこで、Ｗ１／Ｗ２に下限を設けることが好ましい。一方、Ｗ１／Ｗ２が大きいと、外部電極２０ａ，２０ｂから内部電極層１２への移動距離を十分に長くできないおそれがある。そこで、Ｗ１／Ｗ２に上限を設けることが好ましい。以上のことから、Ｗ１／Ｗ２は、１／２以上が好ましく、２／３以上がより好ましい。また、Ｗ１／Ｗ２は、４／５以下が好ましく、３／４以下がより好ましい。

[0080] ここで、図１６で例示するように、外部電極２０ａ，２０ｂが積層チップ１０の両端面からＬ方向に延在する寸法を寸法ｅと称する。コーナー部のクラック４０を抑制する観点から、第１領域１２１のＬ方向の寸法は、寸法ｅの１／３以上であることが好ましく、１／２以上であることがより好ましい。

[0081] 積層チップ１０において、少なくとも一部の内部電極層１２が、上記のように第１領域１２１および第２領域１２２を有していればよいが、最外層の内部電極層１２が第１領域１２１および第２領域１２２を有していることが好ましい。例えば、各最外層から全積層数の５％～２５％の層数の内部電極層１２が、第１領域１２１および第２領域１２２を有していることが好ましい。

[0082] 本実施形態に係る積層セラミックコンデンサ１００ｄは、例えば、図１７で例示するように、幅Ｗ１および幅Ｗ２を有する内部電極パターン５２ａが成膜された誘電体グリーンシート５１を積層することによって、得ることができる。

[0083] （第６実施形態）

図１８で例示するように、第６実施形態に係る積層セラミックコンデンサ１００ｅは、幅Ｗ１および幅Ｗ２を有する内部電極層１２が第３実施形態に適用された構成を有する。この構成によれば、サイドマージン１６が共有結合型水素化物を形成する元素を含んでいることから、めっき層に吸蔵されて

いる水素が内部電極層１２に向かって移動しても、サイドマージン１６に含まれる共有結合型水素化物を形成する元素によって保持されるため、内部電極層１２への水素の移動が抑制される。それにより、絶縁劣化を抑制することができる。また、コーナー部において外部電極２０ａ，２０ｂから内部電極層１２への移動距離が長くなるため、外部電極２０ａ，２０ｂから内部電極層１２への拡散が抑制される。それにより、クラック４０の発生が抑制される。

[0084] 本実施形態に係る積層セラミックコンデンサ１００ｂは、図１９のように作製することができる。まず、誘電体グリーンシート５１上に、幅Ｗ１および幅Ｗ２を有する内部電極パターン５２ａを成膜し、積層単位を形成する。次に、積層単位を順に積層する。幅Ｗ２を、誘電体グリーンシート５１のＷ方向の幅に一致させる。次に、積層単位が積層されることで得られた積層体の上下にカバーシート５３を所定数（例えば２～１０層）だけ積層して熱圧着する。次に、積層体の両側面のそれぞれに、複数のサイドマージンシート５４を貼り付ける。サイドマージンシート５４は、誘電体グリーンシート５１と同様の手法により形成することができる。ただし、サイドマージンシート５４には、共有結合型水素化物を形成する元素を添加する。

[0085] なお、上記各実施形態は、セラミック電子部品の一例として積層セラミックコンデンサについて説明したが、それに限られない。例えば、上記各実施形態の構成は、バリスタやサーミスタなどの、他の積層セラミック電子部品に適用することもできる。

実施例

[0086] 以下、各実施形態に係る積層セラミックコンデンサを作製し、特性について調べた。

[0087]（実施例１）

実施例１では、第１実施形態で説明した積層セラミックコンデンサを作製した。まず、$BaTiO_3$を主成分とするスラリを配合、塗工し、誘電体グリーンシートを得た。各誘電体グリーンシートに内部電極パターンを印刷した

。内部電極パターンには、ニッケル粉末を用いた。W方向において、各内部電極パターンの幅を誘電体グリーンシートの幅よりも小さくした。得られた積層単位の２６０層を積層し、積層体を得た。

[0088] ＢａＴｉＯ$_3$を主成分とするスラリを配合、塗工し、カバーシートを得た。カバーシートには、共有結合型水素化物を形成する元素としてＳｎを１．０ａｔ％添加した。上記の積層体の積層方向の上下のそれぞれに、複数のカバーシートを積層して圧着し、その後、脱バインダ処理を行なった。その後、焼成し、再酸化処理を行なった。得られた積層チップの２端面にＣｕを主成分とする金属ペーストを塗布し、８００℃前後で焼き付けた。これらの工程を経て、０６０３形状(長さＬ：０．６ｍｍ、幅Ｗ：０．３ｍｍ、高さＴ：０．３ｍｍ)で、内部電極層が２６０層積層された積層セラミックコンデンサを作製した。

[0089] 焼成された積層セラミックコンデンサにおいて、各内部電極層の厚みは０．５μｍであり、各誘電体層の厚みは０．５μｍであった。各カバー層のＴ方向における厚みは、２０μｍであった。各サイドマージンのW方向における厚みは、２０μｍであった。各内部電極層のW方向の幅（Ｗ１＝Ｗ２）は２６０μｍであった。各エンドマージンのＬ方向における長さは、４０μｍであった。各外部電極が積層チップの両端面からＬ方向に延在する寸法ｅは、１２０μｍであった。

[0090] （実施例２）

実施例２では、第２実施形態で説明した積層セラミックコンデンサを作製した。実施例２では、各カバー層において、Ｔ方向の容量部側（内側）の１０μｍに相当する部分のカバーシートにＳｎを添加せず、Ｔ方向の反対側（外側）の１０μｍに相当する部分のカバーシートにＳｎを２．０ａｔ％添加した。その他の条件は、実施例１と同じとした。

[0091] （実施例３）

実施例３では、第３実施形態で説明した積層セラミックコンデンサを作製した。実施例３では、積層単位の積層体のW方向において、内部電極パター

ンの幅と誘電体グリーンシートの幅を同じにした。

[0092] ＢａＴｉＯ$_3$を主成分とするスラリを配合、塗工し、サイドマージンシートを得た。サイドマージンシートには、Ｓｎを１．０ａｔ％添加した。積層単位の積層体のW方向の両端のそれぞれに複数のサイドマージンシートを貼り付けその後、脱バインダ処理を行なった。その後、焼成し、再酸化処理を行なった。その他の条件は、実施例１と同じとした。

[0093]（実施例４）

実施例４では、第４実施形態で説明した積層セラミックコンデンサを作製した。実施例４では、積層単位の積層体のW方向において、内部電極パターンの幅と誘電体グリーンシートの幅を同じにした。

[0094] ＢａＴｉＯ$_3$を主成分とするスラリを配合、塗工し、サイドマージンシートを得た。サイドマージンシートには、Ｓｎを２．０ａｔ％添加した。積層単位の積層体のW方向の両端のそれぞれに複数のサイドマージンシートを貼り付けその後、脱バインダ処理を行なった。その後、焼成し、再酸化処理を行なった。

[0095] 実施例４では、各サイドマージンにおいて、W方向の容量部側（内側）の１０μｍに相当する部分のサイドマージンシートにＳｎを添加せず、W方向の反対側（外側）の１０μｍに相当する部分のサイドマージンシートにＳｎを２．０ａｔ％添加した。その他の条件は、実施例２と同じとした。

[0096]（実施例５）

実施例５では、第５実施形態で説明した積層セラミックコンデンサを作製した。各内部電極層において、容量部ではW方向の幅Ｗ２を大きくし、エンドマージンではW方向の幅Ｗ１を小さくした。容量部における内部電極層の幅Ｗ２は２６０μｍであり、エンドマージンにおける内部電極層の幅Ｗ２は２２０μｍであった。その他の条件は、実施例１と同じとした。

[0097]（実施例６）

実施例６では、第５実施形態で説明した積層セラミックコンデンサを作製した。各内部電極層において、容量部ではW方向の幅Ｗ２を大きくし、エン

ドマージンではW方向の幅Ｗ１を小さくした。容量部における内部電極層の幅Ｗ２は２６０μｍであり、エンドマージンにおける内部電極層の幅Ｗ１は２２０μｍであった。その他の条件は、実施例３と同じとした。

[0098] （比較例）

比較例では、カバーシートにＳｎを添加しなかった。その他の条件は、実施例１と同じとした。

[0099] 表１に、実施例１～６および比較例の各条件を示す。

[表1]

	添加金属	添加量(at%)				W1 (μm)	W2 (μm)	ｴﾝﾄﾞﾏｰｼﾞﾝ (μm)	寸法e (μm)
		ｶﾊﾞｰ層		ｻｲﾄﾞﾏｰｼﾞﾝ					
		内側	外側	内側	外側				
実施例1	Sn	1.0	1.0	0	0	260	260	40	120
実施例2	Sn	0	2.0	0	0	260	260	40	120
実施例3	Sn	1.0	1.0	1.0	1.0	260	260	40	120
実施例4	Sn	0	2.0	0	2.0	260	260	40	120
実施例5	Sn	1.0	1.0	0	0	220	260	40	120
実施例6	Sn	1.0	1.0	1.0	1.0	220	260	40	120
比較例	－	－	－	－	－	260	260	40	120

[0100] 比較例および実施例１～６のそれぞれについて、各１１００個のサンプルを作成した、

[0101] 比較例および実施例１～６のそれぞれについて、１０００個のサンプルを選択し、各サンプルに対して定格の１．５倍のＡＣ電圧を１２５℃の環境で１０００時間印加し、絶縁破壊に至ったサンプル数を数えた。結果を表２に示す。

[表2]

	絶縁破壊試験	クラック有無
実施例1	1/1000	3/100
実施例2	1/1000	1/100
実施例3	0/1000	7/100
実施例4	0/1000	1/100
実施例5	0/1000	0/100
実施例6	0/1000	0/100
比較例	100/1000	0/100

[0102] 表１に示すように、比較例の構造では１０個を超えるサンプルで絶縁破壊が発生した。一方、実施例１，２ではそれぞれ１個の絶縁破壊が発生したものの、実施例３～６では全てのサンプルに絶縁破壊が発生しなかった。実施例１～６で絶縁破壊の発生が抑制されたのは、カバー層に共有結合型水素化物を形成する元素を添加したからであると考えられる。

[0103] 比較例１および実施例１～６のそれぞれについて、残りの１００個のサンプルの図８に相当する断面を観察した。実施例１～４ではコーナー部にクラックが確認されたサンプルがあったものの、実施例５，６ではクラックが確認されなかった。実施例２，４でクラックが減少したのは、共有結合型水素化物を形成する元素を内部電極層と離間して配置したからであると考えられる。実施例５，６でクラックが確認されなかったのは、エンドマージンに相当する領域において内部電極層の幅を小さくしたことで、コーナー部において外部電極と内部電極層との距離が長くなったからであると考えられる。

[0104] 以上、本発明の実施例について詳述したが、本発明は係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

符号の説明

[0105] １０ 積層チップ

１１ 誘電体層

１２　内部電極層

１３　カバー層

１４　容量部

１５　エンドマージン

１６　サイドマージン

２０ａ，２０ｂ　外部電極

２１　下地層

２２　めっき層

２３　第１めっき層

２４　第２めっき層

２５　第３めっき層

５１　誘電体グリーンシート

５２　内部電極パターン

５３　カバーシート

５４　サイドマージンシート

１００　積層セラミックコンデンサ

１２１　第１領域

１２２　第２領域

請求の範囲

[請求項1] セラミックを主成分とする２層のカバー層の間で、複数の誘電体層と複数の内部電極層とが交互に積層され、略直方体形状を有し、前記略直方体形状の対向する第１端面と第２端面とに前記複数の内部電極層が交互に露出するように形成された積層チップと、

前記１端面および前記第２端面に設けられ、下地層上にめっき層が設けられた１対の外部電極と、を備え、

前記１対の外部電極のそれぞれは、前記積層チップの積層方向の上面および下面の少なくともいずれか一方まで延在し、

前記カバー層は、共有結合型水素化物を形成する元素のうち少なくとも１種の添加元素を含むことを特徴とするセラミック電子部品。

[請求項2] 前記添加元素は、Ｓｎ、Ｂｉ、Ｉｎ、Ｇａのいずれか１つを含むことを特徴とする請求項１に記載のセラミック電子部品。

[請求項3] 前記カバー層を厚み方向の中央で半分に分けた場合に、前記添加元素の濃度は、前記内部電極層に近い側よりも前記内部電極層から遠い側の方が高いことを特徴とする請求項１または請求項２に記載のセラミック電子部品。

[請求項4] 前記積層チップは、前記上面、前記下面、前記第１端面、および前記第２端面以外の２側面から前記複数の内部電極層に至るまでのサイドマージンを備え、

前記サイドマージンは、セラミックを主成分とし、前記添加元素を含むことを特徴とする請求項１または請求項２に記載のセラミック電子部品。

[請求項5] 前記サイドマージンを、前記２側面が対向する方向の中央で半分に分けた場合に、前記添加元素の濃度は、前記内部電極層に近い側よりも前記内部電極層から遠い側の方が高いことを特徴とする請求項１または請求項２に記載のセラミック電子部品。

[請求項6] 前記複数の内部電極層のうち最外層の内部電極層において、前記外

部電極に接続される接続部の幅が、他の幅よりも狭いことを特徴とする請求項１に記載のセラミック電子部品。

[請求項7] 前記複数の内部電極層のうち、最外層から全層数の５％～２５％の層数の内部電極層において、前記外部電極に接続される接続部の幅が、他の幅よりも狭いことを特徴とする請求項１に記載のセラミック電子部品。

[請求項8] 前記接続部の幅は、異なる外部電極に接続される内部電極層同士が対向する領域における前記内部電極層の幅の、１／２以上、４／５以下であることを特徴とする請求項６または請求項７に記載のセラミック電子部品。

[請求項9] 前記めっき層は、Ｎｉを主成分とすることを特徴とする請求項１に記載のセラミック電子部品。

[請求項10] 前記下地層は、Ｃｕを主成分とすることを特徴とする請求項１に記載のセラミック電子部品。

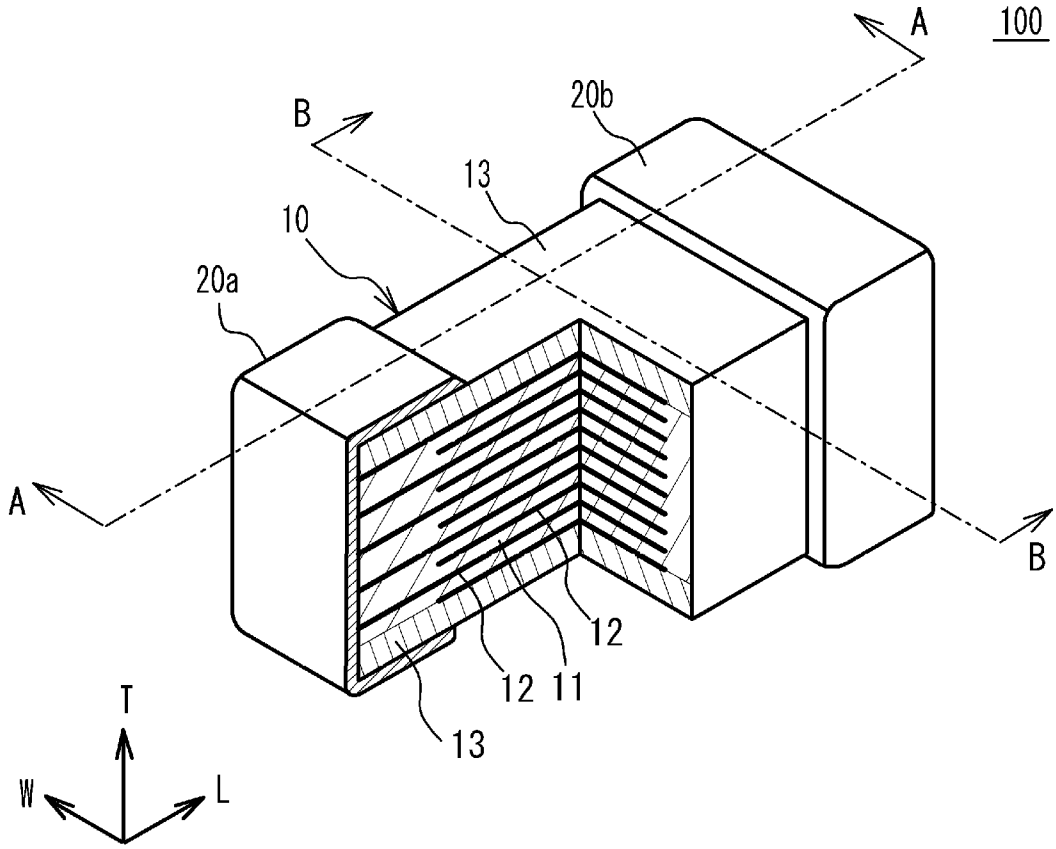
[請求項11] 前記めっき層の外側に、Ｓｎめっき層が設けられていることを特徴とする請求項９または請求項１０に記載のセラミック電子部品。

[請求項12] セラミックを主成分とする２層のカバー層の間で、複数の誘電体層と複数の内部電極層とが交互に積層され、略直方体形状を有し、前記略直方体形状の対向する第１端面と第２端面とに前記複数の内部電極層が交互に露出するように形成された積層チップと、前記１端面および前記第２端面に設けられ前記積層チップの積層方向の上面および下面の少なくともいずれか一方まで延在する下地層と、を備える中間体を準備する工程と、

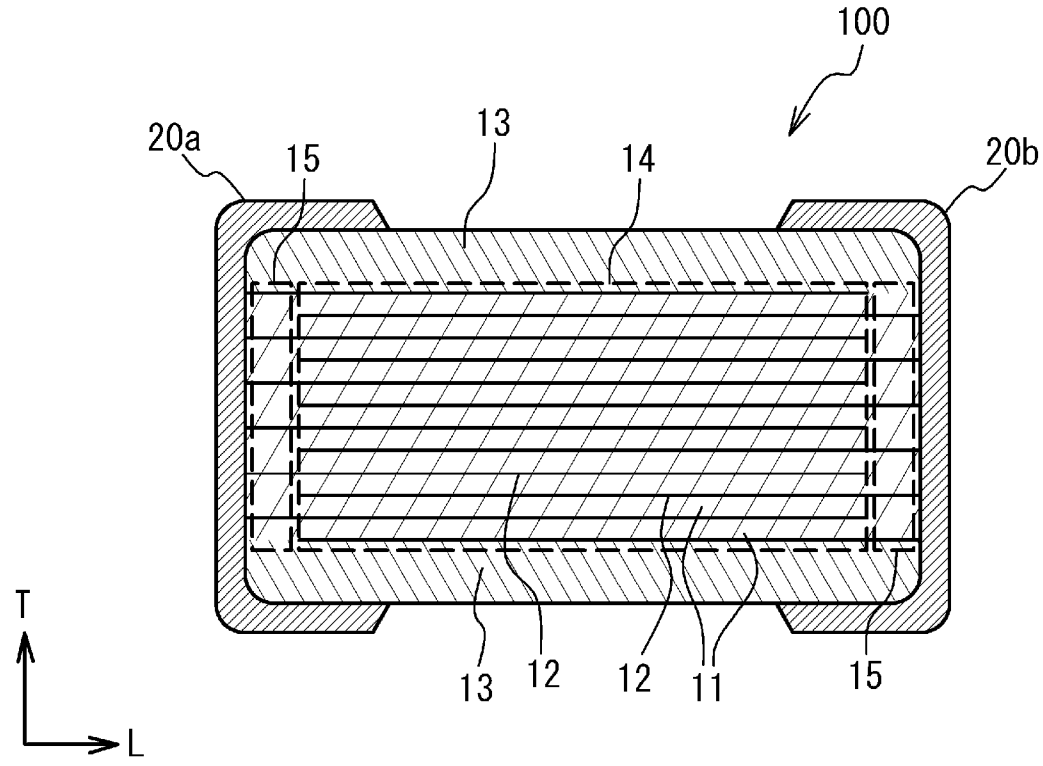
前記下地層上にめっき層を形成する工程と、を含み、

前記カバー層は、共有結合型水素化物を形成する元素のうち少なくとも１種の添加元素を含むことを特徴とするセラミック電子部品の製造方法。

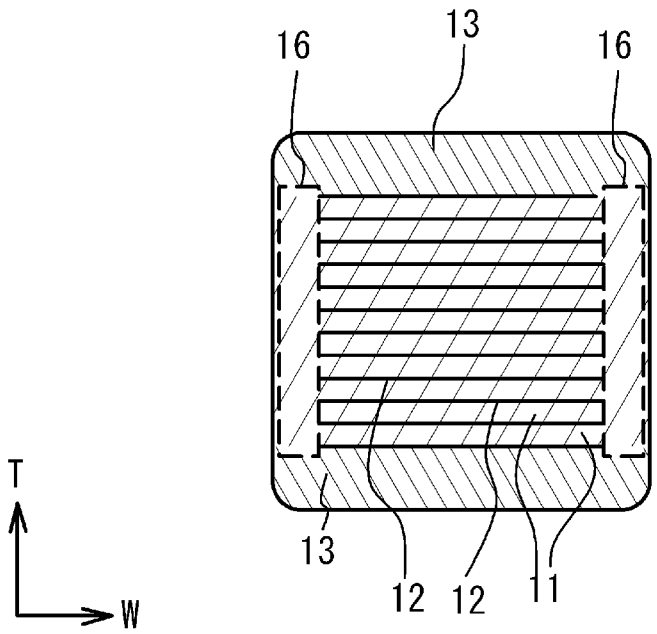
[図1]


A
100
B
20b
13
10
20a
A
B
12
12
11
13
T
W
L

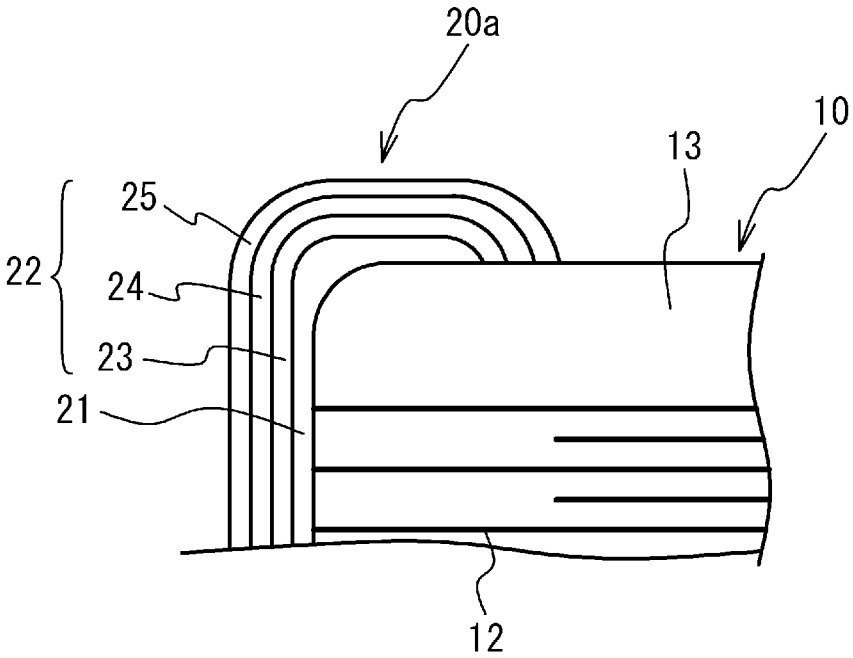
[図2]


100
20a
15
13
14
20b
T
L
13
12
12
11
15

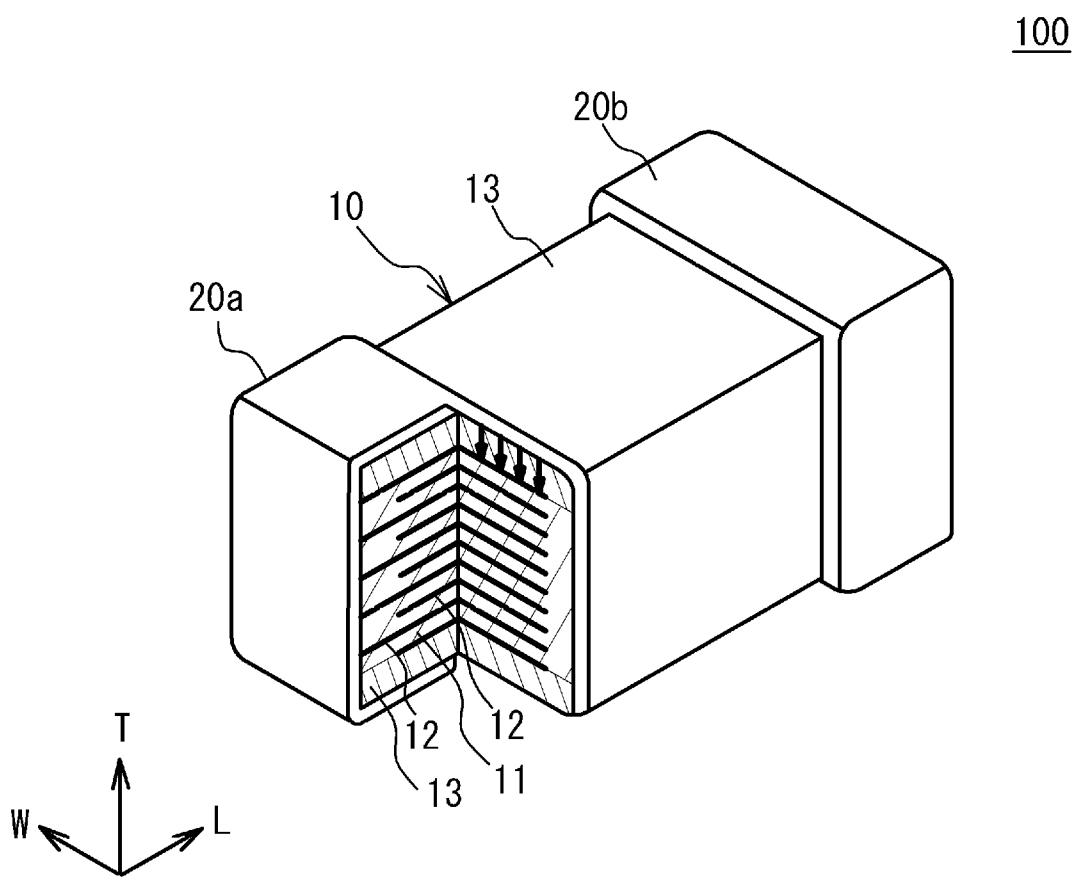
[図3]



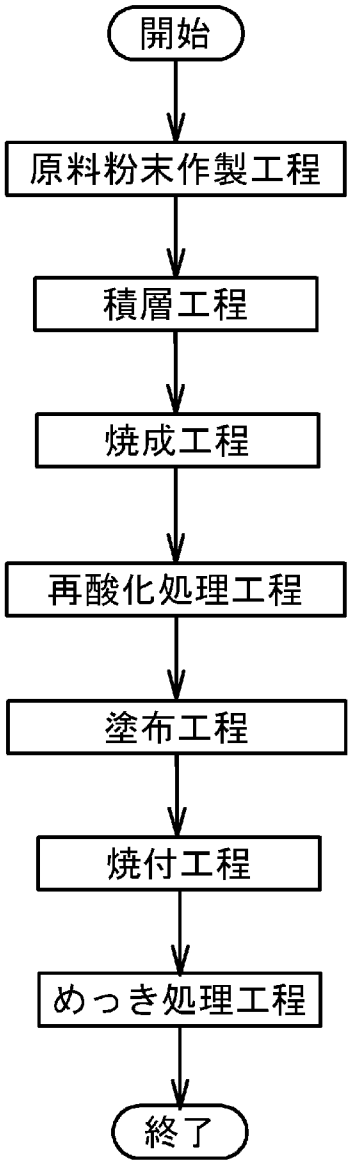
[図4]



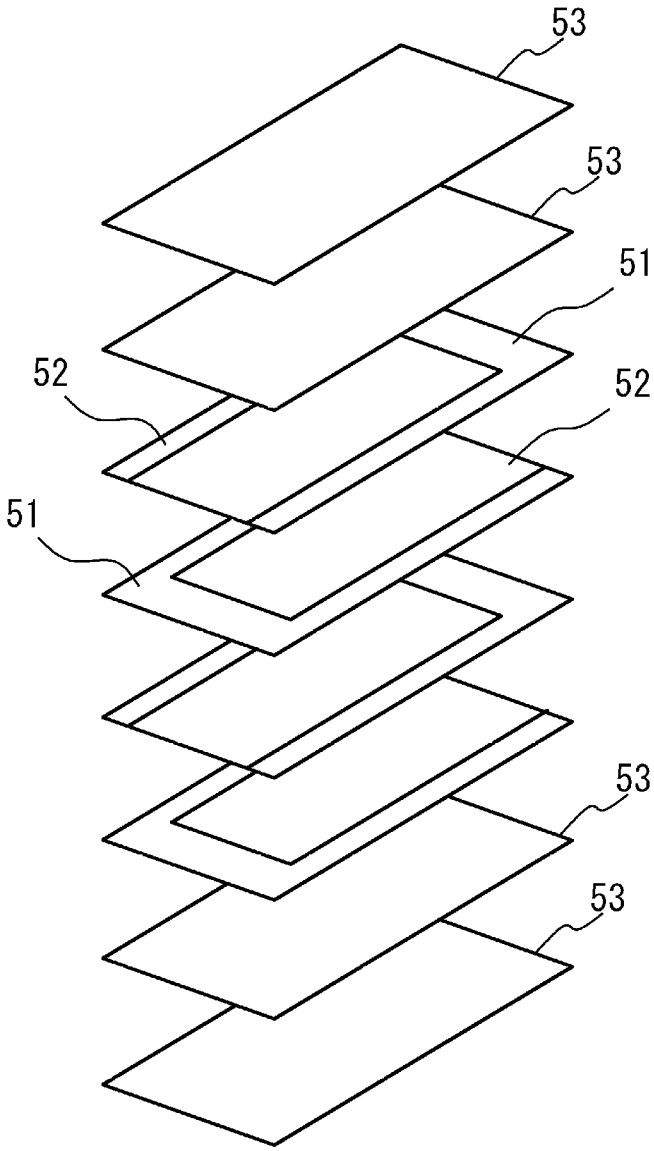
[図5]



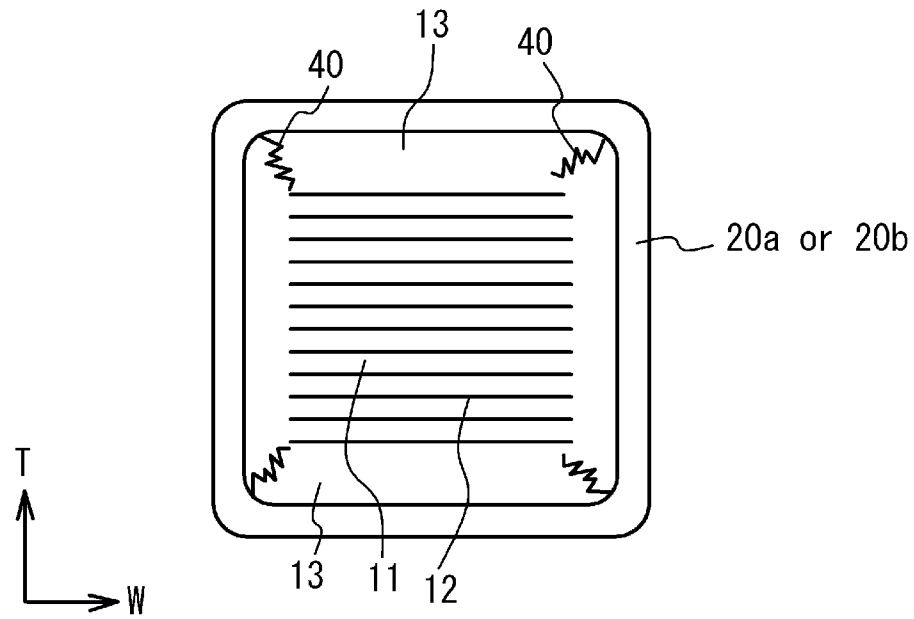
[図6]



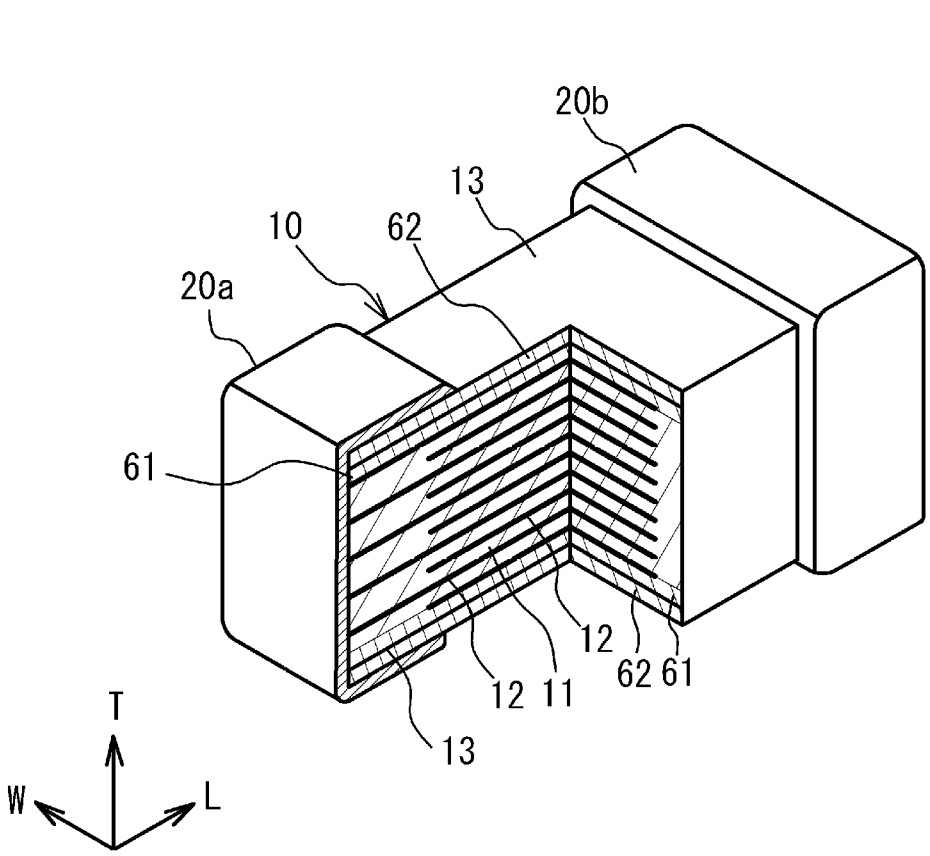
[図7]



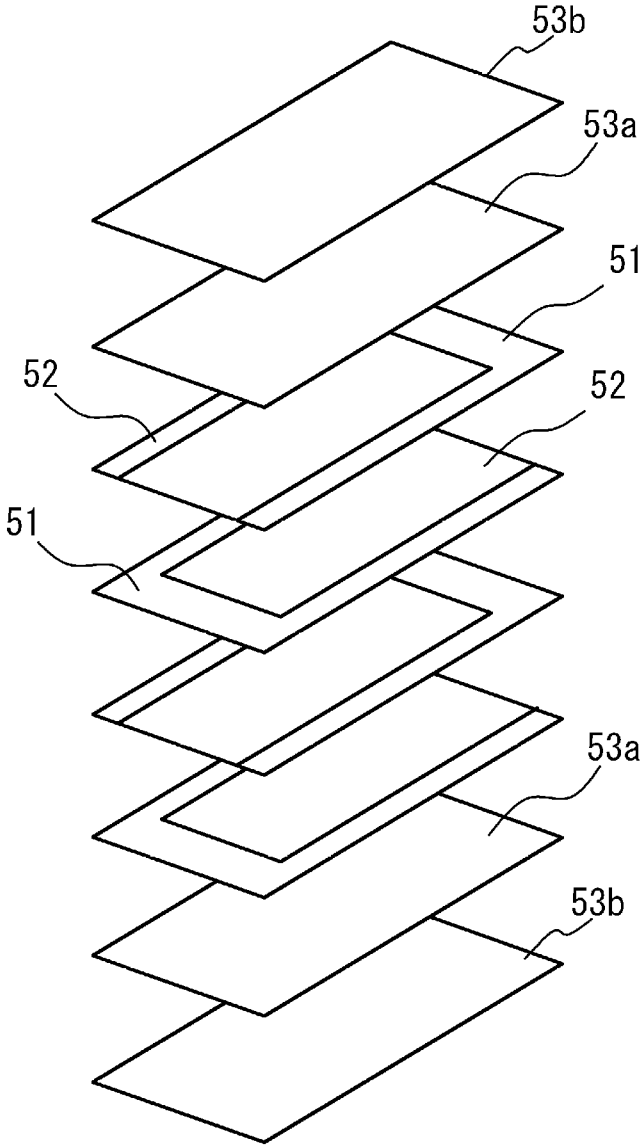
[図8]



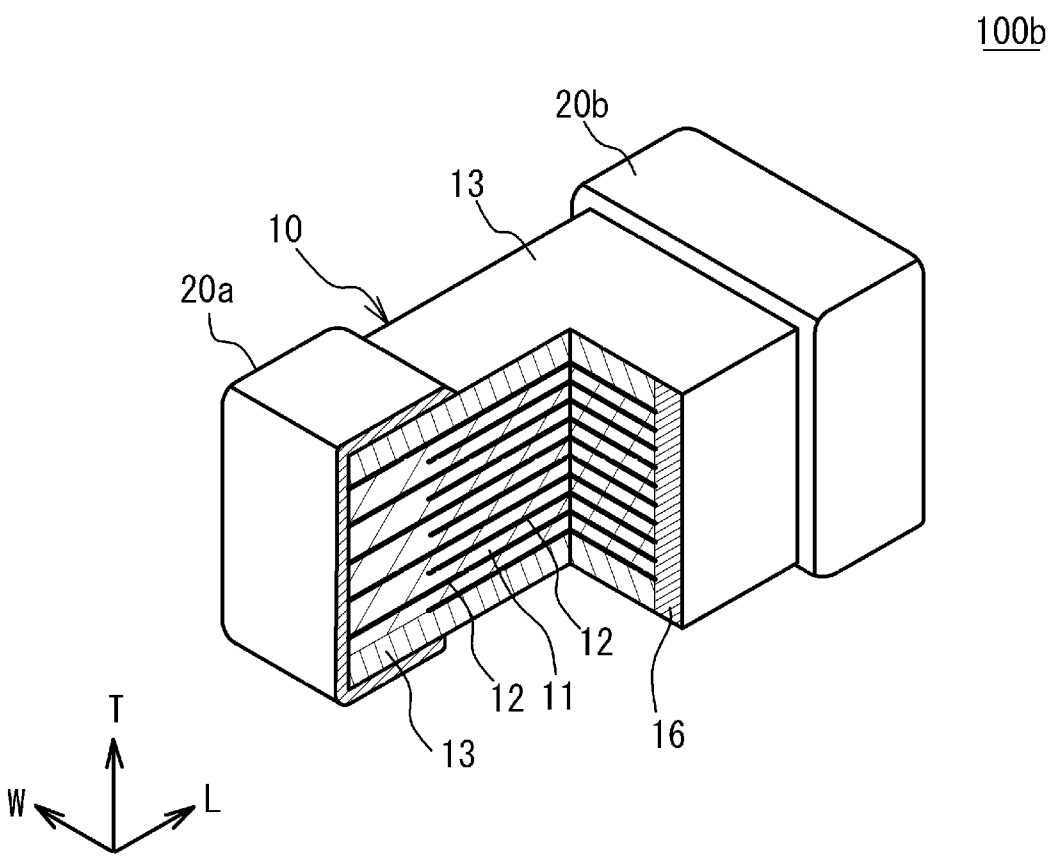
[図9]



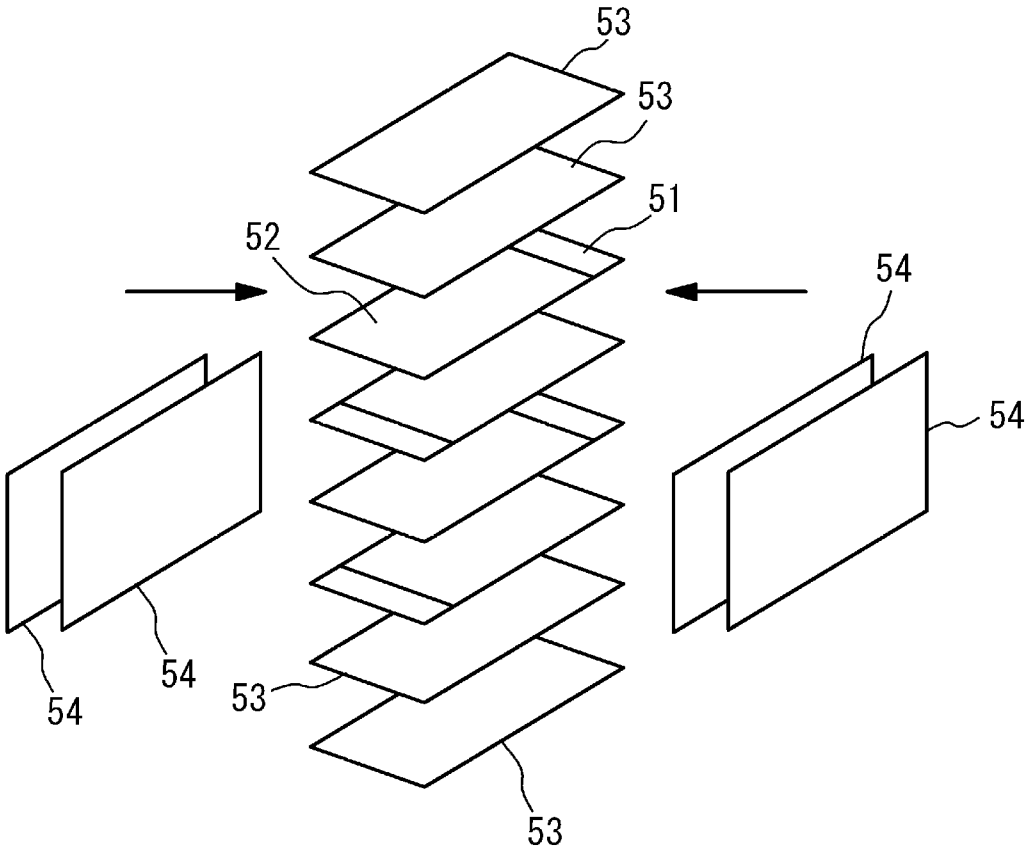
[図10]



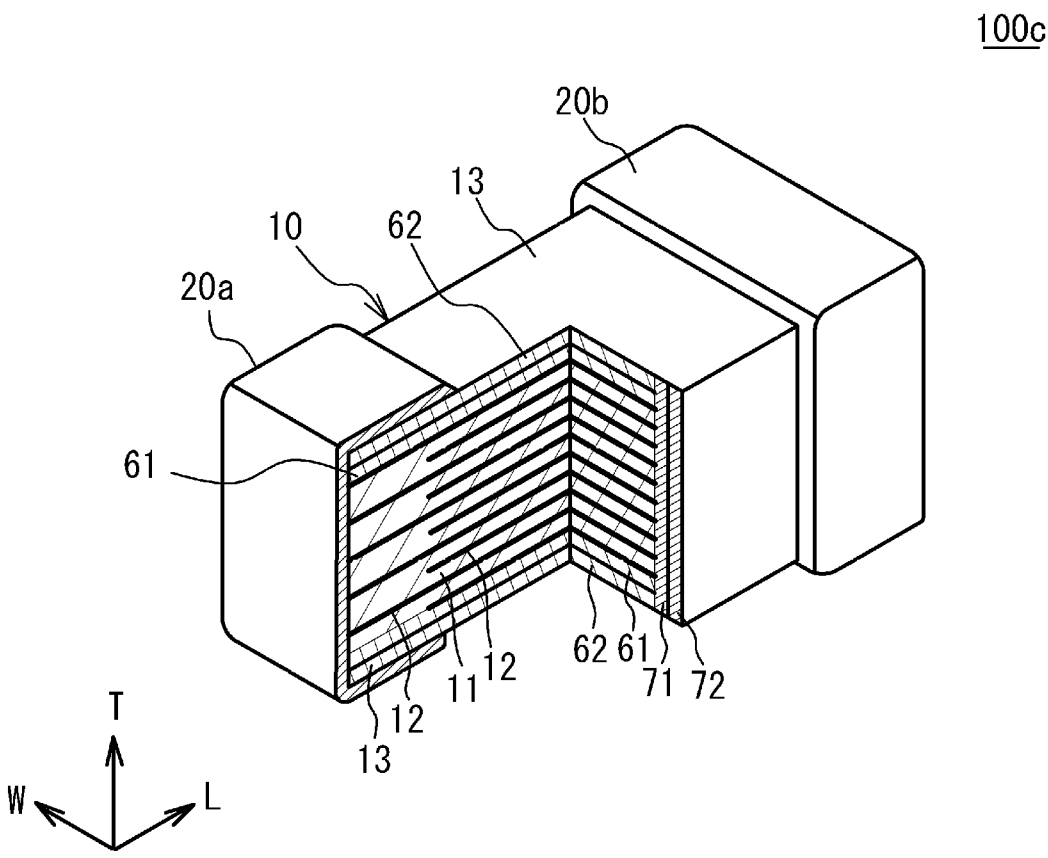
[図11]



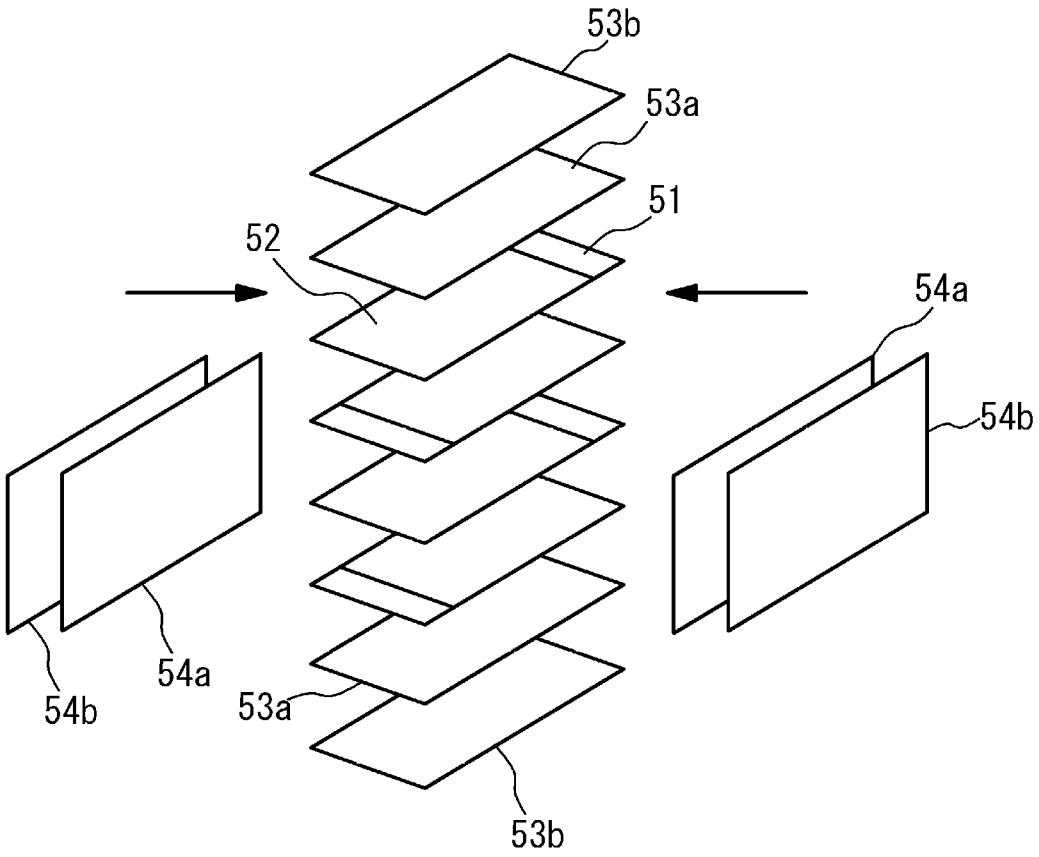
[図12]



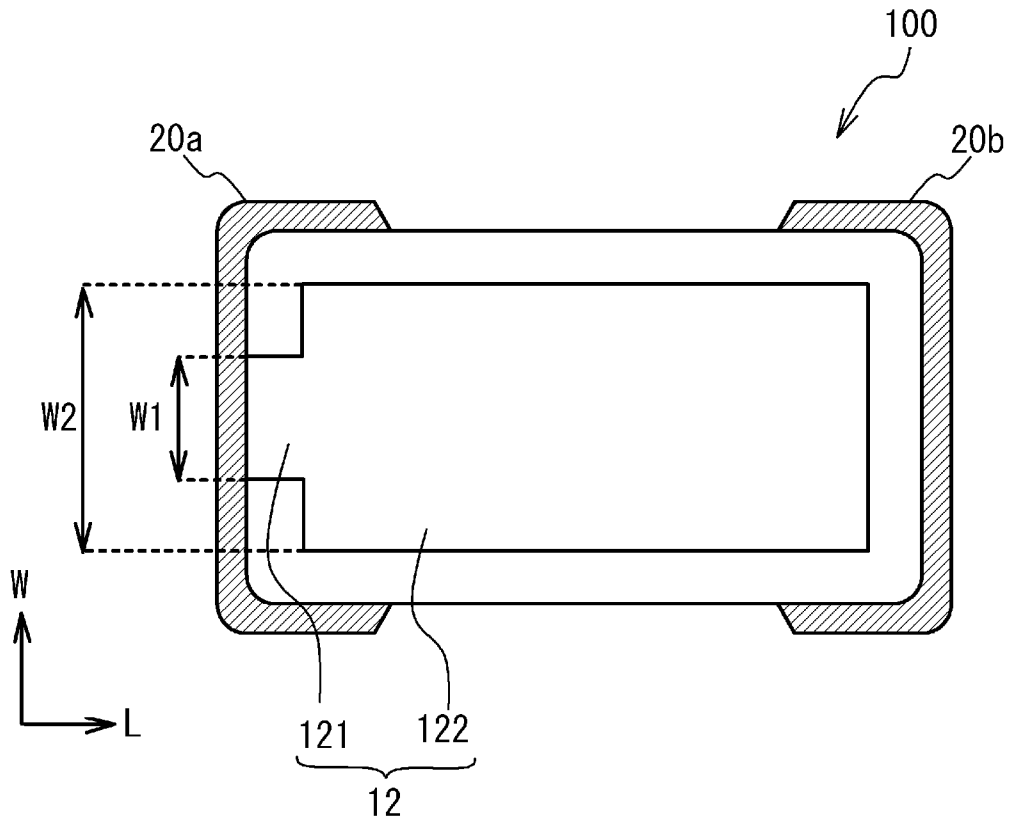
[図13]


100c
20b
13
10
62
20a
61
62
61
71
72
12
11
12
13
T
W
L

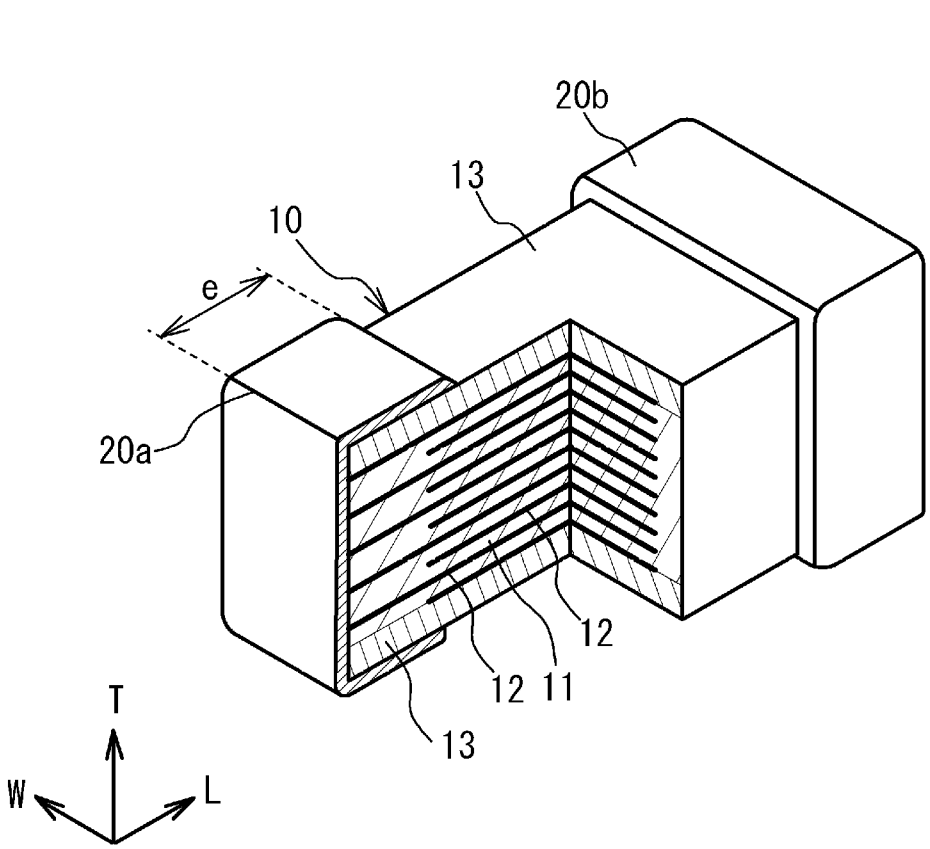
[図14]


53b
53a
51
52
54a
54b
54b
54a
53a
53b

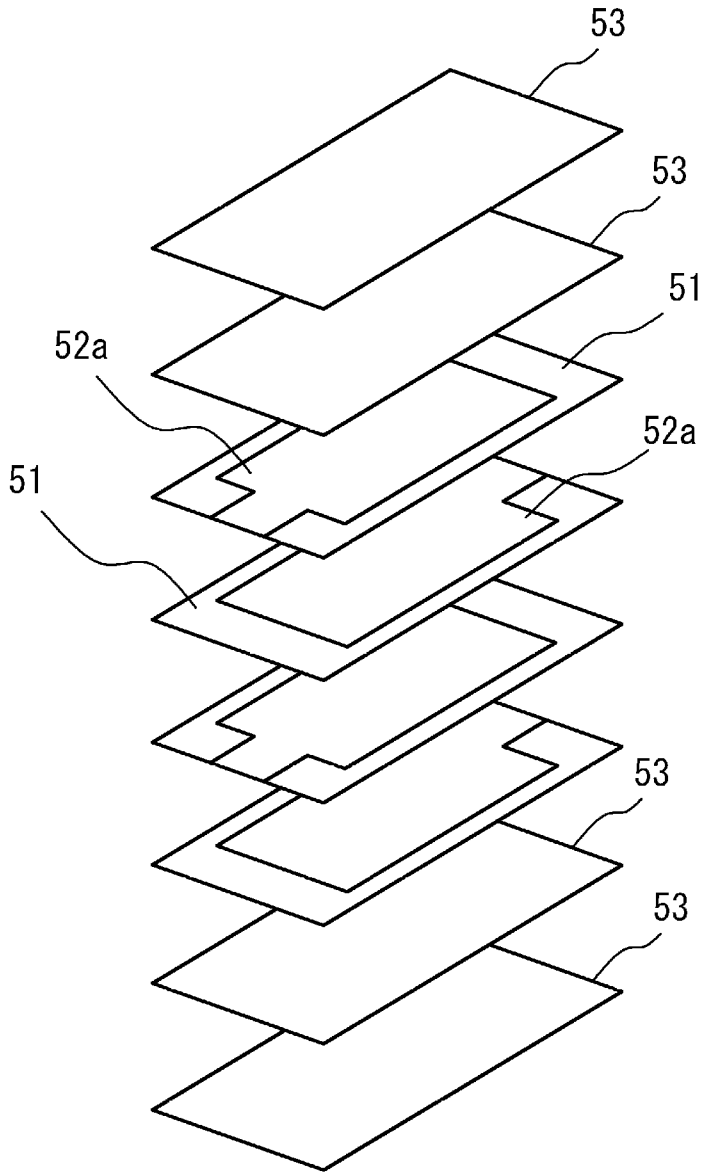
[図15]



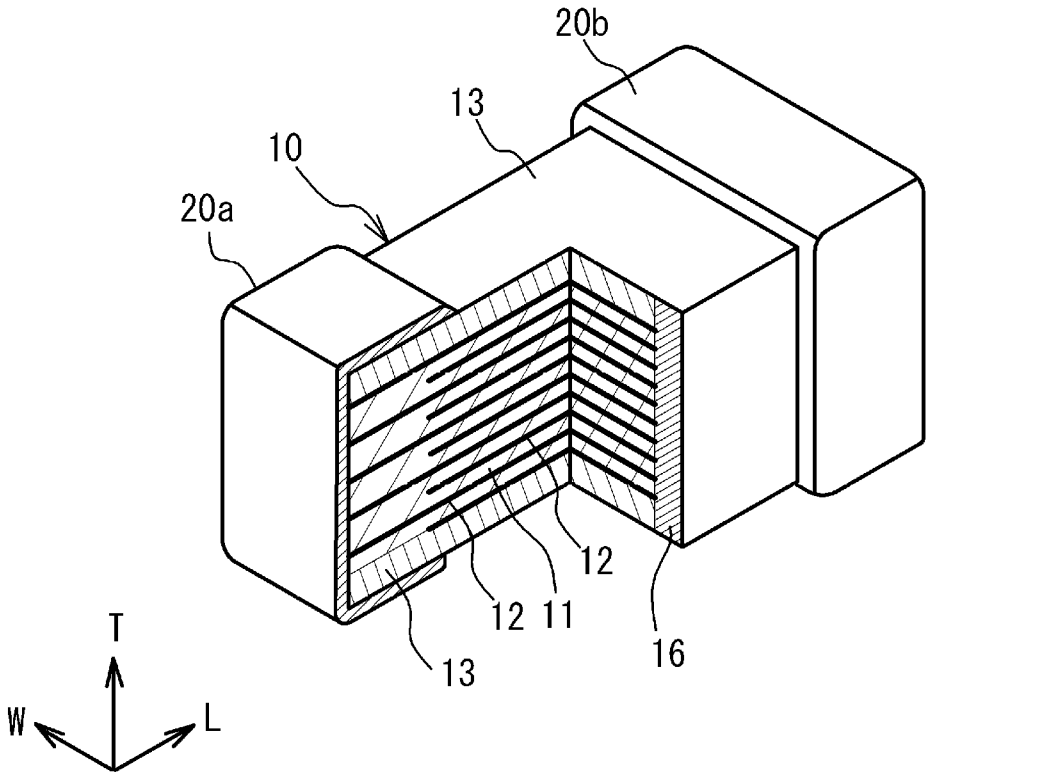
[図16]



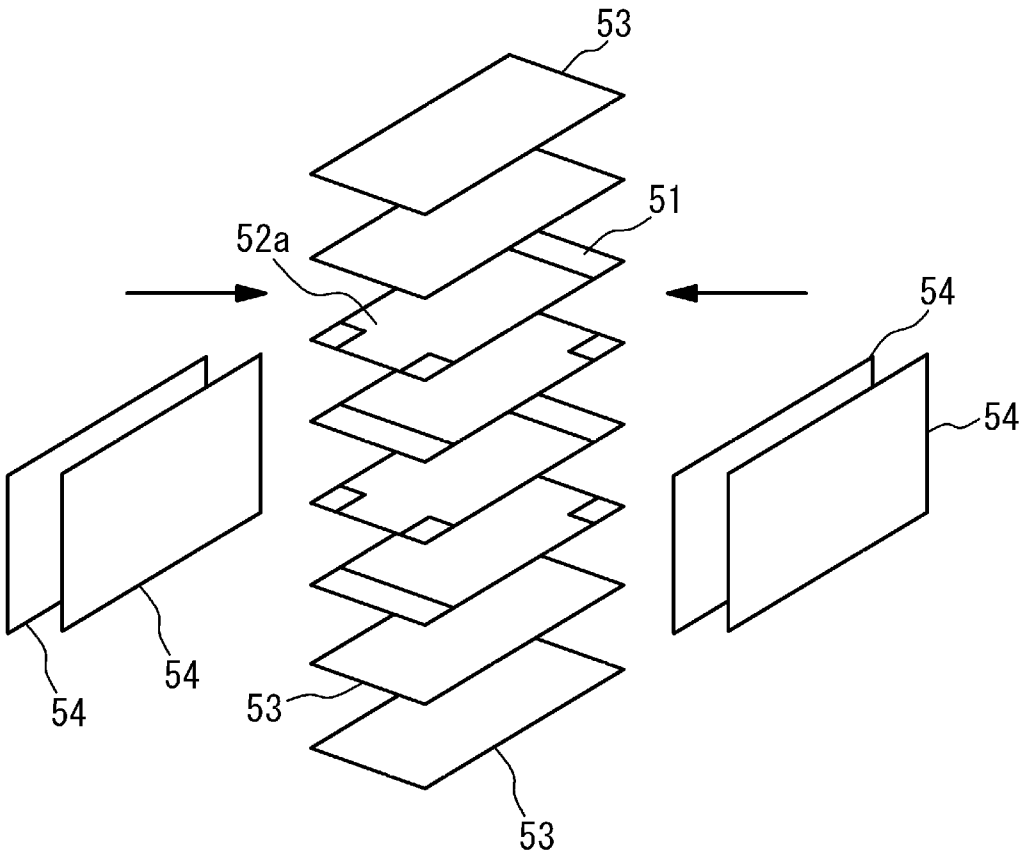
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2023/031873

A. CLASSIFICATION OF SUBJECT MATTER

H01G 4/30(2006.01)i
FI: H01G4/30 201M; H01G4/30 513; H01G4/30 515; H01G4/30 517; H01G4/30 512; H01G4/30 201L; H01G4/30 201N; H01G4/30 201C; H01G4/30 311F; H01G4/30 311E

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2022-75550 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 18 May 2022 (2022-05-18) paragraphs [0022]-[0029], [0037], fig. 1-3	1-5, 12
Y	paragraphs [0022]-[0029], [0037], fig. 1-3	6-11
Y	JP 2013-98525 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 20 May 2013 (2013-05-20) paragraphs [0038], [0059]-[0064], [0093]-[0095], fig. 1-6	6-8
Y	JP 2021-9994 A (MURATA MFG. CO., LTD.) 28 January 2021 (2021-01-28) paragraphs [0025]-[0029]	9-11
A	JP 2013-120927 A (SAMSUNG ELECTRO-MECHANICS CO., LTD.) 17 June 2013 (2013-06-17) tables 1-1, 1-2, fig. 1-7	6-8

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
14 November 2023	**21 November 2023**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2023/031873

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2022-75550 A	18 May 2022	US 2022/0139632 A1 paragraphs [0027]-[0035], [0043], fig. 1-3 KR 10-2022-0060347 A CN 114446660 A	
JP 2013-98525 A	20 May 2013	US 2013/0107422 A1 paragraphs [0051], [0072]-[0077], [0104]-[0106], fig. 1-6 KR 10-1300359 B1	
JP 2021-9994 A	28 January 2021	US 2020/0411248 A1 paragraphs [0040]-[0044] CN 112151269 A KR 10-2022-0116120 A	
JP 2013-120927 A	17 June 2013	US 2013/0141837 A1 tables 1-1, 1-2, fig. 1-7 KR 10-2013-0063234 A	

国際調査報告

国際出願番号
PCT/JP2023/031873

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

H01G 4/30(2006.01)i
FI: H01G4/30 201M; H01G4/30 513; H01G4/30 515; H01G4/30 517; H01G4/30 512; H01G4/30 201L; H01G4/30 201N; H01G4/30 201C; H01G4/30 311F; H01G4/30 311E

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

H01G4/30

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２３年
日本国実用新案登録公報	１９９６－２０２３年
日本国登録実用新案公報	１９９４－２０２３年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X	JP 2022-75550 A (サムソン エレクトローメカニックス カンパニーリミテッド.) 18.05.2022 (2022-05-18) 段落0022-0029, 0037, 図1-3	1-5, 12
Y	段落0022-0029, 0037, 図1-3	6-11
Y	JP 2013-98525 A (サムソン エレクトローメカニックス カンパニーリミテッド.) 20.05.2013 (2013-05-20) 段落0038, 0059-0064, 0093-0095, 図1-6	6-8
Y	JP 2021-9994 A (株式会社村田製作所) 28.01.2021 (2021-01-28) 段落0025-0029	9-11
A	JP 2013-120927 A (サムソン エレクトローメカニックス カンパニーリミテッド.) 17.06.2013 (2013-06-17) 表1-1, 表1-2, 図1-7	6-8

☐ C欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
"A" 特に関連のある文献ではなく、一般的技術水準を示すもの
"E" 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
"L" 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
"O" 口頭による開示、使用、展示等に言及する文献
"P" 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
"T" 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
"X" 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
"Y" 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
"&" 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
14.11.2023	21.11.2023

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
佐久　聖子 5D 3142

電話番号 03-3581-1101 内線 3591

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2023/031873

引用文献	公表日	パテントファミリー文献	公表日
JP 2022-75550 A	18.05.2022	US 2022/0139632 A1 [0027]-[0035], [0043], FIGS. 1-3 KR 10-2022-0060347 A CN 114446660 A	
JP 2013-98525 A	20.05.2013	US 2013/0107422 A1 [0051], [0072]-[0077], [0104]-[0106], FIGS. 1-6 KR 10-1300359 B1	
JP 2021-9994 A	28.01.2021	US 2020/0411248 A1 [0040]-[0044] CN 112151269 A KR 10-2022-0116120 A	
JP 2013-120927 A	17.06.2013	US 2013/0141837 A1 Tables. 1-1, 1-2, FIGS. 1-7 KR 10-2013-0063234 A	