

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 28 年 3 月 31 日 (2016.3.31)

【公開番号】特開 2014-236105 (P2014-236105A)

【公開日】平成 26 年 12 月 15 日 (2014.12.15)

【年通号数】公開・登録公報 2014-069

【出願番号】特願 2013-116659 (P2013-116659)

【国際特許分類】

H 0 1 L 21/338 (2006.01)

H 0 1 L 29/778 (2006.01)

H 0 1 L 29/812 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/06 (2006.01)

【F I】

H 0 1 L 29/80 H

H 0 1 L 29/78 3 0 1 B

H 0 1 L 29/06 3 0 1 F

【手続補正書】

【提出日】平成 28 年 2 月 15 日 (2016.2.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板の上方に形成された第 1 室化物半導体層と、
前記第 1 室化物半導体層上に形成され、前記第 1 室化物半導体層よりバンドギャップが
広い第 2 室化物半導体層と、
前記第 2 室化物半導体層を貫通し、前記第 1 室化物半導体層の途中まで到達する溝と、
前記溝内にゲート絶縁膜を介して配置されたゲート電極と、
前記ゲート電極の両側の前記第 2 室化物半導体層の上方にそれぞれ形成された第 1 電極
および第 2 電極と、を有し、
前記ゲート絶縁膜は、前記溝の端部から前記第 1 電極側に延在し、前記溝の端部側に位
置する第 1 部と、前記第 1 部より前記第 1 電極側に位置し、前記第 1 部より膜厚の大きい
第 2 部とを有する、半導体装置。

【請求項 2】

請求項 1 記載の半導体装置において、
前記第 2 部は、前記第 2 室化物半導体層上に配置された第 1 膜と、前記第 1 膜上に配置
された第 2 膜とからなり、
前記第 1 部は、前記第 2 室化物半導体層上に配置された前記第 2 膜からなる、半導体装
置。

【請求項 3】

請求項 2 記載の半導体装置において、
前記第 2 膜は、酸化アルミニウムを含有する膜である、半導体装置。

【請求項 4】

請求項 3 記載の半導体装置において、

前記第 1 膜は、窒化シリコンを含有する膜である、半導体装置。

【請求項 5】

請求項 1 記載の半導体装置において、
前記溝の側壁がテーパ形状である、半導体装置。

【請求項 6】

請求項 5 記載の半導体装置において、
前記溝の側面と前記溝の底面の延長面とのなす角度が、 90° 以下である、半導体装置

。

【請求項 7】

請求項 6 記載の半導体装置において、
前記角度が、 70° 以上 90° 以下である、半導体装置。

【請求項 8】

請求項 2 記載の半導体装置において、
前記溝の端部から前記第 1 膜までの距離は、前記第 2 膜の膜厚以上である、半導体装置

。

【請求項 9】

請求項 8 記載の半導体装置において、
前記溝の端部から前記第 1 膜までの距離は、 $0.2\ \mu\text{m}$ 以上である、半導体装置。

【請求項 10】

請求項 2 記載の半導体装置において、
前記溝の端部から前記第 1 膜までの距離は、 $5\ \text{nm}$ 以上 $0.1\ \mu\text{m}$ 以下である、半導体装置。

【請求項 11】

基板の上方に形成された第 1 窒化物半導体層と、
前記第 1 窒化物半導体層上に形成され、前記第 1 窒化物半導体層よりバンドギャップが広い第 2 窒化物半導体層と、
前記第 2 窒化物半導体層を貫通し、前記第 1 窒化物半導体層の途中まで到達する溝と、
前記溝内にゲート絶縁膜を介して配置されたゲート電極と、
前記ゲート電極の両側の前記第 2 窒化物半導体層の上方にそれぞれ形成された第 1 電極および第 2 電極と、を有し、
前記ゲート絶縁膜は、前記溝の両側の前記第 2 窒化物半導体層上に配置され、前記溝の形成領域を含む開口領域を有する第 1 膜と、前記開口領域を含む前記第 1 膜上に形成された第 2 膜とを有する、半導体装置。

【請求項 12】

請求項 11 記載の半導体装置において、
前記第 1 膜は、前記溝の前記第 1 電極側の端部から後退して配置されている、半導体装置。

【請求項 13】

請求項 12 記載の半導体装置において、
前記第 1 膜は、前記溝の前記第 2 電極側の端部から後退して配置されている、半導体装置。

【請求項 14】

請求項 11 記載の半導体装置において、
前記第 1 膜は、窒化シリコンを含有する膜であり、
前記第 2 膜は、酸化アルミニウムを含有する膜である、半導体装置。

【請求項 15】

請求項 11 記載の半導体装置において、
前記溝の側壁がテーパ形状である、半導体装置。

【請求項 16】

請求項 12 記載の半導体装置において、

前記溝の端部から前記第 1 膜までの距離は、 $0.2\ \mu\text{m}$ 以上である、半導体装置。

【請求項 17】

(a) 第 1 窒化物半導体層を形成し、前記第 1 窒化物半導体層上に、前記第 1 窒化物半導体層よりバンドギャップが広い第 2 窒化物半導体層を形成することにより積層体を形成する工程、

(b) 前記積層体上の第 1 開口部を有する第 1 膜をマスクとして、前記積層体をエッチングすることにより、前記第 2 窒化物半導体層を貫通し、前記第 1 窒化物半導体層の途中まで到達する溝を形成する工程、

(c) 前記第 1 膜の端部を前記溝の端部から後退させる工程、

(d) 前記(c)工程の後、前記溝の内部を含む前記第 1 膜上に、第 2 膜を形成する工程、

(e) 前記第 2 膜上に、ゲート電極を形成する工程、
を有する、半導体装置の製造方法。

【請求項 18】

請求項 17 記載の半導体装置の製造方法において、

前記(b)工程は、

(b1) 前記積層体上に、前記第 1 開口部を有する前記第 1 膜と、前記第 1 膜上に形成され、前記第 1 開口部の第 1 端から後退した第 3 膜との積層膜を形成する工程、

(b2) 前記積層膜をマスクに、前記積層体をエッチングすることにより、前記溝を形成する工程、を有し、

前記(c)工程は、

(c1) 前記第 3 膜をマスクに、前記第 1 膜をエッチングする工程、

(c2) 前記第 3 膜を除去する工程、を有する、半導体装置の製造方法。

【請求項 19】

請求項 17 記載の半導体装置の製造方法において、

前記第 1 膜は、窒化シリコンを含有する膜であり、

前記第 2 膜は、酸化アルミニウムを含有する膜である、半導体装置の製造方法。

【請求項 20】

請求項 18 記載の半導体装置の製造方法において、

前記(c)工程は、前記第 1 膜の端部を前記溝の端部から $0.2\ \mu\text{m}$ 以上後退させる工程である、半導体装置の製造方法。