

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成28年5月19日(2016.5.19)

【公開番号】特開2014-212191(P2014-212191A)

【公開日】平成26年11月13日(2014.11.13)

【年通号数】公開・登録公報2014-062

【出願番号】特願2013-87211(P2013-87211)

【国際特許分類】

H 01 L 29/786 (2006.01)

H 01 L 29/423 (2006.01)

H 01 L 29/49 (2006.01)

H 01 L 29/417 (2006.01)

G 02 F 1/1368 (2006.01)

【F I】

H 01 L 29/78 6 1 8 C

H 01 L 29/58 G

H 01 L 29/50 M

G 02 F 1/1368

【手続補正書】

【提出日】平成28年3月23日(2016.3.23)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ソース領域と、ドレイン領域と、チャネル領域と、を含む半導体層と、

前記半導体層が配置される第1絶縁層と、

前記チャネル領域を覆うゲート絶縁層と、

前記ゲート絶縁層を介して前記チャネル領域に対向するように配置されるゲート電極と、

ソース電極及びドレイン電極の一方である第1電極と、

前記ソース電極及び前記ドレイン電極の他方である第2電極と、

を含み、

前記ソース領域及びドレイン領域の一方は、前記第1絶縁層の第1面を覆うように配置され、

前記ソース領域及びドレイン領域の他方は、前記第1絶縁層の第2面を覆うように配置され、

前記チャネル領域は、前記第1絶縁層の第3面を覆うように配置され、

前記第1絶縁層は、前記第1面と前記第3面との間に第4面を有し、前記第2面と前記第3面との間に第5面を有し、

前記第1面と前記第3面とは間隔を有することを特徴とする半導体装置。

【請求項2】

請求項1に記載の半導体装置であって、

前記第1絶縁層は、前記第1面に対向する第6面、前記第2面に対向する第7面、前記第3面に対向する第8面、前記第4面に対向する第9面、及び前記第5面に対向する第10面を有することを特徴とする半導体装置。

【請求項 3】

請求項 1 又は請求項 2 に記載の半導体装置であって、

前記半導体層及び前記ゲート電極を覆う第 2 絶縁層、及び前記ゲート絶縁層を貫通する第 1 コンタクトホールの内部に前記第 1 電極が配置され、前記第 2 絶縁層及び前記ゲート絶縁層を貫通する第 2 コンタクトホールの内部に前記第 2 電極が配置されることを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項に記載の半導体装置と、

基板と、

複数の走査線と、

前記複数の走査線の各々に交差するように配置された複数のデータ線と、
を含み、

前記半導体装置は、前記複数の走査線のいずれか、及び前記複数のデータ線のいずれかに電気的に接続され、

前記基板は、前記第 6 面に対向する第 1 1 面、前記第 7 面に対向する第 1 2 面、前記第 8 面に対向する第 1 3 面、前記第 9 面に対向する第 1 4 面、及び前記第 1 0 面に対向する第 1 5 面を有し、

前記走査線は前記基板と前記半導体装置との間に配置されることを特徴とする電気光学装置。

【請求項 5】

請求項 1 乃至請求項 3 のいずれか一項に記載の半導体装置と、前記半導体装置と電気的に接続された画素電極と、前記半導体装置及び前記画素電極を備えた素子基板と、

前記素子基板と対向配置された対向基板と、

前記素子基板と前記対向基板とに挟持された電気光学層と、

を備えたことを特徴とする電気光学装置。

【請求項 6】

請求項 5 に記載の電気光学装置であって、

前記ソース領域及びドレイン領域の一方から、前記ソース領域及びドレイン領域の他方へ向かう方向は、前記走査線の延びる方向に沿っていることを特徴とする電気光学装置。

【請求項 7】

第 1 面と第 3 面との間に第 4 面を有し、第 2 面と第 3 面との間に第 5 面を有し、前記第 1 面と前記第 3 面とは間隔を有する第 1 絶縁層を形成する工程と、

前記第 1 絶縁層を覆うように半導体層を形成する工程と、

前記半導体層を覆うようにゲート絶縁層を形成する工程と、

前記ゲート絶縁層及び前記第 3 面を覆う半導体層の少なくとも一部を覆うようにゲート電極を形成する工程と、

前記半導体層にイオン注入を行い、ソース領域及びドレイン領域の一方を前記第 1 面を覆うように配置される半導体層の少なくとも一部に形成し、前記ソース領域及びドレイン領域の他方を前記第 3 面を覆うように配置される前記半導体層の少なくとも一部に形成する工程と、

前記ソース領域及びドレイン領域の一方に電気的に接続される第 1 電極と、前記ソース領域及びドレイン領域の他方に電気的に接続される第 2 電極とを形成する工程と、
を含むことを特徴とする半導体装置の製造方法。

【請求項 8】

請求項 7 に記載の半導体装置の製造方法を含む工程と、

前記半導体装置と画素電極とをコンタクトホールを介して電気的に接続する工程と、

前記画素電極の上に電気光学層を形成する工程と、

を備えたことを特徴とする電気光学装置の製造方法。

【請求項 9】

請求項 5 又は請求項 6 に記載の電気光学装置を備えることを特徴とする電子機器。

【手続補正2】**【補正対象書類名】**明細書**【補正対象項目名】**0007**【補正方法】**変更**【補正の内容】****【0007】**

[適用例1] 本適用例に係る半導体装置は、ソース領域と、ドレイン領域と、チャネル領域と、を含む半導体層と、前記半導体層が配置される第1絶縁層と、前記チャネル領域を覆うゲート絶縁層と、前記ゲート絶縁層を介して前記チャネル領域に対向するように配置されるゲート電極と、ソース電極及びドレイン電極の一方である第1電極と、前記ソース電極及び前記ドレイン電極の他方である第2電極と、を含み、前記ソース領域及びドレイン領域の一方は、前記第1絶縁層の第1面を覆うように配置され、前記ソース領域及びドレイン領域の他方は、前記第1絶縁層の第2面を覆うように配置され、前記チャネル領域は、前記第1絶縁層の第3面を覆うように配置され、前記第1絶縁層は、前記第1面と前記第3面との間に第4面を有し、前記第2面と前記第3面との間に第5面を有し、前記第1面と前記第3面とは間隔を有することを特徴とする。

【手続補正3】**【補正対象書類名】**明細書**【補正対象項目名】**0012**【補正方法】**変更**【補正の内容】****【0012】**

[適用例3] 上記適用例に係る半導体装置において、前記半導体層及び前記ゲート電極を覆う第2絶縁層、及び前記ゲート絶縁層を貫通する第1コンタクトホールの内部に前記第1電極が配置され、前記第2絶縁層及び前記ゲート絶縁層を貫通する第2コンタクトホールの内部に前記第2電極が配置されることが好ましい。

【手続補正4】**【補正対象書類名】**明細書**【補正対象項目名】**0018**【補正方法】**変更**【補正の内容】****【0018】**

[適用例6] 上記適用例に係る電気光学装置において、前記ソース領域及びドレイン領域の一方から、前記ソース領域及びドレイン領域の他方へ向かう方向は、前記走査線の延びる方向に沿っていることが好ましい。

【手続補正5】**【補正対象書類名】**明細書**【補正対象項目名】**0020**【補正方法】**変更**【補正の内容】****【0020】**

[適用例7] 本適用例に係る半導体装置の製造方法は、第1面と第3面との間に第4面を有し、第2面と第3面との間に第5面を有し、前記第1面と前記第3面とは間隔を有する第1絶縁層を形成する工程と、前記第1絶縁層を覆うように半導体層を形成する工程と、前記半導体層を覆うようにゲート絶縁層を形成する工程と、前記ゲート絶縁層及び前記第3面を覆う半導体層の少なくとも一部を覆うようにゲート電極を形成する工程と、前記半導体層にイオン注入を行い、ソース領域及びドレイン領域の一方を前記第1面を覆うように配置される半導体層の少なくとも一部に形成し、前記ソース領域及びドレイン領域の他方を前記第3面を覆うように配置される前記半導体層の少なくとも一部に形成する工程と、前記ソース領域及びドレイン領域の一方に電気的に接続される第1電極と、前記ソ-

ス領域及びドレイン領域の他方に電気的に接続される第2電極とを形成する工程と、を含むことを特徴とする。