

(11) *Número de Publicação:* **PT 714581 E**

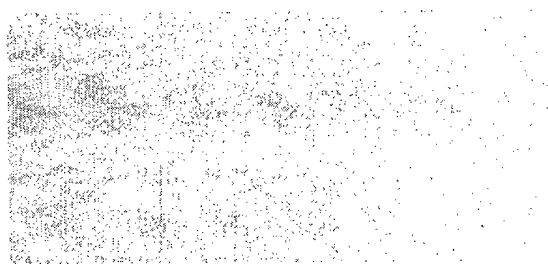
(51) *Classificação Internacional:* (Ed. 6)
H04N007/00 A H04N007/084 B

(12) **FASCÍCULO DE PATENTE DE INVENÇÃO**

(22) <i>Data de depósito:</i> 1994.05.26	(73) <i>Titular(es):</i> KONINKLIJKE PHILIPS ELECTRONICS N.V. GROENEWOUDSEWEG 1 NL-5621 BA EINDHOVEN NL
(30) <i>Prioridade:</i> 1993.05.26 EP 93201514	
(43) <i>Data de publicação do pedido:</i> 1996.06.05	(72) <i>Inventor(es):</i> JOHANNES YZEBRAND TICHELAAR FRANCISCUS HERMAN MARIA BERGEN JILLES ULTEE PHILIPPE ANTOINE MAURICE VAN OVERMEIRE NL NL NL BE
(45) <i>Data e BPI da concessão:</i> 1999.11.17	(74) <i>Mandatário(s):</i> MANUEL GOMES MONIZ PEREIRA RUA DO ARCO DA CONCEIÇÃO 3, 1º AND. 1100 LISBOA PT

(54) *Epígrafe:* CÓDIGO DE ARRANQUE PARA BITS DE SINALIZAÇÃO

(57) *Resumo:*



DESCRIÇÃO

CÓDIGO DE ARRANQUE PARA BITS DE SINALIZAÇÃO

A invenção refere-se a um sinal de televisão ampliado que compreende bits de sinalização para transmitir informações para controlar a um decodificador ampliado.

Este sinal de televisão ampliado foi descrito no Pedido de Registo de Patente alemã DE-A-41.12.712. Este documento da técnica anterior descreve um sinal de bits de sinalização que compreende dados de informações de instalação, dados de informações de arranque e dados de informações úteis. Os dados de informações de instalação compreendem oito oscilações seno para sincronizar um ciclo de fase bloqueada. Os dados de informações de arranque servem para encaminhar os dados de informações úteis e para captar o início dos dados de informações úteis. Logo que o receptor determina a presença de dados de reconhecimento no sinal de entrada, o receptor pode processar os dados das informações úteis com a fase correcta. Não são proporcionados quaisquer outros pormenores relativos aos dados de informações de arranque. Os dados de informações úteis são, por exemplo, de codificação bifásica. O sinal é isento de DC para facilitar o registo magnético.

É, *inter alia*, um objectivo da invenção proporcionar um sinal de televisão ampliado com bits de sinalização que podem ser decodificados de modo fiável em circunstâncias extremas. Com este objectivo, um aspecto da invenção proporciona um sinal de televisão ampliado tal como é definido na reivindicação 1. Um segundo aspecto da invenção proporciona um decodificador do sinal de televisão ampliado tal como é definido na reivindicação 13. Um terceiro aspecto da invenção proporciona um método para decodificar um sinal de televisão ampliado tal como é definido na reivindicação 22. Nas sub-reivindicações são definidas formas de realização vantajosas da invenção.

O sinal de televisão ampliado de acordo com a invenção compreende bits de sinalização para transmitir informações de controlo para controlar um decodificador ampliado, em que os bits de sinalização compreendem um código de arranque e bits de dados, o lóbulo principal de energia espectral do código de arranque encontra-se na área espectral inferior de um sinal de televisão de banda-base abaixo de 2 MHz e de preferência abaixo de 1.7 MHz, o código de arranque é de preferência (quase) livre de DC e o código de

arranque tem boas propriedades de correlação aperiódica e uma distância Hamming de bits mínima predeterminada (em número de coincidências de bits) dos bits de dados quando é desviado para ou sobre os bits de dados que se seguem ao código de arranque.

O código de arranque seleccionado de acordo com estes critérios demonstrou proporcionar um sinal de televisão ampliado decodificável muito fiável mesmo em condições extremas. Deve observar-se que as expressões «(quase) livre de DC» e «um mínimo espectral à frequência zero» não implicam necessariamente que os bits de sinalização ou a sua parte correspondente ao código de arranque se centram em torno de um nível de voltagem zero; os bits de sinalização podem ter um desvio de voltagem. «Correlação aperiódica» é outra expressão para «autocorrelação», como se explica na página 346 de R. E. Ziener e W. H. Tranter, *Principles of Communications, systems, modulation, and noise*, Houghton Mifflin Company, Boston, EUA, 2ª edição, 1976. No contexto desta aplicação, pode dizer-se que um código tem boas propriedades de correlação aperiódica quando a autocorrelação do código, normalizada para um máximo global de um com um atraso zero, apresenta uma diferença de pelo menos um meio entre o máximo global e quaisquer máximos locais. Verificou-se que é suficiente se a distância Hamming de bits mínima predeterminada entre o código de arranque e os bits de dados for um, enquanto uma distância Hamming de bits mínima preferida entre o código de arranque e os bits de dados é três.

Estes e outros aspectos da invenção serão evidentes a partir das formas de realização seguidamente descritas e serão elucidados por elas.

Nos desenhos:

a Fig. 1 mostra uma densidade espectral de potência (power spectral density – PSD) preferida dos bits de sinalização;

a Fig. 2 mostra a última parte da instalação e o código de arranque;

as Figs. 3-5 mostram formas de realização de um decodificador de bits de sinalização de ecrã largo;

a Fig. 6 mostra um diagrama de conjunto da detecção do código de arranque;

a Fig. 7 mostra um diagrama de conjunto de uma primeira forma de realização do avaliador de bits dos dados;

a Fig. 8 mostra um diagrama de conjunto de uma segunda forma de realização do avaliador de bits dos dados;

a Fig. 9 mostra a posição dos bits de Sinalização de Ecrã Largo na linha 23;

a Fig. 10 mostra um exemplo de codificação da modulação L bifásica;

a Fig. 11 mostra uma tabela do esquema de transmissão dos bits de sinalização de ecrã largo; e

a Fig. 12 mostra exemplos de sinais de caixa de legendagem com logos e subtitulação.

A Proposta para Bits de Sinalização de Ecrã Largo (Wide Screen Signalling – WSS) (abaixo), que faz parte integrante da presente descrição, descreve uma proposta de standardização da transmissão de informações de sinalização a um receptor de televisão. As informações de sinalização contêm o rácio de definição, alguns serviços optimizados, subtítulos, etc.. A proposta é desenvolvida apenas para difusão (terrestre, por satélite, por cabo, etc.), bem como para estas formas de difusão em combinação com VCR's. Mesmo na situação de reprodução de uma cópia de uma gravação em VCR dos bits de sinalização difundidos, os bits de sinalização devem poder ser decodificados de maneira fiável. Para corresponder ao requisito de que os bits de sinalização sejam decodificáveis de modo fiável em condições tão adversas (VCR's), um aspecto da invenção permite que a energia espectral principal dos bits de sinalização se encontre na área espectral inferior do vídeo de banda-base, abaixo de 2 MHz e, de preferência, abaixo de 1.7 MHz. Esta restrição de frequência pode ser alcançada pelo requisito de que, numa frequência de amostragem de 5 MHz, pelo menos três bits de canal sucessivos devem ser, de cada vez, iguais uns aos outros. Por outro lado, verificou-se que, tornando, de cada vez, um número superior de bits de canal sucessivos iguais uns aos outros, isso proporciona pouca melhoria na fiabilidade da detecção mas limita, como é evidente, o número de bits transferíveis.

Observa-se que este requisito de limitação de frequência superior difere substancialmente das características, por exemplo, dos sinais de teletexto e do Sistema de Programa de Vídeo (Video Program System – VPS). Ambos os espectros de sinais da técnica anterior têm frequências que atingem 5 MHz, situando-se um lóbulo principal do espectro do VPS em cerca de 2.5 MHz, que se entende que é demasiado elevado para o código de arranque dos bits de sinalização.

Os bits de sinalização incluem um código de arranque e bits de dados, de preferência antecidos por uma instalação. A invenção baseia-se no reconhecimento de que, para alcançar o objectivo da invenção, isto é, para obter bits de sinalização descodificáveis de modo muito fiável, o código de arranque deve ter as seguintes características:

- O lóbulo principal de energia espectral do código de arranque deve encontrar-se na área espectral inferior do vídeo de banda-base (que também é necessária para os bits de dados) abaixo de 2 MHz. Por exemplo, esta área espectral inferior é de cerca de 0 – 1.7 MHz. Além disso, o código de arranque deve ter, de preferência, um mínimo espectral local em DC.
- O código de arranque deve ter boas propriedades de correlação aperiódica.
- O código de arranque deve ter uma distância mínima (em número de coincidências de bits) quando deslocado sobre os bits de dados transmitidos directamente a seguir ao código de arranque. Isto pode ser implementado codificando o código de arranque de modo ligeiramente diferente do código de modulação bifásica dos bits de dados (ver a Proposta para Bits de Sinalização de Ecrã Largo abaixo).

As rubricas 1 (ausência de altas frequências) e 2 (boas propriedades de correlação) são, na prática, difíceis de aliar. Encontrou-se um bom compromisso, no qual o código de arranque tem um pico de frequência em cerca de 900 kHz e um lóbulo principal ML de energia espectral numa zona de frequência abaixo de 1.7 MHz, acima da qual só estão presentes cerca de 6% da energia do sinal, consultar o gráfico de densidade espectral da potência *versus* frequência da Fig. 1. Como se mostra na Fig. 1, a WSS tem de preferência um mínimo espectral em cerca de 1.7 MHz para reduzir as distorções do atraso do grupo e as desvantagens provocadas pela atenuações de amplitude que podem

exceder 27 dB e que ocorrem na frequência máxima (2-2.5 MHz) cuja passagem é permitida pelos gravadores de vídeo VHS quando se faz uma cópia de um original já gravado.

O sinal de televisão ampliado tal como é definido na reivindicação 3 proporciona uma fiabilidade de detecção reforçada. No caso de um sinal sem perturbações, é suficiente uma distância Hamming de bits mínima entre o código de arranque e a instalação de um, embora uma distância Hamming mínima em bits preferida entre o código de arranque e a instalação seja seis.

Na Fig. 2 apresenta-se um exemplo da última parte da instalação (run-in – RI) bem como do código de arranque (start-code – SC). De acordo com uma forma de realização da presente invenção, o código de arranque baseia-se em códigos de Barker invertidos (ver R. E. Zierner e W. H. Tranter, *Principles of Communications, systems, modulation, and noise*, Houghton Mifflin Company, Boston, EUA, 2ª edição, 1976) de comprimento 4 e 5, para corresponder à segunda característica.

De acordo com a listagem apresentada por Zierner e Tranter, página 346, são conhecidas as seguintes sequências de Barker:

B1	-	0											
B3	1	1	0										
B4	1	1	0	1									
B5	1	1	1	0	1								
B7	1	1	1	0	0	1	0						
B11	1	1	1	0	0	0	1	0	0	1	0		
B13	1	1	1	1	1	0	0	1	1	0	1	0	
	1												

Também são apropriadas as sequências de bits invertidas (0 e 1 trocados entre si), as sequências de bits revertidas (as sequências acima quando lidas da direita para a esquerda) e as sequências de bits que são simultaneamente invertidas e revertidas.

Como alternativa aos códigos de Barker, podem usar-se códigos de pseudo-ruídos e sequências digitais derivadas de matrizes de Hadarnard (também mencionadas em Zierner e Tranter).

O código de Barker invertido com o comprimento 4 é [0010]. A forma de realização representada baseia-se no reconhecimento de que o código de Barker com o comprimento 4 (B4) é um subconjunto do código de Barker com o comprimento 5 (B5). (De modo semelhante, as sequências de Barker com os comprimentos 2, 3 e 4 são subconjuntos das sequências de Barker com os comprimentos 3, 4 e 7 invertida, respectivamente.) O código de Barker invertido foi convolvido com uma espécie de modulação bifásica para se adequar à primeira característica, como se mostra abaixo:

[1] ? [1 1 1 0 0 0]

[0] ? [0 0 0 1 1 1]

Depois desta codificação de modulação, o resultado apresenta-se como segue:

Modulação invertida B4 codificada: [000111 000111 111000
000111]

Modulação B5 invertida codificada: [000111 000111 000111 111000 000111]

O código de arranque apresentado na Fig. 2 baseia-se no código de Barker com o comprimento 4 invertido. Se este código de arranque for prolongado com os últimos 6 bits da instalação (ver a Fig. 2), pode então ser prolongado para o código de Barker com o comprimento 5 invertido. Para se adequar à terceira característica, são introduzidas pequenas alterações no (tipo de) sequências de Barker invertidas de modulação bifásica. O resultado final é representado por:

Com base em Barker 4: [001 1110 0011 1100 0001
1111]

Com base em Barker 5: [00 0111 0001 1110 0011 1100 0001
1111]

O código de arranque com base em Barker 4 proporciona uma distância Hamming de bits mínima global 3 e uma distância Hamming de bits mínima 6 apenas até à instalação e ao código de arranque. O código de arranque com base em Barker 5 proporciona uma distância Hamming de bits mínima global 5 e uma distância Hamming de bits mínima 8 apenas até à instalação e ao código de arranque. Seleccionando as sequências Barker introduzidas de acordo com a presente forma de realização da invenção, torna-se possível proporcionar descodificadores que não se limitam a utilizar o código de arranque mas que dependem da combinação do código de arranque com o fim da instalação e que podem assim beneficiar do aumento das distâncias Hamming de bits e do aumento da fiabilidade de detecção associados à sequência Barker 5, mais extensa.

Para se ter a certeza de que um ciclo com bloqueio de fase (phase locked loop – PLL) pode obter a aquisição da instalação e bloquear-se em relação a ela, a instalação deve ter pelo menos 8 transientes. Daí resultou a seguinte instalação:

1 1111 0001 1100 0111 0001 1100 0111 (binário)

1F1C 71C7 (hexadecimal)

O descodificador WSS

Na Fig. 3, apresenta-se um esquema que mostra os conjuntos básicos do descodificador da Sinalização de Ecrã Largo (Wide Screen Signalling – WSS). Este circuito apresentado faz parte de um dispositivo que é usado para descodificar vários processos de dados num sinal de televisão, como teletexto, VPS, etc.. No contexto desta aplicação, concentramo-nos no WSS.

O sinal compósito de vídeo de banda-base (composite video baseband signal – CVBS) é fornecido a um circuito 1 retentor de entrada e separador sincronizado (estado da técnica). O separador sincronizado 1 divide o vídeo compósito para proporcionar uma sincronização compósita de vídeo (video composite sync – VCS) separada para a regulação de tempo da linha e a regulação de tempo do campo. O CVBS retido é aplicado a um vídeo análogo a um conversor digital (analog to digital converter – ADC) 3 que dá saída a um CVBS digital (digital composite video baseband signal – DCVBS) numa frequência de amostragem de 13.5 MHz. O DCVBS é aplicado a um processador de

entrada de vídeo digital (digital video input processor – DIGVIP) 5. Este DIGVIP 5 inclui um circuito regenerador de relógio auto-adaptável segundo o estado da técnica que existe pela combinação de um divisor auto-adaptável, um ciclo digital com bloqueio de fase (digital phase lock loop – DPLL) e frequência de amostragem. O DPLL bloqueia o sinal de entrada de dados com uma frequência de amostragem de 5 MHz (no caso do WSS na linha 23!). A saída do DIGVIP 5 transporta estimativas permanentes descodificadas das amostras de dados da grelha de 5 MHz. Esta saída do DIGVIP foi realizada por duas linhas de saída: TTD e TTC. A linha TTD transporta uma corrente de dados binários com uma frequência do relógio de 13.5 MHz. A linha TTC é a linha do relógio de dados com uma frequência do relógio de 13.5 MHz. A linha TTC determina, com um transiente de baixo para alto, que uma amostra TTD correspondente é uma amostra válida. Daí que, no caso da WSS, quase todas as segundas amostras de TTD sejam amostras válidas.

O circuito de regulação de tempo da linha 7 e o circuito de regulação de tempo do campo 9 geram janelas de regulação de tempo para sinalização de ecrã largo na linha 23. A ocorrência (123) da linha 23 é assinalada ao DIGVIP 5 de modo que possa passar o oscilador de tempo independente (discrete time oscillator – DTO) do DPLL para 5 MHz. Gera-se uma janela de regulação de tempo para a instalação e a cabeça do código de arranque da WSS. O ganho do ciclo PLL desce quando esta janela está activa para obter aquisição e bloqueio rápidos. Gera-se uma janela de regulação de tempo do código de arranque para permitir o processo de detecção do código de arranque. Esta janela de regulação de tempo do código de arranque deve ter uma tolerância de regulação de tempo de pelo menos $\pm 4 \mu s$. Esta tolerância, que foi determinada pela prática, é absolutamente necessária no caso de entrar um sinal de VCR. A explicação é que o interruptor da cabeça do VCR introduz um erro residual de regulação de tempo na linha 23. Este erro de regulação de tempo é ainda pior quando ocorreu uma troca de fitas ou quando o VCR está a reler uma fita de cópia com WSS.

As linhas de saída TTD e TTC do DIGVIP 5 são aplicadas a um conjunto detector do código de arranque 11. Este conjunto será abaixo explicado em pormenor. Se o circuito de detecção do código de arranque 11 detectar um código de arranque, assume-se então que foi estimada a regulação de tempo da WSS e produz-se um sinal WSS23 de “linha 23 da WSS detectada”. Como temos conhecimento da posição relativa dos dados com referência ao código de arranque, temos agora uma estimativa da regulação de tempo dos dados da WSS. O processo de estimativa dos dados da WSS está agora activado. A

maneira como esta estimativa se faz será abaixo explicada em pormenor. A saída do dispositivo de estimativa de dados 13 do WSS será 14 bits de dados e 14 sinalizadores de violação correspondentes. Quando surge um sinalizador de violação, isso significa que o bit de dados correspondente pode não ser fiável. A Fig. 11 mostra, com os títulos "grupo 1" a "grupo 4", um exemplo do significado que pode ser atribuído aos 14 bits de dados 0 a 13.

Os 14 bits de dados e os 14 sinalizadores de violação são guardados num *buffer* (acumulador) 15 e podem ser contactados pelo mundo exterior, um aparelho de televisão, através de comunicação IIC. Ora, dentro do aparelho de televisão, os dados da WSS podem ser avaliados e continuar a ser processados. Os sinalizadores de violação são usados como meio de obter conhecimento acerca da fiabilidade do sinal de entrada da WSS para determinar uma estratégia para o prosseguimento do processamento.

Nas Figs. 4 e 5 apresentam-se circuitos de descodificação da WSS alternativos. A principal diferença é a inclusão de um filtro de entrada 17 de passagem baixa para o decodificador. Na Fig. 4, trata-se de um filtro digital entre o ADC 3 e o DIGVIP 5 e, na Fig. 5, trata-se de um filtro analógico entre a retenção de entrada e o circuito sincronizado de separação 1 e o ADC 3. Em ambos os casos, um interruptor controlado pelo sinal 123 da linha 23 aplica a saída do LPF 17 ou a sua entrada ao circuito (DIGVIP 5 na Fig. 4, ADC 3 na Fig. 5) que segue o LPF 17. O filtro digital (Fig. 4) tem de preferência uma reacção aos impulsos [1 2 2 1] ou [2 3 4 4 3 2] na frequência de amostragem de 13.5 MHz devido a um conjunto de razões:

Uma reacção de amplitude que é uma cópia muito aproximada da representação do domínio de frequência do impulso elementar que é usado no codificador da WSS. Entende-se que esta utilização significa que, no codificador, a corrente de bits da Sinalização de Ecrã Largo é de baixa passagem filtrada por meio de um filtro de baixa passagem com uma reacção de amplitude correspondente à representação do domínio de frequência do impulso elementar. O impulso elementar (elementary pulse) EP utilizado pode ser descrito pela fórmula $EP = \cos^2(\pi/2 * (200 \text{ ns})$ quando $-200 \text{ ns} = t = +200 \text{ ns}$ e $EP = 0$ nos outros casos.

Um nulo espectral no subtransportador da cor ou nas suas proximidades. Explicação: a informação sobre a cor média de alguns VCR's em duas linhas, de modo que o subtransportador da cor possa ter uma fuga para a linha 23. Pretende-se pois a

supressão do subtransportador de cor por um filtro de entrada do decodificador da WSS se os sinais de VCR vão ser a sua entrada.

Um filtro digital [1 2 2 1] corresponde muito aproximadamente a estas exigências. Este filtro proporciona uma supressão da potência do ruído de mais de 4 dB não ponderados na largura de banda de visão PAL de 5 MHz. O filtro [2 3 4 4 3 2] é mais complexo, tem um desenvolvimento de saída mais acentuado e é útil como compromisso se os bits de dados da WSS forem permanentemente decodificados e não temporariamente decodificados. Para uma explicação das noções de decodificação permanente e temporária, faz-se referência a J. G. Proakis, *Digital communications*, 2ª edição, McGraw-Hill Book Co., 1989. Ambos os filtros digitais têm um nulo espectral a 4.5 MHz que está suficientemente próximo da frequência $f_{sc} = 4.43361875$ MHz do subtransportador de cor.

Se se optar por uma implementação que inclui um filtro de entrada analógico 17 de baixa passagem do decodificador WSS (ver a Fig. 5), nesse caso a sua reacção deve ser ou a do impulso elementar do codificador WSS combinado, se necessário, com um encaixe na frequência do subtransportador de cor, ou assemelhar-se à reacção de amplitude de um filtro digital [2 3 4 4 3 2] com uma frequência de amostragem de 13.5 MHz. Uma vantagem de um filtro analógico pode ser o facto de poder ser instalado fora do teletexto e do decodificador IC de bits da WSS.

O processo de detecção do código de arranque

O processo de detecção do código de arranque é apresentado em ordem sucessiva pelas rubricas seguintes:

- A sincronização vertical e horizontal em controlo CVBS do processo de busca da linha 23. O circuito 9 de regulação de tempo de campo ocupa-se desta parte.
- A linha 23 foi encontrada. A partir da sincronização horizontal, o circuito 7 de regulação de tempo da linha gera uma janela de tempo que permite a busca do código de arranque de sinalização do ecrã largo. Esta janela tem uma tolerância de regulação de tempo de pelo menos $\pm 4 \mu s$. Daí que a janela tenha uma duração de pelo menos $14 \mu s$, dado que a combinação do código de arranque com o fim da instalação dura $6 \mu s$.

- Durante o tempo em que a janela do código de arranque está activa, o código de arranque é procurado em tempo real. Numa forma de realização, diz-se que um código de arranque é detectado sempre que são cumpridos os seguintes dois critérios (ver a Fig. 6):

- Todos os 14 bits seleccionados a priori do código de arranque e do fim da instalação têm de estar correctos.

- De 5 pares de bits do código de arranque seleccionados a priori e de 1 par de bits na transição entre o código de arranque e a instalação, um número mínimo de n pares tem de estar livre de erro. Os pares de bits que não estão correctos não devem ter ambos os bits invertidos. Este número n é um valor predeterminado; $n \in \{0, 1, \dots, 6\}$. Parecem ser boas opções $n=4$ ou $n=5$.

- Logo que são cumpridos os critérios de detecção do código de arranque, suspende-se o processo de busca do código de arranque. Agora já foi estimada a regulação de tempo da informação de sinalização do ecrã largo.

A Fig. 6 mostra um diagrama de conjunto de um detector do código de arranque. Os dados recebidos são transferidos para um registo de mudança 51. Dado que tanto o fim da instalação RI como do código de arranque SC são conhecidos, é possível dotar de inversores (indicados por pequenos círculos 53) todas as saídas do registo de mudança que em princípio fornecem zero bits no caso de uma recepção correcta. Tendo em conta estes inversores 53, todos os sinais de saída devem ser "1" lógicos. De preferência, as saídas iguais são filtradas por 14 pequenos filtros 55 que fornecem o sinal de entrada do lado esquerdo se os sinais de entrada do lado esquerdo e do lado direito forem iguais e que fornecem o sinal de entrada do meio se assim não suceder. As saídas dos 14 filtros 55 são aplicadas a um circuito lógico AND 57 que fornece um "1" lógico no caso de recepção correcta do código de arranque SC e do fim da instalação RI. Os 14 filtros 55 poderiam ser omitidos depois de uma pré-filtragem da passagem baixa adequada, caso em que o bit de entrada do meio de cada filtro seria aplicado ao circuito lógico AND 57. Pensa-se que os bits do meio apresentam uma boa fiabilidade de detecção mesmo em más condições de recepção (por exemplo, depois de gravação num VCR que, *inter alia*, resulta numa «filtragem» da passagem baixa do sinal) porque os seus bits adjacentes

esquerdo e direito respectivos devem ter o mesmo valor quando de uma recepção correcta.

O detecto do código de arranque da Fig. 6 controla ainda os pares de bits de transição zero-um e um-zero do código de arranque SC aplicando os pares de bits de transição aos circuitos lógicos OR 59 cujas saídas são aplicadas às entradas de um circuito lógico AND 61. Mais uma vez, no caso de recepção correcta do código de arranque, o circuito lógicos AND 61 fornece um "1" lógico.

Para aumentar ainda mais a qualidade da detecção, aplicam-se os mesmos seis pares de bits de transição do código de arranque aos circuitos lógicos AND 63, cujas saídas são aplicadas a um circuito lógico 65 que fornece um "1" lógico se pelo menos n dos sinais de saída dos circuitos lógicos AND 63 forem "1" lógicos. Se, pelo menos num dos pares de bits de transição, ambos os bits forem invertidos, o circuito OR correspondente fornecerá um "0" lógico ao circuito AND 61 que, deste modo, fornecerá também um sinal de saída "0" lógico.

Finalmente, um circuito lógico AND 67 recebe as saídas dos circuitos lógicos 57, 61 e 65 e fornece um sinal de "código de arranque detectado" se todas as saídas forem "1" lógicos.

Se não for detectado qualquer código de arranque, não se gera nenhum sinal de detecção da linha 23 e o subsequente processamento WSS na presente configuração é suspenso. No outro caso, gera-se um sinal de detecção da linha 23 e os dados WSS podem ser estimados.

Dados e estimativa da fiabilidade dos dados

Partamos do princípio de que foi detectado o código de arranque. Temos agora uma estimativa da regulação de tempo do código de arranque e temos também uma estimativa da localização dos dados. Os 14 bits de dados podem ser agora estimados. Cada bit de dados inclui 6 amostras permanentes divididas. Não é portanto possível qualquer descodificação de uma decisão temporária (ver o livro de Proakis acima referido). As primeiras 3 amostras devem ser inversas das segundas 3 amostras. O

processo de estimativa dos dados é apresentado na Fig. 7 e é o seguinte. Tomam-se as primeiras 3 amostras das 6 amostras presentes num registo de mudança 71. Um contador 75 conta o número de uns. Se o número de uns for igual ou superior a 2, um circuito de decisão 79 decide que o bit de dados b é "1"; no outro caso, o circuito de decisão 79 decide que foi recebido um "0". Repete-se o mesmo procedimento em relação às segundas 3 amostras por meio de um contador 73 e de um circuito de decisão 77. Os resultados dos circuitos de decisão 77, 79 são comparados por um circuito lógico NOT-EX-OR 81. Se cada resultado for o inverso do outro, nesse caso a estimativa de dados b é fiável, caso contrário não é. A fiabilidade dos dados é assinalada por sinalizadores de violação v; cada bit de dados b tem o seu próprio sinalizador de violação v. Este processo é executado 14 vezes.

Na Fig. 8 apresenta-se um avaliador de bits de dados alternativo. As primeira e segunda amostras de saída do registo de mudança 71 são aplicadas a um circuito lógico AND 83, as segunda e terceira amostras de saída a um AND 85, e as primeira e terceira amostras de saída a um AND 87. As quarta e quinta amostras de saída do registo de mudança 71 são aplicadas a um circuito lógico AND 89, as quinta e sexta amostras de saída a um AND 91 e as quarta e sexta amostras de saída a um AND 93. As saídas dos AND's 83-87 são aplicadas a um circuito lógico OR 95 e as saídas dos AND's 89-93 são aplicadas a um circuito lógico OR 97. O OR 97 fornece o bit de dados b. As saídas dos OR's 95 e 97 são aplicadas ao circuito lógico NOT-EX-OR 81 para obter o sinalizador de violação v correspondente.

Transferência de dados

Os 14 bits de dados e os sinalizadores de violação correspondentes são colocados num *buffer* (acumulador). O mundo exterior pode ter acesso a estes dados guardados no *buffer* (acumulador) através de comunicação IIC. O processamento posterior já foi referido acima.

Proposta para bits de Sinalização de um Ecrã Largo

Para uma introdução sem incidentes de novos serviços de televisão com um rácio de definição de exibição de 16:9 pelos padrões PAL e SECAM, é necessário sinalizar o rácio de definição usado em conjunto com algum tipo de informação de comutação ao receptor de televisão. O receptor deve ser capaz de reagir automaticamente a esta informação exibindo a informação de vídeo num rácio de definição especificado. Esta sinalização será considerada separadamente do tipo de sistema usado, mas deve permitir igualmente a transmissão da informação de comutação relacionada com o sistema.

O padrão proposto deixa margem para a posterior atribuição de informações de comutação adicionais, relacionadas com a introdução de serviços de televisão optimizados. O padrão proposto é aplicável aos sistemas de televisão PAL e SECAM de 625 linhas, mas tem potencial para ser igualmente adoptado a outros padrões.

Esta proposta é aplicável aos sistemas PAL e SECAM de 625 linhas em vigor, no caso de os emissores exigirem sinalização de ecrã largo. Especifica a informação de sinalização de ecrã largo, a codificação e o modo de incorporação da informação codificada num sistema de 625 linhas. A informação de sinalização de ecrã largo contém informações sobre a gama de rácios de definição do sinal transmitido e a sua posição, sobre a posição dos subtítulos e sobre o modo câmara/filme. Além disso, reservam-se alguns bits para futura sinalização de EDTV (por exemplo PALplus), bem como para futura utilização.

Esta proposta especifica o sinal transmitido. Um anexo apresenta as regras de funcionamento em relação aos requisitos mínimos para formatos de exibição do receptor bem como para a subtítuloção.

Para o objectivo deste padrão, aplicar-se-á a seguinte definição: O funcionamento da caixa de legendagem é a utilização de um formato de imagem com um rácio de definição superior a 1.33, de maneira a serem adicionadas linhas vazias (pretas) para conformação a um formato de transmissão de 4:3.

Símbolos e abreviaturas

TXT: Teletexto

Fs: frequência do relógio

Ts: período de amostragem

Td: período dos bits de dados

a: Rácio de definição

Este parágrafo especifica o código da linha de sinalização do ecrã largo. Os bits de sinalização são transmitidos como um grupo de dados na primeira parte da linha 23. A posição do início dos bits de sinalização do ecrã largo WSS é $11.0 \pm 0.25 \mu s$ a partir de Oh do impulso de sincronização horizontal H, como indicado na Fig. 9. Em cada configuração, a linha 23 será ocupada com a sinalização de ecrã largo.

A frequência do relógio é: $F_s = 5 \text{ MHz } (+/- 1 \cdot 10^{-4})$

O período de amostragem é: $T_s = 200 \text{ ns}$

A forma do sinal é aproximadamente um impulso seno quadrado.

A duração do impulso de meia amplitude é: $200 \text{ ns } +/- 10 \text{ ns}$.

A amplitude do sinal em relação a uma amplitude máxima do sinal de vídeo de 700 mV é: $500 \text{ mV } +/- 5\%$.

O tipo de codificação da modulação é uma codificação de modulação bifásica de acordo com a Fig. 10. A duração de um bit de dados é igual a Td. Os bits de dados são inseridos em NRZ-L, em que o período de um bit de dados é igual a 2 vezes 3 períodos do relógio; $T_d = 6 T_s$.

O preâmbulo contém uma instalação e um código de arranque. O preâmbulo é apresentado no quadro do esquema de transmissão dos bits de sinalização de ecrã largo apresentado na Fig. 11. No total, há 14 bits. Um destes 14 bits é adstrito ao código de detecção de erros. Há 13 bits de dados disponíveis para a transmissão de informação. Os bits de dados são agrupados em 4 grupos de dados, consultar o quadro apresentado na Fig. 11. Para a detecção de erros, foi introduzido um bit de paridade ímpar. O bit de paridade ímpar pertence apenas aos 3 primeiros bits de dados.

Os 13 bits portadores de dados são agrupados em 4 grupos. O grupo 1 contém 4 bits em que os primeiros 3 bits são portadores de dados e o último bit denota o bit de paridade ímpar sobre os três bits de dados. O grupo 2 contém 4 bits de dados, o grupo 3 contém 3 bits de dados e o grupo 4 contém 3 bits de dados.

Os bits de dados são identificados como b_0 até e incluindo b_2 , e b_4 até e incluindo b_{13} . O bit b_3 é o bit de paridade ímpar, tal como se mostra na Fig. 11 e no Quadro 1. O índice também indica a ordem de transmissão: isto é, b_0 é o primeiro bit transmitido.

Grupo de Dados 1, Rácio de Definição

Os bits b_0 , b_1 , b_2 denotam a etiqueta do rácio de definição, o formato da caixa de legendagem e a posição de acordo com o Quadro 1. O bit b_3 denota a paridade ímpar dos bits b_0 , b_1 , b_2 , b_3 de acordo com o Quadro 1.

Quadro 1:

Etiqueta do rácio de definição, caixa de legendagem e código de posição					
b_3	$b_2b_1b_0$	Etiqueta do rácio de definição	Formato completo ou caixa de legendagem	Posição	Nº de linhas activas (1)
1	000	4:3	formato completo	não aplicável	576
0	001	14:9	caixa de legendagem	centro	504
0	010	14:9	caixa de legendagem	topo	504
1	011	16:9	caixa de legendagem	centro	430
0	100	16:9	caixa de legendagem	topo	430
1	101	> 16:9	caixa de legendagem	centro	não definido
1	110	14:9	formato completo (2)	centro	576
0	111	16:9	formato completo (anamórfico)	não aplicável	576

Nota (1): O número de linhas activas é apenas indicativo do rácio de definição exacto $a = 1.33$, $a = 1.57$ e $a = 1.78$.

Nota (2): O rácio de definição realmente transmitido é 4:3, mas uma janela de 14:9 deve conter todo o conteúdo relevante da imagem para incentivar uma exibição em ecrã largo num aparelho de televisão de 16:9.

A etiqueta do rácio de definição indica uma gama de rácios de aspecto possíveis. Todos os rácios de aspectos que se enquadram nestas gamas são identificados pelo mesmo código. O Quadro 2 indica as gamas de rácios de aspecto.

Quadro 2:

Gamas de rácios de definição	
Etiqueta do rácio de definição	Gama do rácio de definição
4:3	$a \leq 1.46$
14:9	$1.46 < a \leq 1.66$
16:9	$1.66 < a \leq 1.90$
> 16:9	$a > 1.90$

Grupo de Dados 2, Serviços Optimizados

O bit b_4 denota o bit de filme de acordo com o Quadro 3.

Quadro 3:

Bit de filme	
b_4	bit de filme
0	modo de câmara
1	modo de filme (3)

Nota (3): A dominância do campo respeita a Recomendação EBU R62-1990 intitulada: «Recommendation dominant field for 625-line 50 Hz processing».

Os bits b_5 , b_6 e b_7 estão reservados. Devem ser todos regulados para "0".

Grupo de Dados 3, Subtítulos dentro do bit de Teletexto

O bit b_8 denota os subtítulos dentro do bit de Teletexto de acordo com o Quadro 4.

Quadro 4:

Subtítulos dentro do bit de Teletexto	
b_8	subtítulos no bit de Teletexto
0	sem subtítulos dentro do Teletexto
1	subtítulos dentro do Teletexto

Modo de subtítuloção

Os bits b_9 , b_{10} denotam o modo de subtítuloção de acordo com o quadro 5.

Quadro 5:

Modo de subtítuloção	
b_{10}, b_9	Subtítulos dentro/fora da área da imagem activa
00	sem subtítulos abertos
01	subtítulos na área da imagem activa
10	subtítulos fora da área da imagem activa
11	reservado
Nota: a subtítuloção "fora da área da imagem activa" que se estende para a área da imagem activa será tratada como "fora da área da imagem activa".	

A Fig. 12 indica o significado dos termos «na área da imagem activa» e «fora da área da imagem activa». Se o subtítulo se situa dentro da parte branca central da imagem da caixa de legendagem, o subtítulo encontra-se dentro da área da imagem activa. Se os subtítulos se situam nas barras pretas da imagem da caixa de legendagem, o subtítulo encontra-se fora da área da imagem activa. Na Fig. 12, o diagrama a ilustra o modo central da caixa de legendagem, enquanto o diagrama b ilustra o modo de topo da caixa de legendagem. Os logos podem ser posicionados no canto superior esquerdo, como indicado pelas setas.

Grupo de Dados 4, reservado

Os bits b_{11} , b_{12} , b_{13} estão reservados. Devem ser todos regulados para "0".

ANEXO A – Regras de funcionamento (informativas)

A1 – Formatos de Exibição do Receptor

Para assegurar a selecção automática do modo de exibição mais adequado, o receptor com uma exibição de 16:9 deve respeitar os seguintes requisitos mínimos:

Quadro 1A:

Requisitos mínimos do rácio de definição		
$b_2b_1b_0$	Etiqueta do rácio de definição	Requisitos Mínimos
000	4:3	caso 1
001	14:9	caso 2
010	14:9	caso 2
011	16:9	caso 3
100	16:9	caso 3
101	> 16:9	caso 4

Caso 1: Formato completo 4:3: a imagem com o rácio de definição 4:3 deve ser exibida centrada com barras pretas nos lados esquerdo e direito da imagem.

Caso 2: Caixa de legendagem assinalada como 14:9: a imagem com o rácio de definição 14:9 deve ser exibida usando um dos seguintes dois métodos: a) a imagem com o rácio de definição 14:9 será exibida centrada com pequenas barras nos lados esquerdo e direito da imagem; b) a imagem 14:9 pode ser exibida preenchendo toda a largura do ecrã visível incorporando um pequeno erro geométrico horizontal – normalmente 8%.

Caso 3: Caixa de legendagem assinalada como 16:9: a imagem com o rácio de definição 16:9 deve ser exibida usando toda a largura do ecrã.

Caso 4: Caixa de legendagem assinalada como $> 16:9$: a imagem com o rácio de definição $> 16:9$ deve ser exibida usando um dos dois métodos seguintes: a) como no Caso 3; b) a imagem $> 16:9$ pode ser exibida usando toda a altura do ecrã, aumentando mais a caixa.

Deve observar-se que o utilizador deve ter a liberdade de cancelar as condições de exibição automaticamente seleccionadas. A velocidade da mudança automática do rácio de definição é sobretudo limitada pelo tempo de reacção do circuito de deflexão.

A2 – Subtitulação

Quando a subtitulação das imagens da caixa de legendagem está «fora da área da imagem activa», mesmo que parcialmente, os novos receptores 16:9 perderão esta informação, a menos que exibam a imagem no modo 4:3. Isto significaria que, no receptor 16:9, estariam presentes barras pretas a toda a volta do conteúdo da imagem activa, o que deve ser evitado.

Para servir os interesses dos utilizadores tanto dos 4:3 existentes como dos novos 16:9, é de grande importância que:

- nos programas de ecrã largo a subtitulação (quer «dentro da área da imagem activa» quer «fora da área da imagem activa») seja sempre transmitida também por intermédio do serviço de Teletexto, e que
- os novos receptores 16:9, no respeito por este padrão, sejam equipados com um decodificador de Teletexto e tenham sempre a possibilidade de detectar o bit b_8 de presença do Teletexto.

A3 – Procedimento na ausência de sinalização

Na ausência de bits de sinalização, o receptor deve passar a um modo de omissão.

ANEXO B – Recomendações

B1 – Pré-filtragem de passagem baixa

Recomenda-se que os bits de sinalização de ecrã largo recebidos sejam filtrados em passagem baixa antes da decodificação. Este filtro de passagem baixa deve preservar a principal energia espectral do sinal dos bits de sinalização do ecrã largo, que se encontravam no domínio espectral de 0 MHz a 1.67 MHz.

B2 – Tempo de reacção numa mudança da informação de sinalização recebida

Recomenda-se que seja de 120 ms o tempo máximo de reacção numa mudança da informação dos bits de sinalização recebida.

Deve observar-se que as formas de realização acima mencionadas ilustram mais que limitam a invenção e que os peritos poderão conceber muitas formas de realização alternativas sem se afastarem do âmbito das reivindicações anexas.

Lisboa, - 1 FEV. 2000

Por Koninklijke Philips Electronics


ENGº MANUEL MONIZ PEREIRA

Agente Oficial da Propriedade Industrial

Arco da Conceição, 3, 1º - 1100 LISBOA

REIVINDICAÇÕES

1. Um sinal de televisão ampliado que compreende bits de sinalização para transmitir informações de controlo para controlar um decodificador ampliado, compreendendo os bits de sinalização um código de arranque e bits de dados, em que o lóbulo principal de energia espectral do código de arranque se encontra na área espectral inferior de um sinal de televisão de banda-base, tendo a referida área espectral inferior com uma frequência máxima abaixo de 2 MHz, tendo o código de arranque um desvio de amplitude à frequência zero, e em que o código de arranque tem boas propriedades de correlação aperiódica pela circunstância de uma autocorrelação do código de arranque, normalizada para um máximo global de um com demora zero, apresentar uma diferença de pelo menos um meio entre o máximo global e quaisquer máximos locais e uma distância Hamming de bits mínima predeterminada dos bits de dados quando desviada na direcção dos bits de dados que se seguem ao código de arranque, sendo a distância Hamming de bits mínima predeterminada pelo menos um.
2. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que o código de arranque tem um desvio de amplitude na referida frequência máxima.
3. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que os bits de sinalização compreendem ainda uma instalação que antecede o código de arranque e o código de arranque tem uma distância Hamming de bits mínima predeterminada da instalação quando desviado na direcção da instalação.
4. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que os bits de sinalização compreendem ainda uma instalação que antecede o código de arranque, o código de arranque se baseia numa sequência de bits de um primeiro comprimento e tem uma primeira distância Hamming de bits mínima da referida instalação e em que a combinação de uma última parte da instalação com o código de arranque se baseia numa sequência de bits de um segundo comprimento que excede o referido primeiro comprimento, a referida combinação tem uma segunda distância Hamming de bits mínima da referida instalação e a referida segunda distância Hamming de bits mínima excede a referida primeira distância Hamming de bits mínima.

5. Um sinal de televisão ampliado tal como reivindicado na reivindicação 4, em que o código de arranque tem uma terceira distância Hamming de bits mínima dos referidos bits de dados, a referida combinação tem uma quarta distância mínima de bits dos referidos bits de dados e a referida quarta distância Hamming de bits mínima excede a referida terceira distância Hamming de bits mínima.
6. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que o código de arranque se baseia numa sequência de Barker de um primeiro comprimento e os bits de sinalização compreendem ainda uma instalação que antecede o código de arranque, em que a combinação de uma última parte da instalação com o código de arranque se baseia numa sequência de Barker de um segundo comprimento que excede o referido primeiro comprimento.
7. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que o código de arranque inclui uma sequência que é modulada por código de um modo que se desvia da modulação do código dos bits de dados.
8. Um sinal de televisão ampliado tal como reivindicado na reivindicação 7, em que a referida sequência é 1E 3C1F em notação hexadecimal.
9. Um sinal de televisão ampliado tal como reivindicado na reivindicação 8, em que os bits de sinalização compreendem ainda uma instalação cujos últimos bits são 000111 em notação binária.
10. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que os bits de sinalização compreendem ainda uma instalação que tem pelo menos oito transientes.
11. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que a referida frequência máxima da referida área espectral inferior se situa abaixo de 1.7 MHz.
12. Um sinal de televisão ampliado tal como reivindicado na reivindicação 1, em que a referida distância Hamming de bits mínima entre o código de arranque e os bits de dados é três.

13. Um decodificador de um sinal de televisão ampliado, que compreende:

um dispositivo (1) acoplado para receber um sinal de televisão ampliado (CVBS) que compreende dados de imagem, bits de sinalização para transmitir informações de controlo para controlar as operações de processamento em relação aos referidos dados de imagem, e informações de sincronização (VCS) para derivar as referidas informações de sincronização (VCS) do referido sinal de televisão ampliado (CVBS);

um dispositivo (7) acoplado para receber as referidas informações sincronizadas (VCS) para seleccionar uma janela de bits de sinalização; um dispositivo (5, 11, 13) acoplado para receber o referido sinal de televisão ampliado para decodificar os referidos bits de sinalização durante a referida janela de bits de sinalização;

em que, compreendendo os bits de sinalização um código de arranque e bits de dados, o lóbulo principal de energia espectral do código de arranque se encontra na área espectral inferior de um sinal de televisão de banda-base, em que a referida área espectral inferior tem uma frequência máxima abaixo de 2 MHz, em que o código de arranque tem um mínimo espectral local em DC, e o código de arranque tem boas propriedades de correlação aperiódica pelo facto de uma autocorrelação do código de arranque, normalizada para um máximo global de um com demora zero, apresentar uma diferença de pelo menos um meio entre o máximo global e quaisquer máximos locais e uma distância Hamming de bits mínima predeterminada dos bits de dados quando desviada para ou sobre os bits de dados que se seguem ao código de arranque, sendo a distância Hamming de bits mínima predeterminada pelo menos um.

14. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização é antecedido por um filtro de passagem baixa com uma frequência de interrupção na referida frequência máxima.

15. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização é antecedido por um filtro de passagem baixa com um mínimo espectral na frequência do subtransportador de cor e uma reacção aos impulsos que se aproxima de uma

representação do domínio de frequência de um impulso elementar $EP = \cos^2 (\pi/2 * t/(200 \text{ ns}))$ em que $-200 \text{ ns} \leq t \leq +200 \text{ ns}$ e $EP = 0$ nos outros casos.

16. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização é antecedido por um filtro de passagem baixa com uma reacção aos impulsos de [1 2 2 1] ou [2 3 4 4 3 2] numa frequência de amostragem de 13.5 MHz.
17. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização compreende um detector do código de arranque (11) activo durante uma janela de regulação de tempo do código de arranque com uma tolerância de regulação de tempo de pelo menos $\pm 4 \mu\text{s}$.
18. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que os referidos bits de sinalização compreendem ainda uma instalação que precede o referido código de arranque e o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização compreende um detector do código de arranque (11) preparado para detectar uma combinação do referido código de arranque e uma última parte da referida instalação.
19. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização compreende um detector do código de arranque (11) preparado para detectar uma sequência do código de arranque que é 1E 3C1F em notação hexadecimal.
20. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido dispositivo de decodificação (5, 11, 13) dos bits de sinalização compreende:

um dispositivo (57) para determinar se uma primeira pluralidade de bits foi correctamente recebida;

um dispositivo (63, 65) para determinar se, entre uma segunda pluralidade de bits, pelo menos um número predeterminado está livre de erro.

21. Um decodificador de televisão ampliado tal como reivindicado na reivindicação 13, em que o referido detector do código de arranque (11) compreende ainda:

um dispositivo (59, 61) para determinar se a referida segunda pluralidade de bits contém um par de bits em torno de um transiente, de cujo par de bits ambos os bits foram invertidos.

22. Um método de decodificação de um sinal de televisão ampliado, que compreende os passos de:

receber (1) um sinal de televisão ampliado (CVBS) que compreende dados de imagem, bits de sinalização para transmitir informações de controlo para controlar operações de processamento em relação aos referidos dados da imagem, e informações de sincronização (VCS), para derivar as referidas informações de sincronização (VCS) do referido sinal de televisão ampliado (CVBS);

seleccionar (7) uma janela de bits de sinalização na dependência das referidas informações de sincronização (VCS);

decodificar (5, 11, 13) os referidos bits de sinalização durante a referida janela dos bits de sinalização em reacção ao referido sinal de televisão ampliado (CVBS);

em que, compreendendo os bits de sinalização um código de arranque e bits de dados, o lóbulo principal de energia espectral do código de arranque se encontra na área espectral inferior de um sinal de televisão de banda-base, em que a referida área espectral inferior tem uma frequência máxima abaixo de 2 MHz e cuja frequência máxima é de preferência inferior a 1.7 MHz, em que o código de arranque tem um mínimo espectral local em DC, e o código de arranque tem boas propriedades de correlação aperiódica na medida em que uma autocorrelação do código de arranque, normalizada para um máximo global de um com atraso zero, apresenta uma diferença de pelo menos um meio entre o máximo global e quaisquer máximos locais e uma distância Hamming de bits mínima predeterminada dos bits de dados quando desviada para ou sobre os bits de dados que se seguem ao código de arranque, sendo a distância Hamming de bits mínima predeterminada pelo menos um.

Lisboa, - 1 FEV. 2000

Por Koninklijke Philips Electronics



ENGº MANUEL MONIZ PEREIRA

Agente Oficial da Propriedade Industrial

Arco da Conceição, 3, 1º - 1100 LISBOA

RESUMO

CÓDIGO DE ARRANQUE PARA BITS DE SINALIZAÇÃO

Num sinal de televisão ampliado que compreende bits de sinalização para transmitir informações de controlo para controlar um decodificador ampliado, os bits de sinalização compreendem um código de arranque e bits de dados, o lóbulo principal de energia espectral do código de arranque encontra-se na área espectral inferior de um sinal de televisão de banda-base abaixo de 2 MHz e de preferência abaixo de 1.7 MHz, o código de arranque é de preferência (quase) livre de DC e o código de arranque tem boas propriedades de correlação aperiódica e uma distância Hamming de bits mínima predeterminada dos bits de dados quando desviado na direcção dos bits de dados que se seguem ao código de arranque.

1/11

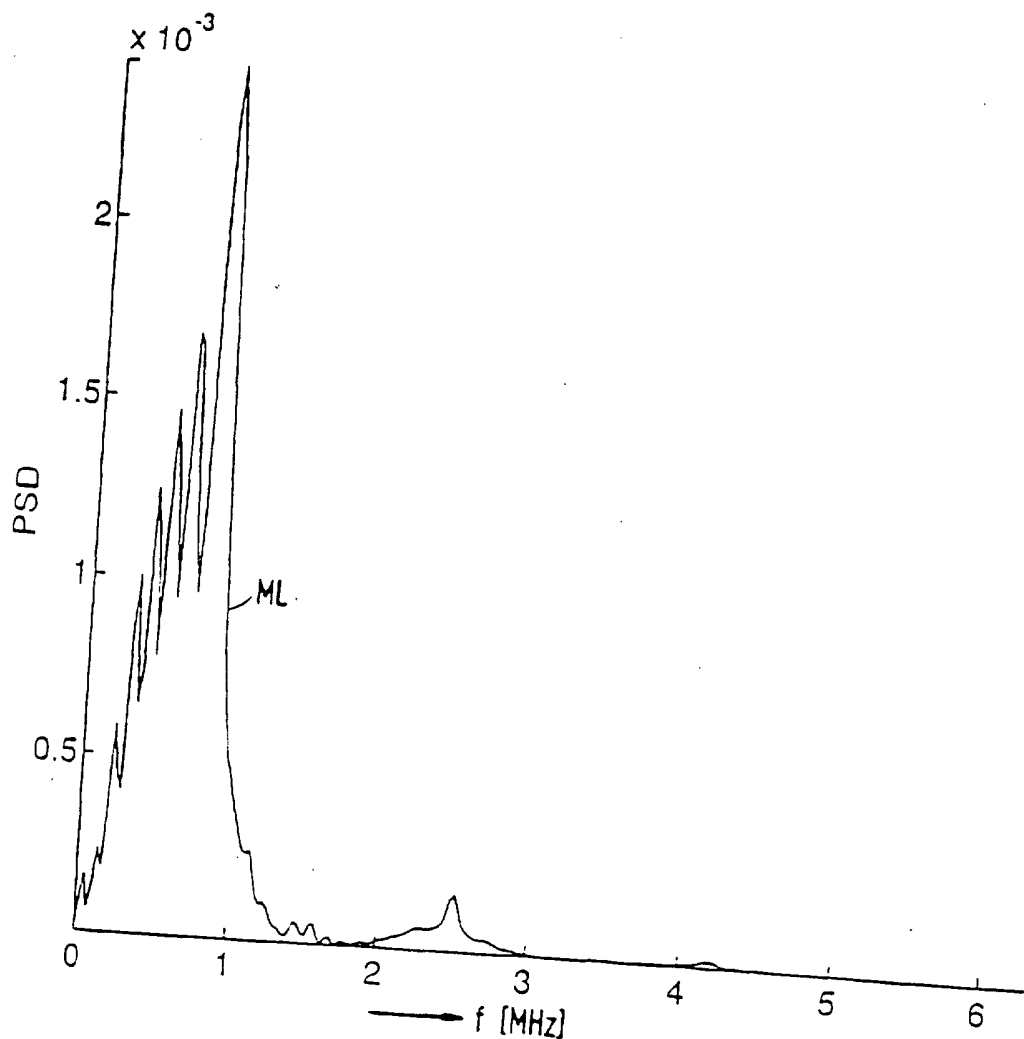
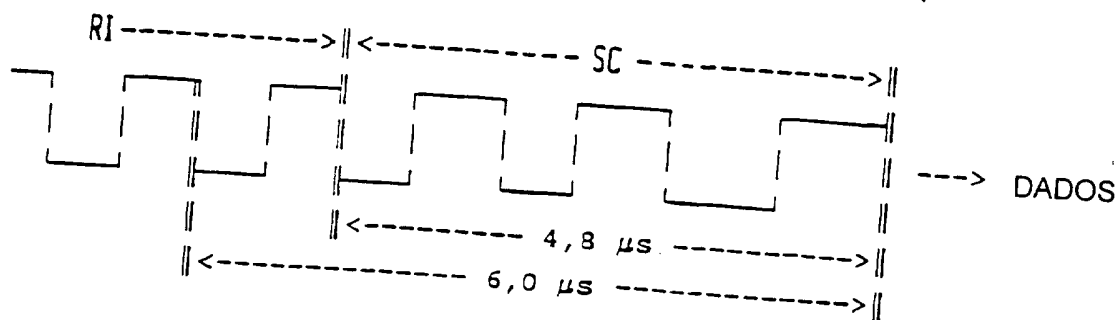


FIG. 1



|---> SC
 .000 111.000 1111 000 1111 00000 11111 binário
 .07. 1E 3C1F hexadecimal

FIG. 2

2/11

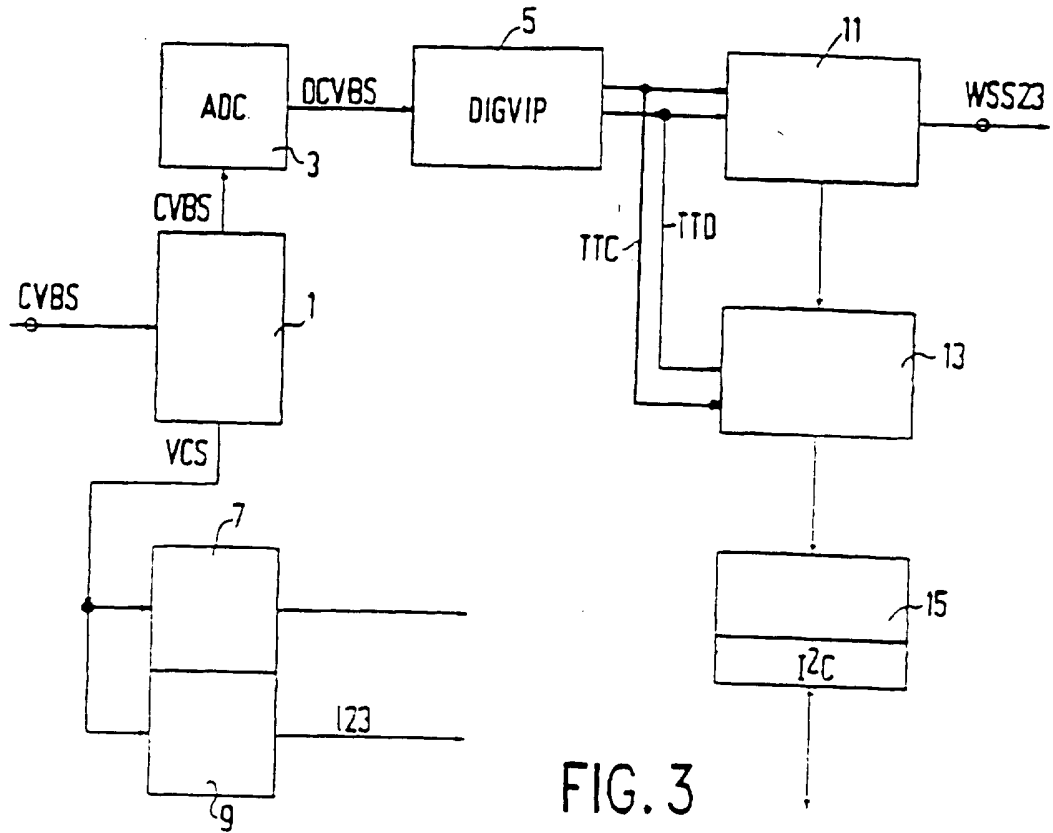


FIG. 3

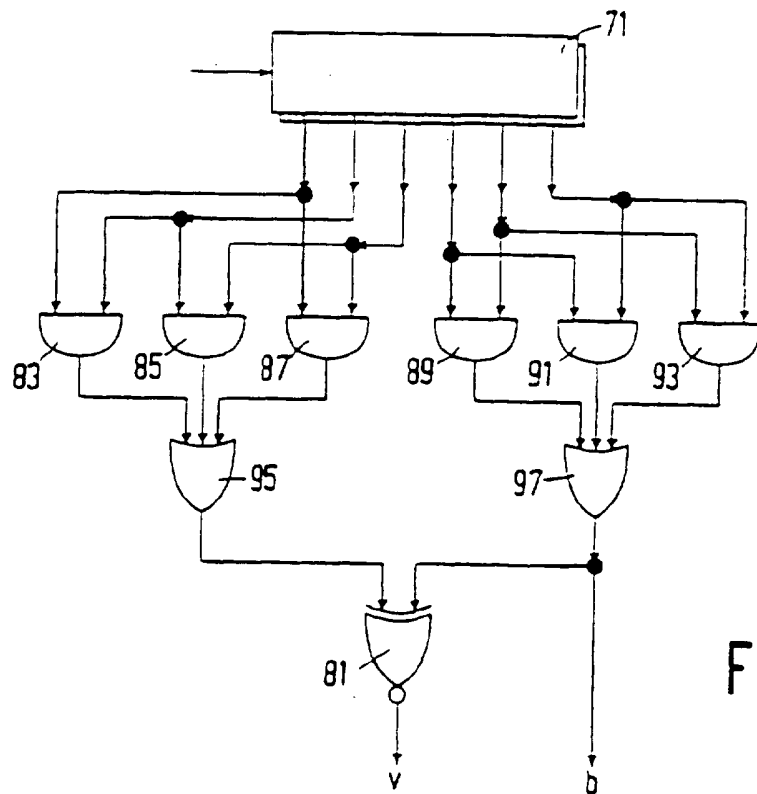


FIG. 8

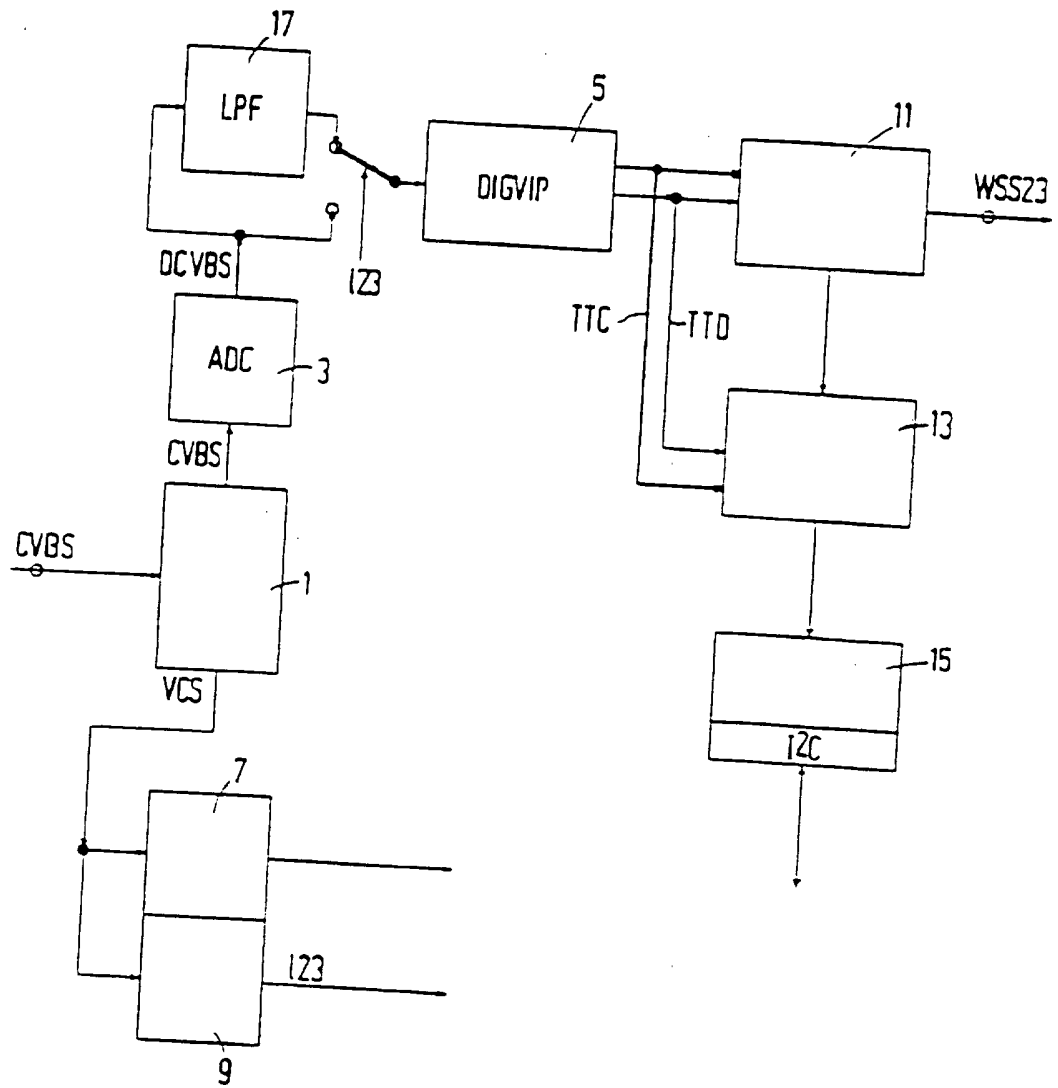


FIG. 4

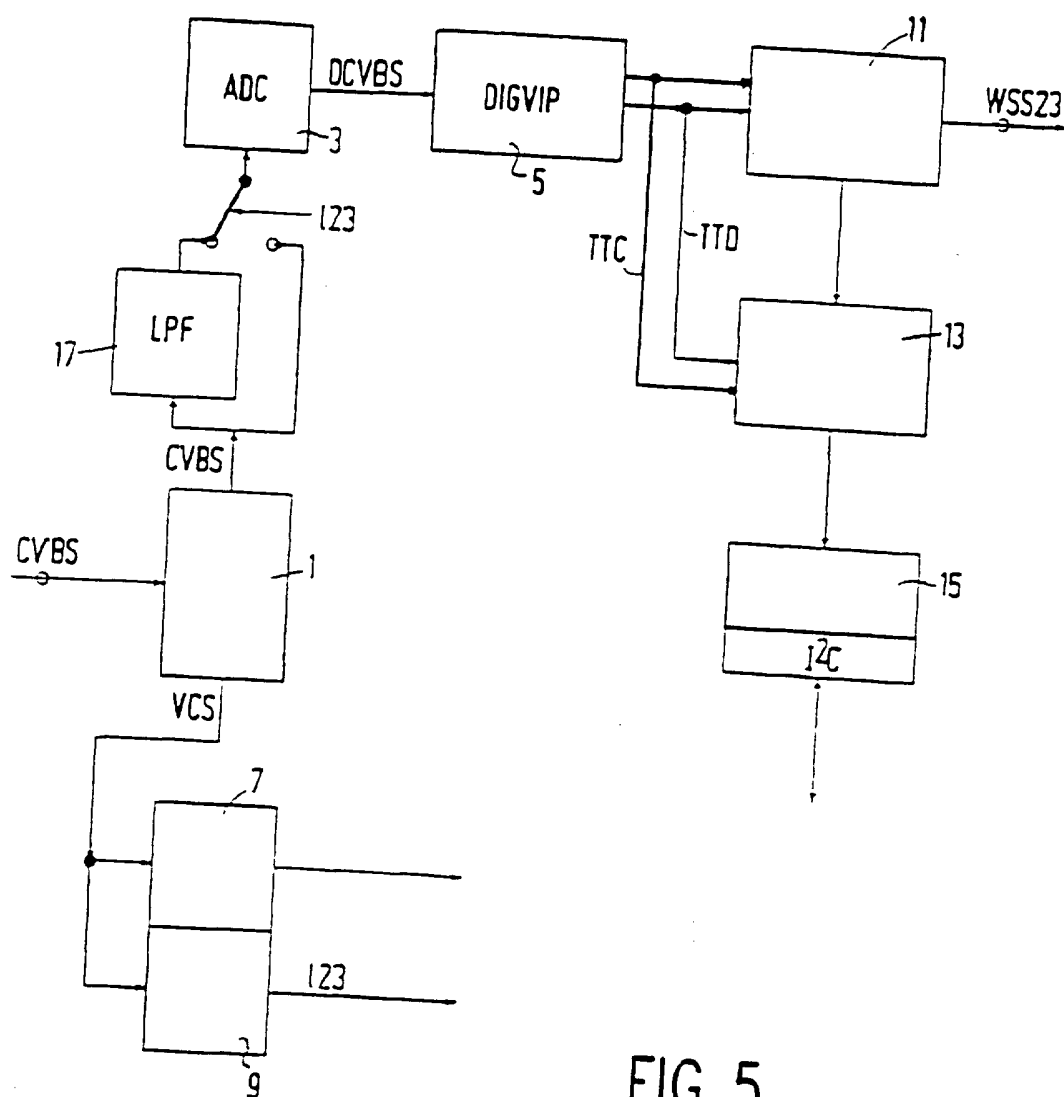


FIG. 5

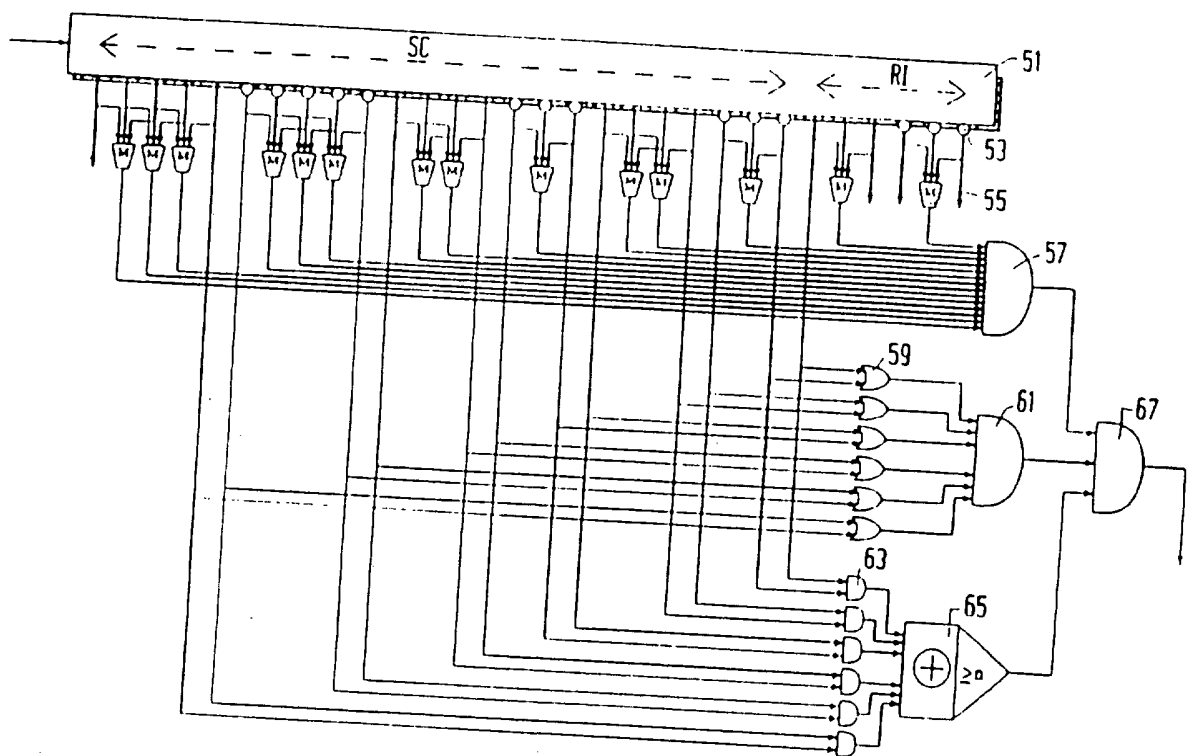


FIG. 6

6/11

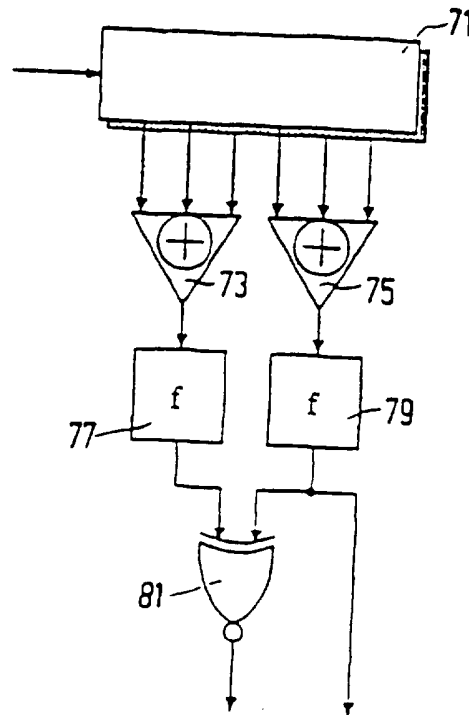


FIG. 7

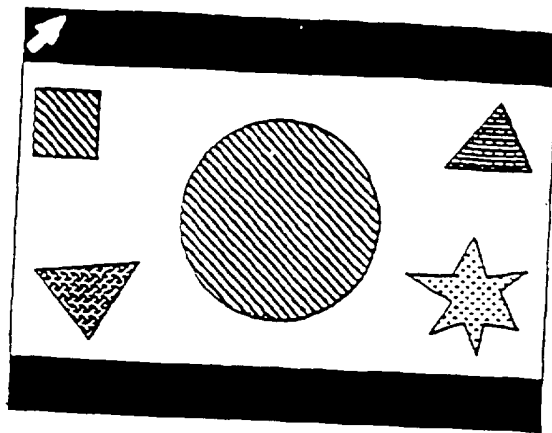


FIG. 12a

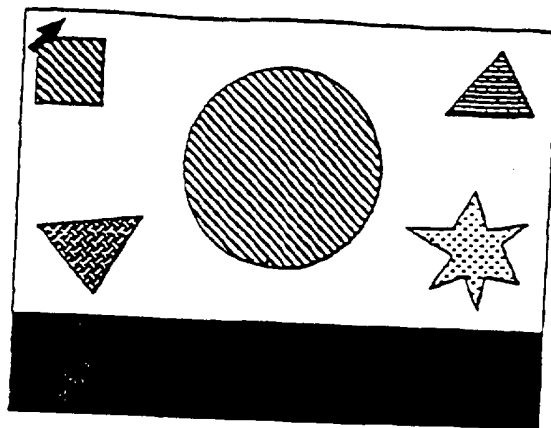


FIG. 12b

2



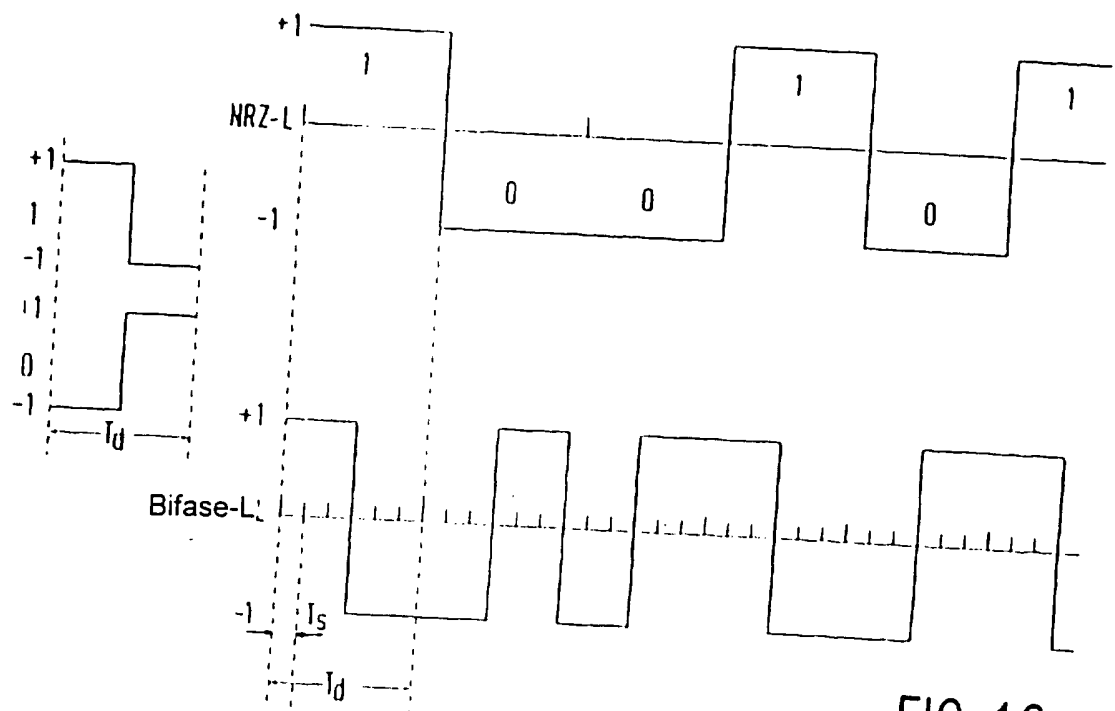


FIG. 10

9/11

Transmissão de Bits de Estatuto

Inserção: Primeira metade da linha 23

Codificação: Codificação de modulação bifásica

Relógio: 5 MHz ($T_s = 200$ ns)

instalação	código de arranque
29 elementos com base em 5 MHz	24 elementos com base em 5 MHz
0 X 1F1C 71C7 1 1111 0001 1100 0111 0001 0111	0 X 1E 3C1F 0001 1110 0011 1100 0001 1111

1 bit de informação é constituído por 6 elementos com base no relógio de 5 MHz.

Transmissão de Bits de Estatuto

Inserção: Primeira metade da linha 23

Codificação: Codificação de modulação bifásica

Relógio: 5 MHz ($T_s = 200$ ns)

grupo 1 Rácio de Definição	grupo 2 Serviços Optimizados
24 elementos com base em 5 MHz	24 elementos com base em 5 MHz
numeração dos bits 0 1 2 3 LSB MSB por bit de informação: (1) "0" = 000 111 "1" = 111 000	numeração dos bits 4 5 6 7 LSB MSB por bit de informação: (1) "0" = 000 111 "1" = 111 000
3210 número dos bits 1000 formato completo 4:3 0001 caixa 14:9 Centro 0010 caixa 14:9 Topo 1011 caixa 16:9 Centro 0100 caixa 16:9 Topo 1101 caixa > 16:9 Centro 1110 formato completo 14:9 Centro disparar e proteger 14:9 0111 formato completo 16:9 b_3 Bit de Paridade Ímpar	4 número dos bits 0 modo de Câmara 1 modo de Filme b_5 = Reservado. Deve ser regulado em "0" b_6 = Reservado. Deve ser regulado em "0" b_7 = Reservado. Deve ser regulado em "0"

1 bit de informação é constituído por 6 elementos com base no relógio de 5 MHz.

Transmissão de Bits de Estatuto

Inserção: Primeira metade da linha 23

Codificação: Codificação de modulação bifásica

Relógio: 5 MHz ($T_s = 200$ ns)

grupo 3	grupo 4
Subtítulos	Reservado
18 elementos com base no relógio de 5 MHz	18 elementos com base no relógio de 5 MHz
numeração dos bits 8 9 10 LSB MSB por bit de informação: (1) "0" = 000 111 "1" = 111 000	numeração dos bits 11 12 13 LSB MSB por bit de informação: (1) "0" = 000 111 "1" = 111 000
8 número do bit 0 sem subtítulos dentro do Teletexto 1 subtítulos dentro do Teletexto 10 9 número do bit 0 0 sem subtítulos abertos 0 1 subtítulos na área da imagem activa 1 10 subtítulos fora da área da imagem activa 1 1 reservado	Reservado. Devem ser todos regulados para "0"

(1) 1 bit de informação é constituído por 6 elementos com base no relógio de 5 MHz.