



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

CH 647 923 G A3

Int. Cl.⁴: G 04 G 3/02
H 02 P 8/00
H 03 B 5/32

Patentgesuch für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

AUSLEGESCHRIFT A3

②① Gesuchsnummer: 8202/81

②② Anmeldungsdatum: 22.12.1981

③③ Priorität(en): 24.12.1980 US 220128

④② Gesuch
bekanntgemacht: 28.02.1985

④④ Auslegeschrift
veröffentlicht: 28.02.1985

⑦① Patentbewerber:
RCA Corporation, New York/NY (US)

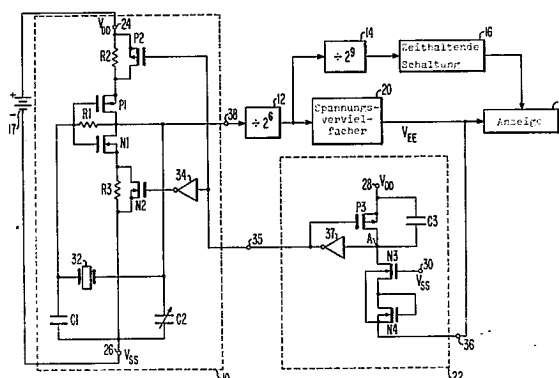
⑦② Erfinder:
Bessolo, Jeffrey Michael, Somerville/NJ (US)
Gillberg, James Edward, North Plainfield/NJ (US)

⑦④ Vertreter:
A. Braun, Braun, Héritier, Eschmann AG,
Patentanwälte, Basel

⑤⑥ Recherchenbericht siehe Rückseite

⑤④ Uhrenschaltung mit Oszillatorverstärkungssteuerung.

⑤⑦ Uhrenschaltung mit geringem Leistungsbedarf mit einer Rückkopplungsverbindung (22, 34, P2, N2) zwischen einem Quarzoszillator (10) und einem mit diesem verbundenen Spannungsvervielfacher (20) zur Bereitstellung einer ausreichenden Ausgangsspannung (V_{EE}) zur Betätigung der Uhrzeitanzeige (18). Die Ausgangsspannung (V_{EE}) des Spannungsvervielfachers (20) wird durch eine Anzeigespannungs-Abfühleinrichtung (22) überwacht, welche den Verstärkungsgrad des Oszillators (10) steuert. Wenn die Batteriespannung initial an die Uhrenschaltung angelegt wird, beträgt die Ausgangsspannung des Spannungsvervielfachers (20) null Volt, wodurch der Quarzoszillator (10) in einen ausreichend hohen Verstärkungsbereich gesteuert wird, um den Start des Oszillators sicherzustellen. Nach einigen Schwingungszyklen des Oszillatorsignals steigt die Ausgangsspannung des Spannungsvervielfachers (20) an, wodurch der Quarzoszillator (10) in einen niedrigeren Verstärkungsbereich gesteuert wird. Daraus resultiert nach angelaufenem Oszillator ein wesentlich geringerer Leistungsbedarf als beim Starten des Oszillators.





RAPPORT DE RECHERCHE RECHERCHENBERICHT

Demande de brevet No.:
Patentgesuch Nr.:

8 202/81

Documents considérés comme pertinents Einschlägige Dokumente		
Catégorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile	Revendications con- cernées Betrifft Anspruch Nr.
Y	GB-A- 1 579 121 (NRDC) * S. 1, Z. 29 - 83; S. 2, Z. 117 - S. 3, Z. 38; Fig. 2 *	1,2,10
Y	GB-A- 2 018 468 (HAWKER) * ganzes Dokument *	1,2,10
A	US-A- 4 142 360 (SUWA SEIKOSHA) * Spalte 1, Z. 59 - Spalte 2, Z. 49; Spalte 3, Z. 55 - Spalte 4, Z. 23; Patentansprüche 1 - 11; Fig. 3 und 6 *	1,2,8,9
A	GB-A- 1 538 770 (CITIZEN) * S. 1, Z. 92 - S. 2, Z. 26; S. 3, Z. 19 - 87; Patent- anspruch 1; Fig. 2b *	1,
A	CH-A- 15 510/69 (HAMILTON) * ganzes Dokument *	1 - 8
Etendue de la recherche/Umfang der Recherche Revendications ayant fait l'objet de recherches Recherchierte Patentansprüche: alle Revendications n'ayant pas fait l'objet de recherches Nicht recherchierte Patentansprüche: Raison: Grund:		
Domaines techniques recherchés Recherchierte Sachgebiete (INT. CL.²) G 04 G 3/02 H 02 P 8/00 H 03 B 5/32 H 03 B 5/36		
Catégorie des documents cités Kategorie der genannten Dokumente X: particulièrement pertinent à lui seul von besonderer Bedeutung allein betrachtet Y: particulièrement pertinent en combinaison avec un autre document de la même catégorie von besonderer Bedeutung in Verbindung mit einer anderen Veröffentlichung derselben Kategorie A: arrière-plan technologique technologischer Hintergrund O: divulgation non-écrite nichtschriftliche Offenbarung P: document intercalaire Zwischenliteratur T: théorie ou principe à la base de l'invention der Erfindung zugrunde liegende Theorien oder Grundsätze E: document de brevet antérieur, mais publié à la date de dépôt ou après cette date älteres Patentedokument, das jedoch erst am oder nach dem Anmeldedatum veröffentlicht worden ist D: document cité dans la demande in der Anmeldung angeführtes Dokument L: document cité pour d'autres raisons aus andern Gründen angeführtes Dokument &: membre de la même famille, document correspondant. Mitglied der gleichen Patentfamilie; übereinstimmendes Dokument		
Date d'achèvement de la recherche/Abschlussdatum der Recherche		Examineur - Prüfer
12. August 1983		

PATENTANSPRÜCHE

1. Uhrenschaltung mit einem Oszillator (10) zur Erzeugung periodischer Impulse mit einer vorgegebenen Frequenz, ein auf den Oszillator (10) ansprechender Ausgangsspannungsgenerator (20) zur Erzeugung einer Ausgangsspannung (V_{EE}) zur Betätigung einer Anzeige (18), und Mittel (22, P₂, N₂, 34) zur Steuerung der Oszillatorverstärkung, wobei der Anzeigespannungsgenerator ein Spannungsvervielfacher (20) ist, dessen Ausgangsspannung (V_{EE}) einen vorgegebenen Wert nur überschreitet, nachdem er eine Anzahl Impulse empfangen hat, dadurch gekennzeichnet, dass die Mittel (22, P₂, N₂, 34) zur Steuerung der Oszillatorverstärkung einen Gleichspannungs-Schwellwertdetektor (22) umfassen, der bei Nichtüberschreiten des vorgegebenen Spannungswertes (V_{EE}) den Oszillator (10) in einen ersten Verstärkungsgrad steuert, und beim Überschreiten des vorgegebenen Spannungswertes (V_{EE}) den Oszillator (10) in einen zweiten Verstärkungsgrad steuert, der niedriger ist als der erste Verstärkungsgrad.

2. Uhrenschaltung nach Anspruch 1, dadurch gekennzeichnet, dass der Gleichspannungs-Schwellwertdetektor (22) derart ausgebildet ist, dass er ein erstes binäres Steuersignal erzeugt, wenn sich die genannte Ausgangsspannung (V_{EE}) unterhalb des vorgegebenen Wertes befindet, und ein zweites binäres Steuersignal erzeugt, wenn sich die genannte Ausgangsspannung (V_{EE}) oberhalb des vorgegebenen Wertes befindet.

3. Uhrenschaltung nach Anspruch 2, dadurch gekennzeichnet, dass der Gleichspannungs-Schwellwertdetektor (22) enthält:

- einen ersten Feldeffekttransistor (N4), dessen Quellenelektrode zum Empfangen der genannten Ausgangsspannung (V_{EE}) geschaltet ist, und dessen Tor- und Drainelektrode gemeinsam mit der Quellenelektrode eines zweiten Feldeffekttransistor (N3) vom gleichen Leitfähigkeitstyp wie der erste Feldeffekttransistor verbunden sind, wobei die Tor-elektrode des zweiten Transistors (N3) zum Empfangen eines Referenzpotentials (V_{SS}) bezüglich der vorgegebenen Ausgangsspannung geschaltet ist, und die Drainelektrode des zweiten Transistors über Impedanzmittel (P3, C3) zum Empfangen eines Betätigungspotentials (V_{DD}) geschaltet ist; und
- eine die Drainelektrode des zweiten Transistors (N3) mit der Oszillatorverstärkungssteuereinrichtung (P2, N2, 34) verbindende Einrichtung (37) zur Erzeugung der genannten binären Verstärkungssteuersignale.

4. Uhrenschaltung nach Anspruch 3, dadurch gekennzeichnet, dass die genannte Verbindungseinrichtung ein logischer Inverter (37) ist.

5. Uhrenschaltung nach Anspruch 4, dadurch gekennzeichnet, dass die Impedanzmittel einen dritten Feldeffekttransistor (P3) eines Leitfähigkeitstyps enthalten, welcher dem Leitfähigkeitstyp des ersten und des zweiten Transistors (N4, N3) entgegengesetzt ist, und dass der dritte Feldeffekttransistor (P3) eine für den Empfang des genannten Betätigungspotentials (V_{DD}) geschaltete Quellenelektrode, eine für den Empfang des binären Verstärkungssteuersignals geschaltete Torelektrode und eine mit der Drainelektrode des zweiten Transistors (N3) verbundene Drainelektrode enthält.

6. Uhrenschaltung nach Anspruch 5, dadurch gekennzeichnet, dass die Impedanzmittel einen zwischen die Quellen- und die Drainelektrode des dritten Transistors (P3) geschalteten Kondensator (C3) enthalten.

7. Uhrenschaltung nach einem der Ansprüche 2 bis 6, dadurch gekennzeichnet, dass der Oszillator (10) enthält:

- einen ersten und einen zweiten Feldeffekttransistor (P1, N1) mit einander entgegengesetztem Leitfähigkeitstyp, wobei die Torelektroden beider Transistoren und die Drain-

elektroden beider Transistoren jeweils miteinander verbunden sind;

- Rückkopplungsmittel, welche die Torelektroden und die Drainelektroden zwecks Schwingungserzeugung miteinander verbinden; und

- einen ersten und einen zweiten Widerstand (R2, R3), über welche die Quellenelektroden des ersten und des zweiten Transistors zum Empfangen des Betätigungspotentials (V_{DD}) miteinander verbunden sind.

8. Uhrenschaltung nach Anspruch 7, dadurch gekennzeichnet, dass die Verstärkungssteuereinrichtung dritte und vierte Feldeffekttransistoren (P2, N2) enthält, deren Quellen-Drain-Pfade über jeweils einen der ersten und zweiten Widerstände (R2, R3) verbunden sind und auf das genannte binäre Steuersignal ansprechen, wobei in Abhängigkeit vom ersten Steuersignal erste Impedanzen, und in Abhängigkeit vom zweiten Steuersignal zweite, höhere Impedanzen resultieren.

9. Uhrenschaltung nach Anspruch 8, dadurch gekennzeichnet, dass der mit dem ersten Widerstand (R2) verbundene dritte Transistor (P2) den gleichen Leitfähigkeitstyp besitzt, wie der erste Transistor (P1) des Oszillators (10), und der mit dem zweiten Widerstand (R3) verbundene Transistor (N2) den gleichen Leitfähigkeitstyp besitzt wie der zweite Transistor (N1) des Oszillators (10); und dass die Torelektrode des dritten oder des vierten Transistors zum Empfangen des binären Steuersignals und die jeweils andere Torelektrode dieser beiden Transistoren zum Empfangen des durch einen Inverter (34) invertierten binären Steuersignals geschaltet ist, um in Abhängigkeit vom ersten und vom zweiten binären Steuersignal erste und zweite Verstärkungsgrade zu erzeugen.

10. Uhrenschaltung nach einem der Ansprüche 1 bis 9 mit einer beim Vorliegen eines ersten Spannungswertes ansprechende Flüssigkristallanzeige (18), und einer Batterie (17) zur Erzeugung eines zweiten Spannungswertes, dadurch gekennzeichnet, dass die Flüssigkristallanzeige (18) mit dem Spannungsvervielfacher (20) verbunden ist, welcher den ersten Spannungswert an die Flüssigkristallanzeige (18) anlegt, und dass der vorgegebene Spannungswert zwischen dem genannten ersten und dem zweiten Spannungswert liegt.

Die Erfindung bezieht sich auf eine Uhrenschaltung mit einem Oszillator zur Erzeugung periodischer Impulse, nach dem Oberbegriff des Patentanspruchs 1.

In einer Uhrenschaltung bildet der Leistungsbedarf ein Kriterium, weil die Grösse und die Lebensdauer einer Batterie direkt von diesem Leistungsbedarf abhängt. Allgemein kann man sagen, dass je geringer der Leistungsbedarf ist, umso kleiner die Batterie sein darf, und umso grösser ihre Lebensdauer in Bezug auf eine bestimmte Batteriegrösse ist.

Uhrenschaltungen enthalten üblicherweise einen Oszillator zur Erzeugung periodischer Impulse stabiler Frequenz, und eine Kette von Frequenzteilerstufen, um die Oszillatorfrequenz in ein praktikables periodisches Zeitreferenzsignal umzuwandeln, beispielsweise einen Puls pro Sekunde. Dieses «Ein Puls pro Sekunde»-Signal speist eine zeithaltende Treiberschaltung, welche ihrerseits die Signale für die Zeitangabe liefert.

Weil der Oszillator und die ersten paar Teilerstufen der Frequenzteilerkette mit der höchsten Frequenz in der Kette arbeiten, tritt der Hauptanteil des Leistungsbedarfs in diesen

Stufen auf. Ein wesentlicher Teil davon entfällt allein auf den Oszillatorantrieb.

Der Leistungsbedarf des Oszillators kann durch Reduktion des Verstärkungsfaktors des im Oszillator-Rückkopplungskreis verwendeten Verstärkers gesenkt werden. Wird indessen dieser Verstärkungsfaktor so stark reduziert, dass eine spürbare Senkung des Betätigungsstroms resultiert, dann wird beim erstmaligen Anlegen der Batteriespannung an die Schaltung die Startzeit für den Oszillator extram lang, oder der Oszillator startet allenfalls nicht. Weil die Startzeit des Oszillators teilweise von externen Kondensatoren zum Trimmen der Oszillatorfrequenz abhängig ist, variiert die Startzeit oder die Gefahr des Nichtstartens individuell von Schaltung zu Schaltung. Die Startzeit sollte indessen nicht länger als drei Sekunden dauern, um bei der Herstellungsprüfung der Uhr speditiv arbeiten zu können und auch für den Benutzer der Uhr eine annehmbare Startzeit zu erzielen.

Es ist eine Oszillatorstartschaltung bekannt, bei der der Oszillatorverstärkungsfaktor so gesteuert wird, dass dieser beim Oszillatorstart zwecks Verkürzung der Startzeit hoch ist, und nachher zur Vermeidung eines hohen Leistungsbedarfs wieder gesenkt wird. Siehe diesbezüglich die US-PS 4 039 973 (O. Yamashiro), welche eine Startschaltung für einen quarzgesteuerten Oszillator beschreibt.

Weiterhin ist in der GB-PS 2 018 468, welche sich allerdings nicht auf eine Uhrenschaltung bezieht, ein Steuersystem für eine elektrische Betätigungseinrichtung z.B. ein mehrphasiger Schrittmotor beschrieben. Darin liefert eine zentrale Steuereinheit über Datensperrmittel und Verstärker Erregersignale an die Wicklung eines Schrittmotors, ferner Steuersignale an die Steuereinheit für eine Leistungsreguliereinrichtung im Erregersignalkanal. Die Steuerung der Leistungsreguliereinrichtung bezweckt die Modulation der Impulsdauer der Erregersignale, um die gewünschte Leistungsanspeisung für den Motor zu erzielen. Der Motor ist mit einer Überwachungseinheit versehen, die dessen physikalisches und elektrisches Umfeld überwacht und beispielsweise Signale über die Wicklungstemperatur an die Steuereinheit liefert.

Eine Starterschaltung für ebenfalls nicht auf Uhrenschaltungen bezogene Schrittschaltmotoren ist auch in der GB-PS 1 579 121 beschrieben. Eine der Starterschaltungen enthält einen Spannungsvervielfacher mit einem vor dem Oszillatoranlauf aufzuladenden Kondensator. Durch Schliessen eines die Starterschaltung aktivierenden Schalters mittels eines Steuerimpulses wird die Kondensatorspannung einer Speisespannung überlagert, woraus die Spannungsvervielfachung resultiert. Während den darauffolgenden Motor-Schritten reduziert sich die Kondensatorspannung. In einer anderen Starterschaltung wird ein Schrittschaltmotor durch eine Startimpulsschaltung und einen Oszillator gespeist. Die Startimpulsschaltung erzeugt die den Motor startenden Impulse, während der Oszillator die anschliessenden Normallauf-Impulse für den Motor liefert.

Die durch die Erfindung zu lösende Aufgabe besteht allgemein darin, den für den Betrieb einer Uhrenschaltung notwendigen Leistungsbedarf zu reduzieren. Dabei soll ein Weg beschritten werden, bei dem für den Oszillatorstart bei hohem Verstärkungseffekt sehr wenig Zeit beansprucht wird. Anschliessend soll der Verstärkungseffekt reduziert werden. Diese Aufgabe wird bereits in der US-PS 4 039 973 angesprochen. Die Schwierigkeit besteht indessen darin, einerseits den Oszillatorstart sicherzustellen und/oder andererseits die Maximalleistung der Uhrenschaltung für den Normalbetrieb einzustellen, wobei gleichzeitig die Startleistung auf einen Minimalwert gebracht werden soll.

Die zur Lösung dieser Aufgabe erfindungsgemäss vorgeschlagene Uhrenschaltung ist durch den Patentanspruch 1

definiert. Eine bevorzugte Ausführungsform davon weist einen auf das Oszillatorsignal ansprechenden Anzeigespannungsgenerator auf, welcher die Batteriespannung zur Betätigung der Zeitanzeige ausreichend erhöht. Der Verstärkungsfaktor des Oszillators ist vom Ausgang des Anzeigespannungsgenerators abhängig, so dass der Anzeigespannungsgenerator nicht nur die Stromquelle für die Uhrzeitanzeige ist, sondern auch den Verstärkungsfaktor des Oszillators festlegt. Wenn die Batteriespannung erstmals an die Schaltung angelegt wird, ist der Ausgang des Anzeigespannungsgenerators anfänglich niedrig. Dadurch benötigt der Oszillator einen relativ hohen Anlauf-Verstärkungsfaktor. Nach einigen vom Oszillator gelieferten Signalzyklen steigt der Ausgang des Anzeigespannungsgenerators an, so dass der Oszillator nun mit einem geringeren Verstärkungsfaktor auskommt. Gleichzeitig verbessert sich die Oszillationsstabilität und geht der Leistungsbedarf zurück.

Der Vorteil der erfindungsgemässen Uhrenschaltung insbesondere gegenüber der Uhrenschaltung nach der US-PS 4 039 973 besteht darin, dass sie bezüglich Feststellung der Oszillatorbereitschaft und Verstärkungssteuerung wesentlich einfacher ist. Zudem ist die Zuverlässigkeit bezüglich der Abschaltung der höheren Oszillatorverstärkungsstufe nach dem Oszillatoranlauf wesentlich höher.

Durch die Verwendung des Spannungsvervielfachers für den Normalbetrieb der Uhr steht nach Erzeugung einer Anzahl Impulse (und erst dann) ein Gleichspannungsausgang zur Verfügung. Dies ermöglicht ferner, dass zur zuverlässigen Steuerung des Oszillatorstartes nur ein Gleichspannungs-Schwellwertsensor erforderlich ist.

Zum besseren Verständnis wird die Erfindung nachstehend anhand einer einzigen Figur, die das Schema einer erfindungsgemässen Schaltung zeigt, beispielsweise beschrieben.

Das Schema in der Zeichnung zeigt eine Uhren-Basischaltung mit einem Quarzoszillator 10 zur Erzeugung periodischer frequenzstabiler Pulse, z.B. von 32 768 Hz, die an die Klemme 38 geliefert werden, einen Frequenzteiler 12 zur Untersetzung der Oszillatorfrequenz um den Faktor 2^6 (64), und einen weiteren Frequenzteiler 14 zur weiteren Teilung der Frequenz um den Faktor 2^9 (512), um ein Ausgangssignal der Frequenz 1 Hz, d.h. einen Puls pro Sekunde, zu erhalten. Das 1 Hz-Signal wird an eine zeithaltende Schaltung 16 angelegt, welche die Sekundenpulse zählt und sie in eine binär kodierte Darstellung der Zeit in Minuten und Stunden umwandelt. Eine Anzeigeeinrichtung 18, z.B. eine Flüssigkristall-(LCD)-Anzeige dient zur optisch sichtbaren Anzeige der Uhrzeit.

Die Uhrenschaltung wird durch eine Batterie 17 gespeist, welche ein Erregungspotential V_{DD} von 1,5 Volt und ein Referenzpotential V_{SS} von 0 Volt liefert. Die LCD-Anzeige benötigt oft eine höhere Betätigungsspannung, als die Batterie zu liefern vermag. Eine typische LCD-Anzeige benötigt beispielsweise 2,2 Volt. Zur Erzeugung einer höheren Spannung als die Batteriespannung V_{DD} ist eine Spannungsvervielfacherschaltung 20 vorhanden, welche eine ausreichende Betätigungsspannung für die Anzeige liefert. Spannungsvervielfacherschaltungen sind allgemein bekannt. Eine typische Spannungsvervielfacherschaltung enthält einen oder mehrere Kondensatoren und ein Schaltnetzwerk, welches die Kondensatoren in Serie zur Batterie schaltet und auf deren Spannung auflädt, so dass die resultierende Spannung jeweils ein Vielfaches der Batteriespannung ist.

Wahlweise kann die Spannungsvervielfacherschaltung 20 ein Anzeigespannungsgenerator sein, der auf das Ausgangssignal des Oszillators 10 anspricht, um die Anzeigespannung V_{EE} zu erzeugen, nachdem der Oszillator angelaufen ist und stabile Betriebsbedingungen bestehen. Der hier gezeigte An-

zeigespannungsgenerator, d. h. die Spannungsvervielfacher-schaltung 20, ist durch das 512 Hz-Signal des Frequenzteilers 12 gespeist, um eine Anzeigespannung V_{EE} von $-3,0$ Volt zu liefern. Die Anzeigespannung V_{EE} startet bei 0 Volt, wenn die Spannung das erste Mal angelegt wird, um bei jedem nachfolgenden Zyklus des 512 Hz-Signals aus dem Spannungsteiler 12 anzusteigen und schliesslich die stabile Endspannung V_{EE} zu erreichen.

Die gezeigte Uhrenschaltung weist ferner eine Rückkopplungsverbindung zwischen der Spannungsvervielfacherschaltung 20 und dem Oszillator 10 auf, durch welche der Verstärkungsfaktor des Oszillators 10 reduziert wird, sobald die Anzeigespannung V_{EE} einen bestimmten Wert erreicht hat. Im vorliegenden Fall wird die an einer Klemme 36 liegende Anzeigespannung V_{EE} durch eine Anzeigespannungsabfühlschaltung 22 festgestellt, deren Ausgang (Klemme 35) mit einem Verstärkungsfaktor-Steuereingang des Oszillators 10 verbunden ist.

Der Oszillator 10 enthält: einen Verstärker mit einem Widerstand R1, einen P-Kanal-Feldeffekttransistor (FET) P1 und einen N-Kanal-FET N1; eine Verstärkungsfaktor-Steuereinrichtung mit einem P-Kanal-FET P2 und einen N-Kanal-FET N2, und zwei Widerstände R2 und R3; sowie ein Oszillator-Rückkopplungsnetzwerk mit einem Quarzkristall 32 und zwei Kondensatoren C1 und C2.

Die Transistoren P1 und N1 sind als ein komplementärsymmetrischer FET-Verstärker geschaltet, wobei die bezüglichen Torelektroden mit einem Eingangspunkt, und die bezüglichen Drainelektroden mit einem Ausgangspunkt verbunden sind. Die Quellenelektrode des Transistors P1 ist mit einer Klemme 24 verbunden, an welcher das positive Batteriepote ntial V_{DD} von 1,5 Volt über eine Parallelkombination aus dem Widerstand R2 und dem leitenden Pfad des Transistors P2 liegt. Die Quellenelektrode des Transistors N1 ist mit einer Klemme 26, an welcher das negative Batteriepote ntial V_{SS} von 0 Volt über eine Parallelkombination aus dem Widerstand R3 und dem leitenden Pfad des Transistors N2 liegt, verbunden.

Der Widerstand R1 bildet einen Drain-Tor-Gleichstrom-Rückkopplungspfad zur Vorspannung des aus den Transistoren P1 und N1 gebildeten Verstärkers, um einen Arbeitspunkt nächst dem Mittelpunkt der Arbeitscharakteristiken der genannten Transistoren festzulegen. Der Oszillator arbeitet in Verbindung mit dem Rückkopplungsnetzwerk, welches den Quarzkristall 32 und die Kondensatoren C1 und C2 enthält. Die Oszillationsfrequenz ist im wesentlichen durch die Resonanzfrequenz des Quarzkristalls 32 festgelegt, bei welcher das Rückkopplungsnetzwerk eine Phasenverschiebung um 180° zwischen den Eingangsstellen der Verstärker P1 und N1 bewirkt. Die Kondensatoren C1 und C2 sind Impedanzanpassungskomponenten zum Trimmen der Oszillatorfrequenz.

An die Verbindung zwischen der Klemme 35 und dem Oszillator 10 ist auch der Eingang eines Inverters 34 und die Torelektrode des Transistors P2 angeschlossen. Der Ausgang des Inverters 34 ist mit der Torelektrode des Transistors N2 verbunden. Am Inverter 34 liegen auch die Batteriepote ntiale V_{DD} und V_{SS} .

Der logische Pegel an der Klemme 35 steuert den Verstärkungsfaktor des Oszillatorverstärkers P1 und N1. Beispiel: Wenn die Klemme 35 auf logisch 0 liegt (d. h. auf V_{SS}), ist der Transistor P2 in seinen leitenden Zustand gesteuert. Gleichzeitig befindet sich der Ausgang des Inverters 34 in seinem logischen Zustand 1 (V_{DD}), wodurch auch der Transistor N2 in seinen leitenden Zustand gelangt ist. Die Leitungsimpedanz der Transistoren P2 und N2 ist wesentlich kleiner als die der zugeordneten Widerstände R2 und R3. Die Verstärkung des Oszillatorverstärkers P1, N1 wird

durch die wirkliche Impedanz zwischen den Quellenelektroden der Transistoren P1 und N1 und den Speisespannungsklemmen 24, 26 mit den Bezugspotentialen V_{DD} und V_{SS} gesteuert. Daher bewirkt ein logischer 0-Zustand an der Klemme 35 ein Ansteigen des Verstärkungsfaktors des Oszillatorverstärkers P1, N1.

Wenn die Klemme 35 auf logisch 1 liegt, befindet sich der Transistor P2 in seinem Sperrzustand. Zur selben Zeit befindet sich der Ausgang des Inverters 34 auf logisch 0, so dass auch der Transistor N2 sperrt. Weil sich nun beide Transistoren P2 und N2 in ihren Sperrzuständen befinden, reduzieren die Widerstände R2 und R3 die für die Transistoren P1 und N1 zur Verfügung stehende Spannung und den Durchgangsstrom, wodurch andererseits der Verstärkungsfaktor des Oszillatorverstärkers P1, N1 gesenkt wird.

Wie vorerwähnt, steht die Verstärkungsfaktor-Steuereingangsklemme 35 des Oszillators 10 mit dem Ausgang der Anzeigespannungsabfühlschaltung 22 in Verbindung, deren Eingang mit dem Ausgang des Spannungsvervielfachers 20 verbunden ist. Die Anzeigespannungs-Abfühlschaltung 22 enthält zwei N-Kanal-FET-Transistoren N3 und N4, einen Inverter 37, einen P-Kanal-FET-Transistor P3 und einen Kondensator C3. Die Leitpfade der Transistoren N3 und N4 liegen in Serie zwischen der Eingangsklemme 36 für das Potential V_{EE} und einem Schaltungsknotenpunkt A. Der Transistor N4 besitzt eine Tor-Drain-Elektroden-Verbindung. Der Knotenpunkt A ist über den Inverter 37 mit der Ausgangsklemme 35 verbunden. Ferner ist der Knotenpunkt A über die Parallelkombination aus dem Kondensator C3 und dem Leitungspfad des Transistors P3 mit der Klemme 28 verbunden, an welcher das Batteriebetriebspote ntial V_{DD} liegt. Die Torelektrode des Transistors P3 ist mit der Ausgangsklemme 35 verbunden. Die Torelektrode des Transistors N3 liegt über die Klemme 30 am Batteriepote ntial V_{SS} . Damit ergibt sich für das zwischen V_{SS} und der Anzeigespannung V_{EE} liegende Potential ein Wert, der sich aus der Serieschaltung der Tor-Quellen-Spannung des Transistors N4 und der Tor-Quellen-Spannung des Transistors N3 zusammensetzt.

Beim erstmaligen betriebsmässigen Anlegen der Batteriespannung liegt die Differenz der Potentiale V_{DD} und V_{SS} auch an den Klemmen 24 und 26 bzw. 28 und 30. Die beiden genannten Potentiale liegen auch am Inverter 37. Der Knotenpunkt A liegt vorerst auf dem Potential V_{DD} , weil sich die Spannung am Kondensator C3 nicht plötzlich ändern kann. Entsprechend liegt der Ausgang des Inverters 37 an der Klemme 35 auf logisch 0, wodurch der Transistor P3 leitet und bei A das Potential V_{DD} vorliegt. Gleichzeitig liegt auch die Ausgangsspannung V_{EE} der Spannungsvervielfacherschaltung 20 anfänglich auf 0, weil der Oszillator 10 bisher noch kein Signal geliefert hat. Weil damit $V_{SS}-V_{EE}$ anfänglich 0 ist, ist auch die Summe der Tor-Quellen-Spannungen der Transistoren N3 und N4 anfänglich 0, wodurch sich mindestens einer dieser Transistoren im Sperrzustand befindet und P3 den Knotenpunkt A auf V_{DD} -Potential halten kann. Weil sich zudem die Klemme 35 anfänglich auf logisch 0 befindet, ist der Oszillatorverstärker P1, N1 anfänglich auf grosse Verstärkung ausgerichtet, um den Start des Oszillators sicherzustellen.

Nachdem der Oszillator 10 angelaufen ist und eine ausreichende Anzahl Schwingungszyklen ausgeführt sind, beginnt sich der Spannungsvervielfacherausgang V_{EE} seinem stabilen Wert von -3 Volt zu nähern. Wenn die Anzeigespannung V_{EE} an der Klemme 36 unter den Wert von V_{SS} entsprechend einem Wert über der Summe der Schwellspannungen der Transistoren N4 fällt, führen die Transistoren N3 und N4 das Potential des Knotenpunktes A gegen V_{EE} . Unter der Annahme, dass die N-Kanal-Schwellspannung bei

0,6 Volt liege, beginnen die Transistoren N3 und N4 leitend zu werden, wenn $V_{SS}-V_{EE}$ den Wert von 1,2 Volt überschreitet. Auf diese Weise ist die Schwellspannung von N3 und N4 als Spannungsreferenz für den Vergleich mit dem Ausgang V_{EE} des Spannungsvervielfachers 20 verwendbar. Wenn das Potential des Knotenpunktes A unter die logische Schwelle des Inverters 37 fällt, wechselt der logische Pegel an der Klemme 35 auf logisch 1. Dadurch wird bewirkt, dass der Verstärkungsfaktor des Oszillatorverstärkers P1, N1 auf einen Wert zurückgeht, der zur Aufrechterhaltung des Oszillatorbetriebes ausreicht.

Vorzugsweise werden die Schaltungsparameter, d. h. die Werte der Widerstände R2 und R3 und die Grösse der Transistoren P2 und N2 so gewählt, dass ein oberer Verstärkungsfaktor resultiert, bei dem der Oszillator auch unter den schlechtesten Bedingungen noch in einer vertretbaren Zeit startet. Normalerweise kann der minimale Betriebsstrom auf einen Wert reduziert werden, der etwa der Hälfte des minimalen Startstromes entspricht, wodurch die Lebensdauer der Batterie erheblich verlängert werden kann. Die Rückkopplungsanordnung bei der beschriebenen Schaltung, d. h. die

Gestaltung des Spannungsvervielfachers 20 und des Oszillators 10 stellen sicher, dass der hohe Verstärkungszustand im Oszillator für alle Fälle so lange aufrechterhalten bleibt, bis der Oszillator stabil arbeitet. Sobald die Anzeige-Abföhl-schaltung 22 aufgrund des Vorhandenseins von V_{EE} einen stabilen Oszillatorbetrieb feststellt, wird der Oszillatorverstärkungsfaktor auf den niedrigeren Wert zurückgeföhrt, worauf sich ein geringerer Leistungsbedarf einstellt.

Es versteht sich, dass die Anzeigespannungs-Abföhl-schaltung 22 anders als beschrieben gestaltet sein kann. Beispielsweise kann eine Vergleichsschaltung und eine separate Referenzspannung zur Feststellung des Vorhandenseins der Anzeigespannung V_{EE} verwendet werden. Weiterhin kann die Oszillatorverstärkungssteuerung durch andere Mittel erzielt werden, wie z. B. durch selektives Zuschalten eines zweiten Inverterverstärkers parallel zu den Transistoren P1 und N1 aufgrund eines Verstärkungssteuersignals. Zu beachten ist auch, dass bei der erfindungsgemässen Schaltung anstelle der im Ausführungsbeispiel verwendeten FET's des Anreicherungsstyps auch andere Transistortypen, z. B. bipolare Transistoren verwendbar sind.

25

30

35

40

45

50

55

60

65

