

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号

WO 2021/027059 A1

(43) 国际公布日

2021 年 2 月 18 日 (18.02.2021)

(51) 国际专利分类号:

H01L 21/84 (2006.01)

(21) 国际申请号:

PCT/CN2019/111997

(22) 国际申请日:

2019 年 10 月 18 日 (18.10.2019)

(25) 申请语言:

中文

(26) 公布语言:

中文

(30) 优先权:

201910732514.9 2019 年 8 月 9 日 (09.08.2019) CN

(71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(72) 发明人: 艾飞 (AI, Fei); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei

430079 (CN)。宋德伟 (SONG, Dewei); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430079 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,

(54) Title: ARRAY SUBSTRATE AND PREPARATION METHOD THEREFOR, AND TOUCH CONTROL DISPLAY PANEL

(54) 发明名称: 一种阵列基板及其制备方法、触控显示面板

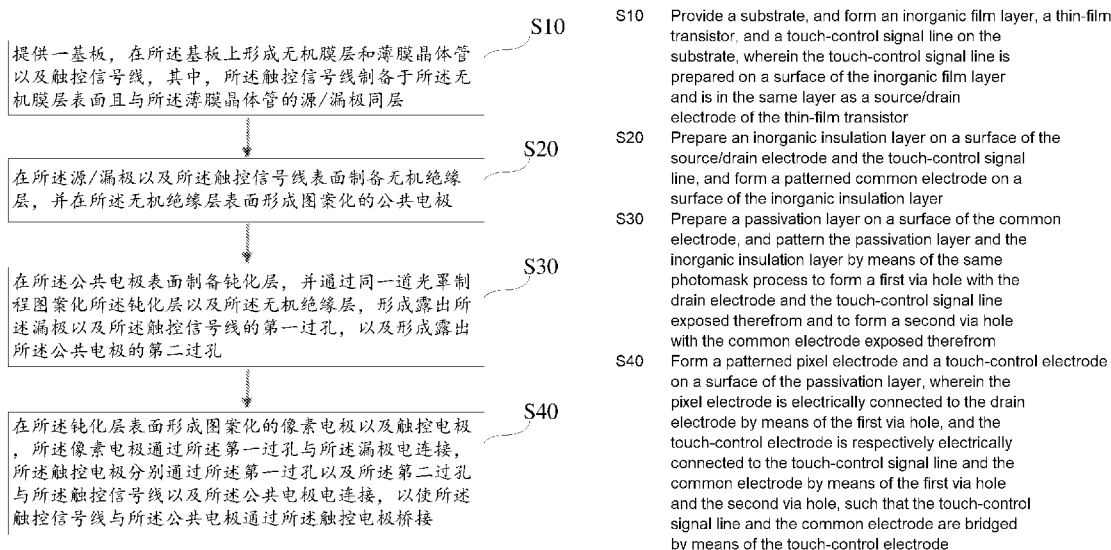


图 1

(57) Abstract: An array substrate and a preparation method therefor, and a touch control display panel. The preparation method comprises: sequentially preparing an inorganic insulation layer (17), a common electrode (18), and a passivation layer (19) on a substrate (10) with a thin-film transistor (13) and a touch-control signal line (16) formed thereon; and patterning the passivation layer (19) and the inorganic insulation layer (17) to form a first via hole (20) with a drain electrode (132) of the thin-film transistor (13) and the touch-control signal line (16) exposed therefrom and to form a second via hole (20') with the common electrode (18) exposed therefrom, such that the touch-control signal line (16) and the common electrode (18) are bridged by means of a touch-control electrode (21') formed on a surface of the passivation layer (19).

SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种阵列基板及其制备方法、触控显示面板, 在形成有薄膜晶体管(13)及触控信号线(16)的基板(10)上依次制备无机绝缘层(17)、公共电极(18)、钝化层(19), 对钝化层(19)及无机绝缘层(17)图案化, 以形成露出薄膜晶体管(13)的漏极(132)以及触控信号线(16)的第一过孔(20), 以及形成露出公共电极(18)的第二过孔(20'), 使得触控信号线(16)与公共电极(18)通过形成于钝化层(19)表面的触控电极(21')桥接。

一种阵列基板及其制备方法、触控显示面板

技术领域

[0001] 本申请涉及触控显示面板制造技术领域，尤其涉及一种阵列基板及其制备方法、触控显示面板。

背景技术

[0002] 液晶显示器（Liquid Crystal Display，LCD）现在成为显示装置中的主流。特别是低温多晶硅显示技术（LTPS），由于其较高的载流子迁移率可以使晶体管获得更高的开关电流比，在满足要求的充电电流条件下，每个像素晶体管可以更加小尺寸化，增加每个像素透光区，提高面板开口率，改善面板亮点和高分辨率，降低面板功耗，从而获得更好的视觉体验。

[0003] 由于液晶显示器是一种靠电场来调节液晶分子的排列状态，从而实现光通量调制的被动型显示器件，需要精细的有源驱动矩阵（Array）配合各像素区液晶的偏转状况。鉴于低温多晶硅有源矩阵朝着不断缩小特征尺寸方向发展，随之而来的光刻技术进步导致了设备成本以指数增长，如何降低成本、简化工艺制程已成为当下研究热点。

[0004] 因此，现有技术存在缺陷，急需改进。

发明概述

技术问题

[0005] 本申请提供一种阵列基板及其制备方法、触控显示面板，能够解决低温多晶硅有源矩阵朝着缩小特征尺寸的方向发展时，造成设备成本增长，且制程工艺复杂的问题。

问题的解决方案

技术解决方案

[0006] 为解决上述问题，本申请提供的技术方案如下：

[0007] 本申请提供一种阵列基板的制备方法，所述方法包括以下步骤：

[0008] 步骤S10，提供一基板，在所述基板上形成无机膜层和薄膜晶体管以及触控信

号线，其中，所述触控信号线制备于所述无机膜层表面且与所述薄膜晶体管的源/漏极同层；

[0009] 步骤S20，在所述源/漏极以及所述触控信号线表面制备无机绝缘层，并在所述无机绝缘层表面形成图案化的公共电极；

[0010] 步骤S30，在所述公共电极表面制备钝化层，并通过同一道光罩制程图案化所述钝化层以及所述无机绝缘层，形成露出所述漏极以及所述触控信号线的第一过孔，以及形成露出所述公共电极的第二过孔；

[0011] 步骤S40，在所述钝化层表面形成图案化的像素电极以及触控电极，所述像素电极通过所述第一过孔与所述漏极电连接，所述触控电极分别通过所述第一过孔以及所述第二过孔与所述触控信号线以及所述公共电极电连接，以使所述触控信号线与所述公共电极通过所述触控电极桥接。

[0012] 在本申请的制备方法中，所述步骤S10包括以下步骤：

[0013] 步骤S101，在所述基板上制备遮光层，并对所述遮光层进行图案化形成遮光图块；

[0014] 步骤S102，在所述遮光图块上依次制备缓冲层和非晶硅层，对所述非晶硅层进行图案化，并对图案化的所述非晶硅层进行激光镭射及退火工艺，形成多晶硅层；

[0015] 步骤S103，在所述多晶硅层上依次制备栅极绝缘层以及栅极金属层，对所述栅极金属层进行图案化以形成栅极，以及对所述多晶硅层进行离子掺杂以形成有源层；

[0016] 步骤S104，在所述栅极上制备层间绝缘层，通过同一道光罩制程对所述层间绝缘层以及所述栅极绝缘层进行图案化以形成露出所述有源层的源漏重掺杂区的源/漏极过孔；

[0017] 步骤S105，在所述层间绝缘层上制备源漏金属层，并对所述源漏金属层进行图案化以形成对应所述源/漏极过孔的所述源/漏极，以及形成与所述源/漏极绝缘的所述触控信号线。

[0018] 在本申请的制备方法中，所述步骤S103包括以下步骤：

[0019] 对所述栅极金属层进行第一次图案化以形成栅极中间图块，以所述栅极中间图

块为掩膜对位于所述栅极中间图块两侧的所述多晶硅层进行离子掺杂，形成所述源漏重掺杂区；

[0020] 对所述栅极金属层进行第二次图案化以形成所述栅极，以所述栅极为掩膜对位于所述栅极两侧的所述多晶硅层进行离子掺杂，在所述多晶硅层对应所述栅极部分的两侧形成轻掺杂区。

[0021] 在本申请的制备方法中，所述像素电极以及所述触控电极是采用同种材料并经由同一道光罩制程同时形成的，所述像素电极以及所述触控电极的材料包括氧化铟锡、氧化铟锌、氧化锌、氧化铟、氧化铟镓和氧化锌铝中的一种或一种以上。

[0022] 在本申请的制备方法中，所述无机绝缘层的材料包括氮化硅、氧化硅中的一种或一种以上。

[0023] 为解决上述技术问题，本申请还提供一种阵列基板，包括：

[0024] 基板；

[0025] 薄膜晶体管层，设置于所述基板上，所述薄膜晶体管层包括源/漏极；

[0026] 触控信号线，所述触控信号线与所述源/漏极同层且绝缘设置；

[0027] 无机绝缘层，设置于所述触控信号线和所述源/漏极上；

[0028] 公共电极，间隔的设置于所述无机绝缘层上；

[0029] 钝化层，设置于所述公共电极上；

[0030] 像素电极，设置于所述钝化层上，并通过第一过孔与所述薄膜晶体管的所述源/漏极电连接；

[0031] 触控电极，与所述像素电极同层设置，所述触控电极分别与所述触控信号线以及所述公共电极电连接。

[0032] 在本申请的阵列基板中，所述第一过孔对应所述触控信号线以及所述源/漏极设置，所述第一过孔贯穿所述钝化层以及所述无机绝缘层并与所述触控信号线以及所述源/漏极接触，所述触控信号线通过与之对应的所述第一过孔与所述触控电极电连接。

[0033] 在本申请的阵列基板中，在所述钝化层上对应所述公共电极的位置形成有第二过孔，所述触控电极通过所述第二过孔与所述公共电极电连接。

[0034] 在本申请的阵列基板中，所述触控电极位于相邻两所述像素电极之间的间隙处，且与所述像素电极绝缘设置，所述触控电极呈网格状分布，或者呈块状间隔分布。

[0035] 为解决上述技术问题，本申请还提供一种触控显示面板，包括如上所述的阵列基板，以及与所述阵列基板对向设置的彩膜基板，以及位于所述阵列基板与所述彩膜基板之间的液晶层。

发明的有益效果

有益效果

[0036] 本申请的有益效果为：本申请提供的阵列基板及其制备方法、触控显示面板，将传统工艺中的有机平坦化层替换为无机绝缘层，省去了传统工艺中对有机平坦化层的光罩工艺，而是在钝化层光刻制程中同时对无机绝缘层进行光刻，节省了一道光罩工艺，使得工艺制程简单，降低成本，从而有利于低温多晶硅有源矩阵朝着缩小特征尺寸的方向发展。另外，采用无机材料代替传统结构中平坦化层的有机材料，还可以防止后续采用溅射工艺形成公共电极时引起溅射腔室的污染。

对附图的简要说明

附图说明

[0037] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0038] 图1为本申请实施例提供的阵列基板的制备方法流程图；

[0039] 图2为本申请实施例提供的阵列基板的制备方法中步骤S10的方法流程图；

[0040] 图3~图14为本申请实施例提供的阵列基板的制备过程示意图；

[0041] 图15为本申请实施例提供的阵列基板的结构示意图。

发明实施例

本发明的实施方式

- [0042] 以下各实施例的说明是参考附加的图示，用以例示本申请可用以实施的特定实施例。本申请所提到的方向用语，例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明及理解本申请，而非用以限制本申请。在图中，结构相似的单元是用以相同标号表示。
- [0043] 本申请针对现有的低温多晶硅有源矩阵朝着缩小特征尺寸的方向发展时，造成设备成本增长，且制程工艺复杂的技术问题，本实施例能够解决该缺陷。
- [0044] 如图1所示，为本申请实施例提供的阵列基板的制备方法流程图。所述方法包括以下步骤：
- [0045] 步骤S10，提供一基板，在所述基板上形成无机膜层和薄膜晶体管以及触控信号线，其中，所述触控信号线制备于所述无机膜层表面且与所述薄膜晶体管的源/漏极同层。
- [0046] 具体地，结合图2~图10所示，所述步骤S10包括以下步骤：
- [0047] 步骤S101，如图3所示，在所述基板10上制备遮光层（未图示），并对所述遮光层进行图案化，在第一道光罩工艺之后形成遮光图块11。
- [0048] 步骤S102，如图4所示，在所述遮光图块11上依次制备缓冲层12和非晶硅层，对所述非晶硅层进行激光镭射及退火工艺，使非晶硅形成多晶硅，并进行第二道光罩工艺，图案化后形成多晶硅层130。
- [0049] 步骤S103，如图5~图8所示，在所述多晶硅层130上依次制备栅极绝缘层14以及栅极金属层（未图示），对所述栅极金属层进行第三道光罩工艺，具体地，首先对所述栅极金属层进行第一次图案化以形成栅极中间图块131'，以所述栅极中间图块131'为掩膜对位于所述栅极中间图块131'两侧的所述多晶硅层130进行N⁺离子掺杂，在所述多晶硅层130两端形成源漏重掺杂区130a。然后再对所述栅极金属层进行第二次图案化以形成栅极131，以所述栅极131为掩膜对位于所述栅极131两侧的所述多晶硅层130进行N⁻离子掺杂，在所述多晶硅层130对应所述栅极131部分的两侧形成轻掺杂区130b，以此形成有源层，所述多晶硅层130对应所述栅极131的部分作为所述有源层的沟道区。
- [0050] 步骤S104，如图9所示，在所述栅极131上制备层间绝缘层15，通过第四道光罩

工艺对所述层间绝缘层15以及所述栅极绝缘层14进行图案化，形成露出所述有源层的源漏重掺杂区130a的源/漏极过孔150。

[0051] 步骤S105，如图10所示，在所述层间绝缘层15上制备源漏金属层，并对所述源漏金属层进行第五道光罩工艺，图案化后形成对应所述源/漏极过孔150的所述源/漏极132，以及形成与所述源/漏极132绝缘的所述触控信号线16。

[0052] 步骤S20，如图11所示，在所述源/漏极132以及所述触控信号线16表面制备无机绝缘层17，并在所述无机绝缘层17表面制备第一电极层，对所述第一电极层进行第六道光罩工艺，图案化后形成公共电极18。其中，所述无机绝缘层17的材料包括但不限于氮化硅、氧化硅中的一种或一种以上。

[0053] 步骤S30，如图12~图13所示，在所述公共电极18表面制备钝化层19，并通过第七道光罩工艺对所述钝化层19以及所述无机绝缘层17进行图案化，图案化后形成露出所述漏极132以及所述触控信号线16的第一过孔20，以及形成露出所述公共电极18的第二过孔20'。

[0054] 在一种实施例中，所述无机绝缘层17的材料与所述钝化层19的材料相同，或者，所述无机绝缘层17的材料与所述钝化层19的材料分别为氮化硅、氧化硅二者中的一者。

[0055] 其中，所述第七道光罩工艺中包括两次蚀刻，以所述钝化层19为氮化硅以及所述无机绝缘层17为氧化硅为例进行说明，第一次对所述钝化层19进行蚀刻，以形成所述第二过孔20'，第二次对所述无机绝缘层17进行蚀刻，以形成所述第一过孔20。

[0056] 步骤S40，如图14所示，在所述钝化层19表面制备第二电极层，并对所述第二电极层进行第八道光罩工艺，图案化后形成像素电极21以及触控电极21'，所述像素电极21通过所述第一过孔20与所述漏极132电连接，所述触控电极21'分别通过所述第一过孔20以及所述第二过孔20'与所述触控信号线16以及所述公共电极18电连接，以使所述触控信号线16与所述公共电极18通过所述触控电极21'桥接。

[0057] 其中，所述像素电极21、所述触控电极21'以及所述公共电极18的材料包括但不限于氧化铟锡、氧化铟锌、氧化锌、氧化铟、氧化铟镓和氧化锌铝中的一种或一种以上。

- [0058] 在本实施例中，通过将传统工艺中的有机平坦化层替换为所述无机绝缘层17，省去了传统工艺中对有机平坦化层的光罩工艺，所述无机绝缘层17无需曝光，而是在所述钝化层19光刻制程中同时对所述无机绝缘层17进行光刻，节省了一道光罩工艺，使得工艺制程简单，降低成本，该工艺制程有利于低温多晶硅有源矩阵朝着缩小特征尺寸的方向发展。
- [0059] 另外，采用无机材料代替传统结构中平坦化层的有机材料，可以防止后续采用溅射工艺形成所述公共电极18时引起平坦化层的分解，从而防止后续采用溅射工艺形成所述公共电极18时引起溅射腔室的污染。
- [0060] 本申请还提供一种采用上述制备方法制备的阵列基板，如图15所示，所述阵列基板包括：基板10；薄膜晶体管层，设置于所述基板10上，所述薄膜晶体管层包括无机膜层以及薄膜晶体管13，所述无机膜层包括但不限于缓冲层12、栅绝缘层14、层间绝缘层15等；触控信号线16，设置于所述薄膜晶体管层上，并与所述薄膜晶体管13的源/漏极132同层且绝缘设置；无机绝缘层17，设置于所述触控信号线16上；公共电极18，间隔的设置于所述无机绝缘层17上；钝化层19，设置于所述公共电极18上；像素电极21，设置于所述钝化层19上，并通过贯穿所述钝化层19以及所述无机绝缘层17的第一过孔20与所述薄膜晶体管13的源/漏极132电连接；触控电极21'，与所述像素电极21同层设置，所述触控电极21'分别与所述触控信号线16以及所述公共电极18电连接。其中，所述第一过孔20对应所述触控信号线16以及所述源/漏极132设置，所述第一过孔20与所述触控信号线16以及所述源/漏极132接触，所述触控信号线16通过与之对应的所述第一过孔20与所述触控电极21'电连接。
- [0061] 在所述钝化层19上对应所述公共电极18的位置形成有第二过孔20'，所述触控电极21'通过所述第二过孔20'与所述公共电极18电连接。
- [0062] 在本实施例中，所述触控电极21'位于相邻两所述像素电极21之间的间隙处，且与所述像素电极21绝缘设置。在一种实施例中，所述触控电极21'呈网格状分布，或者呈块状间隔分布。
- [0063] 其中，所述触控信号线16与所述公共电极18通过所述触控电极21'桥接，所述触控电极21'用于在受到按压操作时产生触控电压信号，并向对应的所述公共电

极18传输所述触控电压信号，所述公共电极18的电压发生变化以实现触控。

[0064] 当然，所述阵列基板还可以包括其他常规膜层，此处不做限制。

[0065] 本申请还提供一种触控显示面板，包括如上述实施例中所述的阵列基板，以及与所述阵列基板对向设置的彩膜基板，以及位于所述阵列基板与所述彩膜基板之间的液晶层，所述阵列基板的具体结构请参照上述实施例中的描述，此处不再赘述。

[0066] 其中，结合图15所示，在所述触控显示面板的显示阶段，所述薄膜晶体管13导通并为所述像素电极21提供像素电压信号，所述触控信号线16将公共电压信号通过所述触控电极21'提供给所述公共电极18，所述像素电极21与所述公共电极18之间形成电压差，从而驱动液晶分子偏转，使得所述触控显示面板进行显示。

[0067] 在所述触控显示面板的触控阶段，所述触控电极21'在受到按压操作时产生触控电压信号，并向对应的所述公共电极18传输所述触控电压信号，所述公共电极18的电压发生变化以实现触控。

[0068] 本申请的触控显示面板制程工艺简单，成本降低，且所述薄膜晶体管13可以实现小尺寸规格，满足制程需求。

[0069] 综上所述，虽然本申请已以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种阵列基板的制备方法，其中，所述方法包括以下步骤：

步骤S10，提供一基板，在所述基板上形成无机膜层和薄膜晶体管以及触控信号线，其中，所述触控信号线制备于所述无机膜层表面且与所述薄膜晶体管的源/漏极同层；

步骤S20，在所述源/漏极以及所述触控信号线表面制备无机绝缘层，并在所述无机绝缘层表面形成图案化的公共电极；

步骤S30，在所述公共电极表面制备钝化层，并通过同一道光罩制程图案化所述钝化层以及所述无机绝缘层，形成露出所述漏极以及所述触控信号线的第一过孔，以及形成露出所述公共电极的第二过孔；

步骤S40，在所述钝化层表面形成图案化的像素电极以及触控电极，所述像素电极通过所述第一过孔与所述漏极电连接，所述触控电极分别通过所述第一过孔以及所述第二过孔与所述触控信号线以及所述公共电极电连接，以使所述触控信号线与所述公共电极通过所述触控电极桥接。

[权利要求 2]

根据权利要求1所述的制备方法，其中，所述步骤S10包括以下步骤：

步骤S101，在所述基板上制备遮光层，并对所述遮光层进行图案化形成遮光图块；

步骤S102，在所述遮光图块上依次制备缓冲层和非晶硅层，对所述非晶硅层进行图案化，并对图案化的所述非晶硅层进行激光镭射及退火工艺，形成多晶硅层；

步骤S103，在所述多晶硅层上依次制备栅极绝缘层以及栅极金属层，对所述栅极金属层进行图案化以形成栅极，以及对所述多晶硅层进行离子掺杂以形成有源层；

步骤S104，在所述栅极上制备层间绝缘层，通过同一道光罩制程对所述层间绝缘层以及所述栅极绝缘层进行图案化以形成露出所述有源层的源漏重掺杂区的源/漏极过孔；

步骤S105，在所述层间绝缘层上制备源漏金属层，并对所述源漏金属

层进行图案化以形成对应所述源/漏极过孔的所述源/漏极，以及形成与所述源/漏极绝缘的所述触控信号线。

[权利要求 3] 根据权利要求2所述的制备方法，其中，所述步骤S103包括以下步骤：

对所述栅极金属层进行第一次图案化以形成栅极中间图块，以所述栅极中间图块为掩膜对位于所述栅极中间图块两侧的所述多晶硅层进行离子掺杂，形成所述源漏重掺杂区；

对所述栅极金属层进行第二次图案化以形成所述栅极，以所述栅极为掩膜对位于所述栅极两侧的所述多晶硅层进行离子掺杂，在所述多晶硅层对应所述栅极部分的两侧形成轻掺杂区。

[权利要求 4] 根据权利要求1所述的制备方法，其中，所述像素电极以及所述触控电极是采用同种材料并经由同一道光罩制程同时形成的，所述像素电极以及所述触控电极的材料包括氧化镉锡、氧化镉锌、氧化锌、氧化镉、氧化镉铟和氧化锌铝中的一种或一种以上。

[权利要求 5] 根据权利要求1所述的制备方法，其中，所述无机绝缘层的材料包括氮化硅、氧化硅中的一种或一种以上。

[权利要求 6] 一种阵列基板，其包括：

基板；

薄膜晶体管层，设置于所述基板上，所述薄膜晶体管层包括源/漏极；

触控信号线，所述触控信号线与所述源/漏极同层且绝缘设置；

无机绝缘层，设置于所述触控信号线和所述源/漏极上；

公共电极，间隔的设置于所述无机绝缘层上；

钝化层，设置于所述公共电极上；

像素电极，设置于所述钝化层上，并通过第一过孔与所述薄膜晶体管的所述源/漏极电连接；

触控电极，与所述像素电极同层设置，所述触控电极分别与所述触控信号线以及所述公共电极电连接。

- [权利要求 7] 根据权利要求6所述的阵列基板，其中，所述第一过孔对应所述触控信号线以及所述源/漏极设置，所述第一过孔贯穿所述钝化层以及所述无机绝缘层并与所述触控信号线以及所述源/漏极接触，所述触控信号线通过与之对应的所述第一过孔与所述触控电极电连接。
- [权利要求 8] 根据权利要求6所述的阵列基板，其中，在所述钝化层上对应所述公共电极的位置形成有第二过孔，所述触控电极通过所述第二过孔与所述公共电极电连接。
- [权利要求 9] 根据权利要求6所述的阵列基板，其中，所述触控电极位于相邻两所述像素电极之间的间隙处，且与所述像素电极绝缘设置，所述触控电极呈网格状分布，或者呈块状间隔分布。
- [权利要求 10] 一种触控显示面板，其包括如权利要求6所述的阵列基板，以及与所述阵列基板对向设置的彩膜基板，以及位于所述阵列基板与所述彩膜基板之间的液晶层。

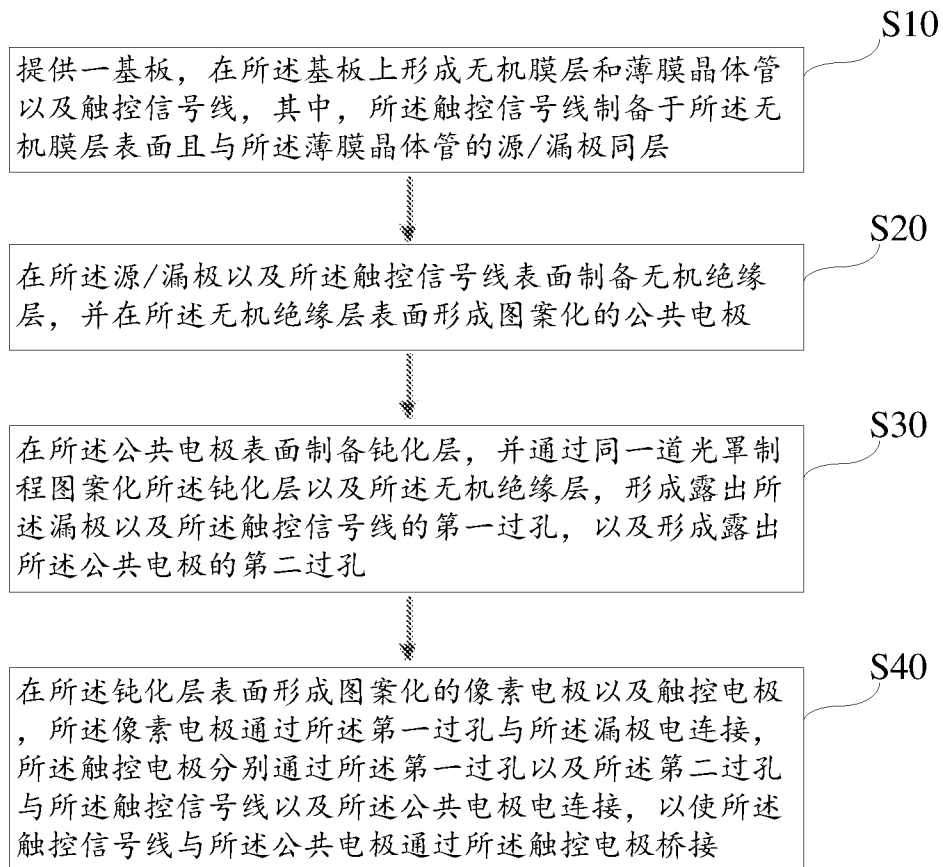


图 1

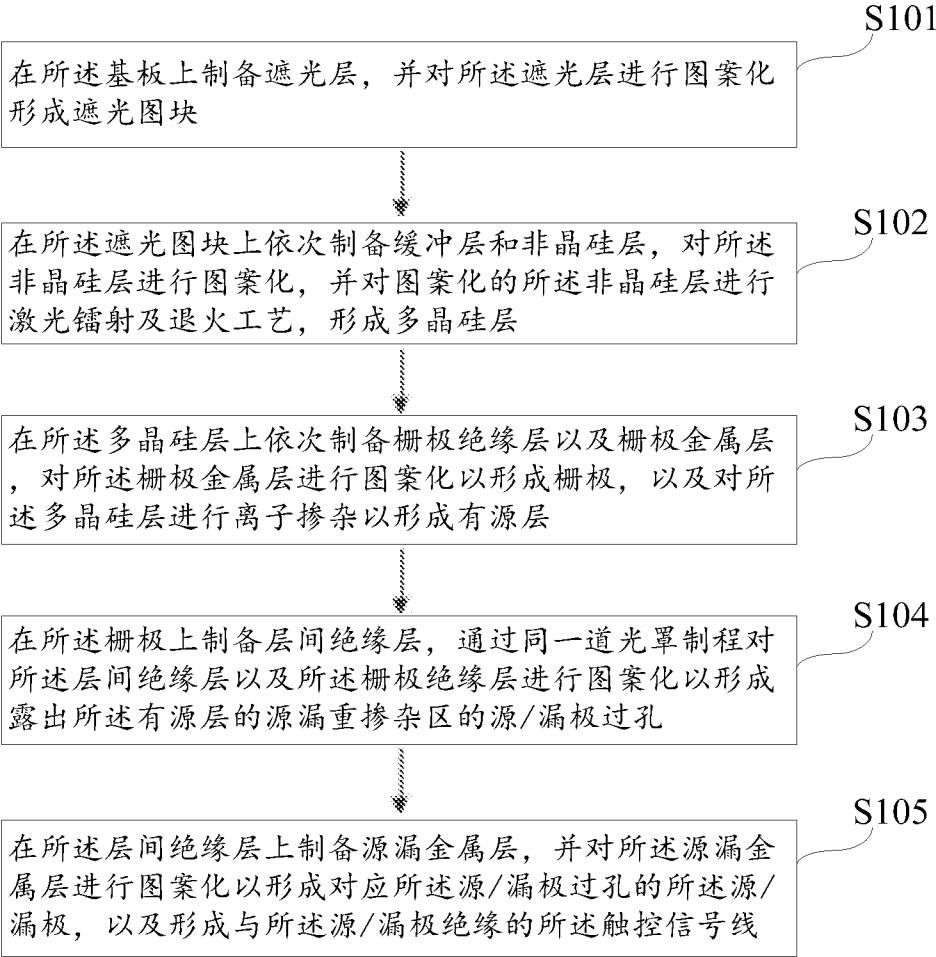


图 2

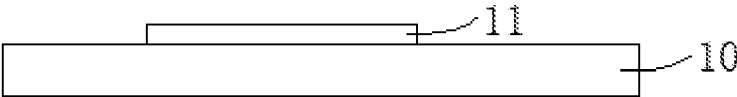


图 3

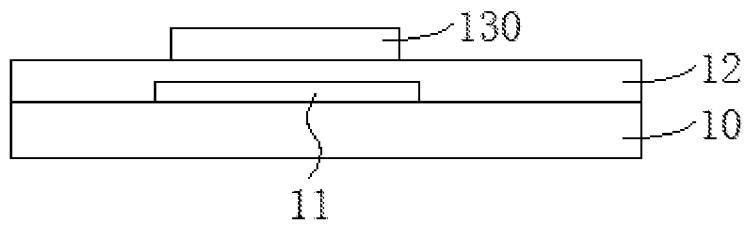


图 4

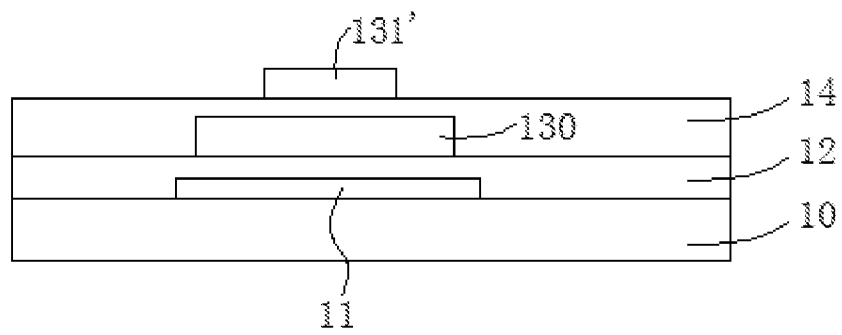


图 5

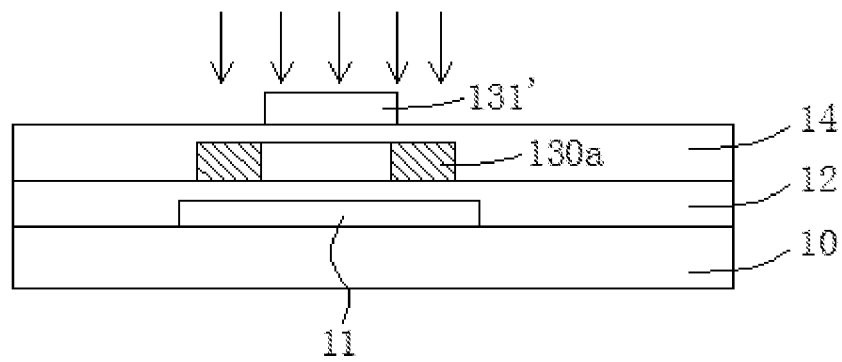


图 6

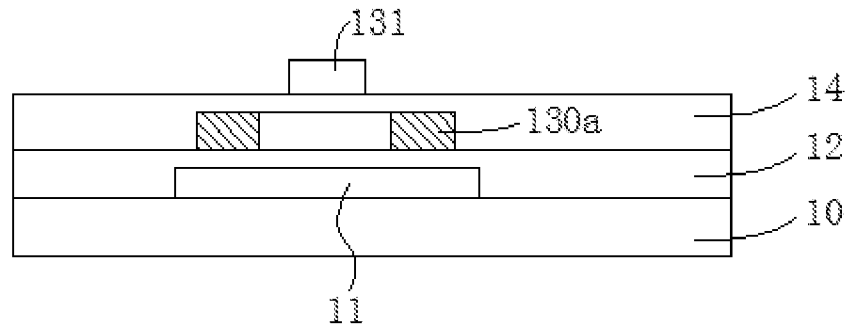


图 7

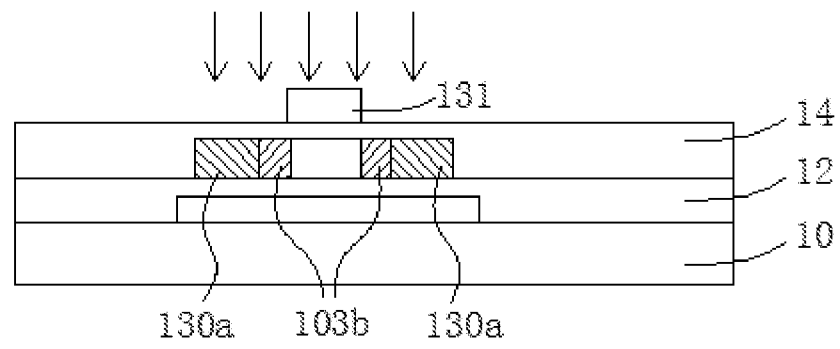


图 8

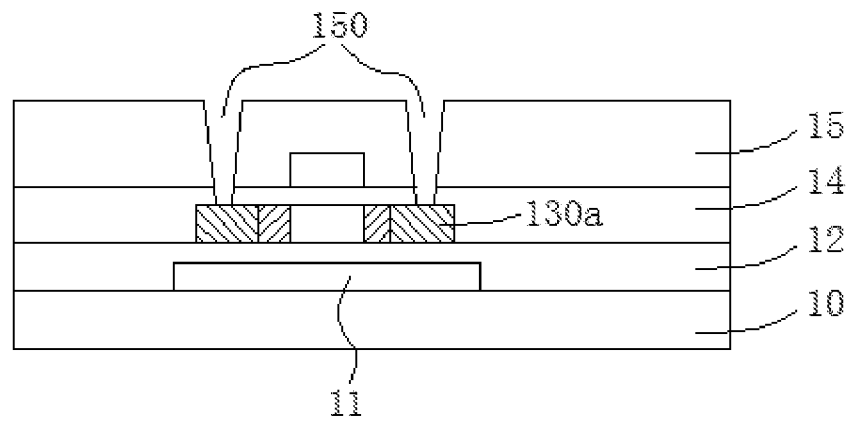


图 9

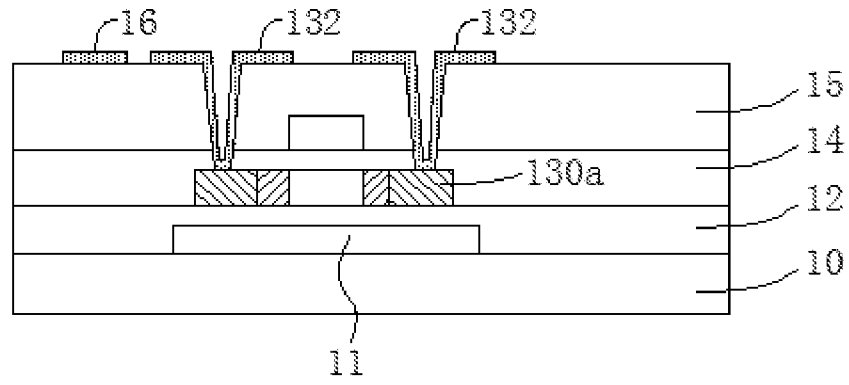


图 10

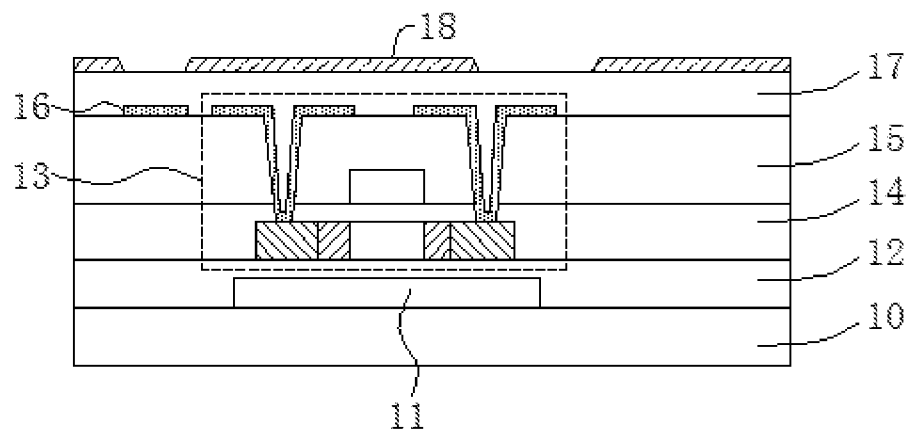


图 11

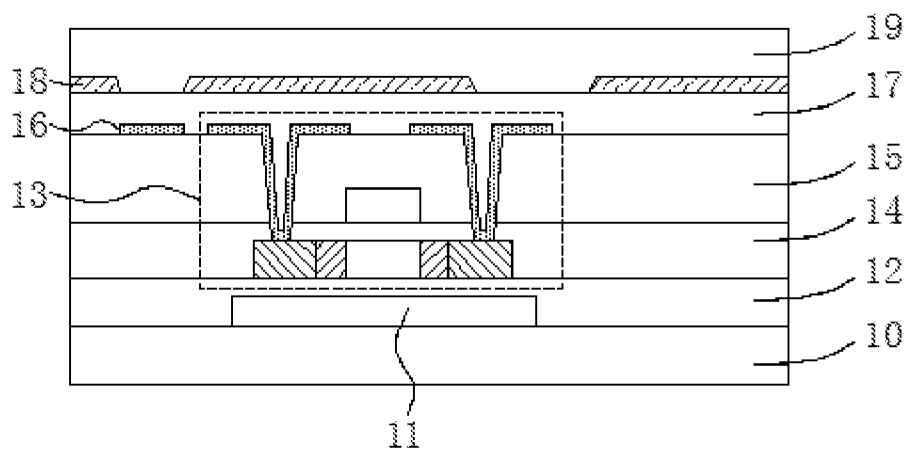


图 12

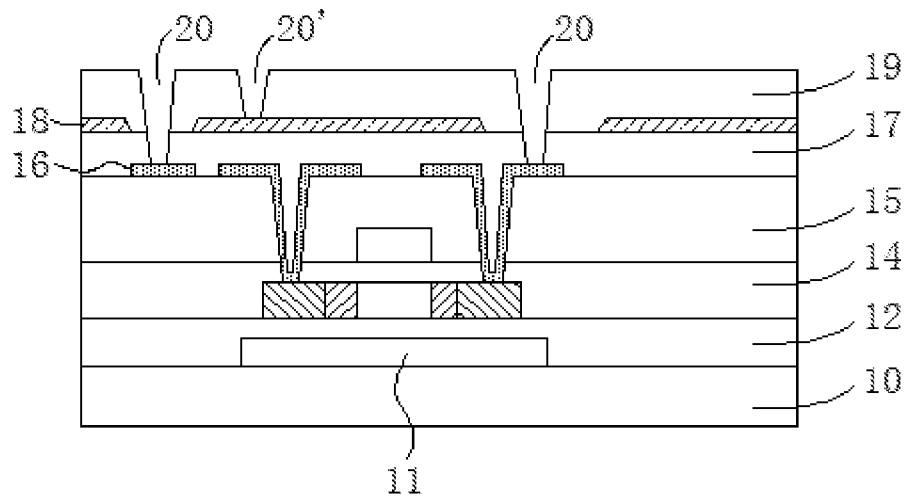


图 13

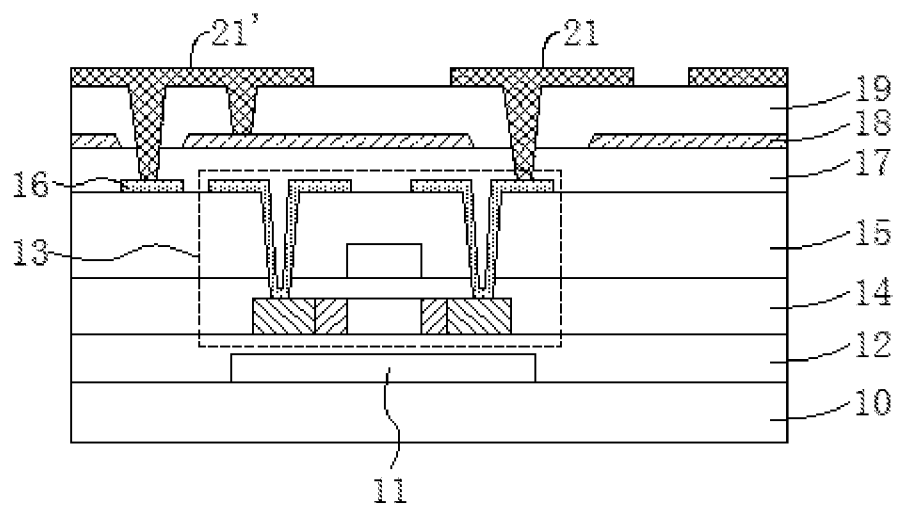


图 14

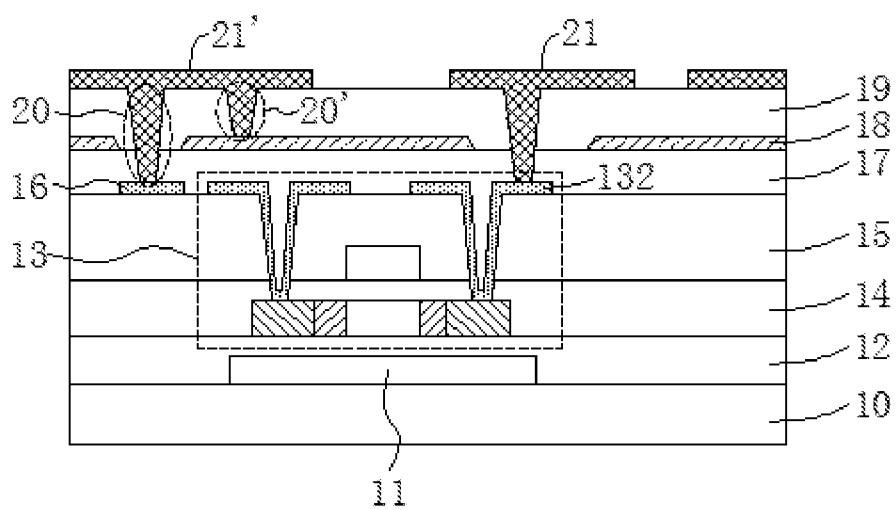


图 15

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2019/111997

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/84(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI: 阵列, 基板, 触控, 触摸, 像素, 公共, 共用, 电极, 漏极, 无机, 绝缘层, array, base, touch, pixel, common, electrode, drain electrode, inorganic, insulat+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 109887885 A (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 14 June 2019 (2019-06-14) description, paragraphs [0023]-[0041]	1-10
A	CN 110085601 A (HUAWEI TECHNOLOGIES CO., LTD.) 02 August 2019 (2019-08-02) description, paragraphs [0060]-[0079]	1-10
A	CN 104656332 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD. et al.) 27 May 2015 (2015-05-27) entire document	1-10
A	CN 106876417 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 20 June 2017 (2017-06-20) entire document	1-10
A	WO 2019137062 A1 (BOE TECHNOLOGY GROUP CO., LTD. et al.) 18 July 2019 (2019-07-18) entire document	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

27 April 2020

Date of mailing of the international search report

07 May 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2019/111997

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109887885	A	14 June 2019	None			
CN	110085601	A	02 August 2019	None			
CN	104656332	A	27 May 2015	None			
CN	106876417	A	20 June 2017	None			
WO	2019137062	A1	18 July 2019	CN	108062915	A	22 May 2018

国际检索报告

国际申请号

PCT/CN2019/111997

A. 主题的分类

H01L 21/84 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, WPI, EP0DOC, CNKI: 阵列, 基板, 触控, 触摸, 像素, 公共, 共用, 电极, 漏极, 无机, 绝缘层, array, base, touch, pixel, common, electrode, drain electrode, inorganic, insulat+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 109887885 A (武汉华星光电技术有限公司) 2019年 6月 14日 (2019 - 06 - 14) 说明书第[0023]-[0041]段	1-10
A	CN 110085601 A (华为技术有限公司) 2019年 8月 2日 (2019 - 08 - 02) 说明书第[0060]-[0079]段	1-10
A	CN 104656332 A (上海天马微电子有限公司 等) 2015年 5月 27日 (2015 - 05 - 27) 全文	1-10
A	CN 106876417 A (京东方科技集团股份有限公司 等) 2017年 6月 20日 (2017 - 06 - 20) 全文	1-10
A	WO 2019137062 A1 (BOE TECHNOLOGY GROUP CO., LTD. 等) 2019年 7月 18日 (2019 - 07 - 18) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2020年 4月 27日

国际检索报告邮寄日期

2020年 5月 7日

ISA/CN的名称和邮寄地址

中国国家知识产权局 (ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

林婉娟

电话号码 86-(10)-53961343

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2019/111997

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	109887885	A	2019年 6月 14日	无	
CN	110085601	A	2019年 8月 2日	无	
CN	104656332	A	2015年 5月 27日	无	
CN	106876417	A	2017年 6月 20日	无	
WO	2019137062	A1	2019年 7月 18日	CN 108062915 A	2018年 5月 22日