

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 8 月 8 日(08.08.2013)



(10) 国際公開番号

WO 2013/115074 A1

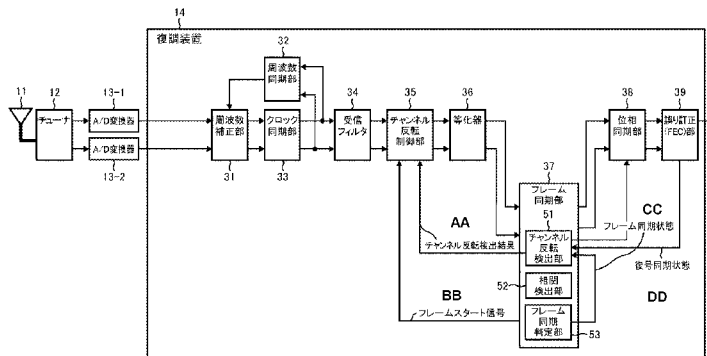
- (51) 国際特許分類:
H04L 27/22 (2006.01) H04L 27/38 (2006.01)
- (21) 国際出願番号: PCT/JP2013/051526
- (22) 国際出願日: 2013 年 1 月 25 日(25.01.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-020868 2012 年 2 月 2 日(02.02.2012) JP
- (71) 出願人: ソニー株式会社 (SONY CORPORATION)
[JP/JP]; 〒1080075 東京都港区港南 1 丁目 7 番 1 号 Tokyo (JP).
- (72) 発明者: 鎌田 裕之 (KAMATA Hiroyuki); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 平山 雄一 (HIRAYAMA Yuichi); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP). 中根 美沙 (NAKANE Misa); 〒1080075 東京都港区港南 1 丁目 7 番 1 号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 稲本 義雄, 外 (INAMOTO Yoshio et al.); 〒1600023 東京都新宿区西新宿 7 丁目 5 番 2 5 号 西新宿木村屋ビルディング 9 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: DEMODULATION DEVICE, DEMODULATION METHOD, AND PROGRAM

(54) 発明の名称: 復調装置および復調方法、並びにプログラム

図 1



- | | |
|-----------------------------------|---|
| 12 Tuner | 38 Phase synchronization unit |
| 13-2, 13-1 A/D converter | 39 Error correction (FEC) unit |
| 14 Demodulation device | 51 Channel reversal detection unit |
| 31 Frequency correction unit | 52 Correlation detection unit |
| 32 Frequency synchronization unit | 53 Frame synchronization determination unit |
| 33 Clock synchronization unit | AA Channel reversal detection result |
| 34 Receiving filter | BB Frame start signal |
| 35 Channel reversal control unit | CC Frame synchronization state |
| 36 Equalizer | DD Decoding synchronization state |
| 37 Frame synchronization unit | |

(57) Abstract: This invention relates to a demodulation device, demodulation method, and program which, even when an I channel signal and a Q channel signal are inputted reversed, are capable of realizing demodulation processing at a speed equivalent to the case in which no reversal has occurred. A frequency correction unit (31) establishes synchronization of the frequency and the clock on the basis of the signal of a frequency synchronization unit (32). A channel reversal detection unit (35) of a frame synchronization unit (37) detects whether there has been a reversal of the I channel signal and the Q channel signal, and supplies, as the detection result, a channel reversal detection result to the channel reversal control unit (35). The channel reversal control unit (35) swaps the I channel signal and the Q channel signal if, on the basis of the channel reversal detection result, a reversal has occurred. This technique can be applied to demodulation devices.

(57) 要約: 本技術は、I チャンネル信号と Q チャンネル信号とが反転して入力されることがあっても、反転がない場合と同等の速さで復調処理を実現させることができる復調装置および復調方法、並びにプログラムに関する。周波数補正部 31 は、周波数同期部 32 の信号に基づいて、周波数およびクロックの同期を確立させる。フレーム同期部 37 のチャンネル反転検出部 35 は、I チャンネル信号と Q チャンネル信号との反転の有無を検出し、検出結果としてチャンネル反転検出結果をチャンネル反転制御部 35 に供給する。チャンネル反転制御部 35 は、チャンネル反転検出結果に基づいて、反転が発生している場合、I チャンネル信号と Q チャンネル信号とを入れ替える。本技術は、復調装置に適用することができる。

WO 2013/115074 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： 復調装置および復調方法、並びにプログラム

技術分野

[0001] 本技術は、復調装置および復調方法、並びにプログラムに関し、特に、IチャンネルおよびQチャンネルが反転している場合においても、反転していない場合と同等の速さで復調処理を実現できるようにした復調装置および復調方法、並びにプログラムに関する。

背景技術

[0002] デジタル変調信号を受信するチューナからデジタル変調信号を復調する復調装置に入力される信号のIチャンネル（同相成分）とQチャンネル（直交成分）は反転することがあり、そのままでは入力信号の復調を正常に行うことができない。

[0003] そこで、入力信号のチャンネルが反転している場合に、復調装置の内部で反転を直す技術が提案されている（例えば、特許文献1および特許文献2参照）。特に、特許文献2ではチャンネル反転検出を迅速に行う技術が提案されている。

先行技術文献

特許文献

[0004] 特許文献1：特開平5－160863号公報

特許文献2：特開2008－278173

発明の概要

発明が解決しようとする課題

[0005] しかしながら、特許文献2ではチャンネル反転検出が行われた後、復調処理を実行するに当たり、チャンネルを入れ替え（反転制御とも呼ぶ）て最初から全て再処理するものである。このため、チャンネルを入れ替える度に、再び周波数やクロックの同期を再度確立する必要性が生じることから、チャンネルの反転が発生したときの復調処理時間が、チャンネルの反転がないとき

よりも長くなってしまうことがあった。

[0006] 本技術はこのような状況に鑑みてなされたものであり、特に、チャンネル反転が生じた場合において、周波数同期やクロック同期の後段の処理に対して、反転制御を行うようにすることで、チャンネルの反転が生じて、反転が生じない場合と同等の速さで復調処理を実現できるようにするものである。

課題を解決するための手段

[0007] 本技術の一側面の復調装置は、IチャンネルとQチャンネルの2つの信号に分離された入力信号を復調する復調装置であって、前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることを検知する反転検知部と、前記反転検知部により前記Iチャンネルと前記Qチャンネルとが反転していることが検知された場合、前記周波数補正部よりも後段において、前記Iチャンネルと前記Qチャンネルとを入れ替えるチャンネル制御部とを含む。

[0008] 前記チャンネル制御部には、前記入力信号のフレームが切り替わるタイミングにおいて、前記入力信号のチャンネルを入れ替えるようにさせることができる。

[0009] 前記チャンネル制御部には、前記入力信号のチャンネルを入れ替えた後、所定の時間内に前記入力信号に対するフレーム同期が確立しない場合、前記入力信号のチャンネルを再度入れ替えるようにさせることができる。

[0010] 本技術の一側面の復調方法は、IチャンネルとQチャンネルの2つの信号に分離された入力信号を復調する復調装置の復調方法であって、前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正処理をし、前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることを検知する反転検知処理をし、前記反転検知処理により前記Iチャンネルと前記Qチャンネルとが反転していることが検知された場合、前記周波数補正処理がなされるよりも後段の処理において、前記Iチャンネルと前記Qチャ

ンネルとを入れ替えるチャンネル制御処理をするステップを含む。

[0011] 本技術の一側面のプログラムは、IチャンネルとQチャンネルの2つの信号に分離された入力信号を復調する復調装置を制御するコンピュータを、前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることを検知する反転検知部と、前記反転検知部により前記Iチャンネルと前記Qチャンネルとが反転していることが検知された場合、前記周波数補正部よりも後段において、前記Iチャンネルと前記Qチャンネルとを入れ替えるチャンネル制御部として機能させる。

[0012] 本技術の一側面においては、入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることが検知され、IチャンネルとQチャンネルとが反転していることが検知された場合、周波数補正により同期が確立される構成よりも後段の処理において、IチャンネルとQチャンネルとが入れ替えられる。

[0013] 本技術の復調装置は、独立した装置であっても良いし、復調処理を行うブロックであっても良い。

発明の効果

[0014] 本技術の一側面によれば、Iチャンネル信号とQチャンネル信号とが反転して入力されることがあっても、反転がない場合と同等の速さで復調処理を実現させることが可能となる。

図面の簡単な説明

[0015] [図1]本技術を適用した復調装置の一実施の形態の構成例を示すブロック図である。

[図2] $\pi/2$ シフトBPSKにおける各シンボルの複素平面上でのマッピングパターンを示す図である。

[図3]図1の復調装置により実行される復調処理を説明するためのフローチャートである。

[図4]図1の復調装置により実行されるフレーム同期処理を説明するためのフローチャートである。

[図5]入力信号のチャンネルの反転の有無と、入力信号に挿入されている既知系列を受信したときの複素平面上の受信点、既知系列に対応する受信系列の受信遅延検波値と既知遅延検波値の関係を示す図である。

[図6]図1の復調装置により実行されるチャンネル制御処理を説明するためのフローチャートである。

[図7]図6のフローチャートにおけるステップS62における判定処理を説明するための図である。

[図8]フレームスタート信号が供給されたタイミングでチャンネルを入れ替える理由を説明する図である。

[図9]図6のステップS61の判定処理を説明するための図である。

[図10]汎用のパーソナルコンピュータの構成例を説明する図である。

発明を実施するための最良の形態

[0016] [復調装置の構成例]

図1は、本技術を適用した復調装置を含む受信システムの一実施の形態を示すブロック図である。図1の受信システムは、例えば、DVB-S.2規格に準拠した放送信号（以下、入力信号とも称する）を受信し、復調するシステムである。

[0017] DVB-S.2規格とは、ETSI（欧州電気通信標準化機構）により標準規格化され、利用されているDVB-S規格の上位に相当する規格である。DVB-S.2規格は、DVB-S規格と比較して、多値位相変調やLDPC（Low Density Parity Check）符号などの導入により、単位周波数当たりの周波数利用効率の改善およびC/N比（Carrier to Noise ratio）の改善が図られている。また、低C/N比でも同期性能を確保するために、物理層の伝送情報を伝送するPL（フィジカルレイヤ）ヘッダや同期パイロット信号が規格として導入されている。

[0018] DVB-S.2規格において、PLヘッダおよび同期パイロット信号は、 $\pi/2$ シフトBPSK（Binary Phase Shift Keying）により変調されて送信される。図2は

、 $\pi/2$ シフトBPSKにおける各シンボルの複素平面上でのマッピングパターンを示している。図2の左側は、奇数番目のシンボルのマッピングパターンを示しており、右側は、偶数番目のシンボルのマッピングパターンを示している。すなわち、複素平面上において、奇数番目のシンボルは、値が0の場合、偏角が $\pi/4$ の点にマッピングされ、値が1の場合、偏角が $5\pi/4$ の点にマッピングされ、偶数番目のシンボルは、値が0の場合、偏角が $3\pi/4$ の点にマッピングされ、値が1の場合、偏角が $7\pi/4$ の点にマッピングされる。従って、隣接するシンボル間の位相差は、 $\pm\pi/2$ に限定される。

[0019] 図1に戻り、受信システムは、アンテナ11、チューナ12、A/D変換器13-1、13-2、および、復調装置14を含むように構成される。

[0020] チューナ12は、DVB-S.2規格に準拠した入力信号をアンテナ11を介して受信し、受信した入力信号をIチャンネルとQチャンネルの2つの信号に分離し、それぞれA/D変換器13-1、13-2に供給する。なお、以下、Iチャンネルの信号をIチャンネル信号とも称し、Qチャンネルの信号をQチャンネル信号とも称する。

[0021] A/D変換器13-1、13-2は、入力信号であるIチャンネル信号またはQチャンネル信号をアナログの信号からデジタルの信号にA/D変換し、変換した信号を復調装置14の周波数補正部31に供給する。

[0022] 復調装置14は、周波数補正部31、周波数同期部32、クロック同期部33、受信フィルタ34、チャンネル反転制御部35、等化器36、フレーム同期部37、位相同期部38、および誤り訂正部39を含む。

[0023] 周波数補正部31は、周波数同期部32より供給される補正信号に基づいて、入力信号の周波数を補正して、クロック同期部33に供給する。クロック同期部33は、周波数補正部31により周波数が補正された入力信号を、クロック信号と同期させ、周波数同期部32、および受信フィルタ34に供給する。周波数同期部32は、入力信号の周波数を所定の周波数に同期させるのに必要とされる補正量を求め、補正信号として周波数補正部31に供給する。すなわち、周波数補正部31、周波数同期部32、およびクロック同

期部 33 のループにより入力信号の周波数およびクロックの同期が確立される。

[0024] 受信フィルタ 34 は、例えば、ローloffフィルタであり、フィルタリングの結果をチャンネル反転制御部 35 に供給する。

[0025] チャンネル反転制御部 35 は、フレーム同期部 37 のチャンネル反転検出部 51 より供給されてくるチャンネル反転検出結果に基づいて、受信フィルタ 34 から供給される入力信号である I チャンネル信号および Q チャンネル信号を入れ替えて出力する。また、チャンネル反転制御部 35 は、チャンネル反転検出結果に基づいて、I チャンネル信号および Q チャンネル信号を入れ替える必要がある場合、フレーム同期部 37 のフレーム同期判定部 53 より供給されてくるフレームスタート信号を取得したタイミングで、I チャンネル信号および Q チャンネル信号を入れ替えて等化器 36 に供給する。

[0026] 等化器 36 は、チャンネル反転制御部 35 より供給されてくる I チャンネル信号、および Q チャンネル信号を、それぞれ送信に係る伝送路上で劣化した成分を復元して、フレーム同期部 37 に供給する。

[0027] フレーム同期部 37 は、入力信号に対してフレーム単位の同期制御を行う。また、フレーム同期部 37 は、等化器 36 から供給された入力信号を、そのまま位相同期部 38 に供給する。さらに、フレーム同期部 37 は、チャンネル反転検出部 51、相関検出部 52、およびフレーム同期判定部 53 を備えており、同期制御に伴って、チャンネル制御を行う。

[0028] チャンネル反転検出部 51 は、位相同期部 38 に出力する信号の I チャンネルと Q チャンネルの位相が正しい関係、すなわち、I チャンネルに対して Q チャンネルの位相が $\pi/2$ 遅れた関係であるか否かを検出する。より詳細には、チャンネル反転検出部 51 は、相関検出部 52 からの相関値、相関値の信頼度の判定結果、または、フレーム同期判定部 53 から通知されるフレーム同期状態、または、誤り訂正部 39 から通知される誤り訂正処理による復号同期の状態に基づいて、I チャンネルと Q チャンネルとの位相が正しい関係であるか否かを検出する。そして、チャンネル反転検出部 51 は、検出

結果をチャンネル反転検出結果としてチャンネル反転制御部 35 に供給する。このチャンネル反転検出結果に基づいて、チャンネル反転制御部 35 は、位相が正しい関係ではなく、入れ替える必要がある場合、入力信号のチャンネルを入れ替える。

[0029] ここで、入力信号のチャンネルを入れ替えるとは、受信フィルタ 34 からチャンネル反転制御部 35 に入力される I チャンネル信号と Q チャンネル信号の位相の関係を反転させることをいう。例えば、入力信号のチャンネルを入れ替える方法としては、セレクトタなどにより、それぞれの出力端子から出力される信号を入れ替える方法や、インバータなどにより、それぞれの出力端子から出力される信号のうちいずれか一方の極性を反転し位相を反転させる方法などが考えられる。

[0030] 相関検出部 52 は、入力信号の複素シンボル列（以下、受信系列とも称する）に対して、現在のシンボルと 1 つ前のシンボルの複素共役との複素乗算を行うことにより遅延検波を行う。相関検出部 52 は、受信遅延検波値のシンボル列（以下、受信遅延検波系列とも称する）と、PLヘッダの一部や同期パイロット信号など、入力信号に周期的に挿入されている既知の値のシンボル列（以下、既知系列とも称する）の正しい遅延検波値（以下、既知遅延検波値とも称する）のシンボル列（以下、既知遅延検波系列とも称する）との相関をとり、その結果得られた相関値を、チャンネル反転検出部 51 およびフレーム同期判定部 53 に供給する。相関検出部 52 は、相関値の信頼度を判定し、判定結果をチャンネル反転検出部 51 に通知する。

[0031] なお、以下、相関検出部 52 が、入力信号の各ヘッダの先頭に挿入されている PLヘッダの S0F (Start Of Frame) を既知系列として、その既知系列に対応する既知遅延検波系列と受信遅延検波系列との間の相関値を算出するものとして説明する。

[0032] フレーム同期判定部 53 は、フレーム周期で現れる相関値のピーク値およびそのタイミング（以下、ピークタイミングとも称する）を検出する。

[0033] フレーム同期判定部 53 は、検出した相関値のピーク値およびピークタイ

ミングに基づいて、入力信号に対してフレーム単位の同期をとる。フレーム同期判定部53は、フレーム同期の状態、および、相関値のピークタイミングを示す信号をチャンネル反転検出部51に供給する。また、フレーム同期判定部53は、フレーム同期の状態、および、入力信号の各フレームの先頭位置などを示す信号を位相同期部38に供給する。さらに、フレーム同期判定部53は、各フレームの先頭位置の情報をフレームスタート信号としてチャンネル反転制御部35に供給する。

[0034] 位相同期部38は、入力信号の各シンボルの位相誤差を補正し、誤り訂正部39に供給する。

[0035] 誤り訂正部39は、入力信号に対して、LDPCおよびBCH復号、あるいは、ビタビ復号およびリードソロモン復号等の誤り訂正処理（FEC（Forward Error Correction））等を施し、その結果得られるTS（トランスポートストリーム）パケットを後段の装置に出力する。また、誤り訂正部39は、誤り訂正復号処理による復号同期の状態を示す信号をフレーム同期部37のチャンネル反転検出部51に供給する。

[0036] [復調処理]

次に、図3のフローチャートを参照して、図1の受信システムによる復調処理について説明する。

[0037] ステップS1において、チューナ12は、DVB-S.2規格に準拠した入力信号をアンテナ11を介して受信し、受信した入力信号をIチャンネルとQチャンネルの2つの信号に分離し、A/D変換器13-1，13-2に供給する。

[0038] ステップS2において、A/D変換器13-1，13-2は、入力されたIチャンネル信号またはQチャンネル信号をアナログの信号からデジタルの信号にA/D変換し、変換した信号を復調装置14の周波数補正部31に供給する。

[0039] ステップS3において、周波数補正部31は、周波数同期部32より供給されてくる補正量を示す補正信号に基づいて、デジタル信号に変換されて入力されたIチャンネル信号およびQチャンネル信号の周波数を補正してクロック同期部33に供給する。

- [0040] ステップS 4において、クロック同期部3 3は、周波数補正部3 1より供給されてくる、デジタル信号に変換されている周波数が補正されたIチャンネル信号およびQチャンネル信号を、所定のクロック信号に同期させて周波数同期部3 2、および受信フィルタ3 4に供給する。
- [0041] ステップS 5において、周波数同期部3 2は、クロックが同期されたIチャンネル信号およびQチャンネル信号の周波数の補正量を示す信号を生成して、周波数補正部3 1に供給する。
- [0042] すなわち、周波数補正部3 1、周波数同期部3 2、およびクロック同期部3 3で構成されるループにより、同様の処理が繰り返されることで、周波数およびクロックの同期が確立されることになる。尚、周波数およびクロックの同期については、一般的に、一旦確立された後は、確立された状態が継続される。
- [0043] ステップS 6において、受信フィルタ3 4は、クロック同期部3 3より供給されてくるクロックと周波数が同期したIチャンネル信号およびQチャンネル信号に対して、例えば、ロールオフフィルタを掛けてチャンネル反転制御部3 5に供給する。
- [0044] ステップS 7において、チャンネル反転制御部3 5は、フレーム同期部3 7のチャンネル反転検出部5 1よりIチャンネル信号およびQチャンネル信号とが反転していることを示すチャンネル反転検出結果が供給されてきているか否かを判定する。ステップS 8において、例えば、後述する図6のステップS 6 3、S 6 8の処理により、チャンネル反転検出部5 1よりIチャンネル信号およびQチャンネル信号とが反転していることを示すチャンネル反転検出結果が供給されてきている場合、処理は、ステップS 8に進む。
- [0045] ステップS 8において、チャンネル反転制御部3 5は、フレーム同期判定部5 3よりフレームスタート信号が供給されてきたか否かを判定し、送信されてくるまで、同様の処理を繰り返す。そして、ステップS 8において、例えば、後述する図6のステップS 6 5、S 7 0の処理により、フレームスタート信号が供給されてくると処理は、ステップS 9に進む。

- [0046] ステップS 9において、チャンネル反転制御部3 5は、受信フィルタ3 4より供給されてくるIチャンネル信号、およびQチャンネル信号を反転して等化器3 6に供給する。
- [0047] 一方、ステップS 7において、フレーム同期部3 7のチャンネル反転検出部5 1よりIチャンネル信号およびQチャンネル信号とが反転していることを示すチャンネル反転検出結果が供給されてきていない場合、処理は、ステップS 1 0に進む。
- [0048] ステップS 1 0において、チャンネル反転制御部3 5は、受信フィルタ3 4より供給されてくるIチャンネル信号、およびQチャンネル信号を反転することなく、そのまま等化器3 6に供給する。
- [0049] ステップS 1 1において、等化器3 6は、チャンネル反転制御部3 5より供給されてくるIチャンネル信号、およびQチャンネル信号を、それぞれ送信に係る伝送路上で劣化した成分を復元してフレーム同期部3 7に供給する。
- [0050] ステップS 1 2において、フレーム同期部3 7は、フレーム同期処理を実行して、入力信号をフレーム単位で同期制御し、等化器3 6から供給された入力信号を、そのまま位相同期部3 8に供給する。
- [0051] [同期処理]
- ここで、図4のフローチャートを参照して、フレーム同期部3 7によるフレーム同期処理について説明する。
- [0052] ステップS 2 1において、相関検出部5 2は、遅延検波を行う。具体的には、相関検出部5 2は、入力信号に対して、現在のシンボルと1シンボル前の遅延シンボルの複素共役との複素乗算を行うことにより遅延検波を行い、受信遅延検波値を求める。
- [0053] ステップS 2 2において、相関検出部5 2は、相関値を算出する。具体的には、相関検出部5 2は、受信遅延検波系列と、既知遅延検波系列との相関を表す相関値を、以下の式(1)に基づいて算出する。
- [0054]

[数1]

$$\text{相関値} = \sum_{i=1}^K a_i \cdot d_i \quad \cdots(1)$$

$$a_i = \begin{cases} 1 : \text{既知遅延検波系列の } i \text{ 番目の値が } j \text{ の場合} \\ -1 : \text{既知遅延検波系列の } i \text{ 番目の値が } -j \text{ の場合} \end{cases}$$

[0055] なお、Kは、入力信号のフレームの先頭ごとに挿入されている既知系列のシンボル数から1を引いた値である。また、 d_i は、受信遅延検波系列の*i*番目の値を表す。

[0056] 相関検出部52は、算出した相関値を、チャンネル反転検出部51およびフレーム同期判定部53に供給する。

[0057] ここで、入力信号のチャンネルが反転していない場合と反転している場合の相関値の違いについて考える。

[0058] まず、入力信号のチャンネルが反転していない場合について考える。説明を簡単にするために、入力信号に挿入されている既知系列の値が0011であるとした場合、この既知系列に対応する既知遅延検波系列の値は、 j, j, j, j となる。

[0059] 図5の複素平面H1は、入力信号のチャンネルが反転していない場合に、入力信号に挿入されている既知系列を受信したときの複素平面上の受信点を示している。既知系列の先頭のシンボルをシンボルA1、2番目のシンボルをシンボルB1、3番目のシンボルをシンボルC1、4番目のシンボルをシンボルD1とした場合、シンボルA1、B1、C1、D1に対応する受信系列の複素平面上の受信点は、それぞれ

点A1 $N(\cos(\pi/4 + \Delta\theta), j\sin(\pi/4 + \Delta\theta))$,

点B1 $N(-\sin(\pi/4 + 2\Delta\theta), j\cos(\pi/4 + 2\Delta\theta))$,

点C1 $N(-\cos(\pi/4 + 3\Delta\theta), -j\sin(\pi/4 + 3\Delta\theta))$,

点D1 $N(\sin(\pi/4 + 4\Delta\theta), -j\cos(\pi/4 + 4\Delta\theta))$ となる。なお、 $\Delta\theta$ は、周波数誤差により生じる1シンボルあたりの位相の回転角を示している。

[0060] この場合、既知系列に対応する受信系列の各隣接シンボル間の遅延検波値（受信遅延検波値）は、 $B_1 N \cdot A_1 N^* = C_1 N \cdot B_1 N^* = D_1 N \cdot C_1 N^* = e^{j(\pi/2 + \Delta\theta)}$ となり、図5の複素平面H2に示されるように、既知系列の遅延検波値（既知遅延検波値）に対して、 $+\Delta\theta$ だけ位相が回転する。そして、既知遅延検波系列と既知系列に対応する受信遅延検波系列との相関値、すなわち、ピークタイミングにおける相関値は、上述した式（1）に基づいて、以下の式（2）により表される。

$$\begin{aligned}
 [0061] \quad \text{相関値} &= e^{j(\pi/2 + \Delta\theta)} + e^{j(\pi/2 + \Delta\theta)} + e^{j(\pi/2 + \Delta\theta)} \\
 &= 3e^{j(\pi/2 + \Delta\theta)} \\
 &= 3(\cos(\pi/2 + \Delta\theta) + j\sin(\pi/2 + \Delta\theta)) \\
 &\quad \cdot \cdot \cdot (2)
 \end{aligned}$$

[0062] このように、入力信号のチャンネルが反転していない場合、図5の複素平面H2，H3に示されるように、既知系列に対応する受信遅延検波値と既知遅延検波値とは、 $\Delta\theta$ の値が小さくなるほど同じ位相に近づき、正の相関が強くなる。

[0063] また、理想的な受信環境において、ピークタイミングにおける相関値は $Ke^{j(\pi/2 + \Delta\theta)}$ （Kは、式（1）と同様に既知系列のシンボル数から1を引いた値）となり、図5の複素平面H4に示されるように、Q軸の正方向に対して $+\Delta\theta$ の角度を持って表現することができる。

[0064] 次に、入力信号のチャンネルが反転している場合について考える。

[0065] 入力信号のチャンネルが反転している場合、入力信号のチャンネルが反転していない場合と比較して、周波数誤差により生じる1シンボルあたりの位相の回転角の回転方向が逆方向になる。従って、上述した値が0011の既知系列のシンボル列A1，B1，C1，D1を受信したときの複素平面上の受信点は、図5の複素平面H5に示されるように、それぞれ

$$\begin{aligned}
 &\text{点A1 } R(\cos(\pi/4 - \Delta\theta), j\sin(\pi/4 - \Delta\theta)), \\
 &\text{点B1 } R(\sin(\pi/4 - 2\Delta\theta), -j\cos(\pi/4 - 2\Delta\theta)), \\
 &\text{点C1 } R(-\cos(\pi/4 - 3\Delta\theta), -j\sin(\pi/4 - 3\Delta\theta)),
 \end{aligned}$$

点 $D1R(-\sin(\pi/4-4\Delta\theta), j\cos(\pi/4-4\Delta\theta))$ となる。

[0066] この場合、既知系列に対応する受信系列の受信遅延検波値は、 $B1R \cdot A1R^* = C1R \cdot B1R^* = D1R \cdot C1R^* = e^{j(-\pi/2-\Delta\theta)}$ となり、図5の複素平面H6に示されるように、既知系列の既知遅延検波値に対して、 $\pi - \Delta\theta$ だけ位相が回転する。そして、既知遅延検波系列と既知系列に対応する受信遅延検波系列との相関値は、上述した式(1)に基づいて、以下の式(3)により表される。

[0067] 相関値 $= e^{j(-\pi/2-\Delta\theta)} + e^{j(-\pi/2-\Delta\theta)} + e^{j(-\pi/2-\Delta\theta)}$

$$= 3e^{j(-\pi/2-\Delta\theta)}$$

$$= 3(\cos(-\pi/2-\Delta\theta) + j\sin(-\pi/2-\Delta\theta))$$

$$\dots (3)$$

[0068] このように、入力信号のチャンネルが反転している場合、図5の複素平面H6、H7に示されるように、既知遅延検波値と既知系列に対応する受信遅延検波値とは、 $\Delta\theta$ の値が小さくなるほど逆位相に近づき、負の相関が強くなる。

[0069] また、理想的な受信環境において、ピークタイミングにおける相関値は $Ke^{j(-\pi/2-\Delta\theta)}$ となり、図5の複素平面H8に示されるように、Q軸の負方向に対して $-\Delta\theta$ の角度を持って表現することができる。

[0070] 図4の説明に戻り、ステップS23において、フレーム同期判定部53は、相関値のピークを検出する。具体的には、フレーム同期判定部53は、フレーム周期で現れる相関値のピーク値およびそのピークタイミングを検出する。

[0071] ステップS24において、フレーム同期判定部53は、フレーム同期判定を行う。例えば、フレーム同期判定部53は、所定の閾値以上の相関値のピーク値が所定のフレーム周期で現れる状態が所定の期間継続した場合、フレーム同期が確立したと判定する。フレーム同期判定部53は、フレーム同期の状態、すなわち、フレーム同期の確立の有無を示す信号をチャンネル反転検出部51および位相同期部38に供給する。また、フレーム同期判定部5

3は、フレーム同期が確立している場合、入力信号の各フレームの先頭位置などを示す信号を位相同期部38に供給する。さらに、フレーム同期判定部53は、相関値のピークタイミングを示す信号をチャンネル反転検出部51に供給する。

[0072] ここで、図3のフローチャートの説明に戻る。

[0073] ステップS12において、フレーム同期処理がなされると、ステップS13において、位相同期部38は、入力信号の各シンボルの位相誤差を補正し、誤り訂正部39に供給する。

[0074] ステップS14において、誤り訂正部39は、入力信号に対して、LDPCおよびBCH復号、あるいは、ビタビ復号およびリードソロモン復号等の誤り訂正処理（FEC（Forward Error Correction））等を施し、その結果得られるTS（トランスポートストリーム）パッケージを後段の装置に出力する。このとき、誤り訂正部39は、誤り訂正復号処理による復号同期の状態を示す信号をフレーム同期部37のチャンネル反転検出部51に供給する。

[0075] ステップS15において、チューナ12は、アンテナ11を介して次の信号が受信されているか否かを判定し、次の信号があるとみなされた場合、処理は、ステップS1に戻り、それ以降の処理が繰り返される。そして、ステップS15において、次の信号がないとみなされた場合、処理は、終了する。

[0076] すなわち、チャンネル反転制御部35は、周波数およびクロック信号の同期を確立する構成の後段、すなわち、周波数同期部32、およびクロック同期部33の後段に設けられている。このため、Iチャンネル信号、およびQチャンネル信号の入れ替えが指示された場合においても、チャンネル反転制御部35は、周波数およびクロック信号の同期が確立された状態を維持したまま、チャンネルを入れ替えることが可能となる。結果として、復調処理において、Iチャンネル信号、およびQチャンネル信号が反転していても、Iチャンネル信号、およびQチャンネル信号の入れ替えに伴う周波数およびクロックの同期を確立する必要がないので、同期の確立に必要なとされる時間に

より生じる遅延が生じないため、Iチャンネル信号、およびQチャンネル信号の反転が生じない場合と略同等の処理時間で復調処理を実現することが可能となる。

[0077] [チャンネル制御処理]

次に、図6のフローチャートを参照して、上述した復調処理に対応して実行されるチャンネル制御処理について説明する。

[0078] ステップS61において、チャンネル反転検出部51は、相関値の電力が所定の閾値以上であるか否かを判定する。相関値の電力は、相関値の絶対値が大きくなるほど大きくなり、ピークタイミングにおける相関値は、理想的には K^2 となる。逆に、相関値の電力が大きいほど、相関値の絶対値が大きくなり、すなわち、受信遅延検波系列と既知遅延検波系列との相関関係が強く現れており、相関値の信頼度は高いと言える。チャンネル反転検出部51は、相関値の電力が所定の閾値以上であると判定した場合、相関値の信頼度が高いものとみなし、処理はステップS62に進む。

[0079] ステップS62において、チャンネル反転検出部51は、入力信号のIチャンネル信号およびQチャンネルが反転しているかを判定する。より具体的には、チャンネル反転検出部51は、相関値の虚部の値が0以上であるかを判定することにより、入力信号のIチャンネル信号およびQチャンネルが反転しているかを判定する。

[0080] 図5の複素平面H4を参照して上述したように、入力信号のチャンネルが反転していない場合、理想的な受信環境において、ピークタイミングにおける相関値は $Ke^{j(\pi/2+\Delta\theta)}$ となる。一方、図5の複素平面H8を参照して上述したように、入力信号のチャンネルが反転している場合、理想的な受信環境において、ピークタイミングにおける相関値は $Ke^{j(-\pi/2-\Delta\theta)}$ となる。従って、入力信号のチャンネルが反転していない場合、 $\Delta\theta$ が $\pm\pi/2$ の範囲内であるとき、図7の左側の図の斜線部分に示されるように、ピークタイミングにおける相関値の虚部の値は正となり、既知遅延検波系列と既知系列に対応する受信遅延検波系列との相関は正の相関となる。一方、入力信号のチャンネルが反

転している場合、 $\Delta\theta$ が $\pm\pi/2$ の範囲内であるとき、図7の右側の図の斜線部分に示されるように、ピークタイミングにおける相関値の虚部の値は負となり、既知遅延検波系列と既知系列に対応する受信遅延検波系列の相関は負の相関となる。

[0081] チャンネル反転検出部51は、この性質を利用して、ピークタイミングにおける相関値の虚部の値が0未満である場合、 $\Delta\theta$ が $\pm\pi/2$ の範囲内という条件下で、入力信号のチャンネルが反転していると判定し、処理はステップS63に進む。

[0082] ステップS63において、チャンネル反転検出部51は、チャンネルの反転が生じていることを示すチャンネル反転検出信号を発生して、チャンネル反転制御部35に供給する。この処理により、順次供給されてくる入力信号に対して、チャンネル反転制御部35は、上述したステップS7において、Iチャンネル信号およびQチャンネル信号の入れ替えが指示されたものとみなす。

[0083] ステップS64において、フレーム同期判定部53は、フレームの先頭位置となるタイミングになったか否かを判定し、フレームの先頭位置となるタイミングになるまで、同様の処理を繰り返す。そして、ステップS64において、フレームの先頭位置となるタイミングになったとみなされた場合、処理は、ステップS65に進む。

[0084] ステップS65において、フレーム同期判定部53は、フレームの先頭位置となるタイミングにおいて、フレームスタート信号を発生して、チャンネル反転制御部35に供給する。この処理により、順次供給されてくる入力信号に対して、チャンネル反転制御部35は、上述したステップS8、S9を参照して説明したように、フレームスタート信号が供給されてきたタイミングにおいて、Iチャンネル信号およびQチャンネル信号を入れ替える。

[0085] すなわち、フレームスタート信号が供給されてくるタイミングで、Iチャンネル信号およびQチャンネル信号が入れ替えれると、図8の上段の時刻T1で示されるように、例えば、ヘッダ部を読み出している途中からIチャ

ネル信号およびQチャンネル信号が入れ替えれることとなり、ヘッダ部の読み出しでエラーを生じ易くしてしまう恐れがある。一方、図8の中段の時刻T11で示されるように、フレームスタート信号が供給されてくるタイミングでIチャンネル信号およびQチャンネル信号が入れ替えれるようにすることで、ヘッダ部の先端位置の復調が開始されるタイミングで切り替えられるので、エラーの発生を抑制することが可能となる。尚、図8においては、フレーム単位のヘッダ部とデータ部の時系列の読み出しタイミングが示されており、斜線部が、Iチャンネル信号およびQチャンネル信号の入れ替え後の復調範囲を示している。また、図8の上段にはフレームスタートとは異なるタイミングでヘッダ部を読み出す状態が示されており、中段にはフレームスタートのタイミングでヘッダ部を読み出す状態が示されている。さらに、図8の下段には、フレームスタートタイミングが矢印で示されている。

[0086] 一方、ステップS62において、チャンネル反転検出部51は、ピークタイミングにおける相関値の虚部の値が0以上である場合、 $\Delta\theta$ が $\pm\pi/2$ の範囲内という条件下で、入力信号のチャンネルが反転していないと判定する。この結果、ステップS63乃至S65の処理がスキップされる。すなわち、チャンネル反転検出部51は、入力信号のチャンネルが反転していることを示すチャンネル反転検出結果をチャンネル反転制御部35に出力しない。または、チャンネル反転検出部51は、入力信号のチャンネルが反転していないことを示すチャンネル反転検出結果をチャンネル反転制御部35に出力する。同様にして、フレーム同期判定部53も、フレームスタート信号をチャンネル反転制御部35に出力しない。結果として、図3のステップS10で説明したように、チャンネル信号は入れ替えられることなく、そのまま、後段の復調処理が継続される。

[0087] 一方、ステップS61において、チャンネル反転検出部51は、相関値の電力が所定の閾値未満であると判定された場合、相関値の信頼度は低いものとみなし、処理はステップS66に進む。

[0088] ステップS66において、チャンネル反転検出部51は、誤り訂正部39

およびフレーム同期判定部53からの信号に基づいて、復号同期およびフレーム同期がいずれも確立しているかを判定する。ステップS66において、復号同期またはフレーム同期のいずれかが確立していないと判定された場合、処理はステップS67に進む。

[0089] ステップS67において、チャンネル反転検出部51は、所定の時間が経過したかを判定する。所定の時間が経過していないと判定された場合、すなわち、復号同期、およびフレーム同期のいずれもが確立しない状態が所定の時間経過していない場合、処理はステップS66に戻る。そして、ステップS66において、復号同期およびフレーム同期のいずれもが確立したと判定されるか、ステップS67において、所定の時間が経過したと判定されるまで、ステップS66およびS67の処理が繰り返し実行される。

[0090] 一方、ステップS67において、所定の時間が経過したと判定された場合、すなわち、復号同期、およびフレーム同期がいずれも確立しない状態が所定の時間経過した場合、処理はステップS68に進む。

[0091] ステップS68において、チャンネル反転検出部51は、チャンネルの反転が生じていることを示すチャンネル反転検出信号を発生して、チャンネル反転制御部35に供給する。

[0092] ステップS69において、フレーム同期判定部53は、フレームの先頭位置となるタイミングになったか否かを判定し、フレームの先頭位置となるタイミングになるまで、同様の処理を繰り返す。そして、ステップS69において、フレームの先頭位置となるタイミングになったとみなされた場合、処理は、ステップS70に進む。

[0093] ステップS70において、フレーム同期判定部53は、フレームの先頭位置となるタイミングにおいて、フレームスタート信号を発生して、チャンネル反転制御部35に供給し、処理は、ステップS66に戻る。すなわち、この処理により、順次供給されてくる入力信号に対して、チャンネル反転制御部35は、上述したステップS8、S9を参照して説明したように、フレームスタート信号が供給されてきたタイミングにおいて、1チャンネル信号お

よびQチャンネル信号を入れ替える。

[0094] そして、ステップS 6 6において、復号同期、およびフレーム同期がいずれも確立したと判定されるまで、ステップS 6 6乃至S 7 0の処理が繰り返し実行される。すなわち、復号同期、およびフレーム同期が確立するまで、所定の時間毎に入力信号のチャンネルが入れ替えられる。

[0095] 一方、ステップS 6 6において、復号同期、およびフレーム同期がいずれも確立したと判定された場合、チャンネル制御処理は終了する。

[0096] このように、相関値の電力が大きく、相関値の信頼性が高いと判定された場合、相関値に基づいて、入力信号のチャンネルの入れ替えが制御され、相関値の電力が小さく、相関値の信頼性が低いと判定された場合、相関値を用いずに、後段の復号同期、およびフレーム同期の状態に基づいて、入力信号のチャンネルの入れ替えが制御される。これにより、より高い精度で入力信号のチャンネルの入れ替えを行うことができる。

[0097] なお、ステップS 6 6乃至S 7 0においては、復号同期、およびフレーム同期のいずれも同期するか否かにおいて判定する例について説明してきたが、そのうちのいずれかのみ状態に基づいて、入力信号のチャンネルの入れ替えを制御するようにしてもよい。

[0098] また、相関値の電力ではなく、直接相関値の大きさに基づいて、相関値の信頼度を判定するようにしてもよい。

[0099] さらに、相関値の電力ではなく、相関値の偏角が所定の範囲内であるか否かに基づいて、相関値の信頼度を判定するようにしてもよい。すなわち、ステップS 6 1において、チャンネル反転検出部5 1は、相関値の偏角が所定の範囲内であるかを判定し、その判定結果に基づいて、相関値の信頼度を判定する。より具体的には、チャンネル反転検出部5 1は、相関値の偏角を $-\pi$ から π の範囲内で表した場合、相関値の偏角が以下の式(4)の条件を満たす場合、すなわち、相関値の偏角が図9の斜線で示される範囲内である場合、相関値の偏角が所定の範囲内であると判定し、相関値の信頼度が十分高いとみなし、処理は、ステップS 6 2に進み、ステップS 6 2以降の処理が

実行されるようにしてもよい。

[0100] $\alpha \leq |\text{相関値の偏角}| \leq \pi - \alpha$

・・・ (4)

[0101] すなわち、例えば、 $\Delta\theta$ の値が小さくかつバラツキが小さく、相関値の偏角が $\pm\pi/2$ に近い場合、相関値の信頼性が高いと判定され、相関値の虚部の値に基づいて、入力信号のチャンネルの入れ替えが制御される。

[0102] したがって、この場合、ステップS 6 1において、チャンネル反転検出部5 1は、相関値の偏角が式(4)の条件を満たさない場合、すなわち、相関値の偏角が図9の斜線で示される範囲外である場合、相関値の偏角が所定の範囲外であると判定することで、相関値の信頼度が低いとみなし、処理はステップS 6 6に進み、ステップS 6 6以降の処理が実行される。

[0103] すなわち、例えば、 $\Delta\theta$ の値が大きかったり、バラツキが大きかったりして、相関値の偏角が0または π に近い場合、相関値の信頼性が低いと判定され、相関値を用いずに、後段の復号同期およびフレーム同期の結果に基づいて、入力信号のチャンネルの入れ替えが制御される。これにより、より高い精度で入力信号のチャンネルの入れ替えを行うことができる。

[0104] また、以上においては、相関値の信頼性が低い場合、復号同期およびフレーム同期がいずれも確立するまでチャンネルを入れ替える例について説明してきたが、相関値の信頼性が高いものとみなして、ステップS 6 1, S 6 6乃至S 7 0の処理を省略するようにしてもよい。これにより、入力信号のチャンネルが反転している場合、フレーム同期判定部5 3のフレーム同期の結果および誤り訂正部3 9による復号同期の結果を待たずに、フレーム同期の途中の演算結果である相関値に基づいて、入力信号のチャンネルの入れ替えを制御することができ、より迅速に入力信号の復調を正しく行うことができる。

[0105] また、相関値の虚部の値が0以上であるか否かは、例えば、相関値の最上位ビットが0または1であるかにより判定することができるので、簡単な回路構成によりこの判定処理を実現することができ、回路を小型化することが

できる。

[0106] さらに、周波数およびクロックの同期が確立されるまでに必要とされる時間は、一般に最初に同期が確立されるまでに必要なだけであり、一旦同期が確立されれば、その状態が維持されている限り略ゼロである。このため、図1の復調装置14のように、周波数およびクロックの同期を確立するための構成の後段に、Iチャンネル信号およびQチャンネル信号を入れ替えるチャンネル反転制御部35が設けられていることにより、入力信号のチャンネルが反転している場合であっても、周波数およびクロックの同期が確立された状態を維持しつつチャンネルを入れ替えることができるので、周波数およびクロックの同期の確立に係る復調の遅延を防止することが可能となる。すなわち、Iチャンネル信号およびQチャンネル信号の反転が生じて、それらが入れ替えられる場合、考慮すべき遅延は、チャンネルの反転が検出されたタイミングから、フレームスタート信号が送られてくるまでの時間のみとなる。結果として、Iチャンネル信号およびQチャンネル信号の反転が生じてても、復調処理に係る時間は、実質的に、Iチャンネル信号およびQチャンネル信号の反転が生じない場合と略同等にすることが可能となる。

[0107] また、以上においては、チャンネル反転制御部35が受信フィルタ34および等化器36の間に設けられる構成例について説明してきたが、周波数同期部32、およびクロック同期部33の後段であって、誤り訂正部39の前段の範囲であれば、他の位置に設けるようにしても、上述した効果と同様の効果を得ることが可能である。すなわち、周波数およびクロックの同期を確立させる構成よりも後段であって、最終データであるTSの復号同期状態を確認する誤り訂正部39の前段であればいずれの位置に設けるようにしてもよい。

[0108] さらに、相関値の算出方法は、上述した方法に限定されるものではなく、受信遅延検波系列と既知遅延検波系列の相関の方向および強さが現れる相関値を算出できる他の方法を採用することも可能である。

[0109] また、以上の説明では、入力信号のチャンネルの入れ替えを行うか否かの

判定に、各遅延検波値に対する相関値を加算した値を用いる例を示したが、他にも、例えば、各遅延検波値に対する相関値の平均値を用いることも可能である。

[0110] さらに、ノイズや周波数誤差の影響などにより、既知遅延検波系列と既知系列に対応する受信遅延検波系列との相関値が必ずしもピーク値とならなくても、既知遅延検波系列と既知系列に対応する受信遅延検波系列との相関値の虚部の値に基づいて、入力信号のチャンネルが反転しているか否かを判定することは可能である。

[0111] 本技術は、例えば、DVB-S.2規格により変調された信号を復調する復調装置、および、その復調装置を備える装置（例えば、衛星放送受信装置）に適用することができる。

[0112] また、本技術は、DVB-S.2規格以外にも、入力信号のチャンネルが反転していない場合と反転している場合とで、既知系列と受信系列との相関関係の違いが明確に現れる規格により変調された入力信号を復調する復調装置、および、その復調装置を備える装置に適用することができる。

[0113] 上述した一連の処理は、ハードウェアにより実行することもできるし、ソフトウェアにより実行することもできる。一連の処理をソフトウェアにより実行する場合には、そのソフトウェアを構成するプログラムが、コンピュータにインストールされる。ここで、コンピュータには、専用のハードウェアに組み込まれているコンピュータや、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどが含まれる。

[0114] 図10は、上述した一連の処理をプログラムにより実行するコンピュータのハードウェアの構成例を示すブロック図である。

[0115] コンピュータにおいて、CPU (Central Processing Unit) 1001, ROM (Read Only Memory) 1002, RAM (Random Access Memory) 1003は、バス1004により相互に接続されている。

[0116] バス1004には、さらに、入出力インタフェース1005が接続されて

いる。入出力インタフェース１００５には、入力部１００６、出力部１００７、記憶部１００８、通信部１００９、及びドライブ１０１０が接続されている。

[0117] 入力部１００６は、キーボード、マウス、マイクロフォンなどよりなる。出力部１００７は、ディスプレイ、スピーカなどよりなる。記憶部１００８は、ハードディスクや不揮発性のメモリなどよりなる。通信部１００９は、ネットワークインタフェースなどよりなる。ドライブ１０１０は、磁気ディスク、光ディスク、光磁気ディスク、又は半導体メモリなどのリムーバブルメディア１０１１を駆動する。

[0118] 以上のように構成されるコンピュータでは、CPU１００１が、例えば、記憶部１００８に記憶されているプログラムを、入出力インタフェース１００５及びバス１００４を介して、RAM１００３にロードして実行することにより、上述した一連の処理が行われる。

[0119] コンピュータ（CPU１００１）が実行するプログラムは、例えば、パッケージメディア等としてのリムーバブルメディア１０１１に記録して提供することができる。また、プログラムは、ローカルエリアネットワーク、インターネット、デジタル衛星放送といった、有線または無線の伝送媒体を介して提供することができる。

[0120] コンピュータでは、プログラムは、リムーバブルメディア１０１１をドライブ１０１０に装着することにより、入出力インタフェース１００５を介して、記憶部１００８にインストールすることができる。また、プログラムは、有線または無線の伝送媒体を介して、通信部１００９で受信し、記憶部１００８にインストールすることができる。その他、プログラムは、ROM１００２や記憶部１００８に、あらかじめインストールしておくことができる。

[0121] なお、コンピュータが実行するプログラムは、本明細書で説明する順序に沿って時系列に処理が行われるプログラムであっても良いし、並列に、あるいは呼び出しが行われたとき等の必要なタイミングで処理が行われるプログラムであっても良い。

[0122] また、本明細書において、システムとは、複数の構成要素（装置、モジュール（部品）等）の集合を意味し、すべての構成要素が同一筐体中にあるか否かは問わない。したがって、別個の筐体に収納され、ネットワークを介して接続されている複数の装置、及び、1つの筐体の中に複数のモジュールが収納されている1つの装置は、いずれも、システムである。

[0123] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0124] 例えば、本技術は、1つの機能をネットワークを介して複数の装置で分担、共同して処理するクラウドコンピューティングの構成をとることができる。

[0125] また、上述のフローチャートで説明した各ステップは、1つの装置で実行する他、複数の装置で分担して実行することができる。

[0126] さらに、1つのステップに複数の処理が含まれる場合には、その1つのステップに含まれる複数の処理は、1つの装置で実行する他、複数の装置で分担して実行することができる。

[0127] 尚、本技術は、以下のような構成も取ることができる。

（１） ＩチャンネルとＱチャンネルの２つの信号に分離された入力信号を復調する復調装置において、

前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、

前記入力信号である前記Ｉチャンネルと前記Ｑチャンネルとが反転していることを検知する反転検知部と、

前記反転検知部により前記Ｉチャンネルと前記Ｑチャンネルとが反転していることが検知された場合、前記周波数補正部よりも後段において、前記Ｉチャンネルと前記Ｑチャンネルとを入れ替えるチャンネル制御部とを含む復調装置。

（２） 前記チャンネル制御部は、前記入力信号のフレームが切り替わるタイミングにおいて、前記入力信号のチャンネルを入れ替える

(1) に記載の復調装置。

(3) 前記チャンネル制御部は、前記入力信号のチャンネルを入れ替えた後、所定の時間内に前記入力信号に対するフレーム同期が確立しない場合、前記入力信号のチャンネルを再度入れ替える

(1) または (2) に記載の復調装置。

(4) I チャンネルと Q チャンネルの 2 つの信号に分離された入力信号を復調する復調装置の復調方法であって、

前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正処理をし、

前記入力信号である前記 I チャンネルと前記 Q チャンネルとが反転していることを検知する反転検知処理をし、

前記反転検知処理により前記 I チャンネルと前記 Q チャンネルとが反転していることが検知された場合、前記周波数補正処理がなされるよりも後段の処理において、前記 I チャンネルと前記 Q チャンネルとを入れ替えるチャンネル制御処理をする

ステップを含む復調方法。

(5) I チャンネルと Q チャンネルの 2 つの信号に分離された入力信号を復調する復調装置を制御するコンピュータを、

前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、

前記入力信号である前記 I チャンネルと前記 Q チャンネルとが反転していることを検知する反転検知部と、

前記反転検知部により前記 I チャンネルと前記 Q チャンネルとが反転していることが検知された場合、前記周波数補正部よりも後段において、前記 I チャンネルと前記 Q チャンネルとを入れ替えるチャンネル制御部と

して機能させるプログラム。

符号の説明

[0128] 11 アンテナ, 12 チューナ, 13-1, 13-2 A/D変換器,

1 4 復調装置, 3 1 周波数補正部, 3 2 周波数同期部, 3 3
クロック同期部, 3 4 受信フィルタ, 3 5 チャンネル反転制御部
, 3 6 等化器, 3 7 フレーム同期部, 3 8 位相同期部, 3 9
誤り訂正部, 5 1 チャンネル反転検出部, 5 2 相関検出部, 5
3 フレーム同期判定部

請求の範囲

- [請求項1] IチャンネルとQチャンネルの2つの信号に分離された入力信号を復調する復調装置において、
- 前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、
- 前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることを検知する反転検知部と、
- 前記反転検知部により前記Iチャンネルと前記Qチャンネルとが反転していることが検知された場合、前記周波数補正部よりも後段において、前記Iチャンネルと前記Qチャンネルとを入れ替えるチャンネル制御部と
- を含む復調装置。
- [請求項2] 前記チャンネル制御部は、前記入力信号のフレームが切り替わるタイミングにおいて、前記入力信号のチャンネルを入れ替える
- 請求項1に記載の復調装置。
- [請求項3] 前記チャンネル制御部は、前記入力信号のチャンネルを入れ替えた後、所定の時間内に前記入力信号に対するフレーム同期が確立しない場合、前記入力信号のチャンネルを再度入れ替える
- 請求項1に記載の復調装置。
- [請求項4] IチャンネルとQチャンネルの2つの信号に分離された入力信号を復調する復調装置の復調方法であって、
- 前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正処理をし、
- 前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることを検知する反転検知処理をし、
- 前記反転検知処理により前記Iチャンネルと前記Qチャンネルとが反転していることが検知された場合、前記周波数補正処理がなされるよりも後段の処理において、前記Iチャンネルと前記Qチャンネルと

を入れ替えるチャンネル制御処理をする

ステップを含む復調方法。

[請求項5]

IチャンネルとQチャンネルの2つの信号に分離された入力信号を復調する復調装置を制御するコンピュータを、

前記入力信号の周波数を補正して、前記周波数を同期させる周波数補正部と、

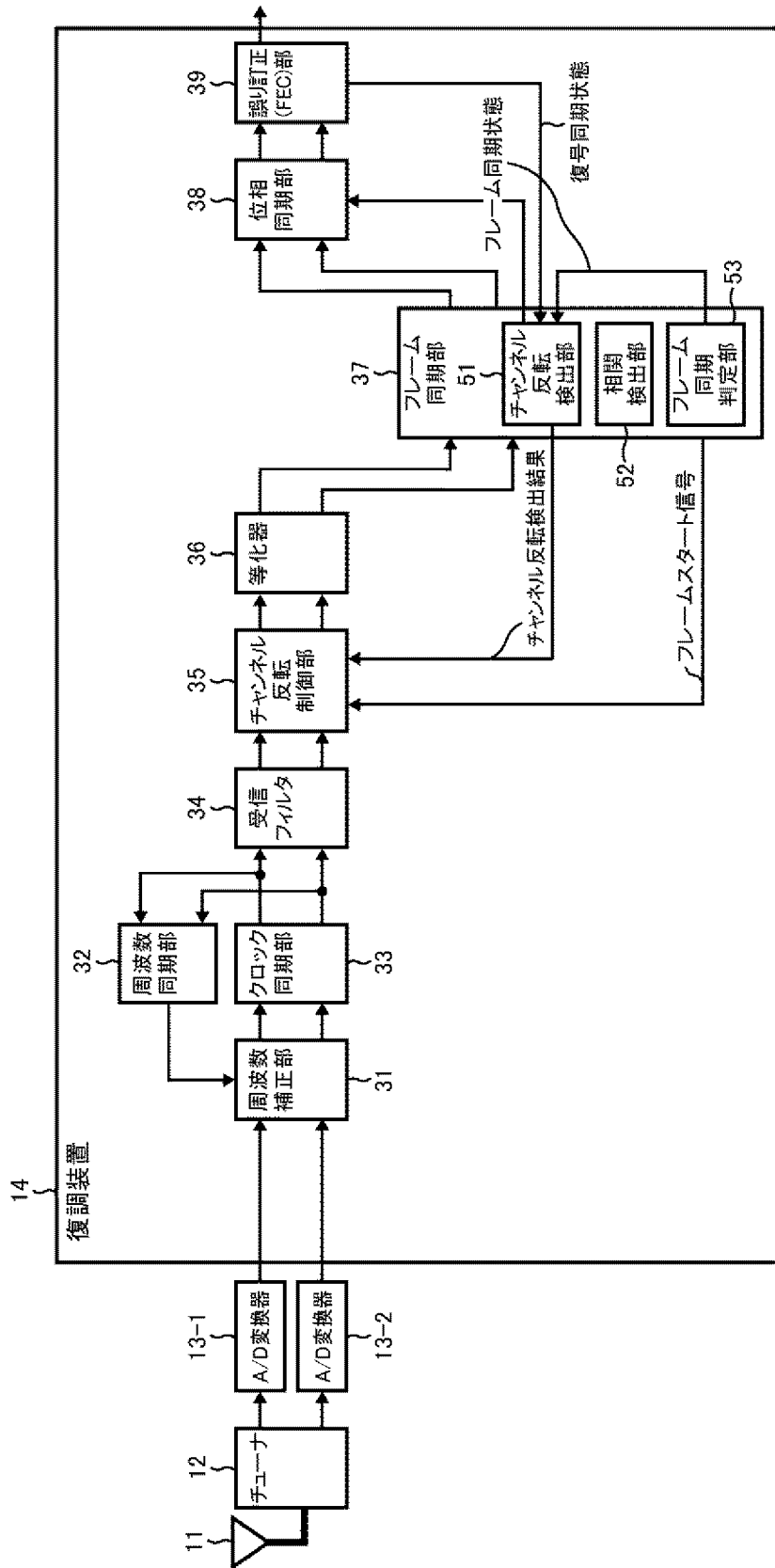
前記入力信号である前記Iチャンネルと前記Qチャンネルとが反転していることを検知する反転検知部と、

前記反転検知部により前記Iチャンネルと前記Qチャンネルとが反転していることが検知された場合、前記周波数補正部よりも後段において、前記Iチャンネルと前記Qチャンネルとを入れ替えるチャンネル制御部と

して機能させるプログラム。

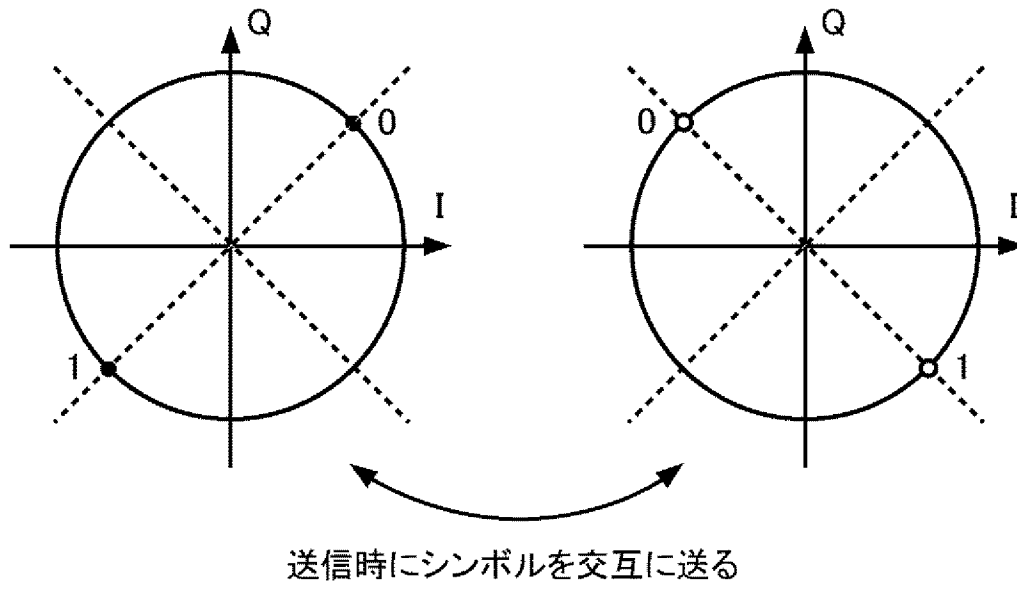
[図1]

図1



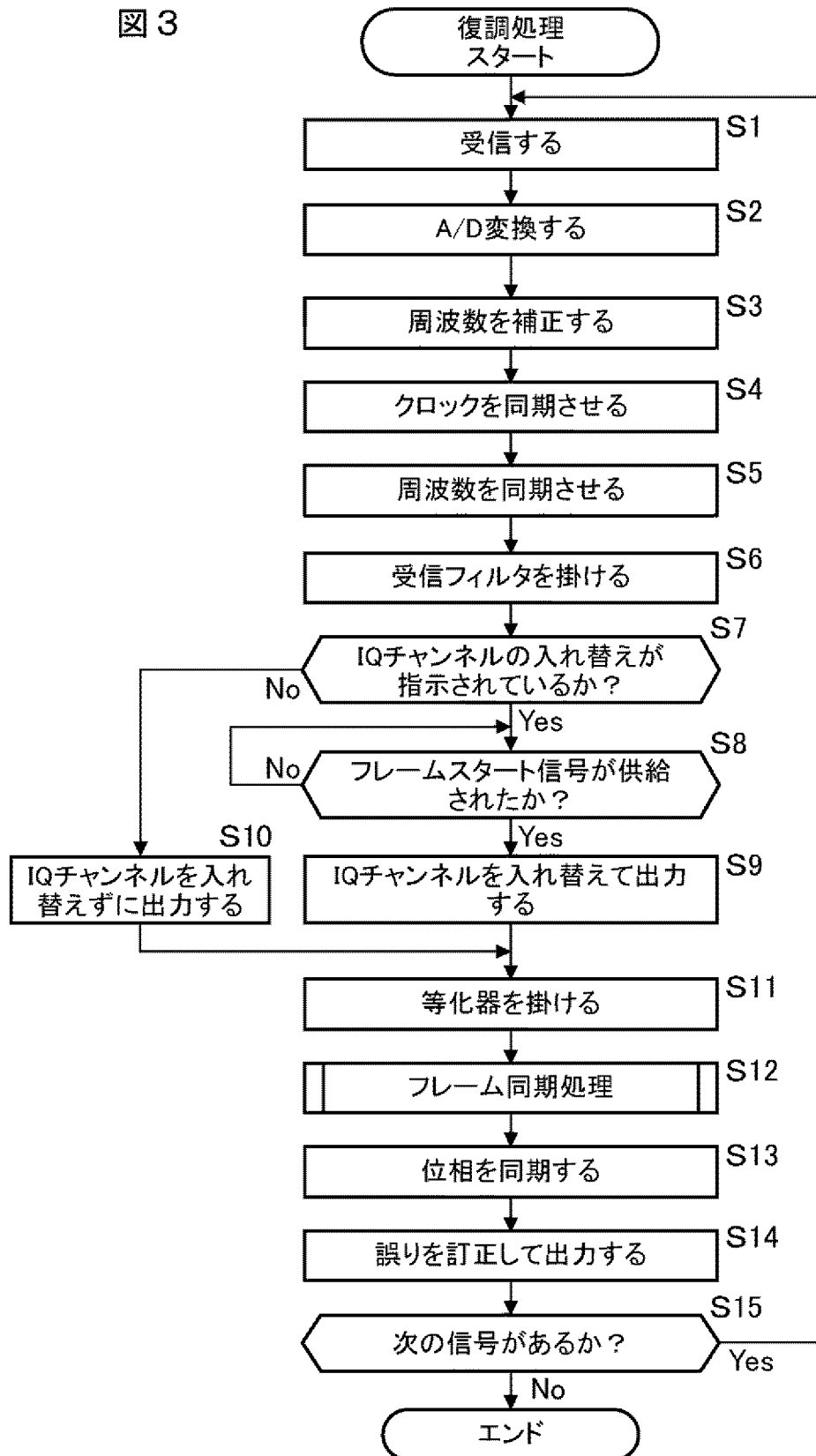
[図2]

図 2



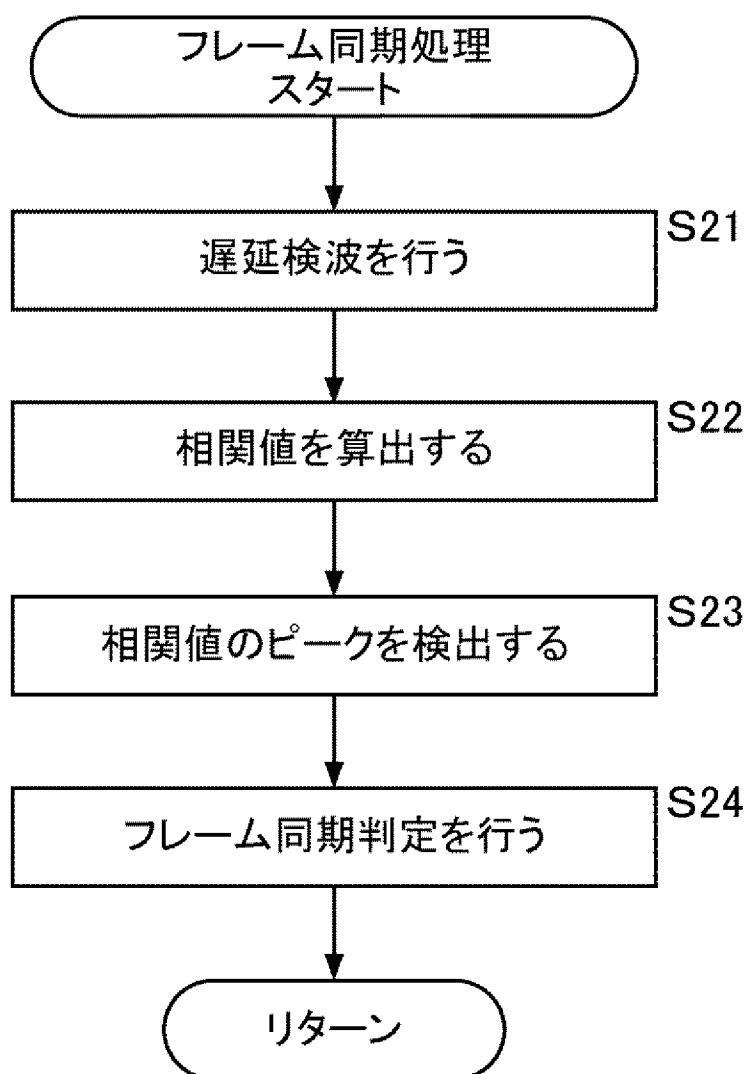
[図3]

図 3



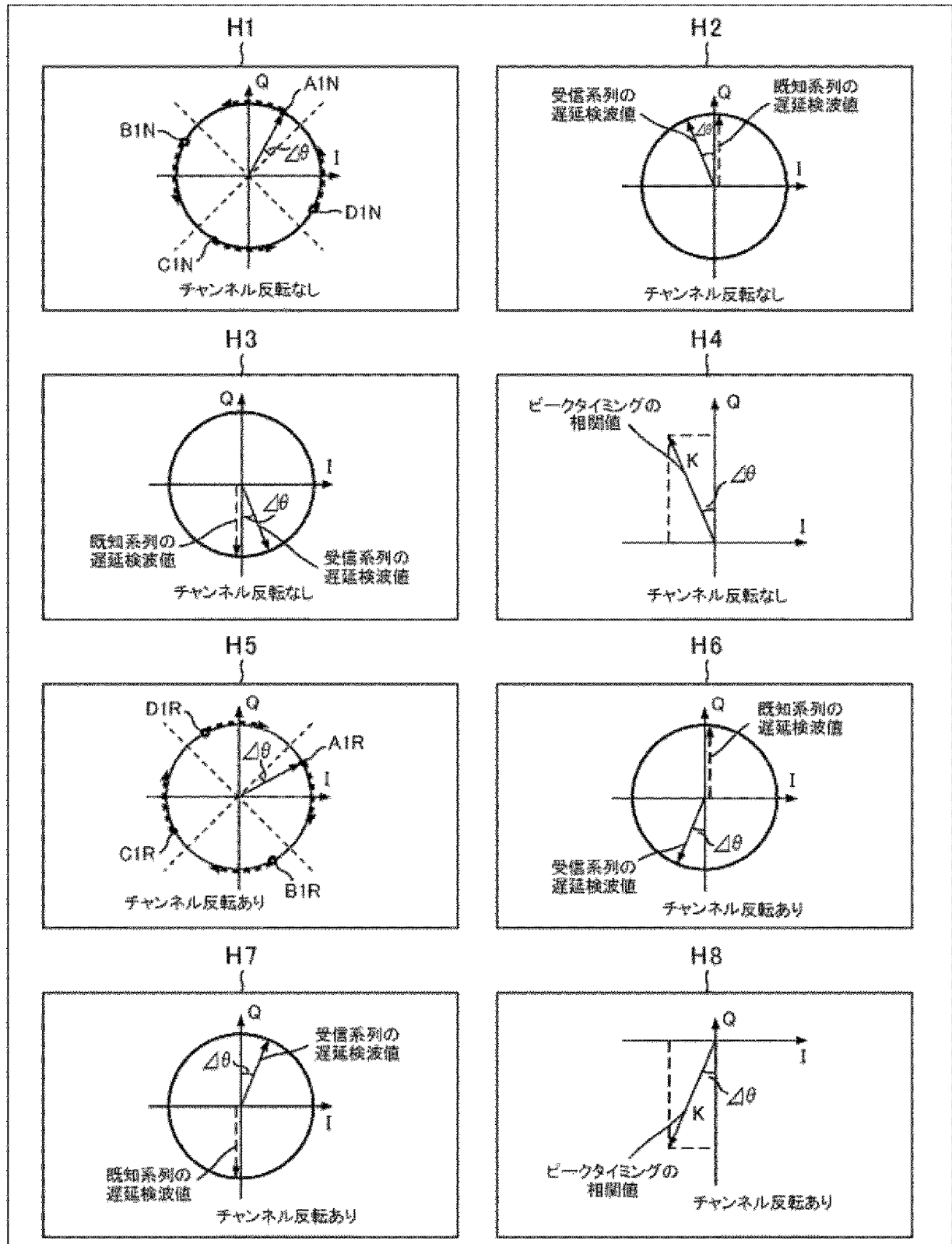
[図4]

図 4

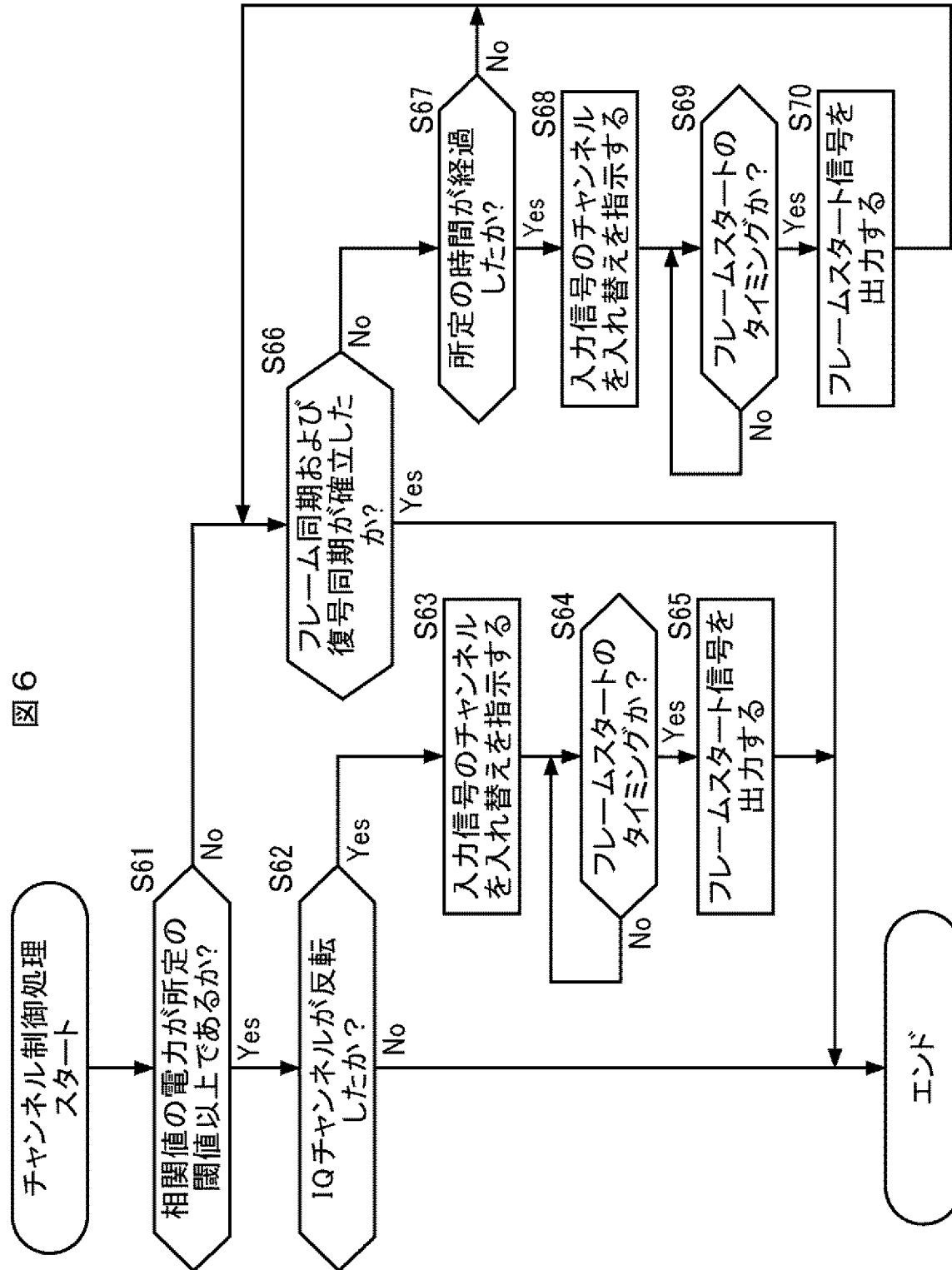


[図5]

図 5

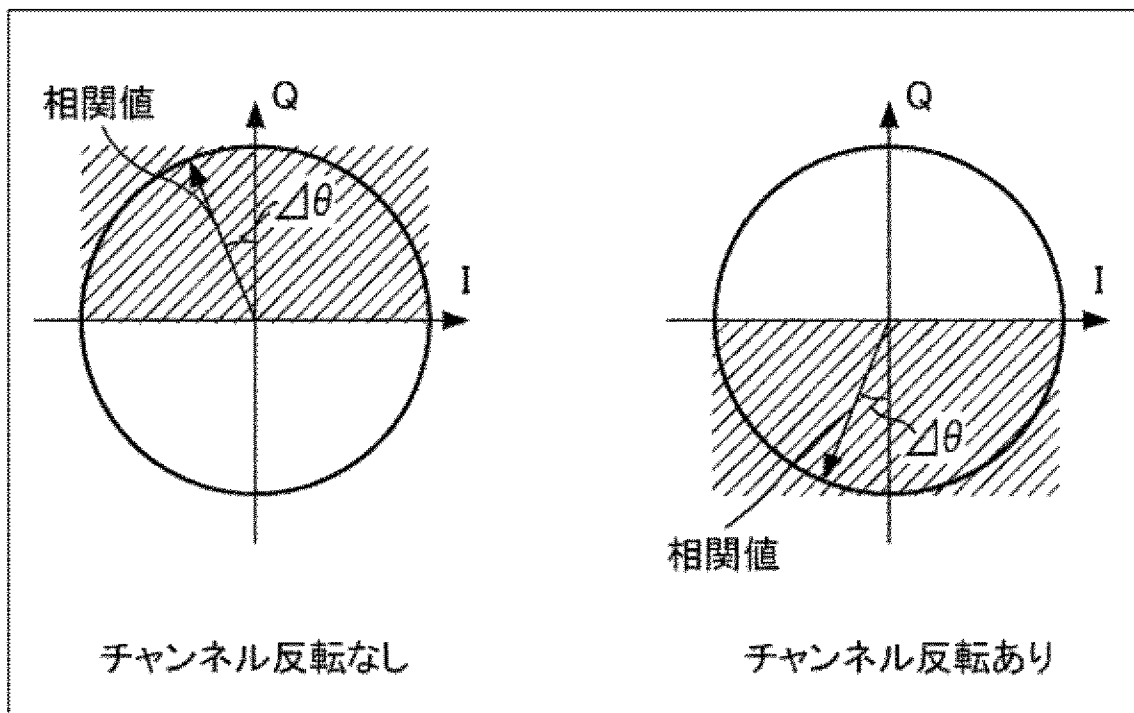


[図6]

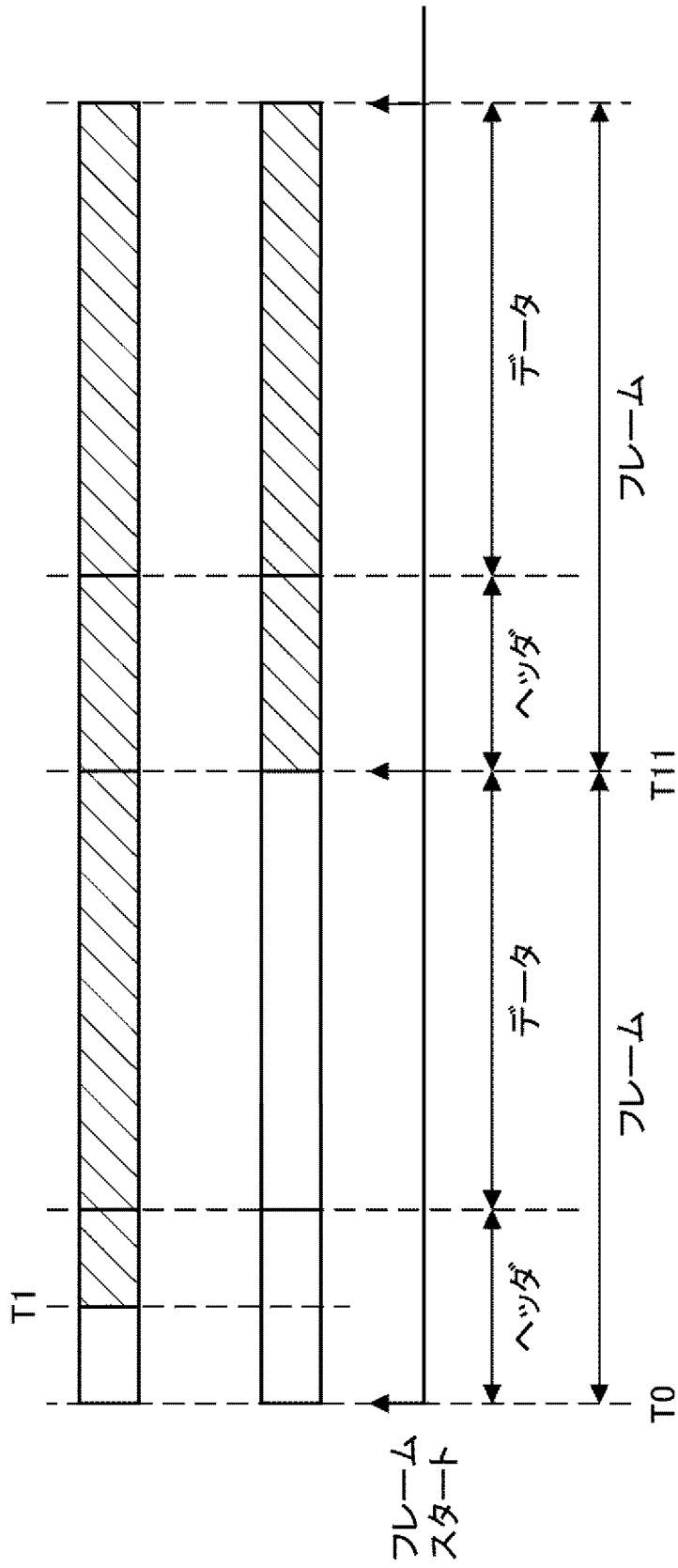


[図7]

図 7

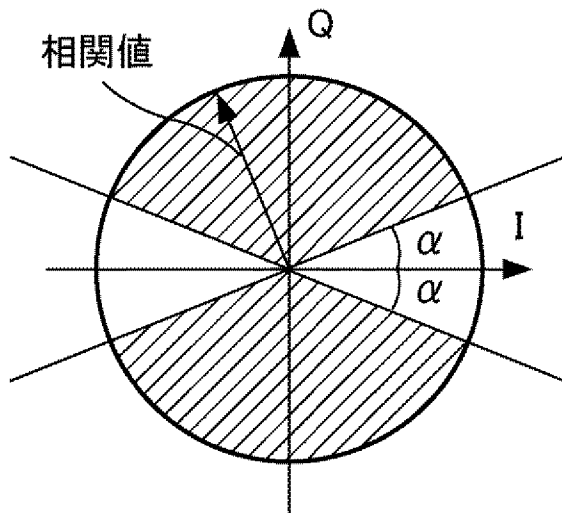


[図8]

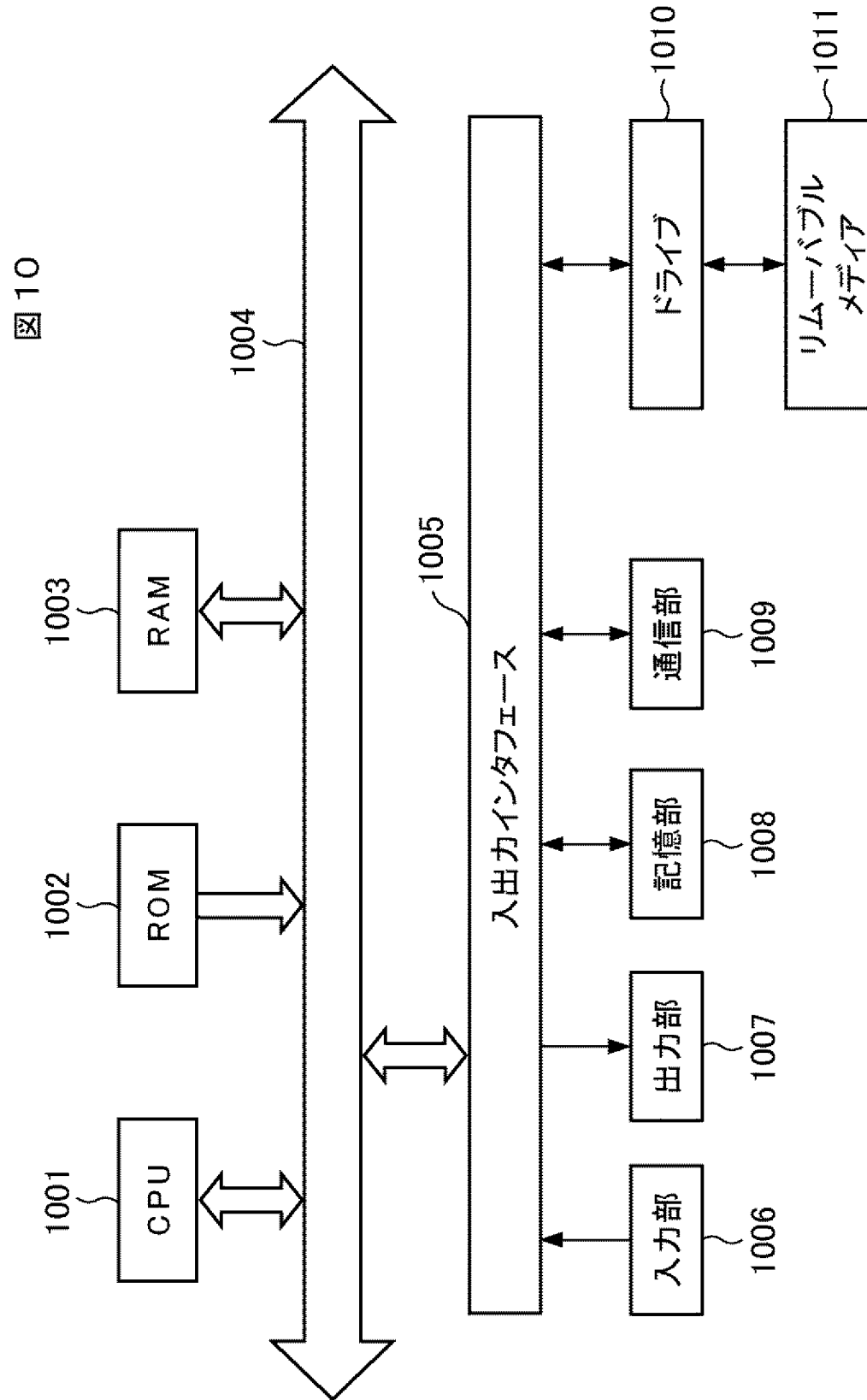


[図9]

図 9



[図10]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/051526

A. CLASSIFICATION OF SUBJECT MATTER

H04L27/22(2006.01) i, H04L27/38(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04L27/22, H04L27/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013

Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

IEEE Xplore, CiNii

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 6-296186 A (Matsushita Electric Industrial Co., Ltd.), 21 October 1994 (21.10.1994), abstract; fig. 1; paragraphs [0010] to [0018] (Family: none)	1-5
Y	JP 2008-278173 A (Sony Corp.), 13 November 2008 (13.11.2008), fig. 8; abstract; paragraphs [0049], [0079] to [0080], [0090] & US 2010/0119014 A1 & EP 2150009 A1 & WO 2008/136376 A1 & CN 101669340 A	1-5
A	JP 9-247226 A (Hitachi, Ltd.), 19 September 1997 (19.09.1997), fig. 5; paragraphs [0040] to [0042] (Family: none)	1-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

15 April, 2013 (15.04.13)

Date of mailing of the international search report

23 April, 2013 (23.04.13)

Name and mailing address of the ISA/

Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/051526

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 11-340860 A (Toshiba Corp.), 10 December 1999 (10.12.1999), abstract (Family: none)	1-5
A	JP 2000-13458 A (Sony Corp.), 14 January 2000 (14.01.2000), fig. 1; paragraphs [0016] to [0018] (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H04L27/22(2006.01)i, H04L27/38(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H04L27/22, H04L27/38			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1 9 2 2 - 1 9 9 6 年 日本国公開実用新案公報 1 9 7 1 - 2 0 1 3 年 日本国実用新案登録公報 1 9 9 6 - 2 0 1 3 年 日本国登録実用新案公報 1 9 9 4 - 2 0 1 3 年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） IEEE Xplore, CiNii			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
Y	JP 6-296186 A (松下電器産業株式会社) 1994. 10. 21, 要約欄, 図 1, 段落【0010】 - 【0018】 (ファミリーなし)	1-5	
Y	JP 2008-278173 A (ソニー株式会社) 2008. 11. 13, 図 8, 要約欄, 段落【0049】, 段落【0079】 - 【0080】, 段落【0090】 & US 2010/0119014 A1 & EP 2150009 A1 & WO 2008/136376 A1 & CN 101669340 A	1-5	
☒ C 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」 特に関連のある文献ではなく、一般的技術水準を示すもの		「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）		「Y」 特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」 口頭による開示、使用、展示等に言及する文献		「&」 同一パテントファミリー文献	
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 1 5 . 0 4 . 2 0 1 3		国際調査報告の発送日 2 3 . 0 4 . 2 0 1 3	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号 1 0 0 - 8 9 1 5 東京都千代田区霞が関三丁目 4 番 3 号		特許庁審査官（権限のある職員） 彦田 克文 電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 6	5 K 9 1 8 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 9-247226 A (株式会社日立製作所) 1997.09.19, 図5, 段落【0040】－【0042】 (ファミリーなし)	1-5
A	JP 11-340860 A (株式会社東芝) 1999.12.10, 要約欄 (ファミリーなし)	1-5
A	JP 2000-13458 A (ソニー株式会社) 2000.01.14, 図1, 段落【0016】－【0018】 (ファミリーなし)	1-5