【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第３区分
【発行日】令和6年11月11日(2024.11.11)

【国際公開番号】WO2023/167070
【出願番号】特願2024-504643(P2024-504643)
【国際特許分類】
H03K 19/195(2006.01)
H03K 17/92(2006.01)
H10N 60/10(2023.01)
【FI】
H03K 19/195 ZAA
H03K 17/92
H10N 60/10 K

【手続補正書】
【提出日】令和6年5月17日(2024.5.17)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
所定の周波数の電流である第１励起電流が入力される第１電源線と、
所定の波形の電流である第２励起電流が入力される第２電源線と、
論理状態を示す第１入力信号が入力される第１入力信号線と、
第１のジョセフソン接合を備え、前記第１励起電流の周波数及び前記第２励起電流の波形と、前記第１入力信号が示す前記論理状態とに基づいて前記第１のジョセフソン接合が生成するパルス列であって、前記周波数に応じた繰り返し周波数を有する第１パルス列を出力する第１パルス列生成回路と、
第２のジョセフソン接合を備え、前記第１励起電流の周波数に基づいて前記第２のジョセフソン接合が生成するパルス列であって、前記周波数に応じた繰り返し周波数を有する第２パルス列を出力する第２パルス列生成回路と、
第３のジョセフソン接合を備え、前記第１パルス列が前記第２パルス列の繰り返し周波数によって波形成形された出力パルス列を出力する出力パルス列生成回路と、
を備える量子ビット制御回路。
【請求項２】
所定の論理状態を示す第２入力信号が入力される第２入力信号線と、
所定の大きさの直流電流である第３励起電流が入力される第３電源線とをさらに備え、
前記第２パルス列生成回路は、前記第１励起電流の周波数と前記第３励起電流の直流波形とに基づいて前記第２のジョセフソン接合が生成するパルス列を、前記第２パルス列として出力する
請求項１に記載の量子ビット制御回路。
【請求項３】
前記第１電源線に入力される前記第１励起電流には、複数の周波数が含まれ、
前記第１パルス列生成回路と前記第２パルス列生成回路と前記出力パルス列生成回路との組と、共振回路とを前記複数の周波数ごとに備え、
前記共振回路は、前記第１励起電流に含まれる前記複数の周波数のうちのいずれかの周波数である共振周波数を有し、当該共振周波数を前記第１励起電流の周波数として前記第

１パルス列生成回路及び前記第２パルス列生成回路に供給する
請求項１に記載の量子ビット制御回路。
【請求項４】
前記出力パルス列生成回路が出力する前記出力パルス列のパルス数は、前記第１励起電流の振幅によって制御される
請求項１に記載の量子ビット制御回路。
【請求項５】
前記第１パルス列生成回路、および前記第２パルス列生成回路は、磁束量子パラメトロン回路の構成、または単一磁束量子回路の構成のうちいずれか１以上を含む
請求項１に記載の量子ビット制御回路。