

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成22年12月16日 (2010.12.16)

【公表番号】特表2008-535396(P2008-535396A)

【公表日】平成20年8月28日 (2008.8.28)

【年通号数】公開・登録公報2008-034

【出願番号】特願2008-504332(P2008-504332)

【国際特許分類】

**H 0 4 B 1/16 (2006.01)**

**H 0 3 G 3/20 (2006.01)**

【F I】

H 0 4 B 1/16 R

H 0 3 G 3/20 Z

【誤訳訂正書】

【提出日】平成22年10月27日 (2010.10.27)

【誤訳訂正 1】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 1 2

【訂正方法】変更

【訂正の内容】

【0 0 1 2】

デジタル・ゲイン規格化ループ 2 2 9 は、二つの直交位相チャンネル経路に設けられた乗算器 3 2 6 を含み、乗算器 3 2 6 はフィードバック・ループを利用して、弱信号をビットに昇格させることにより N ビット信号のより重要な M ビットを抽出し、それにより N ビット・デジタル信号を M ビット・デジタル信号に動的に規格化する。電力推定ブロック 3 1 2 により判定される、M ビット・デジタル信号の電力レベルを示す信号は閾値レベル比較器 3 1 4 に供給されて、電力信号を所定の閾値レベルと (d B 単位で) 比較する。結果を表す信号はヒステリシス論理 3 1 0 に供給され、ヒステリシス論理 2 1 0 は所定のヒステリシス範囲信号も (d B 単位で) 受信して、信号を検査する。ヒステリシス論理 3 1 0 の出力は、フィードバック経路のチャッタを低減するために利用され、K 倍器の入力である。K はデジタル・ゲイン規格化ループ 2 2 9 の安定化速度に応じて選択される。K の値は開ループ・ゲインを決定する。K 倍器 3 1 6 の出力はループ・積分器に提供され、ループ積分器は加算器 3 1 8、レジスタ 3 2 2 及びその間のフィードバック経路から成る。動的ゲイン規格化ループ 2 2 9 のループ・フィルタは K 倍器及びループ積分器を含む。ループ・フィルタは動的ゲイン規格化ループ 2 2 9 のループ・ダイナミクスを制御する。ループ積分器の出力は、乗算器 3 2 6 に給電する前に、ループ線形化器 3 2 4 に供給される。ループ線形化器 3 2 4 は、対数スケールでゲイン規格化乗算器 3 2 6 のスケール変換を実行して、制御ループを線形化する。

【誤訳訂正 2】

【訂正対象書類名】明細書

【訂正対象項目名】0 0 1 3

【訂正方法】変更

【訂正の内容】

【0 0 1 3】

任意の所与の時刻における L N A 状態変化は、切替式 L N A ゲイン変化補償ブロック 2 2 8 により判定され、マルチプレクサ 3 0 2 で受信された R F ゲイン制御ユニット 2 2 6 からの L N A 制御信号に応答して L N A ゲイン変化値として入力される。マルチプレクサ 3 0 2 へ入力される L N A ゲイン変化値は、無線のファクトリ位相整合 ( f a c t o r y

phasing)中に較正される。これとは別に、LNAゲイン変化が部位毎にあまり多く無い場合、これらの値はLNAの特性データから単に導出されて、このファクトリ位相整合処理を回避する。

【誤訳訂正3】

【訂正対象書類名】明細書

【訂正対象項目名】0014

【訂正方法】変更

【訂正の内容】

【0014】

(現在のLNA状態に依存して正又は負いずれかのゲイン補償値である)LNAゲイン変化値は、遅延ブロック304における所定の遅延により最初に遅延される。このLNAゲイン変化値は、対数スケールがゲイン規格化乗算器326において適用されて、制御ループを線形化しているので、デシベルの単位である。所定の遅延が、信号がLNAステージ212からデジタル・ゲイン規格化乗算器326まで移動する時間に対応する。LNAステージ変化を有するデジタル・ゲイン補償を固有の時間に調整して指定された遅延期間中の所望されない遷移を回避することが必要である。固定遅延ブロック304に続いて、ゲイン変化検出論理ブロック306が変化検出パルスを生じ、LNAゲイン変化補償値を、デジタル・ゲイン規格化ループのループ積分レジスタ322に動的に取り込むことを可能にする。この負荷パルスの生成と同時に、ループ積分レジスタ322は、LNAゲイン変化補償値をレジスタ322における現在の値と組み合わせた新しい値を利用して動的に更新され、それによりLNAゲイン変化値によりレジスタ322の現在の成分をバイアスする。この補償の効果は、補償を実行しなければデジタル・ゲイン規格化ユニット228の出力で発生するゲイン遷移を最小化することである。このような遷移は、補償を実行しなければ、ユニット228が入力において大きなLNAゲイン変化(例えば16dB以上)を検知しなければならないことに起因して発生する。

【誤訳訂正4】

【訂正対象書類名】明細書

【訂正対象項目名】0015

【訂正方法】変更

【訂正の内容】

【0015】

遅延ブロック304の出力も加算器320に給電されて、故にMUX308に給電されてLNAゲイン変化を減算し、それによりループ積分レジスタ322を、それに加算されるものを減算することにより動的に変化させる。

【誤訳訂正5】

【訂正対象書類名】明細書

【訂正対象項目名】0022

【訂正方法】変更

【訂正の内容】

【0022】

RF受信器は、A/D変換器に接続されたレジスタも含み、デジタル信号を動的に調整する段階は、ゲイン変化値とレジスタの現在の値との組み合わせを、レジスタに動的に取り込む段階を備える。加えて、受信器はゲイン変化検出論理ブロックを含んで、変化検出パルスを生じ、ゲイン変化値と現在の値との組み合わせをレジスタに動的に取り込む段階は、変化検出パルスにตอบสนองして組み合わせをレジスタに動的に取り込む段階を備える。また、RF受信器は、ゲイン補償を実行するためのゲイン補償ユニットを含み、ゲイン補償ユニットはレジスタを備え、ゲイン変化値と現在の値との組み合わせをレジスタに動的に取り込む段階は、信号が少なくとも一つのRF/IFアナログ・ステージからゲイン補償ユニットに移動する期間に対応する所定の遅延の後に、ゲイン変化値と現在の値との組み合わせをレジスタに動的に取り込む段階を備える。

## 【誤訳訂正 6】

【訂正対象書類名】特許請求の範囲

【訂正対象項目名】全文

【訂正方法】変更

【訂正の内容】

【特許請求の範囲】

【請求項 1】

RF ゲイン制御ユニットに接続される少なくとも 1 つの RF / IF アナログ・ステージを含む RF / 中間周波数 ( IF ) 経路を有する無線周波数 ( RF ) 受信器におけるゲイン補償のための方法であって、前記少なくとも 1 つの RF / IF アナログ・ステージは複数の構成要素を含み、前記複数の構成要素の各々は 1 つ以上の状態を有し、前記 RF 受信器はアナログ・デジタル ( A / D ) 変換器を更に含み、前記方法は、

RF 信号を受信する段階と、

前記少なくとも 1 つの RF / IF アナログ・ステージの前記複数の構成要素の 1 つ以上のうちの 1 つ以上の状態を動的に調整する段階と、

前記 A / D 変換器が前記 RF 信号をデジタル化して N ビット・デジタル信号 を生成する段階と、

前記 N ビット・デジタル信号 を前記 RF ゲイン制御ユニットに供給する段階と、

前記 N ビット・デジタル信号 に応答して、前記 RF ゲイン制御ユニットがゲイン制御信号を生成する段階と、

フィードバック・ループを用いて、 $M < N$  であるとき、弱信号をビットに昇格させることにより、N ビット信号のより重要な M ビットを抽出して前記 N ビット・デジタル信号を M ビット信号範囲に動的に規格化し、M ビット・デジタル信号を導出する段階であって、前記ゲイン制御信号と少なくとも 1 つの RF / IF アナログ・ステージに関連するゲイン変化値とに応答して、前記少なくとも 1 つの RF / IF アナログ・ステージの複数の構成要素のうちの 1 つ以上の構成要素の前記 1 つ以上の、動的に調整された状態を補償するために前記 M ビット・デジタル信号を動的に調整する段階を含む、前記導出する段階とを備え、前記フィードバック・ループはレジスタを含み、前記 M ビット・デジタル信号を動的に調整する段階は、前記ゲイン変化値と前記レジスタの現在の値との組み合わせを、前記レジスタに動的に取り込む段階を含む、方法。

【請求項 2】

前記少なくとも 1 つの RF / IF アナログ・ステージが少なくとも 1 つの切替式 LNA を備え、前記 M ビット・デジタル信号を動的に調整する段階は、前記ゲイン制御信号に応答して、前記少なくとも 1 つの切替式 LNA の、動的に調整された状態を補償するために前記 M ビット・デジタル信号を動的に調整する段階を含む、請求項 1 に記載の方法。

【請求項 3】

前記少なくとも 1 つの RF / IF アナログ・ステージが少なくとも 1 つのミキサを備え、前記 M ビット・デジタル信号を動的に調整する段階は、前記ゲイン制御信号に応答して、前記少なくとも 1 つのミキサの、動的に調整された状態を補償するために前記 M ビット・デジタル信号を動的に調整する段階を含む、請求項 1 に記載の方法。

【請求項 4】

前記少なくとも 1 つの RF / IF アナログ・ステージが少なくとも 1 つのベースバンド・ゲイン制御ステージを備え、前記 M ビット・デジタル信号を動的に調整する段階は、前記ゲイン制御信号に応答して、前記少なくとも 1 つのベースバンド・ゲイン制御ステージの、動的に調整された状態を補償するために前記 M ビット・デジタル信号を動的に調整する段階を含む、請求項 1 に記載の方法。

【請求項 5】

前記ゲイン変化値は、前記少なくとも 1 つの RF / IF アナログ・ステージの特性データから導出された所定の値である、請求項 1 に記載の方法。

【請求項 6】

前記ゲイン変化値は、前記 R F 受信器の製造処理の間に較正される所定の値である、請求項 1 に記載の方法。

【請求項 7】

前記受信器は変化検出パルスを生成するゲイン変化検出論理ブロックを備え、前記ゲイン変化値と前記現在の値との前記組み合わせを前記レジスタに動的に取り込む前記段階は、前記変化検出パルスにตอบสนองして前記組み合わせを前記レジスタに動的に取り込む段階を備える、請求項 1 に記載の方法。

【請求項 8】

前記 R F 受信器は、前記ゲイン補償を実行するためのゲイン補償ユニットを更に備え、前記ゲイン補償ユニットは前記レジスタを備え、前記ゲイン変化値と前記現在の値との前記組み合わせをレジスタに動的に取り込む前記段階は、信号が前記少なくとも 1 つの R F / I F アナログ・ステージから前記ゲイン補償ユニットに移動する期間に対応する所定の遅延の後に、前記ゲイン変化値と前記現在の値との前記組み合わせを前記レジスタに動的に取り込む段階を備える、請求項 1 に記載の方法。

【請求項 9】

R F ゲイン制御ユニットに接続される少なくとも 1 つの R F / I F アナログ・ステージを含む R F 中間周波数経路を有する無線周波数 ( R F ) 受信器における位相補償のための方法であって、前記少なくとも 1 つの R F / I F アナログ・ステージは複数の構成要素を含み、前記複数の構成要素の各々は、1 つ以上の状態を有し、前記 R F 受信器は、アナログ・デジタル ( A / D ) 変換器を更に含み、前記方法は、

R F 信号を受信する段階と、

前記少なくとも 1 つの R F / I F アナログ・ステージの前記複数の構成要素の 1 つ以上のうちの 1 つ以上の状態を動的に調整する段階と、

前記 A / D 変換器が前記 R F 信号をデジタル化して N ビットのデジタル信号を生成する段階と、

N ビット・デジタル信号を前記 R F ゲイン制御ユニットに供給する段階と、

前記 N ビット・デジタル信号にตอบสนองして、前記 R F ゲイン制御ユニットがゲイン制御信号を生成する段階と、

フィードバック・ループを用いて、 $M < N$  であるとき、弱信号をビットに昇格させることにより N ビット信号のより重要な M ビットを抽出して前記 N ビット・デジタル信号を M ビット信号範囲に動的に規格化し、M ビット・デジタル信号を導出する段階であって、前記ゲイン制御信号と少なくとも 1 つの R F / I F アナログ・ステージに関連するゲイン変化値とにตอบสนองして、前記少なくとも 1 つの R F / I F アナログ・ステージの複数の構成要素のうちの 1 つ以上の構成要素の前記 1 つ以上の、動的に調整された状態を補償するために前記 M ビット・デジタル信号を動的に調整する段階を含む、前記導出する段階と、

前記ゲイン制御信号と前記少なくとも 1 つの R F / I F アナログ・ステージに関する位相変化値とにตอบสนองして前記少なくとも 1 つの R F / I F アナログ・ステージの前記複数の構成要素の 1 つ以上の構成要素の、動的に調整された状態を補償するために前記 M ビット・デジタル信号を動的に位相調整する段階と

を備え、前記フィードバック・ループはレジスタを含み、前記 M ビット・デジタル信号を動的に調整する段階は、前記ゲイン変化値と前記レジスタの現在の値との組み合わせを、前記レジスタに動的に取り込む段階を含む、方法。

【請求項 10】

前記位相変化値は少なくとも 1 つの R F / I F アナログ・ステージの特性データから導出される所定の値である、請求項 9 に記載の方法。

【請求項 11】

前記位相変化値は受信器の製造処理中に較正される所定の値である、請求項 9 に記載の方法。

【請求項 12】

前記受信器は前記位相補償を実行するための位相補償ユニットを更に備え、前記 M ビット

・デジタル信号を動的に位相調整する前記段階は、前記ゲイン制御信号と、前記少なくとも1つのRF/IFアナログ・ステージ及び所定の期間に関連付けられる位相変化値とに  
応答して、前記Mビット・デジタル信号を動的に位相調整して、前記少なくとも1つのRF/IFアナログ・ステージの、動的に調整された状態を補償する段階を備え、前記所定の期間は、信号が前記少なくとも1つのRF/IFアナログ・ステージから位相補償ユニットまで移動する、前記ゲイン制御信号が従う時間に対応する、請求項9に記載の方法。

【請求項13】

前記Mビット・デジタル信号を動的に位相調整する前記段階は、デジタル複素位相シフト作用に従って前記Mビット・デジタル信号を動的に位相調整する段階を含む、請求項9に記載の方法。

【請求項14】

無線周波数(RF)受信器であって、  
アンテナと

アンテナに接続され、アナログ信号を処理するための少なくとも1つのRF/中間周波数(IF)アナログ・ステージと、

前記少なくとも1つのRF/IFアナログ・ステージに接続されて前記アナログ信号をデジタル信号に変換するためのアナログ・デジタル(A/D)変換器と、

前記A/D変換器に接続されて、そこから前記デジタル信号を受信して、それに応答してゲイン制御信号を生成するRFゲイン制御ユニットであって、前記RFゲイン制御ユニットも前記少なくとも1つのRF/IFアナログ・ステージに接続されて、前記ゲイン制御信号を、それを制御するためにそこに提供するRFゲイン制御ユニットと、

前記A/D変換器と前記RFゲイン制御ユニットとに接続されて、前記Nビット・デジタル信号を、 $M < N$ であるMビット信号範囲に動的に規格化してMビット信号を導出するためのデジタル・ゲイン規格化ループと

を備え、前記デジタル・ゲイン規格化ループは1つ以上のミキサを含み、前記1つ以上のミキサの各々は、前記Nビット・デジタル信号を受信するように結合される第1入力と、前記1つ以上のミキサのうちの1つの出力に接続される第2入力とを有して、フィードバック・ループを形成し、前記フィードバック・ループは、弱信号をビットに昇格させることによりNビット信号のより重要なMビットを抽出して、前記Nビット・デジタル信号をMビット・デジタル信号に動的に規格化し、前記フィードバック・ループは、少なくとも1つのRF/IFアナログ・ステージに関連するゲイン変化値と前記レジスタの現在の値との組み合わせを動的に取り込むレジスタを含み、前記フィードバック・ループは、前記ゲイン制御信号と前記ゲイン変化値とに応答して、前記少なくとも1つのRF/IFアナログ・ステージの複数の構成要素のうちの1つ以上の構成要素の前記1つ以上の、動的に調整された状態を補償するために前記Mビット・デジタル信号を動的に調整する、無線周波数(RF)受信器。

【請求項15】

前記RF受信器は、前記RFゲイン制御ユニットに接続されて、前記ゲイン制御信号に応答して前記Mビット・デジタル信号を動的にゲイン調整して、前記少なくとも1つのRF/IFアナログ・ステージの、動的に調整された状態を補償するためのデジタル・ゲイン補償ユニットを更に備える、請求項14に記載のRF受信器。

【請求項16】

前記RF受信器は、前記デジタル・ゲイン規格化ループと前記RFゲイン制御ユニットとに接続され、前記ゲイン制御信号に応答して前記Mビット・デジタル信号を動的に位相調整して、前記少なくとも1つのRF/IFアナログ・ステージの、動的に調整された状態を補償するデジタル位相補償ユニットを含む、請求項15に記載のRF受信器。