

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04N 17/00 (2006.01)

H04N 17/04 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200780024363.7

[43] 公开日 2009年7月8日

[11] 公开号 CN 101480058A

[22] 申请日 2007.6.19

[21] 申请号 200780024363.7

[30] 优先权

[32] 2006.6.29 [33] US [31] 11/427,745

[86] 国际申请 PCT/US2007/071547 2007.6.19

[87] 国际公布 WO2008/002798 英 2008.1.3

[85] 进入国家阶段日期 2008.12.29

[71] 申请人 科学-亚特兰大股份有限公司

地址 美国佐治亚州

[72] 发明人 L·蒙特里尔 W·B·威廉姆斯

S·H·罗斯 R·A·克里特

[74] 专利代理机构 上海专利商标事务所有限公司

代理人 钱慰民

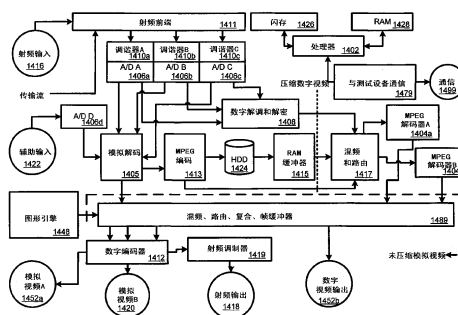
权利要求书 3 页 说明书 20 页 附图 28 页

## [54] 发明名称

制造中的模拟机顶盒校准图

## [57] 摘要

所包括的是用于对 STT 执行功能性测试的系统和方法。方法的至少一个实施例包括在存储设备中存储至少一个测试图，解码该至少一个所存储的测试图，以及将该测试图从输出端口发送到输入端口，该输入端口耦合到至少一个调谐设备。其他实施例包括经由至少一个调谐设备根据测试图调谐 STT，并且将经解码的测试图转换成至少一个输出信号。



1. 一种用于对机顶盒终端（STT）执行功能性测试的方法，包括：  
将至少一个测试图存储到存储设备；  
解码所述至少一个存储到所述测试设备的测试图以产生经解码测试图；  
将所述经解码测试图从输出端口发送到输入端口，所述输入端口耦合到至少一个调谐设备；  
经由所述至少一个调谐设备根据所述经解码测试图调谐所述 STT；以及  
将所述经解码测试图转换成至少一个代表所述测试图的输出信号。
2. 如权利要求 1 所述的方法，其特征在于，进一步包括将所述经解码测试图从模拟形式转换成数字形式。
3. 如权利要求 1 所述的方法，其特征在于，进一步包括保存所述经解码测试图以供编码。
4. 如权利要求 1 所述的方法，其特征在于，进一步包括确定所述 STT 的至少一个部件是否正常运行。
5. 如权利要求 1 所述的方法，其特征在于，进一步包括将至少一个代表经转换测试图的模拟信号发送到视频测量系统（VMS）。
6. 如权利要求 1 所述的方法，其特征在于，进一步包括将至少一个代表所述测试图的模拟信号调制成射频（RF）信号。
7. 如权利要求 1 所述的方法，其特征在于，所述输出端口和所述输入端口是以下的至少一种：复合视频基带信号（CVBS）、S-视频、Y/Pr/Pb 分量视频、红绿蓝（RGB）分量视频、数字视频接口（DVI）和高清晰度多媒体接口（HDMI）。
8. 如权利要求 1 所述的方法，其特征在于，所述输出端口和所述输入端口被射频（RF）调制。
9. 如权利要求 1 所述的方法，其特征在于，所述测试图是数学上完美的。
10. 一种被配置成执行内部测试的机顶盒终端（STT），包括：  
被配置成存储至少一个测试图的存储设备；  
至少一个被配置成从所述存储设备接收所述至少一个测试图的解码器，所

述至少一个解码器进一步被配置成解码所述测试图；

被配置成接收所述至少一个经解码测试图并将所述至少一个经解码测试图转换成模拟形式的第一数字编码器；以及

被配置成经由所述 STT 的输入端口接收所述经解码测试图的第二数字编码器，其中所述 STT 的所述输入端口耦合到所述 STT 的输出端口。

11. 如权利要求 10 所述的 STT，其特征在于，进一步包括耦合到所述第一数字编码器的第一帧缓冲器、被配置成保存所述测试图以供传送到所述第一数字编码器的第一帧缓冲器。

12. 如权利要求 10 所述的 STT，其特征在于，进一步包括耦合到所述第二数字编码器的第二帧缓冲器、被配置成保存所述测试图以供传送到所述第二数字编码器的第二帧缓冲器。

13. 如权利要求 10 所述的 STT，其特征在于，所述 STT 的所述输出端口是射频（RF）输出端口，且所述 STT 的所述输入端口是 RF 输入端口。

14. 如权利要求 10 所述的 STT，其特征在于，所述 STT 的所述输出端口是复合输出端口，且所述 STT 的所述输入端口是复合输入端口。

15. 如权利要求 10 所述的 STT，其特征在于，所述存储设备包括以下中的至少一个：随机存取存储器（RAM）、动态随机存取存储器（DRAM）、闪存、和硬盘驱动器。

16. 如权利要求 10 所述的 STT，其特征在于，所述 STT 耦合到被配置成从所述数字编码器接收所述测试图的视频测量系统，所述视频测量系统被进一步配置成确定所述 STT 的至少一个部件是否正常运行。

17. 如权利要求 10 所述的 STT，其特征在于，所述测试图是数学上完美的。

18. 一种用于执行机顶盒终端（STT）的内部测试的计算机可读介质，包括：

被配置成存储至少一个测试图的逻辑；

被配置成取回所述至少一个被存储的测试图的逻辑；

被配置成解码所述被取回测试图的逻辑；以及

被配置成将所述至少一个经解码的测试图转换成模拟形式的逻辑。

19. 如权利要求 18 所述的计算机可读介质，其特征在于，进一步包括被配置成保存所述测试图以供发送到数字编码器的逻辑。

20. 如权利要求 18 所述的计算机可读介质，其特征在于，所述 STT 耦合到被配置成接收所述经转换测试图并确定所述 STT 的至少一个部件是否正常运行的视频测量系统。

21. 如权利要求 18 所述的计算机可读介质，其特征在于，所述 STT 的所述输出端口是射频 (RF) 输出端口，且所述 STT 的所述输入端口是 RF 输入端口。

22. 如权利要求 18 所述的计算机可读介质，其特征在于，所述 STT 的所述输出端口是复合输出端口，且所述 STT 的所述输入端口是复合输入端口。

23. 如权利要求 18 所述的计算机可读介质，其特征在于，所述被配置成存储至少一个图的逻辑包括以下中的至少一种：随机存取存储器 (RAM)、动态随机存取存储器 (DRAM)、闪存、和硬盘驱动器。

24. 如权利要求 18 所述的计算机可读介质，其特征在于，所述测试图是数学上完美的。

## 制造中的模拟机顶盒校准图

### 交叉引用

此申请涉及与本申请在同一天提交的题为“Set Top Calibration Patterns in Manufacturing”（制造中的机顶盒校准图）以及“Generated Set Top Calibration Patterns in Manufacturing”（制造中产生的机顶盒校准图）的、且分别给予 S/N. 11/427,742 和 11/427,747 的未决美国实用专利申请，各个专利通过引用完整结合于此。

### 技术描述

本公开内容涉及机顶盒终端中的检错，尤其涉及检错用视频数据的传送。

### 背景

在制造有线电视盒、卫星电视盒、电视机等（在此统称为机顶盒终端（STT））时，可实现特定水平的质量控制。由于 STT 可被配置成接收传入的音频、视频和/或数据信号并便于这些信号的显示，所以制造商可能需要关于出现在所制造的 STT 中的常见问题的知识、以及这些问题的共性的知识。更具体地，在制造过程期间可对预定数量（和/或百分比）的 STT 执行音频、视频、处理和 STT 的其他方面的功能性测试。由于执行这些测试，制造商可确定在所制造的 STT 中的常见问题，并且确定减少将来所制造的 STT 的问题的数量的方式。

制造商可对 STT 执行的测试中的一种是来自 STT 的视频输出信号的测试。此测试是关键性的，因为它确定 STT 执行其主要功能—传递在家中收看的视频的能力。然而，此测试还可能测试设备易于失效，从而需要连续的校准和维修并引起假失效。此外，这种测试可只测试 STT 的视频输出电路的所选部分或可重复测试 STT 的其他功能。因而，本领域中存在解决这些缺陷和不足的需要。

## 简要描述

参考以下附图可更好地理解本公开内容的许多方面。附图中的各部件不是必然成比例，取而代之将重点放在清楚地示出本公开内容的原理。此外，在附图中，相同的附图标记在若干视图中指示对应部件。虽然联系这些附图描述了若干实施例，但没有旨在将本公开内容限于在此公开的一个或多个实施例。相反，旨在覆盖所有替换方案、修改和等价方案。

图 1 是示出可用在媒体网络中的数字 STT 的各示例性部件的框图。

图 2 是示出类似于图 1 的 STT 的模拟 STT 的各示例性部件的框图。

图 3 是示出类似于图 1 的 STT 的多调谐器模拟 STT 的各示例性部件的框图。

图 4 是示出可在来自图 1 的 STT 的视频测试期间有效的各示例性部件的框图。

图 5 是示出可在来自图 1 的 STT 的视频系统测试期间有效的各示例性部件的框图。

图 6 是示出可在来自图 1 的 STT 的内部视频测试期间有效的各示例性部件的框图。

图 7 是示出可在类似于来自图 1 的 STT 的具有 DVR 能力的 STT 的内部视频测试期间有效的各示例性部件的框图。

图 8 是示出可在类似于来自图 1 的 STT 的采用闪存的 STT 的内部视频测试期间有效的各示例性部件的框图。

图 9 是示出可在类似于来自图 1 的 STT 的采用图形引擎的 STT 的内部视频测试期间有效的各示例性部件的框图。

图 10 是示出可在来自图 2 的 STT 的视频测试期间有效的各示例性部件的框图。

图 11 是示出可在来自图 2 的 STT 的内部视频测试期间有效的各示例性部件的框图。

图 12 是示出可在来自图 3 的 STT 的内部视频测试期间有效的各示例性部件的框图。

图 13 是示出类似于来自图 3 的 STT 的采用分量视频系统的内部视频测试的框图。

图 14 是示出用于测试诸如来自图 3 的模拟 STT 之类的 STT 的至少一个部件的示例性过程的功能性流程图。

图 15 是示出用于测试类似于来自图 4 STT 的一 STT 的数字编码器的示例性过程的流程图。

图 16A 是示出用于测试类似于来自图 5 的 STT 的多个 STT 部件的示例性过程的流程图。

图 16B 是来自图 16A 的流程图的继续。

图 17 是示出用于诸如来自图 6 的 STT 之类的 STT 的内部视频测试的示例性过程的流程图。

图 18 是示出用于类似于来自图 9 的 STT 的通过采用图形引擎的 STT 的内部视频测试的示例性过程的流程图。

图 19 是示出用于类似于来自图 10 的 STT 的模拟 STT 的视频测试的示例性过程的流程图。

图 20A 是示出用于类似于来自图 11 的 STT 的模拟 STT 的内部视频测试的示例性过程的流程图。

图 20B 是来自图 19A 的流程图的继续。

图 21A 是示出用于类似于来自图 12 的 STT 的具有多个调谐器的模拟 STT 的内部视频测试的示例性过程的流程图。

图 21B 是来自图 20A 的流程图的继续。

图 21C 是来自图 20B 的流程图的继续。

图 22 是示出用于类似于来自图 12 的 STT 的采用 DVR 重放基础结构的模拟 STT 的内部视频测试的示例性过程的流程图。

图 23 是示出用于类似于来自图 12 的 STT 的采用闪存的模拟 STT 的内部视频测试的示例性过程的流程图。

图 24 是示出用于类似于来自图 12 的 STT 的通过采用辅助输入的模拟 STT 的内部视频测试的示例性过程的流程图。

### 详细描述

图 1 是示出可用在媒体网络中的单调谐器数字 STT 的各示例性部件的框图。更具体地, STT 133 可被用在诸如电缆电视系统 (CTS)、网际协议 (IP) 网络、光纤到户网络、数字用户线路 (DSL) 和/或诸如在通过引用完整结合于此的申请 No. 11/143,522 中公开的其他网络之类的媒体网络中。如图 1 所示, STT 133 可被配置成包括可耦合到诸如电视机、计算机监控器等之类的显示设备 101 的射频 (RF) 输出系统 118。RF 输出系统 118 可被配置成接收来自数字编码器 112 的数据。STT 113 另外包括可配置成与可包括或可不包括头端(未示出)的媒体网络 100 通信的 RF 输入系统 116。如以下更详细讨论地, RF 输入系统 116 和 RF 输出系统 118 可分别包括诸如 RF 输入端口和 RF 输出端口之类的一个或多个部件。还被包括在内的有用于经由遥控装置 105 接收用户命令的接收器 105。

STT 113 还可包括第一模拟输出系统 120、第二模拟输出系统 152、数字视频输出系统 109、以及模拟输入系统 150。作为非限制性示例, 模拟视频输出可以是辅助视频基带信号 (CVBS)、S-视频、高清晰度 Y/Pr/Pb 分量视频、R/G/B 分量视频、或以上的组合。作为另一非限制性示例, 数字视频输出可以是数字视频接口—模拟 (DVI-A)、数字视频接口—数字 (DVI-D)、或高清晰度多媒体接口 (HDMI)。虽然在图 1 中示为模拟输出系统, 但是这些输入和输出系统可包括任何模拟和/或数字输入/输出 (I/O) 系统, 且可被配置成便于数据在 STT 和其他设备之间的传送。

STT 113 还可包括数据存储基础结构, 诸如随机存取存储器 (RAM) 128 (其可包括动态 RAM (DRAM)、视频 RAM (VRAM)、静态 RAM (SRAM) 和/或其他部件) 以及闪存 126。RAM 128 可包括一个或多个包括用于接收和存储所接收的编程数据的数字录像机 (DVR) 客户程序 146、图形引擎 148、测试应用程序 144 和浏览器 142 的软件程序。类似地, 闪存 126 可包括测试应用程序存储器 130、观看电视部件 140、可包括资源管理部件 138 的操作系统 132。还包括在内的有硬盘驱动器 124。作为本领域普通技术人员将理解, 虽然图 1 的某些部分被示为存储在闪存中、且其他部分被示为存储在 RAM 中, 但这是非限制性示例。取决于具体配置, 这些部分中的任一个部分可位于闪存



126、RAM 128 的任一个或这两个中、以及硬盘驱动器 124 中。此外，其他存储设备（易失性和/或非易失性存储）也可被包括在 STT 113 内以用于存储和提供对这些及其他各部分的访问。

STT 113 还可包括用于执行来自闪存 126、RAM 128、硬盘驱动器 124 和/或其他源的指令的处理器 102。解码器 104 可被包括在内以用于解码所接收的数据，并且运动图像专家组（MPEG）解调器 106 用于解调所接收的数据。帧缓冲器 108、调谐器系统 110、以及数字编码器 112 也可被包括在内。

应注意，虽然各个部件在 STT 113 内示出，但这是非限制性示例。更具体地，更多或更少的部件可被包括在内以针对具体配置提供功能性。此外，虽然以具体方式安排 STT 113 的各部件，但这也是非限制性示例，因为也可考虑其他配置。

图 2 是示出类似于图 1 的 STT 的模拟 STT 的各示例性部件的框图。应该注意，此机顶盒与图 1 的极为类似，其不同之处在于它还可调谐、解码、以及显示模拟视频输入。如在来自图 1 的数字 STT 中所示，模拟 STT 213 包括接收器 314、可被配置成与可包括头端（未示出）的媒体网络 100 通信的 RF 输入系统 316。RF 输出系统 218 也可被包括在内并配置成发送和接收来自诸如电视机、监控器、电脑等之类的显示设备 101 的数据。模拟 STT 213 还可包括第一模拟输出系统 220 和第一模拟输入系统 222，以及第二模拟输出系统 252 和第二模拟输入系统 254。模拟 STT 213 还可包括辅助输入 250。

也类似于数字 STT 113，模拟 STT 213 可包括闪存部件 226、RAM 部件 228 和硬盘驱动器 224。闪存部件 226 可包括测试应用程序存储器 233、观看电视部件 240、导航仪 234、引导文件系统（BFS）236、和具有资源管理器 238 的操作系统 232。RAM 228 可包括 DVR 客户程序 246、图形引擎 248、浏览器 242 和测试应用部件 234。也可考虑其他配置和/或部件。

模拟 STT 213 还可包括用于执行存储在易失性和非易失性存储部件的一个或多个中的指令的处理器 202、模拟解码器 204、模数转换器 206、帧缓冲器 208、调谐器 210 和数字编码器 212。其它部件可被包括在内以提供所需功能性。此外，虽然数字 STT 113 在图 2 中绘出且模拟 STT 213 在图 2 中绘出，但是这些实施例的功能性和/或部件可取决于配置被包括在单个 STT 中。

图 3 是示出类似于图 1 的 STT 的多调谐器模拟 STT 的各示例性部件的框图。应该注意，添加第二组视频输出对测试产生新需求。如图 3 所示，STT 313 包括接收器 314 以及可被配置成与媒体网络 100 通信的 RF 输入系统 316。RF 输出系统 318 也可被包括在内并被配置成与显示设备 101 通信。模拟 STT 313 还可包括第一模拟输出系统 320、第一模拟输入系统 322、第二模拟输出系统 352、第二模拟输入系统 354 和模拟输入系统 350。

多调谐器模拟 STT 313 还可包括闪存 326、RAM 328 和硬盘驱动器 324。闪存 326 可包括测试应用程序存储器 333、观看电视部件 340、导航仪 334、BFS 部件 336、以及可包括资源管理器 338 的操作系统 332。RAM 328 可包括 DVR 客户程序 346、图形引擎 340、浏览器 342 和测试应用程序 344。

多调谐器模拟 STT 313 还可包括处理器 302、第一模拟解码器 304a、第二模拟解码器 304b、第一模数转换器 306a、第二模数转换器 306b、第一帧缓冲器 308a、第二帧缓冲器 308b、第一调谐器 310a、第二调谐器 310b、第一数字编码器 312a 和第二数字编码器 312b。如上所讨论地，更多或更少的部件可被安排在多个 STT 313 的不同配置的任一配置中，且可被视为此公开内容的一部分。

应该注意，虽然图 3 的 STT 包括数对部件（例如模拟解码器 a 304a 和模拟解码器 b 304b），但是这是非限制性示例。取决于具体配置，这些对部件的一对或多对可被组合成单个部件以提供所需功能性。

应该注意，虽然图 3 的非限制性示例与图 1 的非限制性示例相反包括多个调谐器，但是应该注意，图 3 示出具有多个视频路径的配置。在至少一实施例中，多个视频路径可被配置成对 STT 313 的各部件提供多种测试选择。更具体地，因为替换路径是可能的，所以经常需要多个路径的测试来证实正确运行。

图 4 是示出可在来自图 1 的 STT 的视频测试期间有效的各示例性部件的框图。更具体地，数字 STT 113 的视频能力可在制造过程期间通过将视频测试图嵌入数字编码器 112 确定。在将视频测量系统（VMS）460 耦合到 RF 输出系统 118 后，数字编码器 112 可提供与用于测量的测试图有关的显示。一般而言，虽然此测试程序可为制造商提供确定数字编码器 112 是否正常运行的能力，但是此测试可不提供关于数字 STT 113 的其他部件的任何信息。

在运行中，可用所嵌入的测试图激活数字编码器 112。在激活后，数字编码器可将模拟视频信号发送给 RF 输出系统 118 以由 VMS 460 接收。VMS 460 然后可显示视频，用于确定数字编码器是否正常操作。其他实施例也可被配置成使 VMS 460 可执行包括但不限于信噪比测试、视频频率响应、色度/亮度增益、色度/亮度延迟、信号振幅等的各种测试。

应该注意，如图 4 所示，数字编码器 112 的测试中的有效部件是那些用实线绘出的部件。用虚线绘出（或未包括在图 4 中）的那些部件可或可不对此具体功能有效。

图 5 是示出可在来自图 1 的 STT 的视频系统测试期间有效的各示例性部件的框图。在此非限制性示例中的视频测试包括将测试图发生器 564、实时编码器 562、以及正交振幅调制器（QAM）560 附连到 RF 输入系统 161。测试图发生器 564 可为数字 STT 113 的视频分量生成测试图。测试图可被发送到实时编码器用于将该测试图编程成与可从网络 100 接收来的形式相类似的形式。类似地，QAM 560 可根据 QAM 协议调制被编码的测试图。经调制的信号然后可被发送给 RF 输入系统 116。RF 输入系统 116 可将所接收的测试图发送给调谐系统 110 以供将 STT 113 调谐到与测试图相关联的所需信道。调谐系统 110 然后将测试图发送到解调器 106 以供解调。解调器 106 可将经解调的测试图发送给可根据所需 MPEG 解码方案解码测试图的 MPEG 解码器 104。MPEG 解码器 104 然后将经解码的测试图发送到帧缓冲器 108。帧缓冲器 108 可将所接收的测试图发送给可将数字测试图转换成模拟视频信号的数字编码器 112。数字编码器 112 将模拟视频测试图发送给 RF 输出系统 118 以供对 VMS 460 测试。虽然以上示出了配置，但是在用于测试仅数字 STT 的模拟视频输出质量的其他配置中，这种和/或其他方法可被用来测试其他 STT（例如卫星、地面数字 STT 等）。

应该注意，虽然以上配置可为数字 STT 113 提供视频测试，但是包含诸如测试图发生器 564、实时编码器 562 和 QAM 560 之类的外部测试设备可提供有缺陷的信号。在提供有缺陷的信号时，由 VMS 460 检测到的误差可源自测试设备，而不是数字 STT 113。在这样的情形下，当 VMS 460 在视频输出中检测到误差时会出现问题。

此外，通过经由外部测试设备模拟来自网络 100 的信号，操作人员可测试大于所需数量的 STT 部件。作为非限制性示例，通过在视频测试中包括调谐系统 110 和其他部件，操作人员可在确定误差原因时遇到困难。还应该注意，诸如信噪比和/或误码率之类的其他测试可测试数字调谐器。更具体地，这些测试可被配置成与系统的其余部分相隔离地测试调谐器。此外，在测试视频输出时使用调谐器可造成可错误地指示修理效果的重复测试。

图 6 是示出可在来自图 1 的 STT 的内部视频测试期间有效的各示例性部件的框图。更具体地，在此非限制性示例中，RAM 128 中的测试应用程序 144 可包括测试图。所存储的测试图可包括用于传送到 VMS 460 的数学上完美的图案。因为测试应用程序包括此数学上完美的测试图，所以所存储的测试图与发送到 VMS 460 的测试图的任何偏离可导致与数字 STT 113 的一个或多个部件相关联的缺陷。

在运行中，测试应用程序部件 144 可将测试图发送给 MPEG 解码器 104 以供解码。MPEG 解码器 104 可解码该测试图并将经解码的测试图发送到帧缓冲器 108。帧缓冲器 108 可为数字编码器 112 保存经解码的测试图。帧缓冲器 108 可然后将测试图发送到可将测试图转换成模拟视频（和/或音频）并将该模拟信号发送给 RF 输出系统 118 和/或模拟输出系统 320 或 322 的数字编码器 112。VMS 460 可然后测试数字 STT 113 的视频分量。一般而言，相对标准的可测量的偏离（假定 VMS 460 的正确校准）通常指示 STT 113 的视频输出电路中的故障。

在图 6 的非限制性示例中被附加绘出的是可被配置成向处理器 102 发送测试命令的计算机设备 670。处理器 102 然后可便于 RAM 128 中的测试图向 MPEG 解码器 104 的传送。计算设备 670 还可将命令发送给 VMS 460，以供对数字 STT 113 执行多种不同视频测试中的任何一种。在至少一个非限制性示例中，命令可使 VMS 在模拟基带视频和射频调制视频的测试之间切换。在接受测试结果后，VMS 460 可将此数据发送给可将数据发送给存储设备 660 的计算设备 670。来自多个被测试 STT 的测试数据可在数据存储设备 672 中编译以供进一步分析。

图 7 是示出可在类似于来自图 1 的 STT 的具有 DVR 能力的 STT 的内部

视频测试期间有效的各示例性部件的框图。更具体地，在此非限制性示例中，测试图可被存储在硬盘驱动器 124 上，类似于由 DVR 客户程序 146 存储的数据。在运行中，为了视频测试目的，处理器 102 可被配置成便于 DVR 客户程序 146 的执行。在执行 DVR 客户程序 146 后，STT 113 的一个实施例可被配置成使 MPEG 解码器 104 直接从硬盘驱动器 124 读取测试图。其他实施例可被配置成硬盘驱动器 124 将测试图复制到 RAM 128 中的测试应用程序部件 144。RAM 128 然后可将测试图发送到 MPEG 解码器 104。

类似于图 7 的配置，图 8 中的 STT 113 也可被配置成使 MPEG 解码器 104 将测试图发送到帧缓冲器 108。帧缓冲器 108 可将测试图发送到数字编码器 112。数字编码器 112 然后可将测试图转换成模拟视频（和/或音频），且经由射频输出系统 118 将模拟信号发送给 VMS 460。

图 8 是示出可在类似于来自图 1 的 STT 的采用闪存的 STT 的内部视频测试期间有效的各示例性部件的框图。更具体地，在此非限制性示例中，如参考图 7 所示，测试图可被存储在可驻留于闪存 126 中的测试应用程序存储器 130 内。在图 8 中，测试图可如参考图 7 所述地进入数字编码器 112。然而在接收测试图后，在图 8 的非限制性示例中，数字编码器 112 可将所接收的测试图转换成模拟信号，并且经由射频输出系统 118 将那信号发送给 VMS 460。VMS 460 可分析所接收的信号以确定 STT 133 是否正常运行。此外，计算设备 670 可进一步分析所接收的数据并便于数据在数据存储器 672 中的存储。此外，如上所讨论地，计算设备 670 还可耦合到辅助输入 350 以供对处理器 102 提供测试命令。

图 9 是示出可在类似于来自图 1 的 STT 的采用图形引擎的 STT 的内部视频测试期间有效的各示例性部件的框图。更具体地，在此非限制性示例中，处理器 102 可指令图形引擎 148 将测试图发送到帧缓冲器 108。帧缓冲器 108 可保存测试图并将测试图发送到数字编码器 112。数字编码器 112 可将所接收的测试图转换成模拟形式以供 VMS 460 测试。然而，使用图形引擎基础结构可不测试会更复杂且倾向于不正确组装的 MPEG 解码器 104。相反，如果需要单独测试图形基础结构，则测试可以是有用的。

应该注意，虽然在一些实施例中，计算设备 770 和数据存储器 664 耦合到

STT 113、213、313，但是这是非限制性示例。更具体地，取决于具体配置，计算设备 770 和/或数据存储器 772 可耦合到 STT 113、213、313，然而此不应被解释成暗指这样的配置被限于仅在此公开内容中示出的那些实施例。

图 10 是示出可在来自图 2 的 STT 的视频测试期间有效的各示例性部件的框图。更具体地，在这种配置中，测试图发生器 1060 可耦合到模拟调制器 1062。测试图发生器 1060 可被配置成生成测试图并将所生成的测试图发送给模拟调制器 1062。模拟调制器 1062 可调制测试图并将经调制的测试图发送到射频输入系统 216。射频输入系统 216 可将测试图发送给调谐器 210。调谐器 210 可将 STT 213 调谐到与测试图有关的一个或多个信道，并将测试图发送给模数转换器 206。模数转换器 206 可将所接收的测试图转换成数字域，并将经转换的测试图发送给模拟解码器 204。模拟解码器 204 可数字地解码经转换的模拟测试图，并将该经解码的测试图发送到帧缓冲器 208。帧缓冲器 208 可将测试图发送给可为 VMS 460 将测试图从数字域转换成模拟视频的数字编码器 212。数字编码器 212 然后可将经转换的测试图经由射频输出系统 218 发送给 VMS 460。

如以上参考图 6 所讨论地，虽然以上配置可为模拟 STT 213 提供测试能力，但是这种配置的准确度可由于外部测试设备（例如测试图发生器 1060、模拟调制器 1062、和/或耦合测试设备的连接设备）的出现而减少。由于外部测试设备会不正常运行、不正常配置、和/或不正常连接，所以来自视频测试的结果的准确度可受损。

图 11 是示出可在来自图 2 的 STT 的内部视频测试期间有效的各示例性部件的框图。更具体地，在图 11 的模拟 STT 213 中，处理器 202 可指令测试图从 RAM 228 中的测试应用程序部件 244 被发送到 MPEG 解码器 204。MPEG 解码器 204 可解码所接收的测试图并将经解码的测试图发送到第一帧缓冲器 208a。第一帧缓冲器 208a 然后可将测试图发送给第一数字编码器 212a。第一数字编码器 212a 可将所接收的测试图转换成模拟视频（和/或音频）信号，并将经转换的信号发送给射频调制器 218a（其可以是来自图 2 的射频输出系统 218 的一部分）。射频调制器 218a 可调制所接收的测试图，并经由射频输出端口 218b（其也可以是来自图 2 的射频输出系统 218 的一部分）将经调制的测试

图发送给衰减器 1160。

衰减器 1160 可衰减测试图，并将经衰减的测试图发送给可以是射频输入系统 216 的一部分的射频输入 216b。射频输入系统 216 可将所接收的测试图发送给可将模拟 STT 213 调谐到所需信道的调谐器 210。需要衰减器改变在测试下被输入到 STT 的射频输入的信号的强度。例如，它能在低信号电平下测试视频输入。应该注意，这用非常少的测试设备（1 个衰减器）测试 100% 的模拟信号路径，这在工厂环境中是非常有利的。

调谐器 210 然后可将测试图发送给模数转换器 206。模数转换器 206 可将模拟测试图转换成数字形式，并将数字化的测试图发送给模拟解码器 204。如以上所讨论地，模拟解码器 204 可接收并数字化地解码测试图，并将经解码的测试图发送给第二帧缓冲器 208b。第二帧缓冲器 208b 可将测试图发送给可将数字测试图转换成模拟视频信号的第二数字编码器 212b。第二数字编码器 212b 然后可将测试图经由第二部件系统 252 发送给 VMS 460。

图 12 是示出可在来自图 3 的 STT 的内部视频测试期间有效的各示例性部件的框图。更具体地，计算设备 670 可为测试应用程序部件 244 将命令发送给处理器 302，从而将测试图发送给第一数字解码器。第一数字解码器可解码所接收的测试图并将经解码的测试图发送到第一帧缓冲器 308a。注意，测试图在测试下可源自 STT 内部或连接到 STT 的任何计算机可读介质。非限制性示例包括 RAM、闪存、HDD、或外部附连 USB 存储设备。

第一帧缓冲器 308a 可将测试图发送给可将所接收的测试图转换成模拟形式的第一数字编码器 312a。第一数字编码器 312a 然后可将测试图发送给可被配置成射频调制器 318a，其可调制模拟信号并将模拟信号经由射频输出 318b 发送给衰减器 1160。衰减器 1160 可衰减测试图，并将经衰减的测试图经由射频输入端口 316b 发送给第二调谐器 310b。此“回送”系统能同时测试多视频路径。如果高质量视频成功地从信号链的一端出现，则可能整条链正在正确运行。除了除去相当量的测试设备之外，一次测试整条链也将降低测试时间。

第二调谐器 310b 可将模拟 STT 312 调谐到针对测试图的所需信道，并可将测试图发送给第二模数转换器 306b。第二模数转换器 306b 可将测试图转换成数字形式，并可将经转换的测试图发送给第二模拟解码器 304b。第二模拟解

码器 304b 可解码测试图并将经解码的测试图发送到第二帧缓冲器 308b。第二帧缓冲器 308b 可将测试图发送给第二数字编码器 312b。第二数字编码器 312b 可将测试图转换成模拟形式，并将经转换的测试图经由第二输出系统 352 发送给 VMS 460。VMS 460 可分析所接收的测试图，以确定模拟 STT 313 中的误差。计算设备 670 可便于此分析，并可将与此分析有关的数据发送给数据存储器 672。

此外，如果操作人员需要测试不同视频路径（例如包括第一调谐器 310a 的路径）的视频能力，操作人员可配置视频测试，以使第二数字编码器 312b 耦合到射频调制器 318a，且第一调谐器 310a 耦合到射频输入端口 316b。此外，第一数字编码器 312b 经由第一模拟输出系统 320 耦合到 VMS 460。如以下更详细所述地，以此配置运行来自 RAM 328 的测试图可测试模拟 STT 213 中的其他部件。此外，一些实施例可被配置成激活 DVR 客户程序 346，以将测试图从硬盘驱动器经由 DVR 基础结构发送给第一模拟解码器 304a。类似地，一些实施例可被配置成在闪存 326 中存储测试应用程序存储器 330，并将测试图发送给第一模拟解码器 304a。

图 13 是示出类似于来自图 4 的 STT 的采用分量视频系统的内部视频测试的框图。更具体地，计算设备 670 可便于来自 RAM 328 的测试图向第一解码器 304a 的传送。第一解码器 304a 可解码所接收的测试图并将经解码的测试图发送给第一帧缓冲器 308a。第一帧缓冲器 308a 可将所接收的测试图发送给可编码测试图并将经编码的测试图发送给第一模拟输出系统 320 的第一数字编码器 312。第一模拟输出系统 320 可耦合到可便于测试图向第二模数转换器 306b 传送的第一模拟输入系统 322。应该注意，以上说明提供一种自测试辅助输入的方法。

第二模数转换器 306b 可将测试图从模拟形式转换成数字形式，并可将其测试图发送给第二模拟解码器 304b。第二模拟解码器 304b 可解码测试图并将经解码的测试图发送给第二帧缓冲器 308b。第二帧缓冲器 308b 可将测试图发送给可编码测试图并将经编码的测试图经由模拟输出系统 352 发送给 VMS 460 的第二数字编码器 312b。VMS 460 可分析所接收的测试图，以确定模拟 STT 213 是否正常运行。计算设备 660 可便于此分析，并且便于在数据存储器 662



的分析的存储。

图 14 是示出用于测试诸如来自图 3 的模拟 STT 之类的 STT 的至少一个部件的示例性过程的功能性流程图。更具体地，在至少一个非限制性示例中，射频输入 1416 可耦合到射频前端 1411 并将数据发送到射频前端 1411。此外，射频前端 1411 可接收可包括传输流的经调制数据。射频前端 1411 可将经调制数据发送给调谐器 1410a、1410b、1410c 中的任何一个或多个，调谐器可调谐到基带频率并将所接收的数据发送给模数转换器 1406a、1406b 和 1406c 中的一个或多个。如果调谐器 1410 中的数据包括模拟域中的数据，则模数转换器 1406 可将模拟数据发送给模拟编码器 1405，其可解码数据并发送给 MPEG 编码器 1413。MPEG 编码器 1413 可编码数据并将所编码的数据发送给耦合到 RAM 缓冲器 1415 的硬盘驱动器 1424。

如果调谐器 1410 的一个或多个中的数据包括数字域中的数据，则模数转换器 1406 可发送数字数据到可解调和/或解码所接收数据的数字解调器和解密器 1408。不管来自调谐器 1410 的数据是否包括模拟数据或数字数据，混路和路由部件 1417 可接收数据并将所接收的数据路由到 MPEG 解码器 A 或 MPEG 解码器 B 以供解码。经解码的数据可被发送到混路、路由、复合、帧缓冲器部件 (MRCFB) 1489。MRCFB 1489 可被配置成接收经解调数据，并将数据路由到输出的一个或多个。此外，MRCFB 1489 可被配置成混合从 GRFX 引擎 1448 接收的图形和从 MPEG 解码器 1404 接收的视频。来自 MRCFB 1489 的数据可被发送到数字视频输出 1452b 和/或数字编码器 1412，其可编码所接收数据并发送到模拟视频 A 1420a 和/或模拟视频 B 1452b。

还被包括在图 14 的非限制性示例中的是闪存 1426、RAM 1428、处理器 1402、与测试设备通信 1479、以及通信 1499。在操作中，可在 RAM 缓冲器 1415 从闪存 1426 和/或 RAM 1428 接收测试图，或经由处理器 1402 生成。然后可为显示准备数据，如以上所讨论地。与测试设备通信部件 1402 的通信然后可用处理器 1402 进行以确定 STT 是否正常运行。

图 15 是示出可用于测试类似于来自图 4 的 STT 的 STT 的数字编码器的示例性过程的流程图。在框 1570，测试图被嵌入数字编码器 112。操作人员然后将视频测量系统(VMS)460 耦合到数字 STT 113 的射频输出系统(框 1572)。

VMS 460 然后可接收测试图作为视觉显示和/或作为用于分析的数据以确定数字编码器 112 是否正常运行（框 1574）。

如以上所讨论地，虽然这样的技术可向操作人员提供确定数字编码器 112 是否正常运行的能力，但是未测试数字 STT 113 的其他部件。因为没有测试其他部件，所以可不测试也被配置用于显示视频的其他部件。可对输入、解码器、帧缓冲器、输出等的一个或多个排列重复该过程。

图 16A 是示出可用于测试诸如关于来自图 5 的 STT 所述的那些部件的多个 STT 部件等的示例性过程的流程图。更具体地，在框 1670，测试图发生器 564 生成测试图。实时编码器 562 然后可从测试图发生器 664 接收测试图（框 1672）。实时编码器 562 可将测试图转换成数字形式（框 1674），并且将经转换的测试图发送到 QAM 560。QAM 调制经转换的测试图（框 1676）并将经调制的测试图发送到调谐器 110。调谐器 110 接收经调制的测试图，并将数字 STT 113 调制到所需信道（框 1678）。该流程可然后进入到在图 16B 中继续的跳转框（jump block）1679。

图 16B 是来自图 16A 的流程图的继续。从跳转框 1679，跳转框 1681 进入到解调器 106 从调谐器 110 接收测试图并解调该测试图的框 1680（框 1680）。解码器 104 从解调器 106 接收测试图并解码该测试图（框 1682）。帧缓冲器 108 然后接收被解码的测试图，并保存测试图以供传递到数字编码器 112（框 1684）。数字编码器 112 接收测试图并将所接收的测试图转换成模拟视频信号（和/或音频信号），如框 1686 所示。VMS 460 然后可接收并测量经转换的测试图（框 1688）。

图 17 是示出用于诸如来自图 6 的 STT 之类的 STT 的内部视频测试的示例性过程的流程图。更具体地，在框 1770，测试图存储在 RAM 228 中。RAM 228 可将测试图作为传输流发送给诸如 MPEG 解码器 428 之类的解码器。解码器 428 可解码所接收的测试图并将经解码的测试图发送给帧缓冲器 208（框 1772）。帧缓冲器 208 接收测试图，并为数字编码器 212 保存测试图（框 1774）。数字编码器 212 从帧缓冲器接收测试图，并将测试图转换成模拟视频（和/或音频）信号（框 1776）。数字编码器然后可将模拟视频（和/或音频）信号发送给 VMS 460（框 1778）。

应该注意，虽然框 1770 示出测试图被存储于 RAM 228，但这是非限制性示例。更具体地，如其中所讨论地，测试图可被存储在任何易失性和/或非易失性存储部件中，包括但不限于 DVR 存储设备、硬盘驱动器等。此外，如以下所讨论地，可为测试 STT 的一个或多个部件而生成测试图。

图 18 是示出用于类似于来自图 9 的 STT 的通过采用图形引擎的 STT 的内部视频测试的示例性过程的流程图。更具体地，在框 1870，处理器 102 可经由图形引擎产生测试图。处理器 102 然后可指示图形引擎 148 将测试图发送给帧缓冲器 108（框 1872）。在接收测试图后，帧缓冲器 108 可为数字编码器 112 保存测试图（框 274）。数字编码器 112 可从帧缓冲器 108 接收测试图，并可将测试图转换成模拟视频（和/或音频），如框 1876 所示。数字编码器 112 可然后将模拟视频（和/或音频）发送给 VMS 460（框 1878）。

图 19 是示出用于类似于来自图 10 的 STT 的模拟 STT 的视频测试的示例性过程的流程图。更具体地，在框 1970，测试图发生器 1060 可生成测试图。模拟调制器 1062 可从发生器 1060 接收测试图。在接收测试图后，模拟调制器 1062 可调制测试图（框 1972）。调谐器 210 然后可接收经调制的测试图，并将模拟 STT 213 调谐到所需信道（框 1974）。模数转换器 206 可接收测试图，并将模拟测试图转换到数字域（框 1976）。模拟解码器 204 然后可接收测试图，并数字化地解码所接收的测试图（框 1978）。

帧缓冲器 208 可为数字编码器 212 接收并保存经解码的测试图（框 1980）。数字编码器 212 然后可从帧缓冲器接收测试图，并将测试图转换成模拟视频和/或音频信号（框 1980）。VMS 460 然后可从数字编码器 212 接收视频（和/或音频）（框 1982）。

图 20A 是示出用于类似于来自图 11 的 STT 的模拟 STT 的内部视频测试的示例性过程的流程图。更具体地，在框 2070，解码器 204 从 RAM 228 取回测试图。此外，解码器 204 可数字地解码被取回的测试图（框 2070）。第一帧缓冲器 208a 可从解码器 204 接收经解码的测试图，并可为第一数字编码器 212a 保存测试图（框 2072）。第一数字编码器 212a 然后可从第一帧缓冲器 208a 接收测试图，并将所接收的测试图转换成模拟形式（框 2074）。射频（RF）调制器 218a 可从第一数字编码器 212a 接收模拟测试图。射频调制器 218a 然后

可将测试图转换成 RF 信号(框 2076)。耦合到射频输入 216b 和射频输出 218b 的衰减器 1160 可从射频调制器 218a 接收测试图(经由衰减器 1260),并将测试图发送给调谐器 210(框 2078)。流程图然后可经由跳转框 2080 进入图 20B。

图 20B 是来自图 20A 的流程图的继续。更具体地,从跳转框 2082,调谐器 210 经由射频输入 216b 接收测试图,并将模拟 STT 213 调谐到所需信道(框 2084)。模数转换器 206 可从调谐器接收测试图,并将测试图转换成数字域(框 2086)。解码器 204 可从模数转换器 206 取回测试图,并解码被取回的测试图(框 2088)。第二帧缓冲器 208b 然后可从解码器接收测试图,并可为第二数字编码器 112b 保存经解码的测试图(框 2090)。第二数字编码器 112b 从第二帧缓冲器 108b 接收测试图,并将测试图转换成模拟形式(框 2092)。VMS 460 然后可从第二数字编码器 112b 接收测试图以供分析模拟 STT 213 的运行(框 2094)。

图 20A 是示出用于类似于来自图 12 的 STT 的具有多个调谐器的模拟 STT 的内部视频测试的示例性过程的流程图。更具体地,在框 2070a,解码器 304a 可从 RAM 328 取回测试图。解码器 304a 可然后数字地解码被取回的测试图(框 2070a)。第一帧缓冲器 108a 可从解码器 304a 接收经解码的测试图,并可为第一数字编码器 112a 保存测试图(框 2072a)。第一数字编码器 112a 从第一帧缓冲器接收测试图,并将测试图转换成模拟信号。第一数字编码器 112 然后可将测试图发送到 RF 调制器 418b(框 2074a)。测试图可被传送至 RF 输出 318b、衰减器 1160 通信,且然后传送至 RF 输入 316b。RF 输入然后可将测试图路由到第二调谐器 310b(框 2076a)。第二调谐器 310b 可将模拟 STT 213 调谐到所需信道,并将测试图发送到第二模数转换器 306b(框 2078a)。第二模数转换器 306b 可将所接收的测试图转换到数字域,并将经转换的测试图发送给第二解码器 304b(框 2080a)。第二解码器 304b 然后可解码所接收的图形,并将测试图发送给第二帧缓冲器 308b(框 2082a)。流程图然后可进入到跳转框 2084a。

图 20B 是来自图 20A 的流程图的继续。更具体地,从跳转框 2070b,流程图继续,其中从第二帧缓冲器 308b 接收测试图并为第二数字编码器 312b 保存测试图(框 2072b)。第二数字编码器 112b 然后可接收测试图,编码测试图,

并将所编码的测试图发送给 VMS 460 (框 2074b)。从所接收的测试图的质量 (以及原始测试图的知识), VMS 460 可确定所测试部件的功能性(框 2076b)。如果 VMS 460 确定测试部件没有正常运行 (框 2078b), 则 VMS 460 可便于维修以解决所确定的问题 (框 2086b)。VMS 460 然后可将检测到的问题报告给计算设备 671 和/或数据存储器 672。

如果另一方面, VMS 460 确定被测试部件正常运行, 则操作人员可将耦合到第二模拟输出 452 的 VMS 460 重新路由到第一模拟输出 320 (框 2080b)。操作人员然后可将第二数字编码器 112b 的输出重新路由到 RF 调制器 318a (框 2082b)。此新配置可便于测试与第一调谐器 310a 相关联的 STT 部件。同样地, 第二解码器然后可从 RAM 328 接收测试图 (框 2084b)。流程图然后可进入到跳转框 2088b。

图 20C 是来自图 20B 的流程图的继续。在跳转框 2070c, 第二解码器 304b 然后可解码测试图, 并将经解码的测试图发送到第二帧缓冲器 308b (框 2072c)。第二帧缓冲器 308b 然后可为第二数字编码器 312b 保存测试图 (框 2074c)。第二数字编码器 312b 然后可将测试图转换成模拟信号, 并将被转换的测试图发送到 RF 调制器 318a (框 2076c)。RF 调制器然后可调制测试图, 并将经调制的测试图经由 RF 输出 318b 发送到 RF 输入 316b (框 2078c)。测试图被从 RF 输入发送到第一调谐器 310a, 这将模拟 STT 调谐到所需信道。调谐器然后可将测试图发送到第二模数转换器, 这可被配置成将所接收的测试图转换到数字域 (框 2080c)。第一模拟解码器 304a 可接收并解码所接收的测试图 (框 2082c)。第一帧缓冲器 308a 然后可接收测试图, 并为第一数字编码器 312a 保存所接收的测试图 (框 2084c)。第一数字编码器 312a 可接收测试图, 并将测试图发送给 VMS 460 (框 2084c)。

应该注意, 虽然在至少一个实施例中此流程图在框 2084c 被示为结束, 但是可进行所接收数据的进一步处理。更具体地, 参考图 20B (在框 2078b 开始), 可执行多个步骤中的任何步骤以便于用 STT 确定、证明和去除问题。在此公开内容中也可对其他流程图设置类似步骤。此外, 虽然图 20A、20B 和 20C 被示为包括便于维修和报告确定误差的步骤, 但是这是非限制性示例。更具体地, 在此所讨论的任何或所有流程图可包括这些步骤中的一个或多个。

图 22 是示出用于类似于来自图 13 的 STT 的采用 DVR 重放基础结构的模拟 STT 的内部视频测试的示例性过程的流程图。更具体地，在框 2270，第一解码器 304a 经由来自 DVR 客户程序 346 的命令从硬盘驱动器 324 接收测试图，并解码所接收的测试图。第一帧缓冲器 308a 然后可接收被解码的测试图，并为第一数字编码器 312a 保存测试图（框 2272）。第一数字编码器 312a 然后可从第一帧缓冲器 308a 接收测试图。第一数字编码器 312a 然后可将测试图转换成模拟视频（和/或音频），并将经转换的测试图发送到 RF 调制器 318a，从而被输出到 RF 输出 318b（框 2274）。第二调谐器 310b 可接收测试图，并将模拟 STT 调谐到所需信道。第二模数转换器 4306b 然后可从第二调谐器 314b 接收测试图，并将测试图转换到数字域（框 2276）。第二解码器 304 可从第二模数转换器 306b 取回测试图，并解码被取回的测试图（框 2278）。第二帧缓冲器 308b 可接收经解码的测试图，并为第二数字编码器 312b 保存所接收的测试图（框 2280）。第二数字编码器 312a 然后可从第二帧缓冲器 308b 接收测试图，并将测试图转换成模拟信号（框 2282）。VMS 460 然后可从第二数字编码器 312b 接收测试图以供分析 STT（框 2284）。

图 23 是示出用于类似于来自图 15 的 STT 的采用闪存的模拟 STT 的内部视频测试的示例性过程的流程图。在框 2370，第一解码器 304a 可从闪存 326 取回测试图，并数字化地解码测试图。第一帧缓冲器 308a 然后可从第一解码器 304a 接收经解码的测试图，并为第一数字编码器 312a 保存测试图（框 2372）。第一数字编码器 312a 然后可从第一帧缓冲器接收测试图，并将测试图转换成模拟视频和/或音频信号。第一数字编码器 312a 然后可将测试图发送到 RF 调制器以供调制，其然后可将测试图发送到 RF 输出端口（框 2374）。

第二调谐器 310b 然后可经由 RF 输入系统 316a 接收测试图，并可将模拟 STT 调谐到所需信道（框 2376）。第二模数转换器 304b 然后可从调谐器 310b 接收测试图，并将测试图转换到数字域（框 2378）。第二解码器可从模数转换器 306a 取回测试图，并数字化地解码被取回的测试图（框 2380）。第二帧缓冲器 308b 可接收经解码的测试图，并为第二数字编码器 312b 保存测试图（框 2382）。第二数字编码器 312b 从第二帧缓冲器 308b 接收测试图，并将所接收的测试图转换成模拟形式（框 2384）。VMS 360 然后可从第二数字编码器 312b

接收测试图以供分析（框 2386）。

图 24 是示出用于类似于来自图 15 的 STT 的通过采用辅助输入的模拟 STT 的内部视频测试的示例性过程的流程图。更具体地，在框 2470，第一解码器 304a 可从 RAM 328 取回测试图，并数字化地解码被取回的测试图（框 2470）。第一帧缓冲器 308a 然后可从第一解码器 304a 接收经解码的测试图，并为第一数字编码器 312a 保存测试图（框 2472）。第一数字编码器 312a 然后可从第一帧缓冲器 308a 接收测试图，并转换模拟视频和/或音频信号的测试图。第一数字编码器 312a 然后可将测试图发送到第一模拟输出 320（框 2474）。

第二模数转换器 306b 经由相连接的辅助输入 322 从辅助输出接收测试图，并将所接收的测试图转换到数字域（框 2476）。第二解码器 304b 然后可从第二模数转换器 306b 取回测试图，并解码被取回的测试图（框 2478）。第二帧缓冲器 308b 然后可接收经解码的测试图，并为第二数字编码器 312b 保存经解码的测试图（框 2480）。第二数字编码器 312a 然后可从第二帧缓冲器 308b 接收测试图，并将测试图转换成模拟信号（框 2482）。VMS 460 然后可从第二数字编码器 312b 接收测试图以供分析（框 2484）。

应该注意，在此包括的流程图示出软件的可能实现的体系结构、功能性和运行。在这点上，各个框可被解释成代表包括一个或多个用于实现具体逻辑功能的可执行指令的代码模块、片段或部分。还应该注意，在一些替换实现中，在框中注释的功能可不按顺序发生。例如，接连示出的两个框可实际上被基本同时执行，或者框可又是以相反顺序或毫不按顺序执行，这取决于所涉及的功能性。

应该注意，在此所列的可包括用于执行逻辑功能的可执行指令的有序列表的任何程序可在任何用于诸如基于计算机的系统、包含处理器的系统、或可从指令执行系统、装置或设备取得指令并执行指令的其他系统之类的指令执行系统、装置或设备的或与它们连接的计算机可读介质中具体化。在此文件的上下文中，“计算机可读介质”可以是可包含、存储、通信、传播或传输程序以供指令执行系统、装置、或设备使用或连同它们使用的任何装置。计算机可读介质可以例如是但不限于电子、磁性、光学、电磁、红外、或半导体系统、装置或设备。更多计算机可读介质的具体示例（非穷尽的列表）可包括具有一条或

多条布线的电气连接（电子）、便携式计算机磁盘（磁性）、随机存取存储器（RAM）（电子）、只读存储器（ROM）（电子）、可擦写可编程只读存储器（EPROM 或闪存）（电子）、光纤（光学）和便携式小型只读磁盘存储器（CDROM）（光学）。此外，本公开内容的某些实施例的范围可包括具体化在硬件或软件配置介质中具体化的逻辑中描述的功能性。

应该强调，上述实施例仅是实现的可能示例，仅为清楚理解本公开内容的原理而阐述。可对上述各实施例作许多变体和修改，而实质上不背离本公开内容的精神和原理。所有这些修改和变体旨在包括在本公开内容的范围内。

还应该注意，诸如“可”、“可以”、“也许”或“可能”之类的条件语言，除非另外具体声明、或在上下文中在使用时被另外理解，通常旨在传达某些实施例包括，（尽管其他实施例不包括）某些特征、元件和/或步骤。因而，这些条件语言通常不旨在暗指特征、元件和/或步骤以任何方式为一个或多个特殊实施例所需要，或者一个或多个特殊实施例必然包括用于在有或没有用户输入或提示的情况下确定这些特征、元件和/或步骤是否被包括在内，或是否在任何特殊实施例中执行的逻辑。



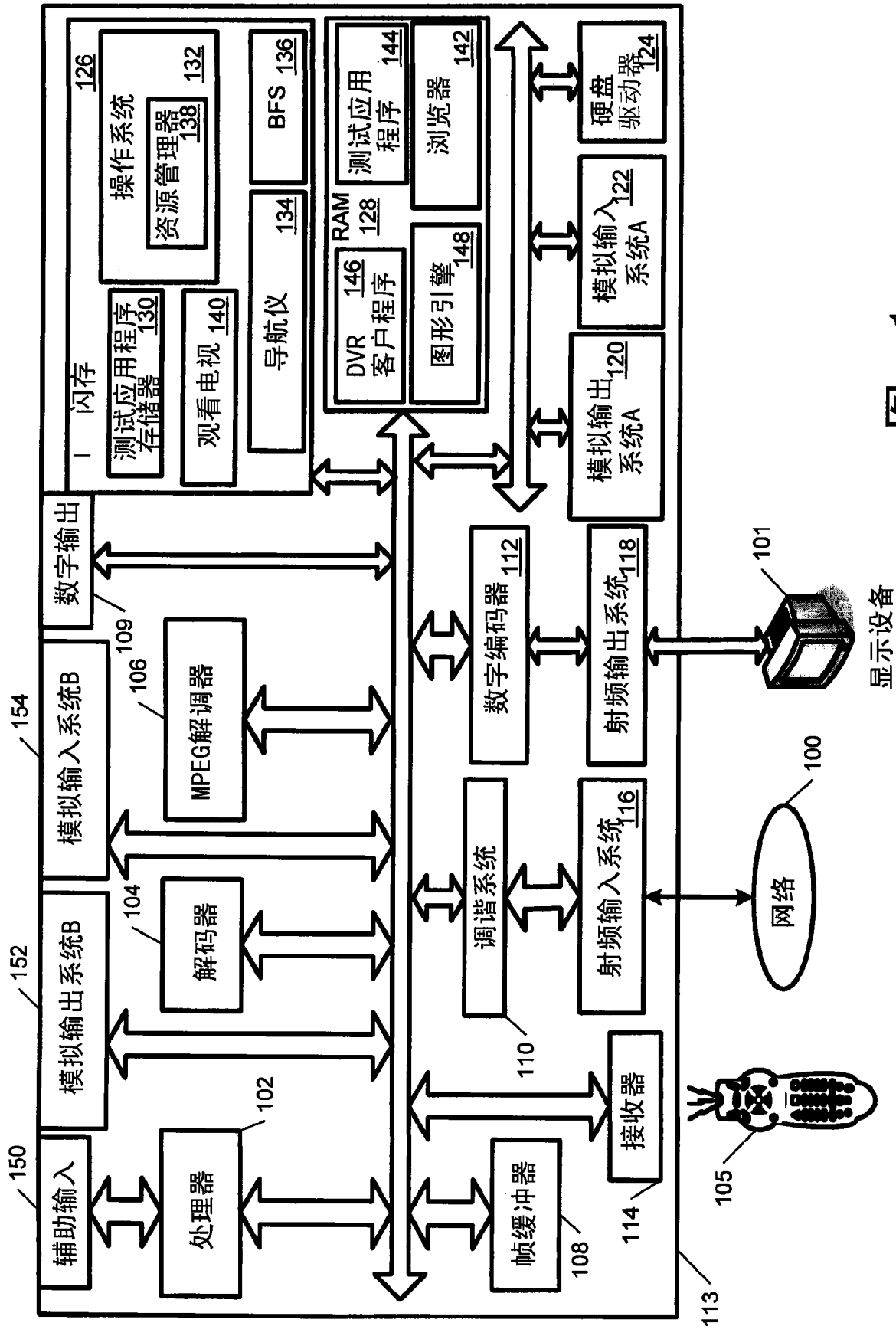


图 1

显示设备

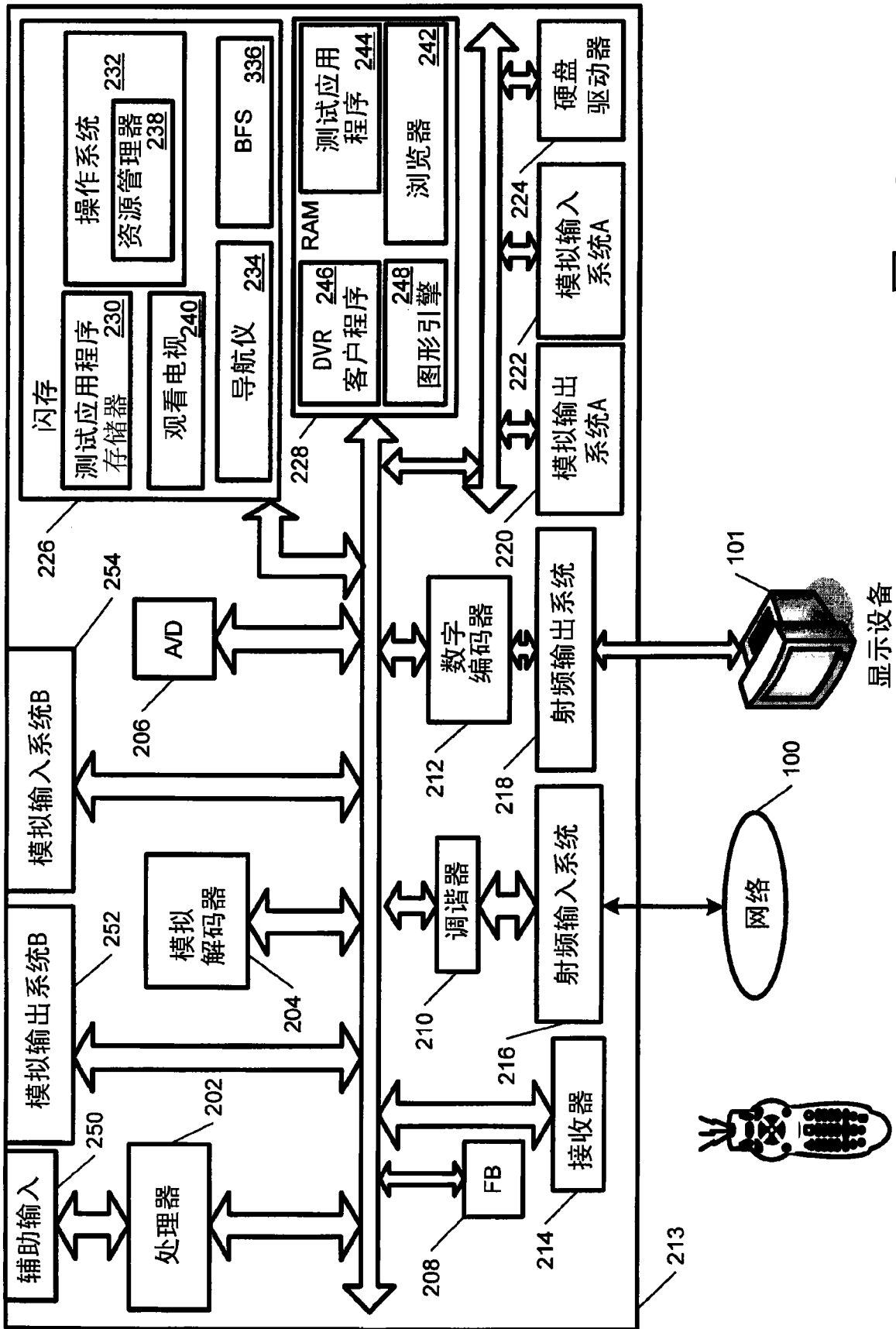


图 2

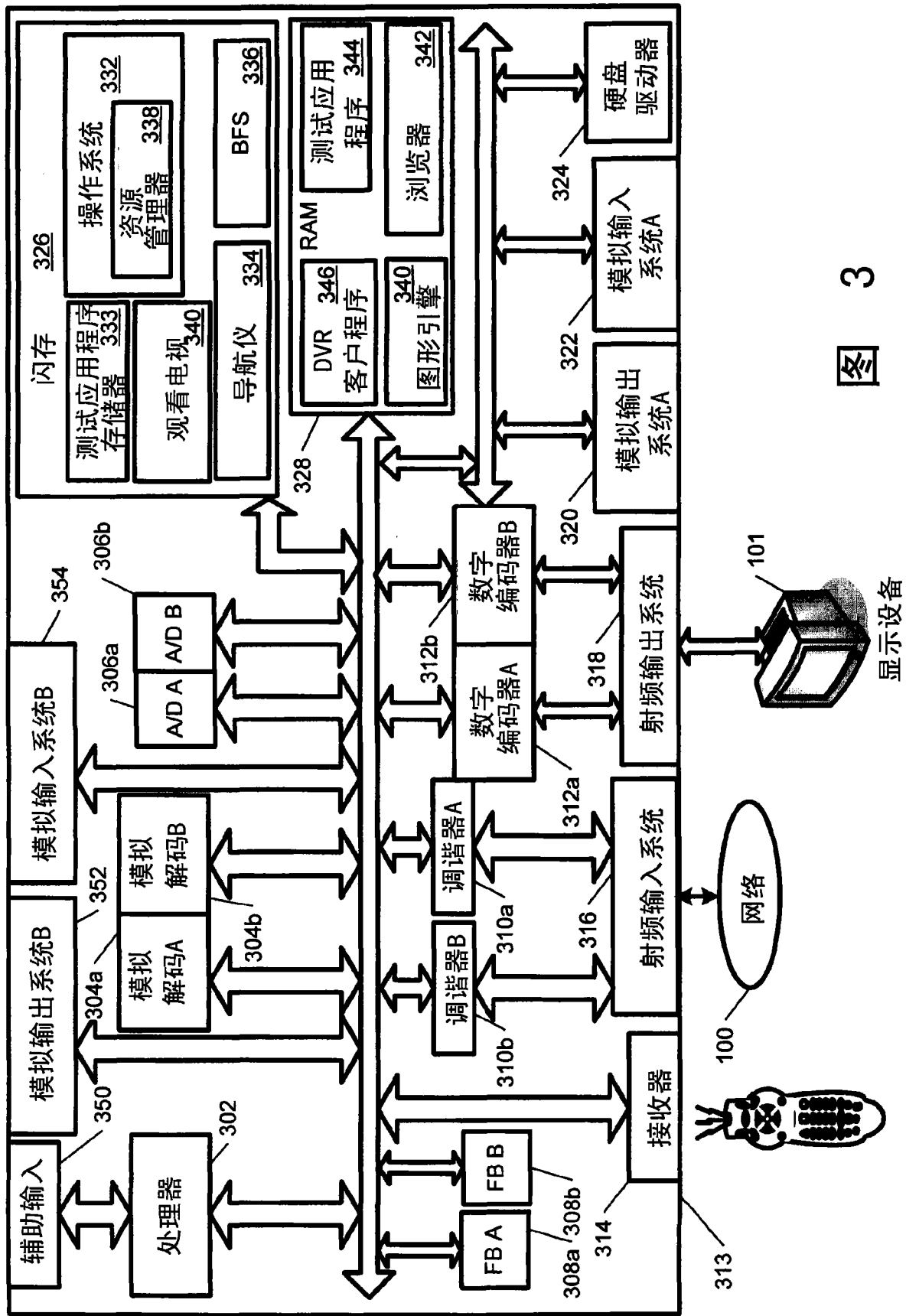


图 3

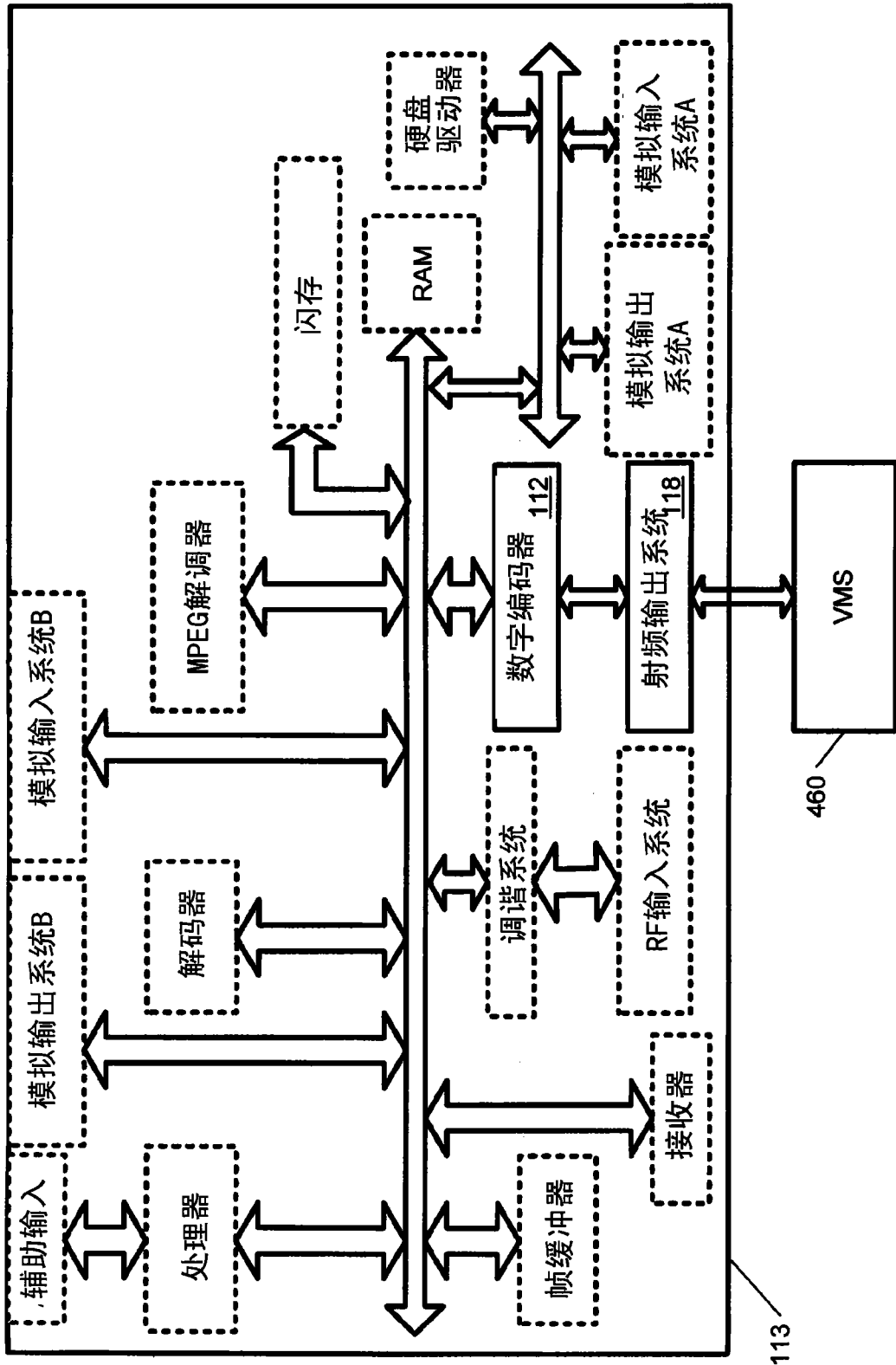


图 4

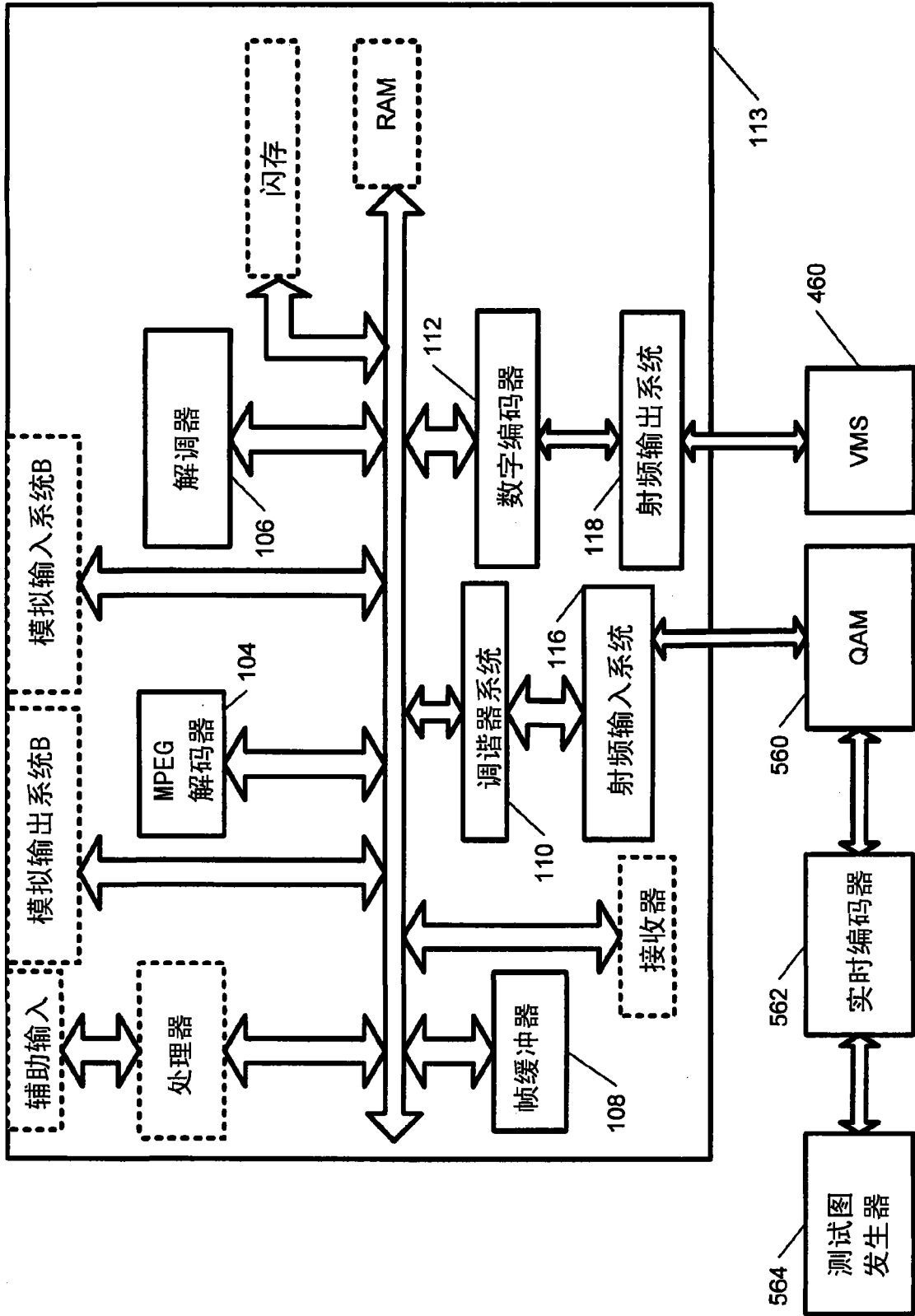


图 5



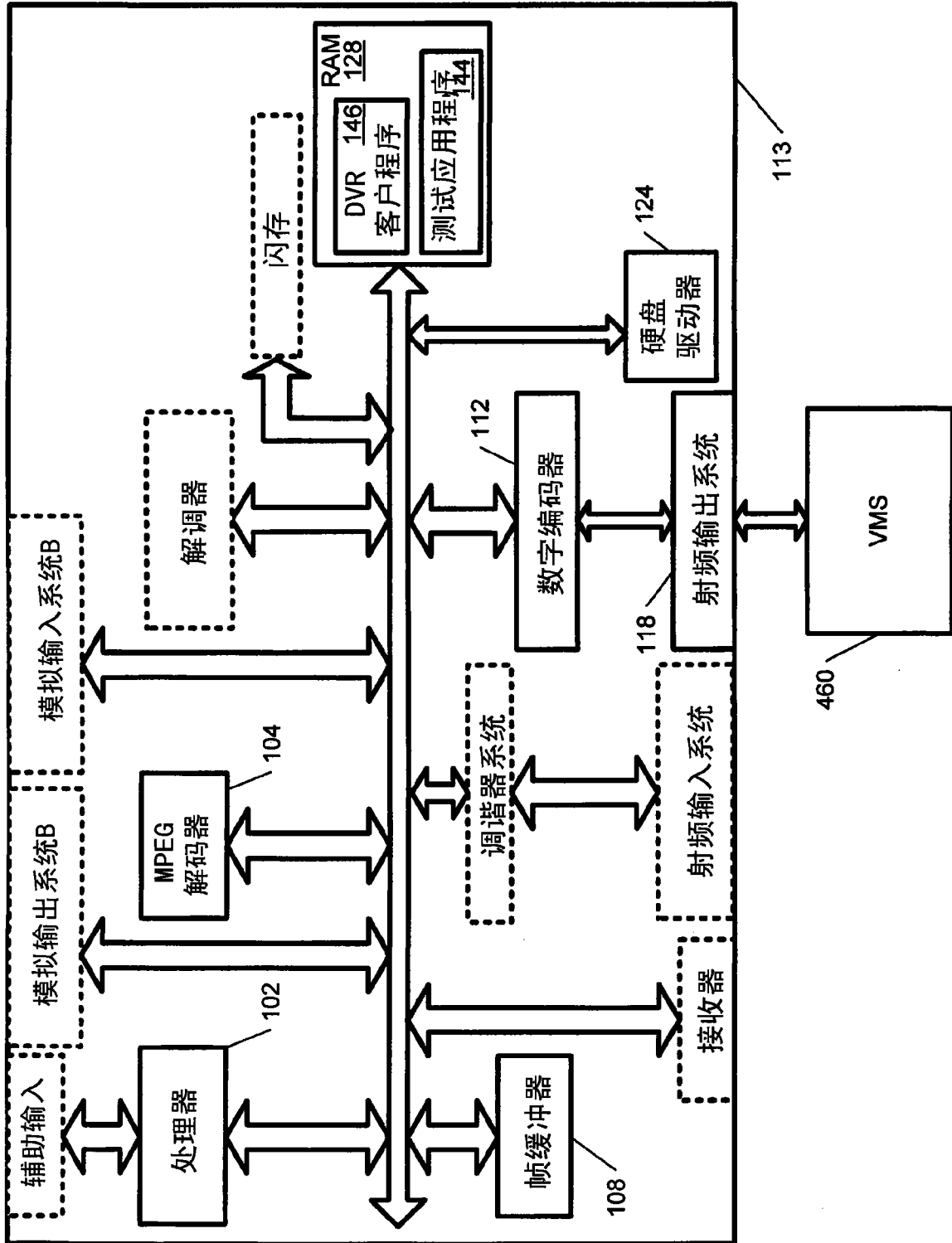


图 7

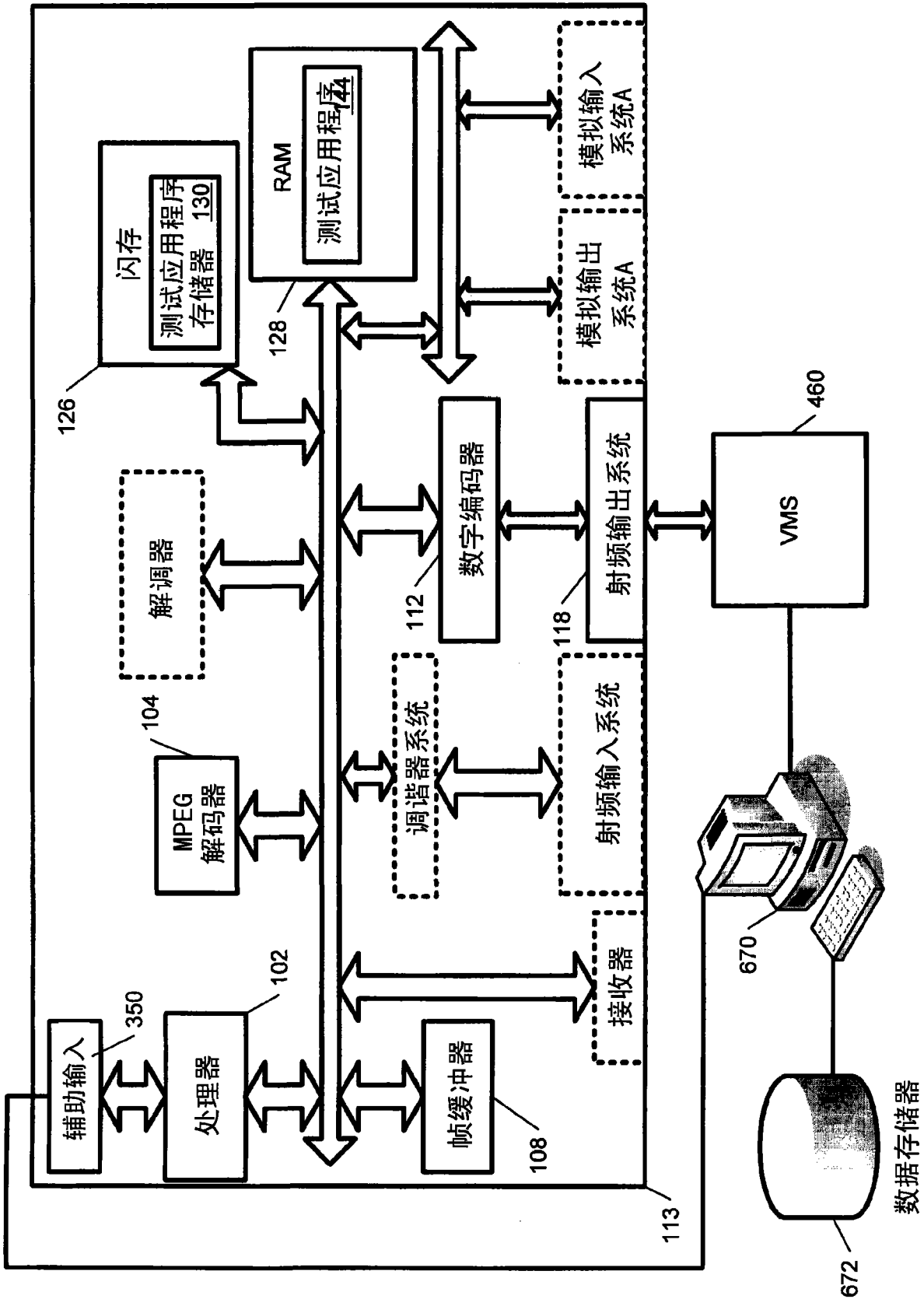


图 8



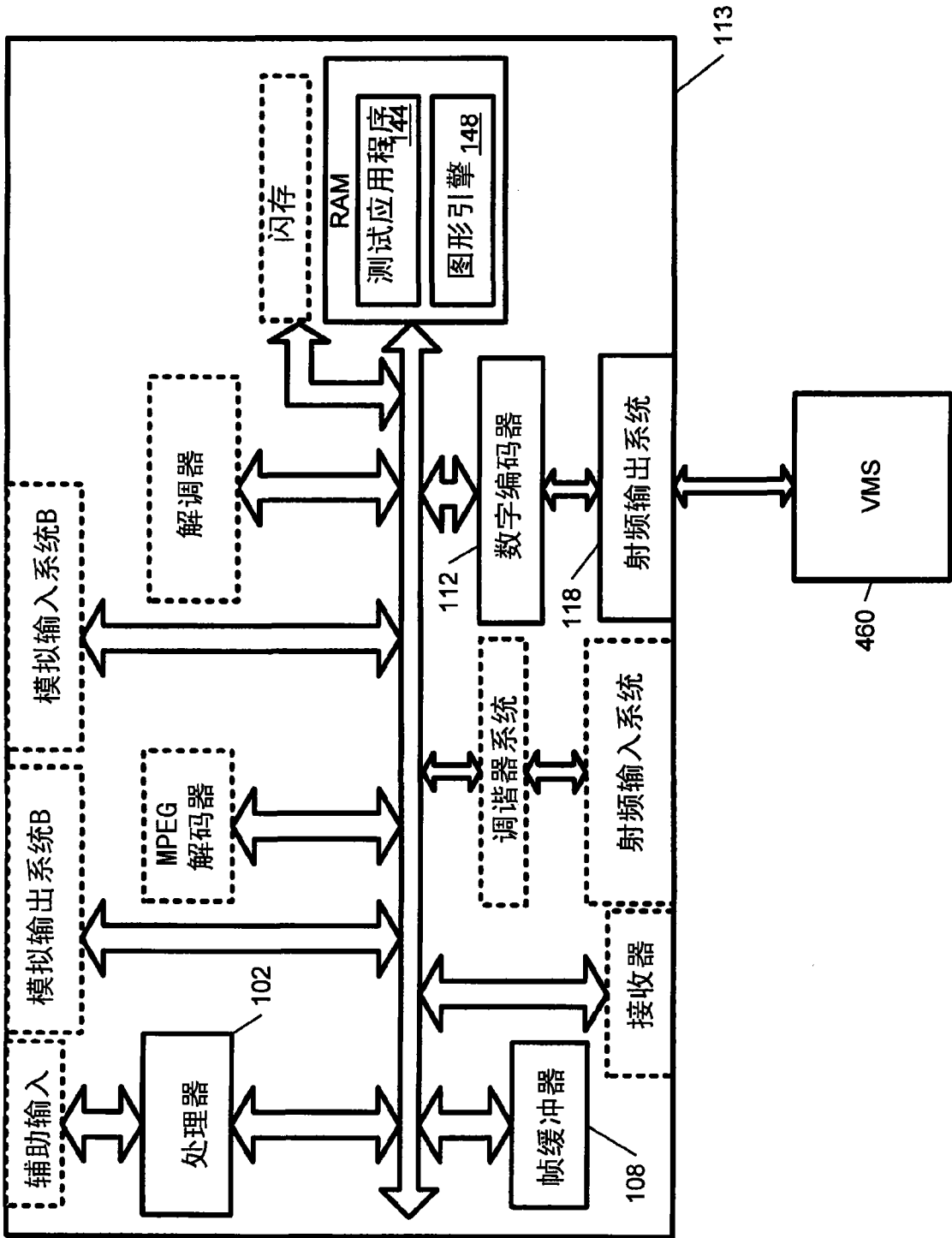


图 9

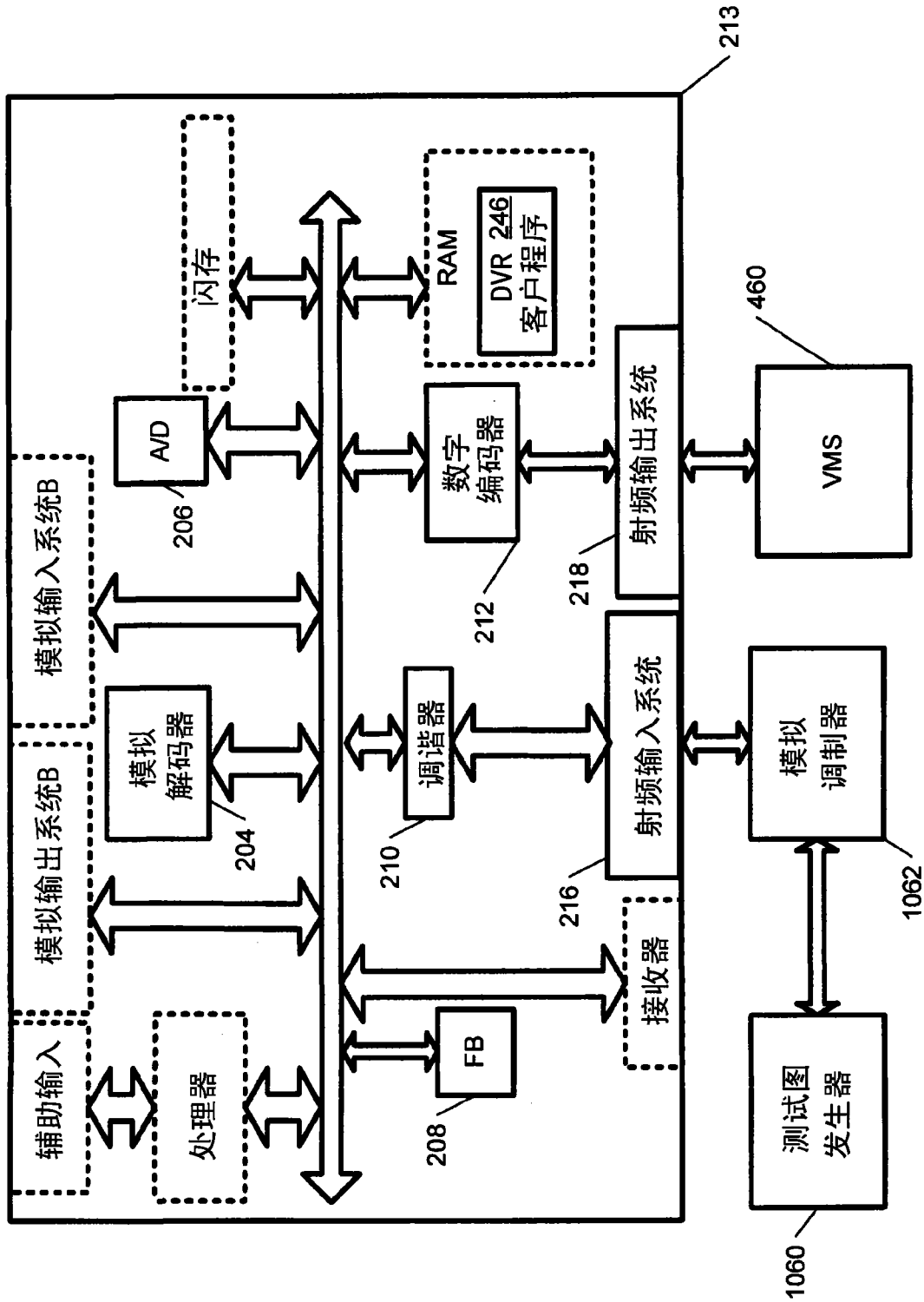


图 10

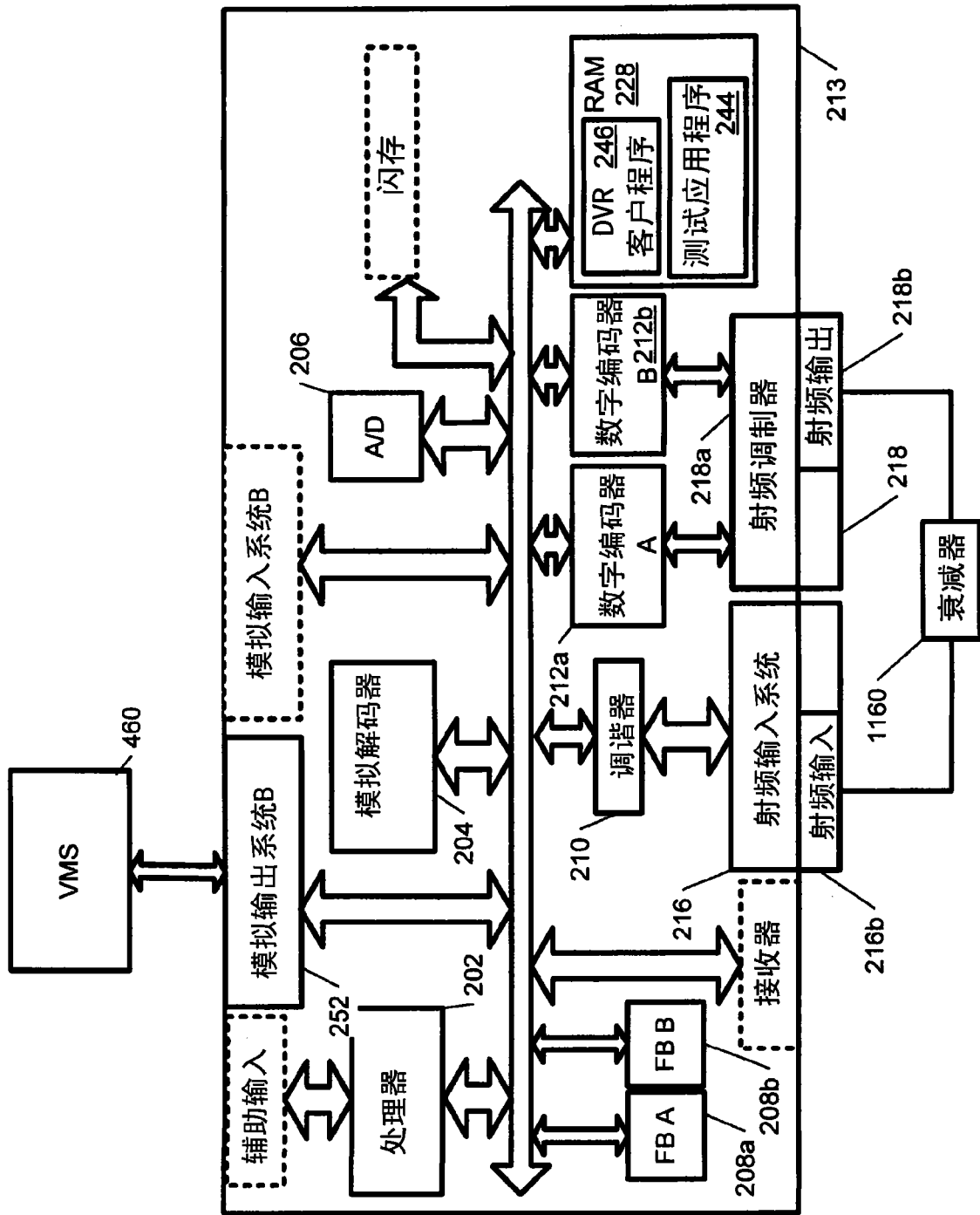


图 11

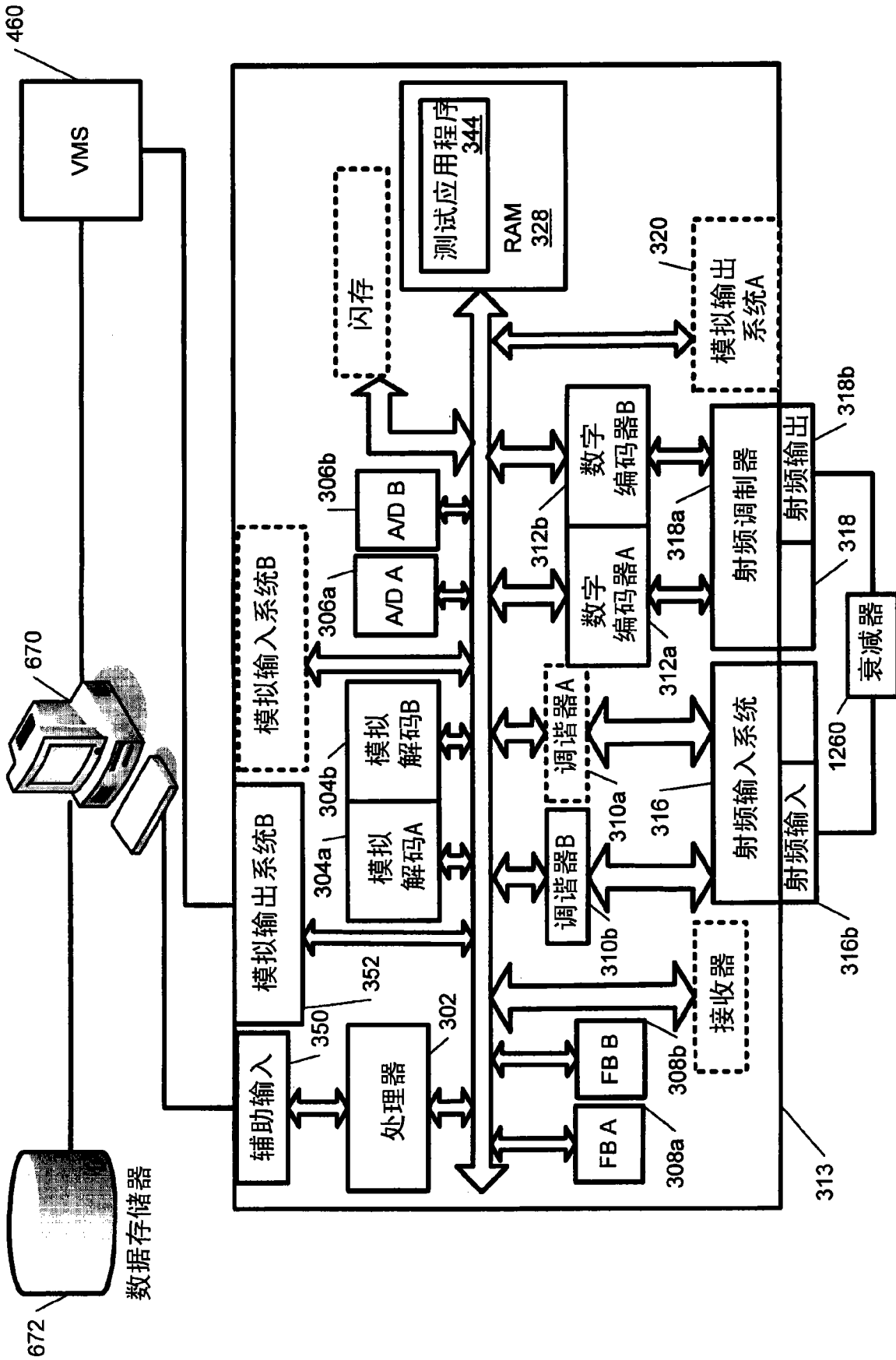


图 12

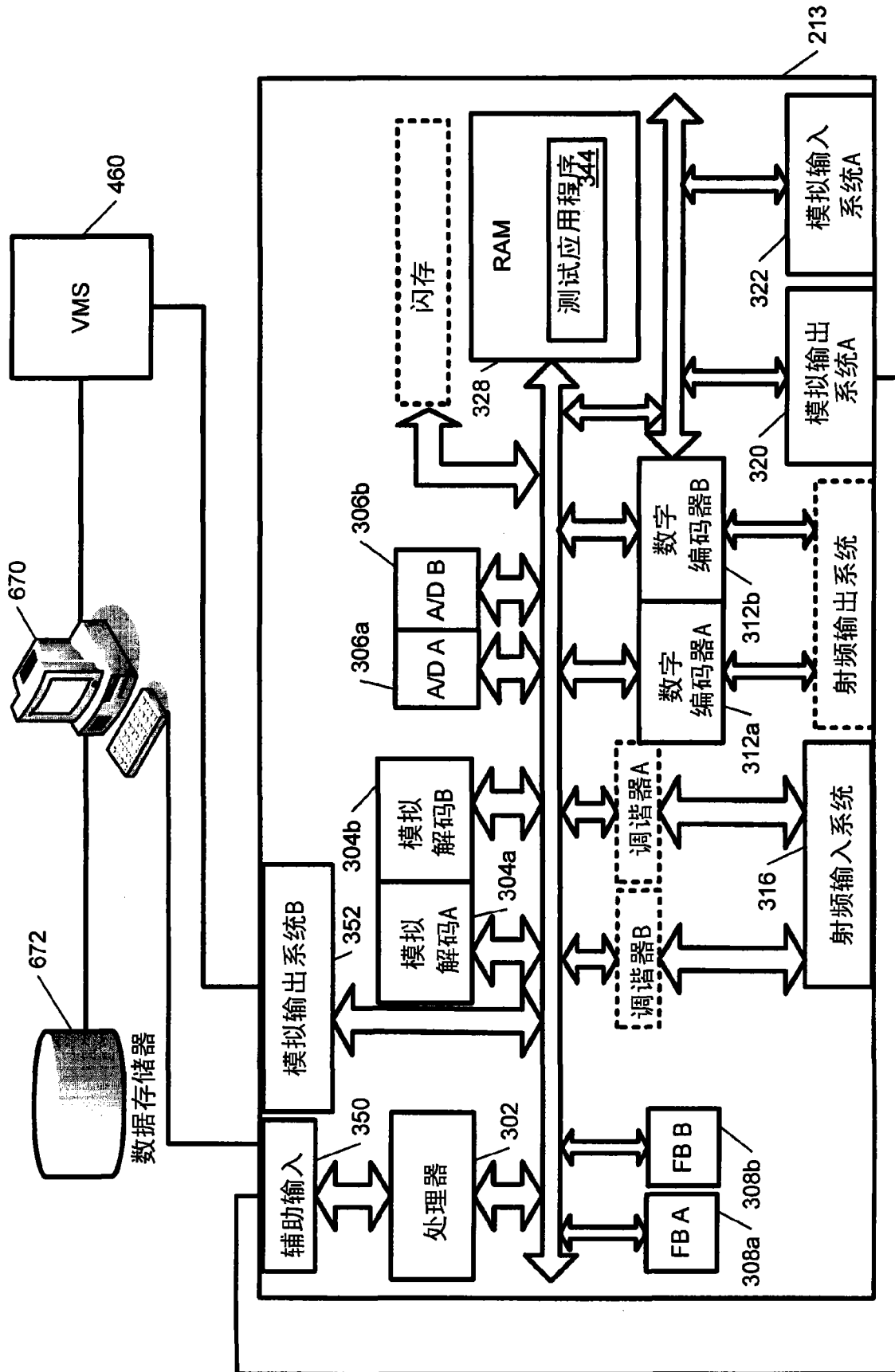


图 13

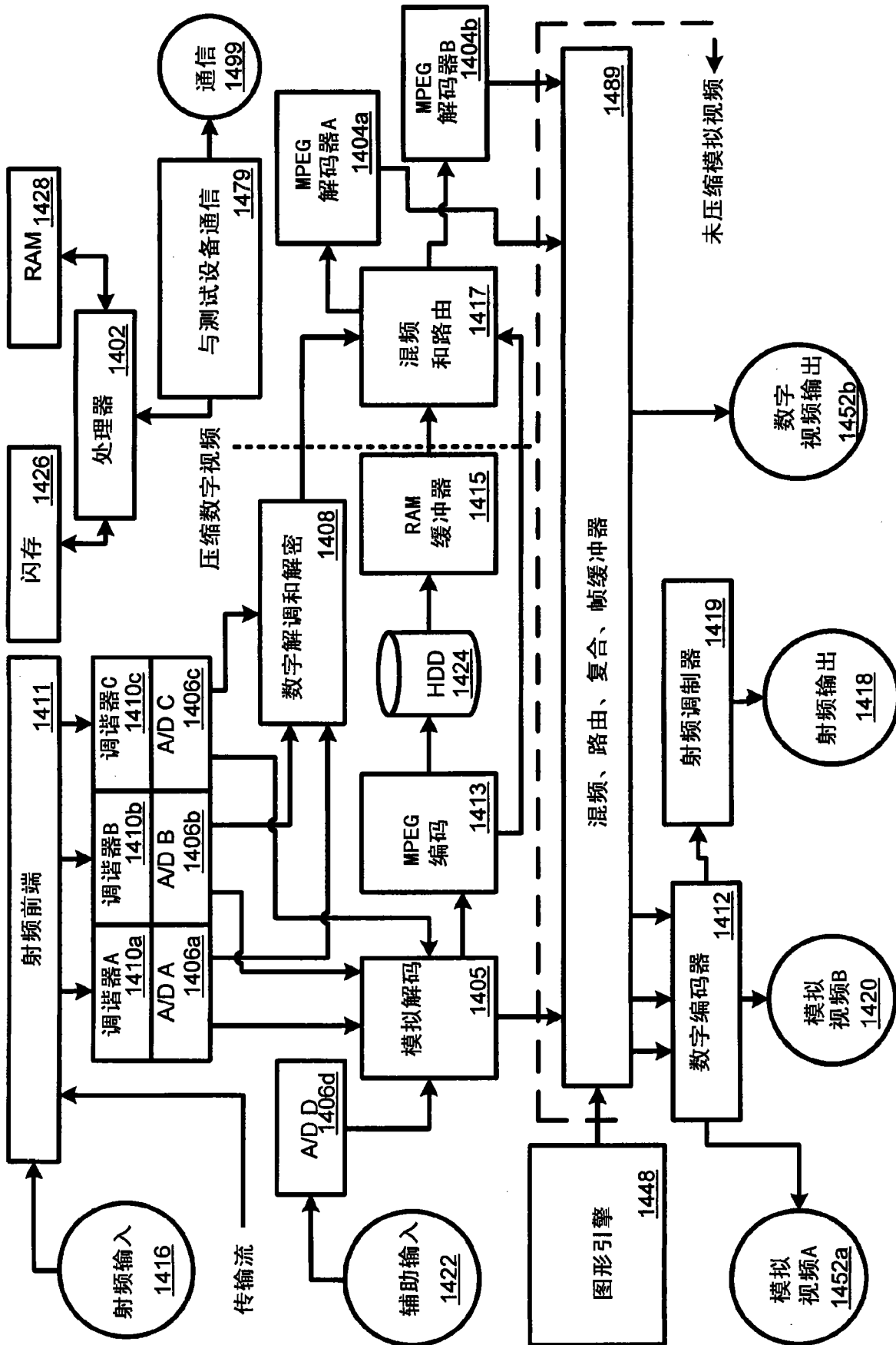


图 14

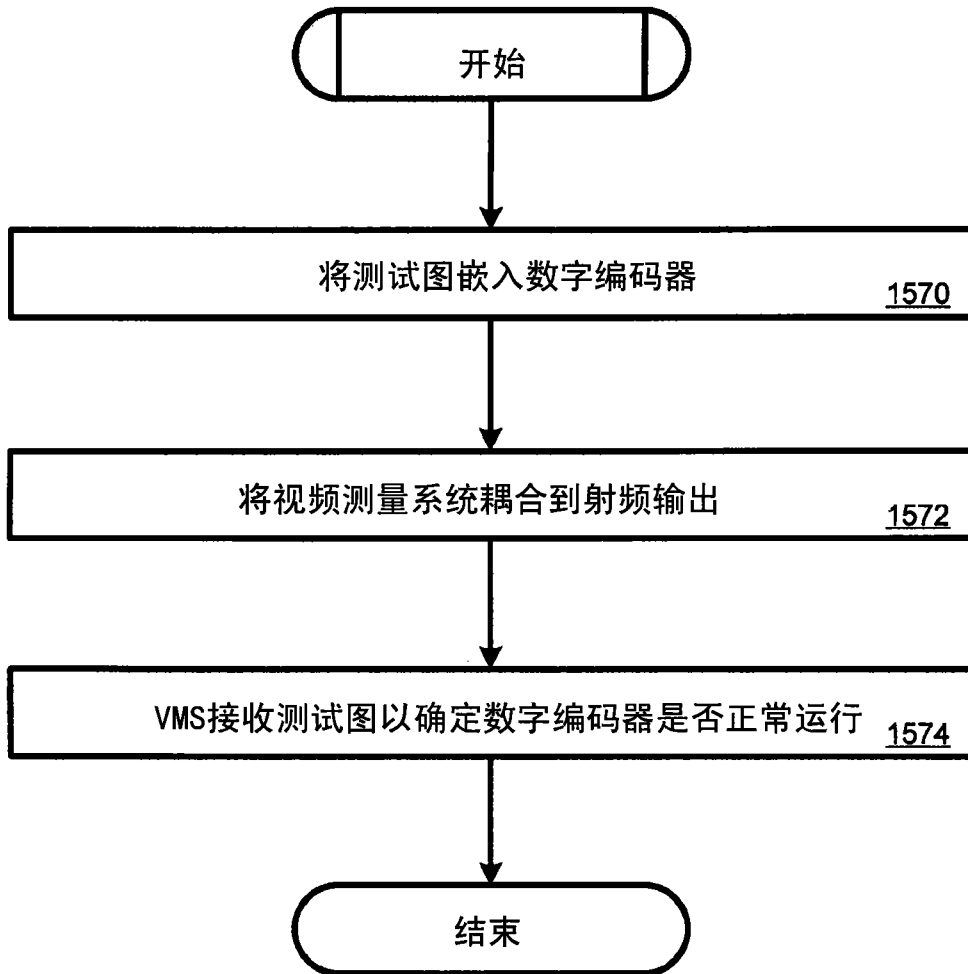


图 15

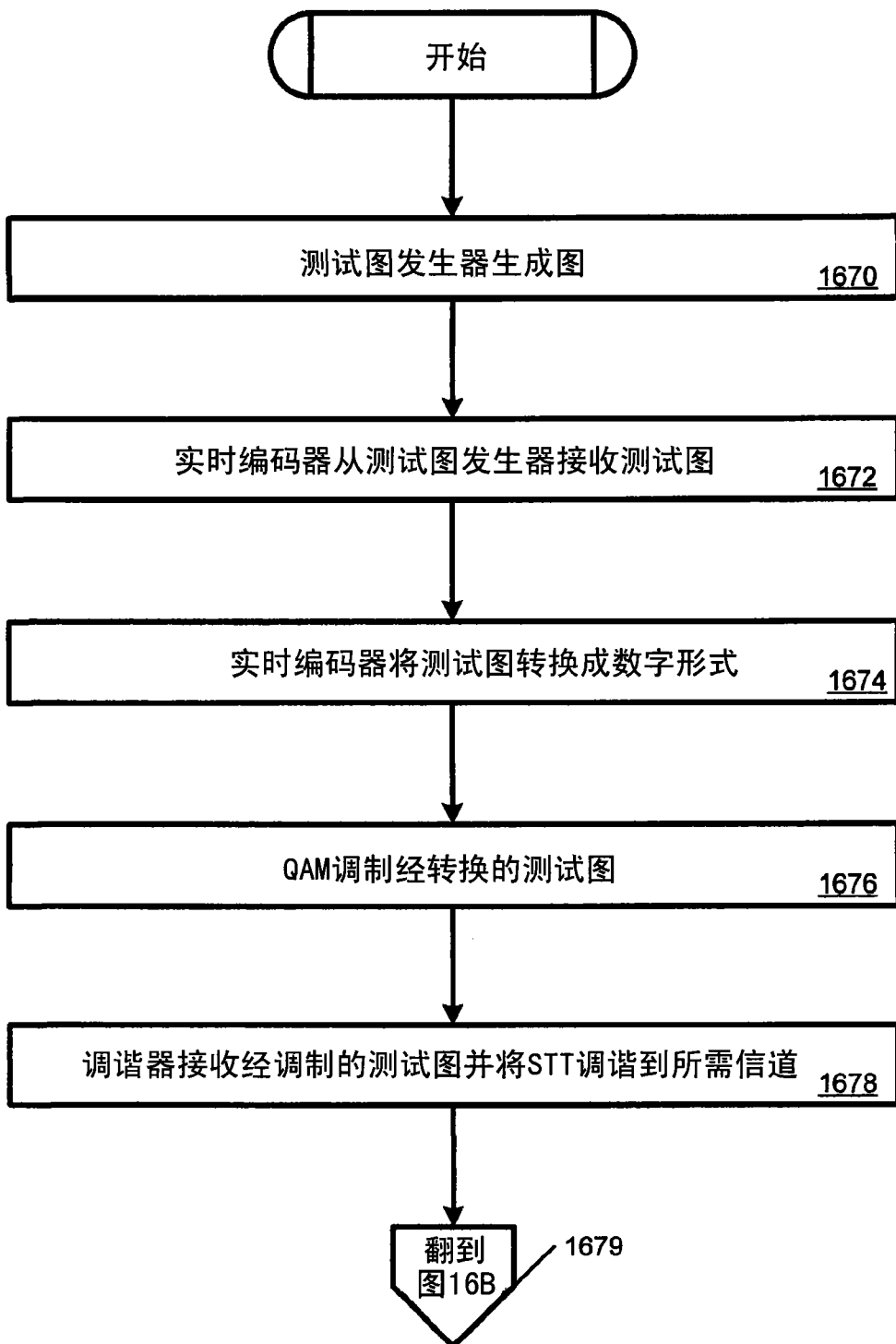


图 16A



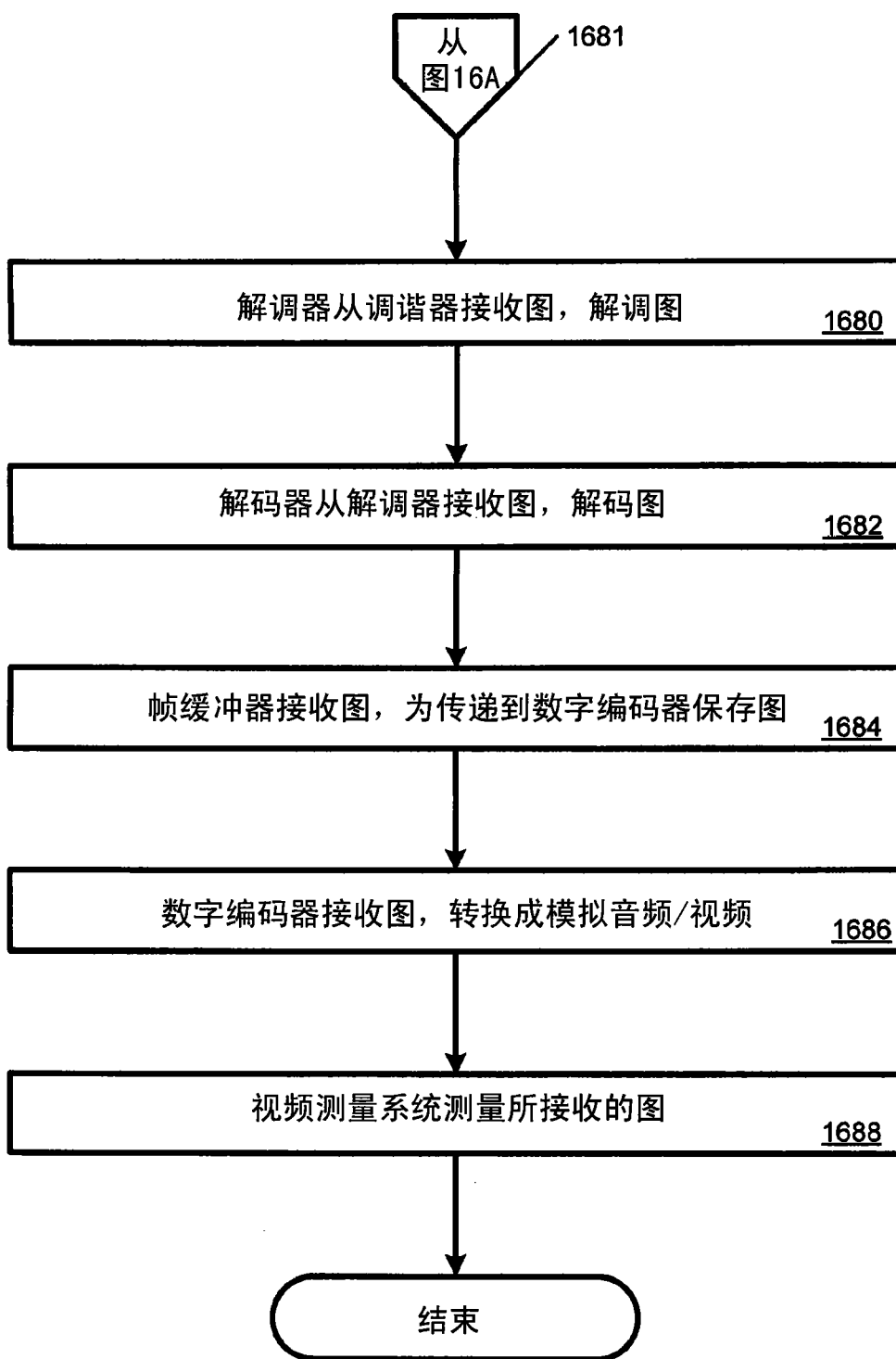


图 16B

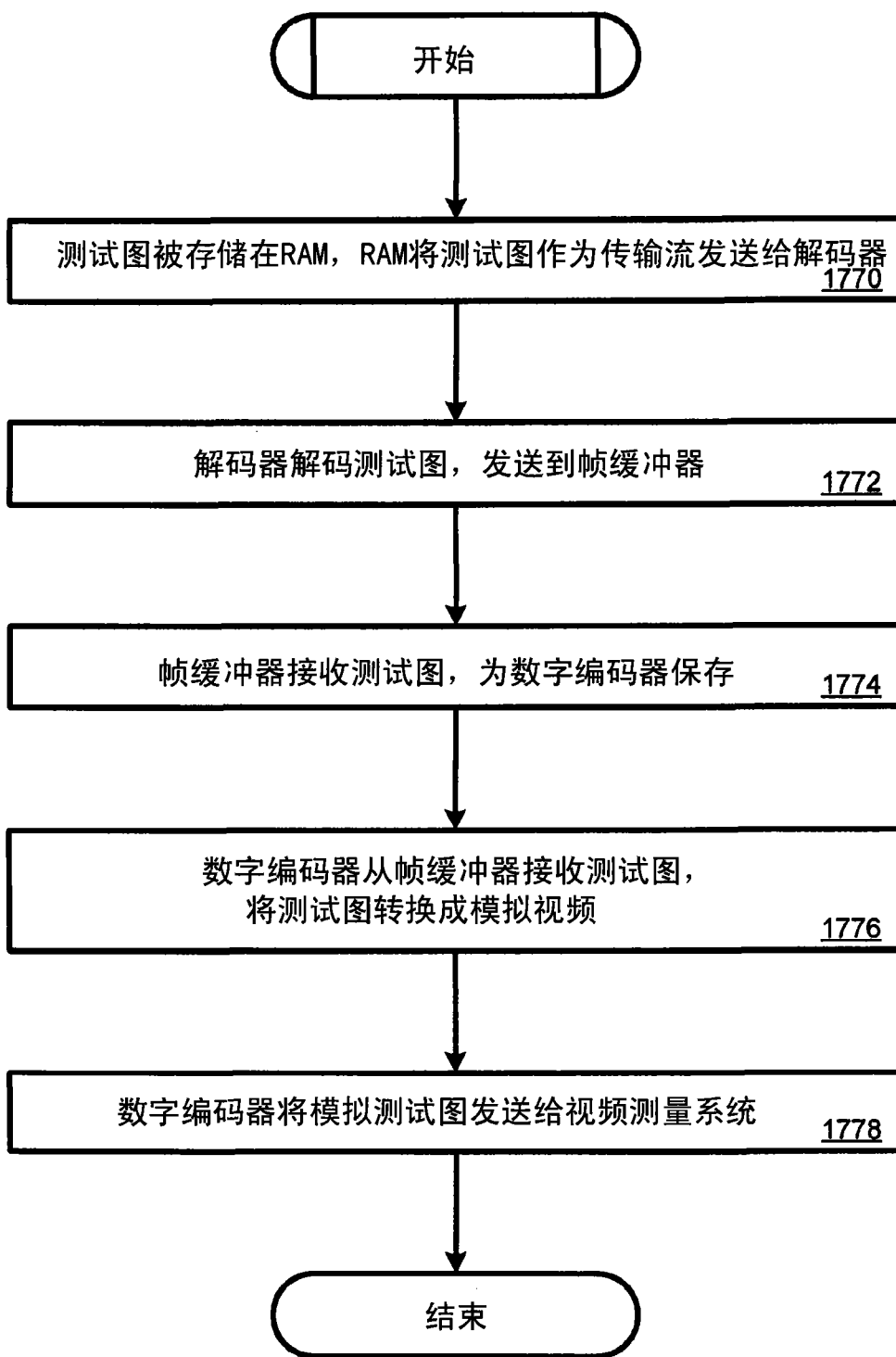


图 17

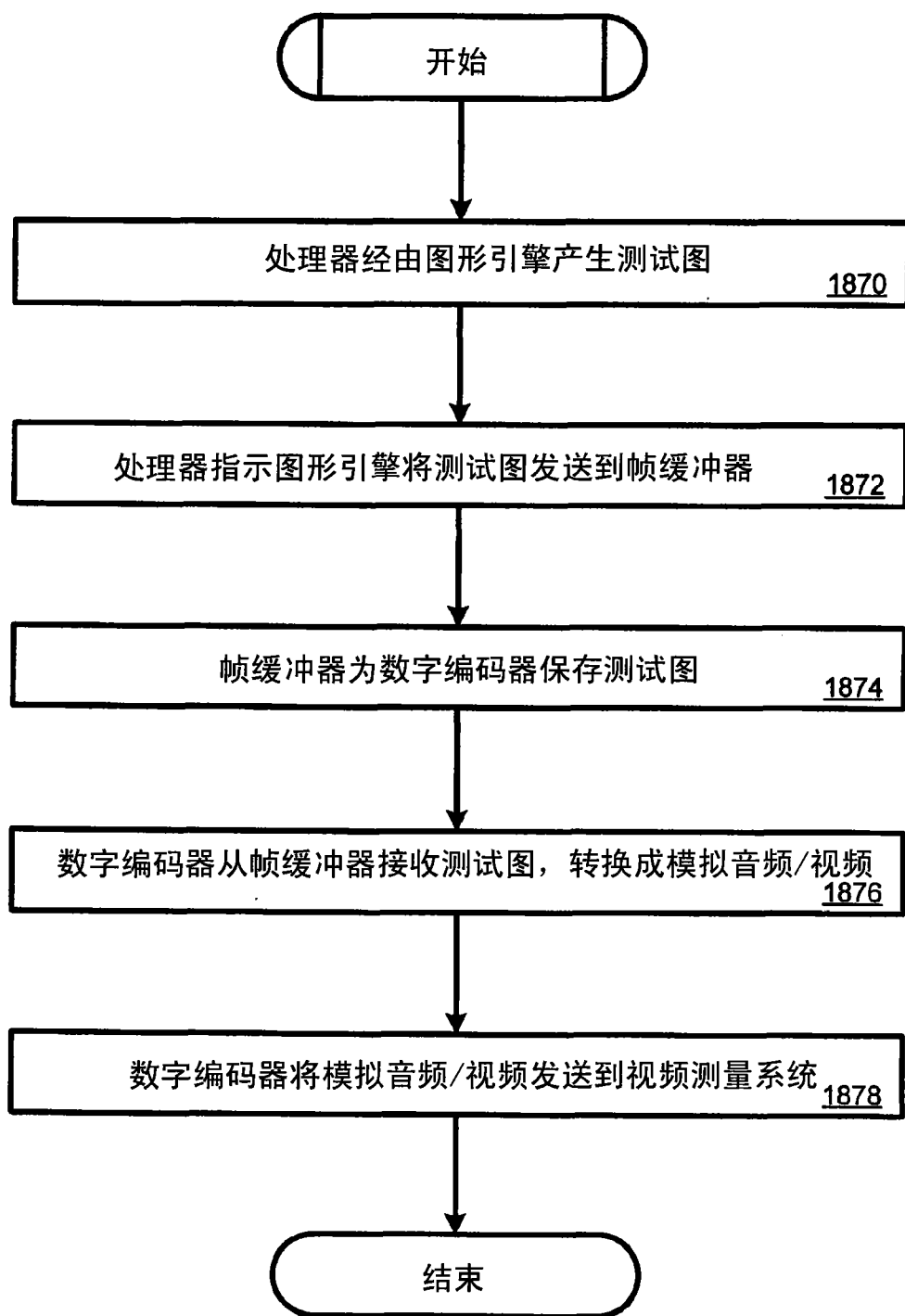


图 18

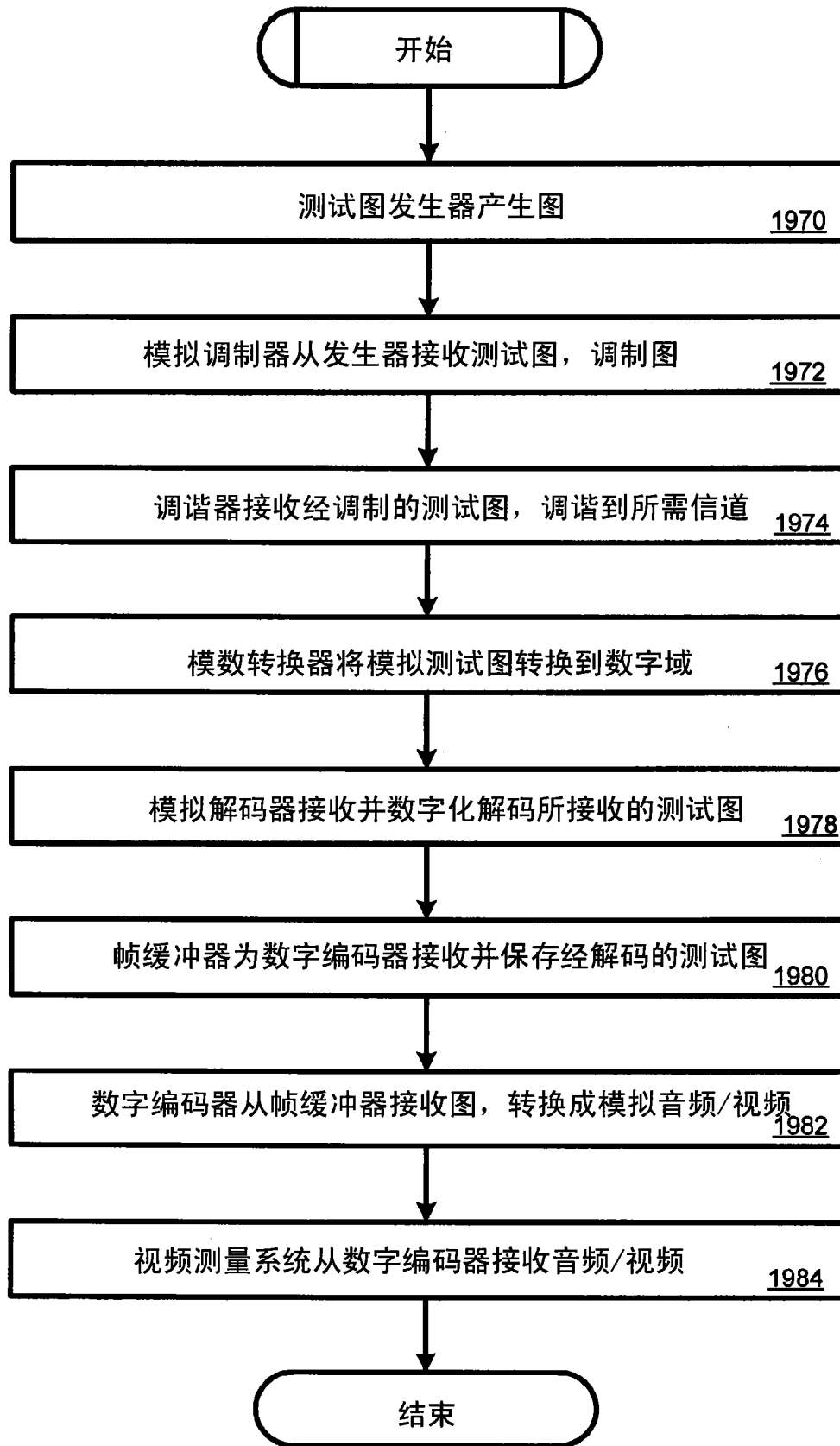


图 19

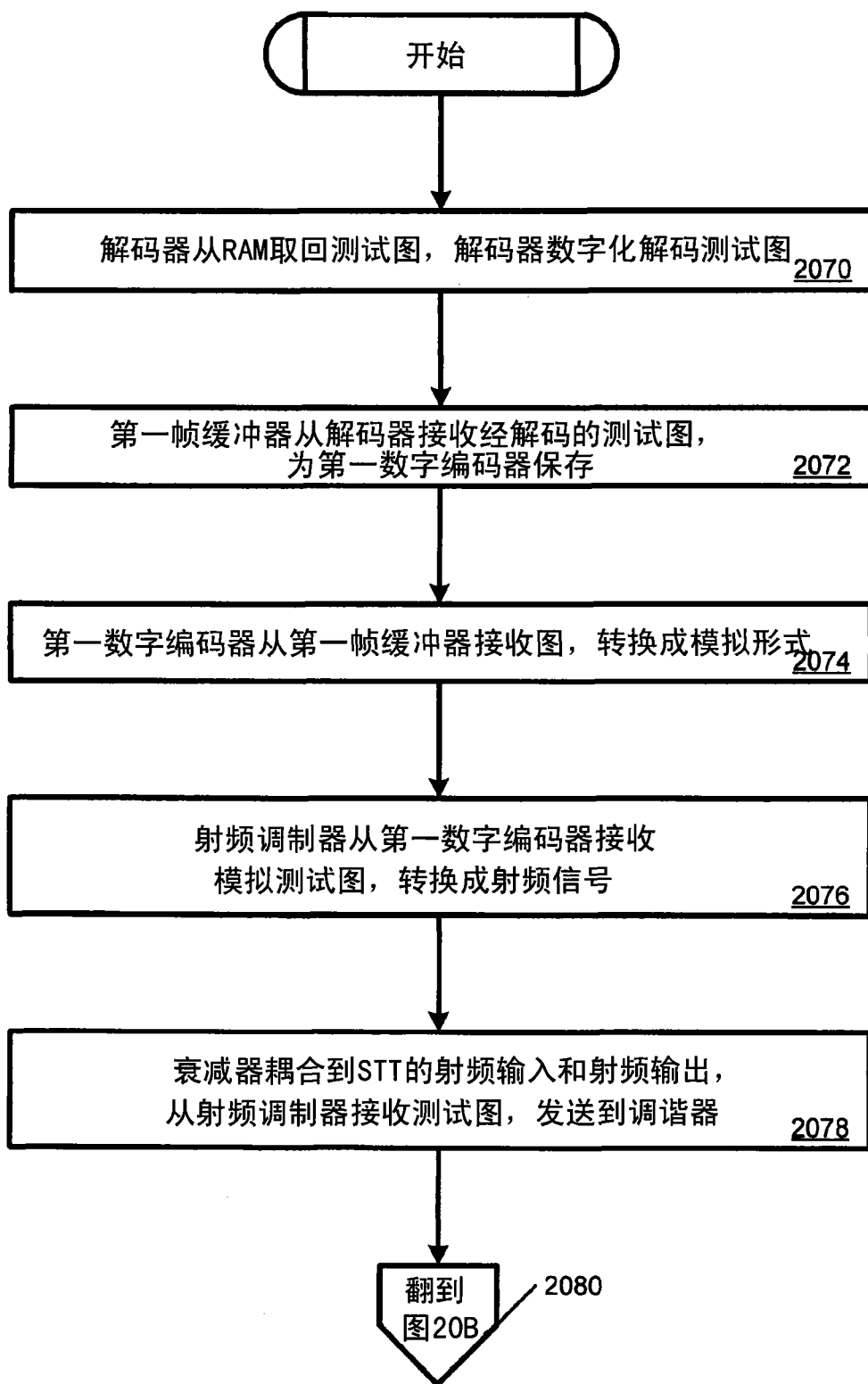


图 20A

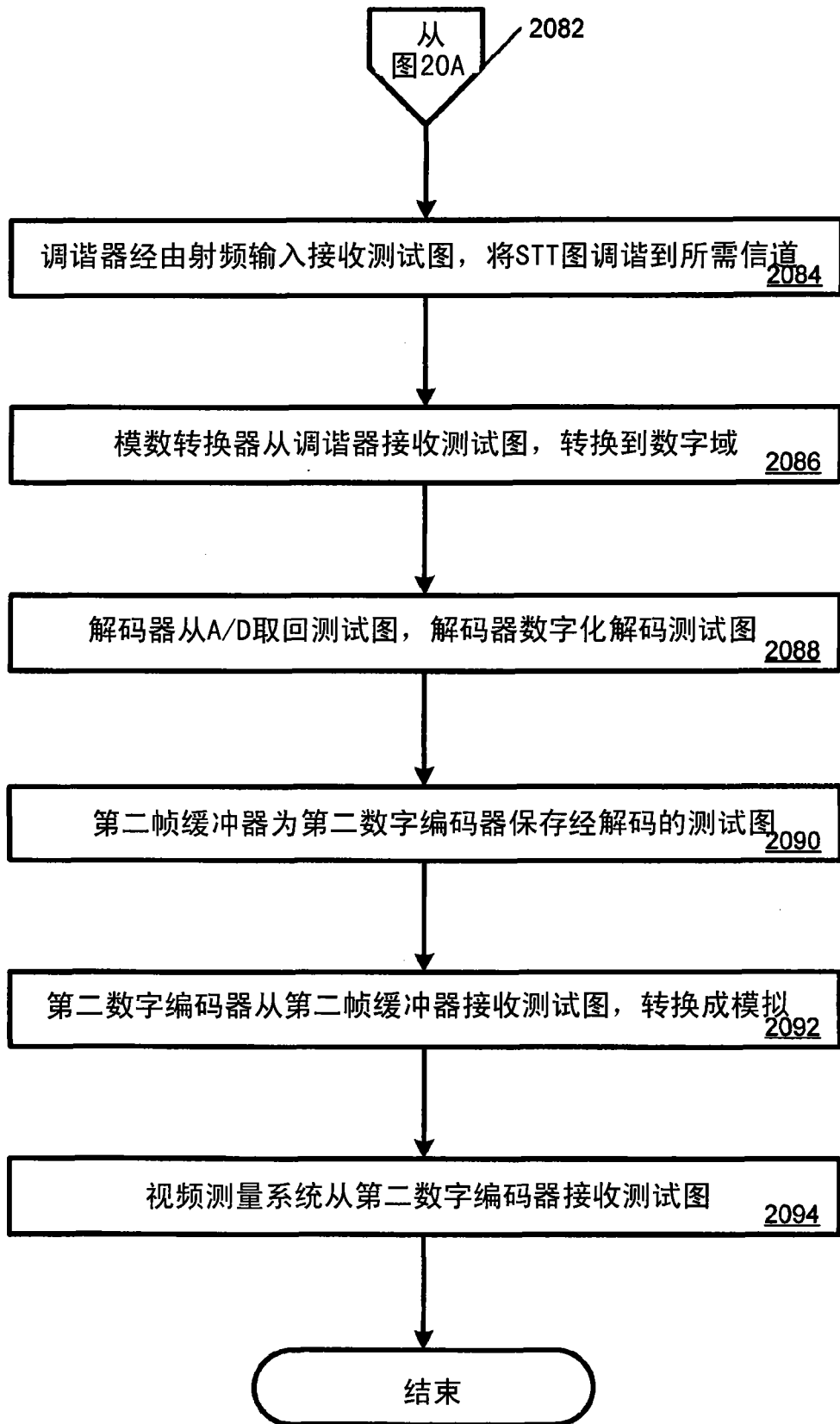


图 20B

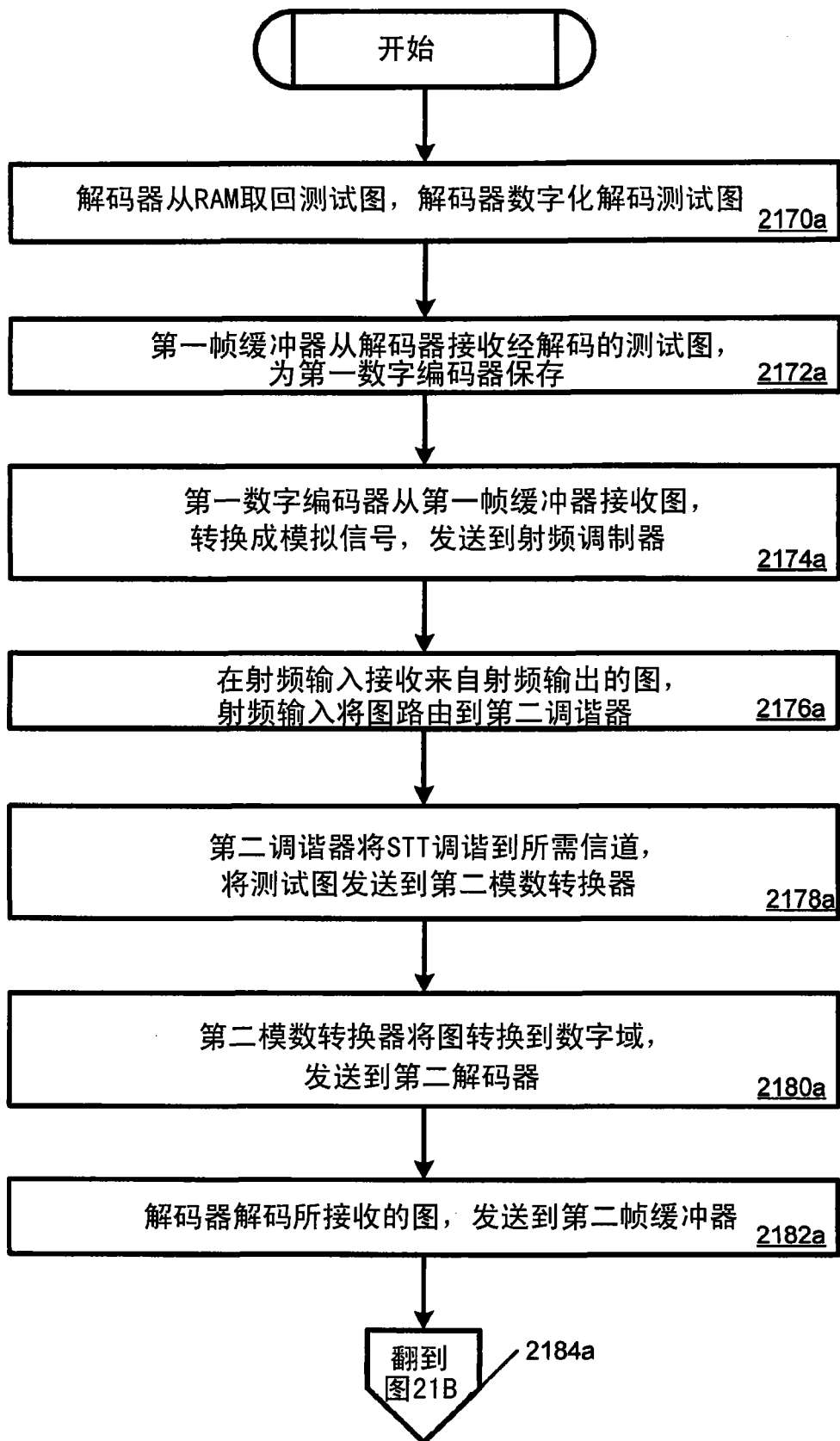


图 21A

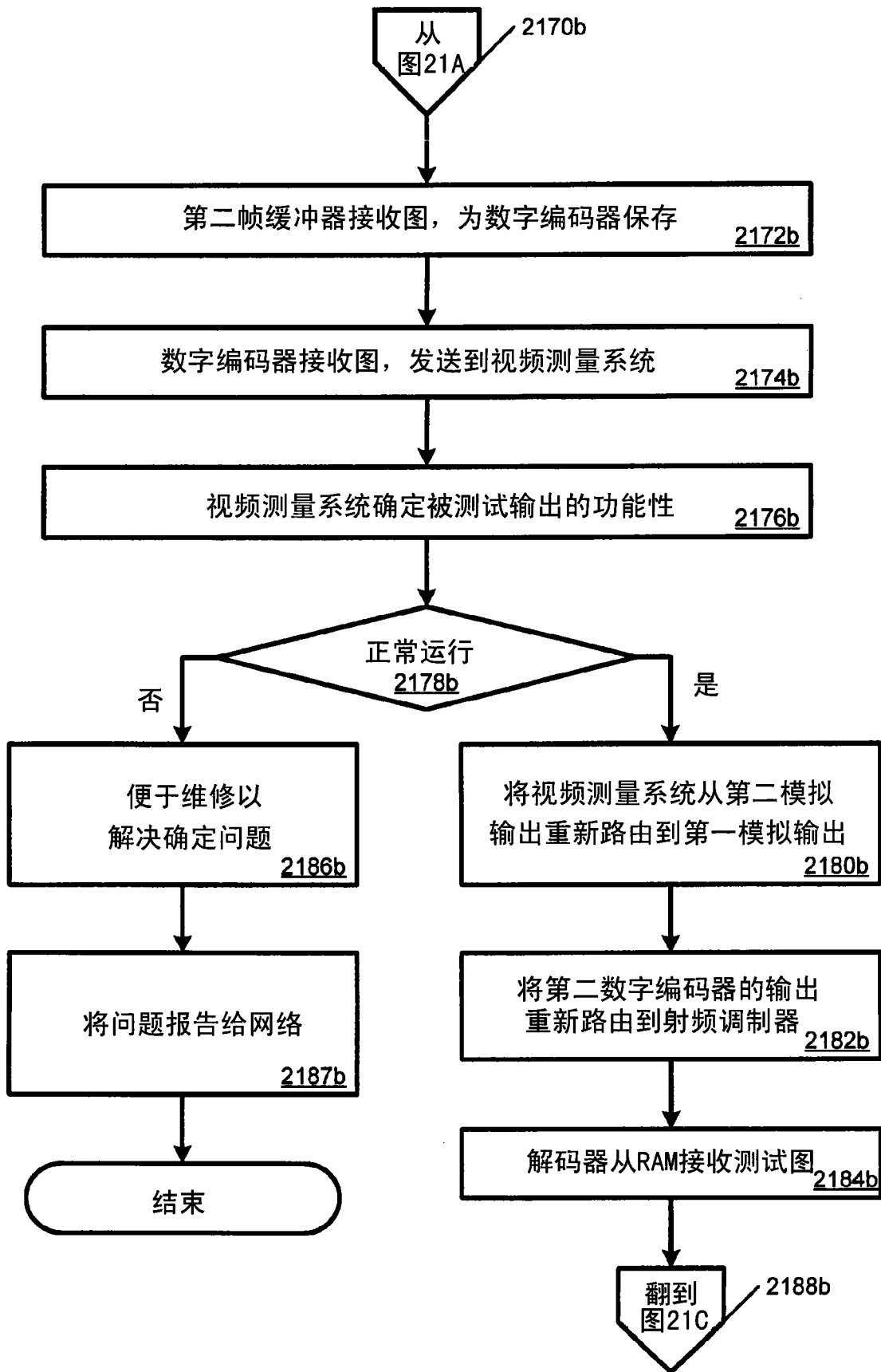


图 21B



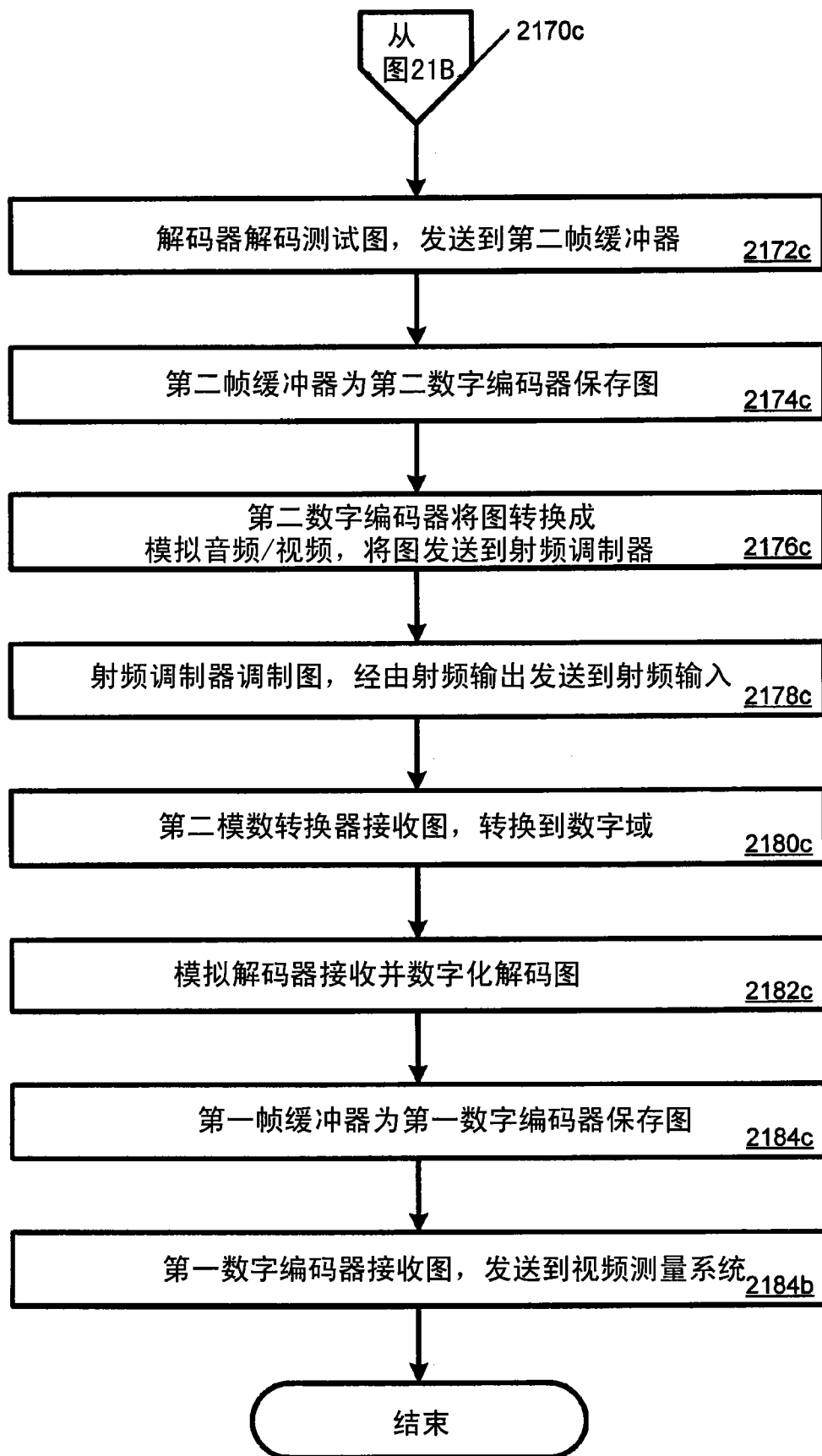


图 210c

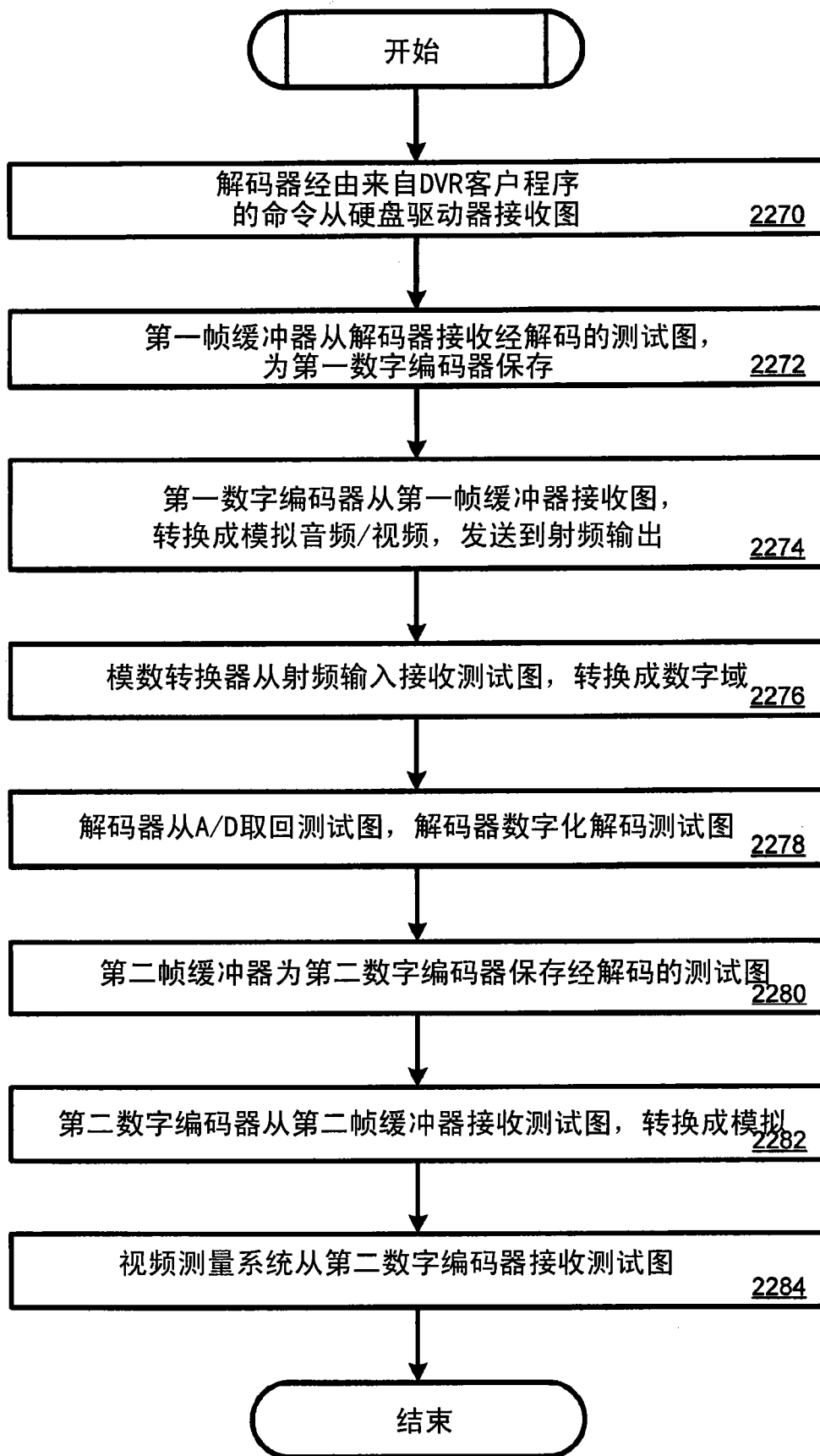


图 22

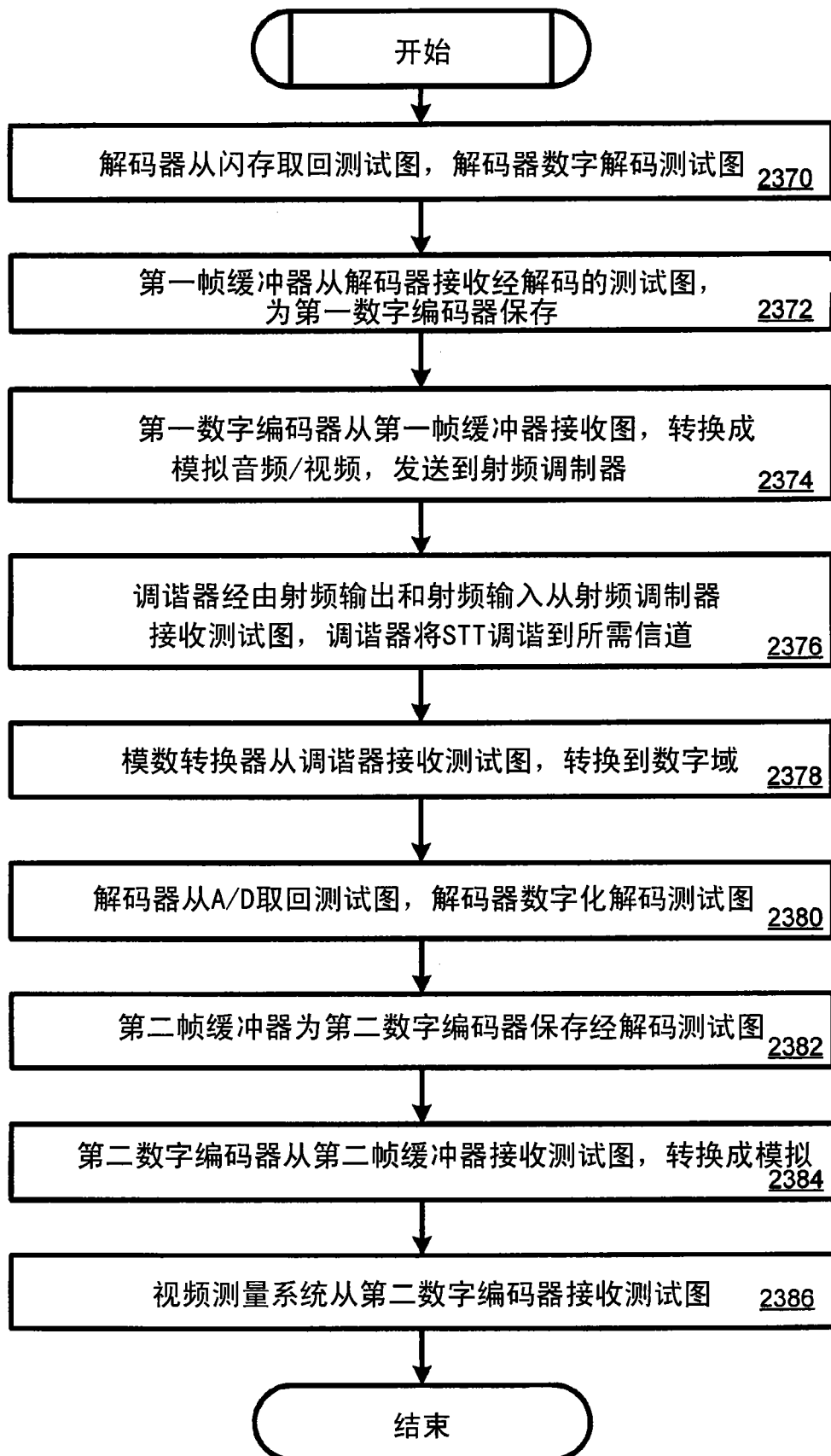


图 23

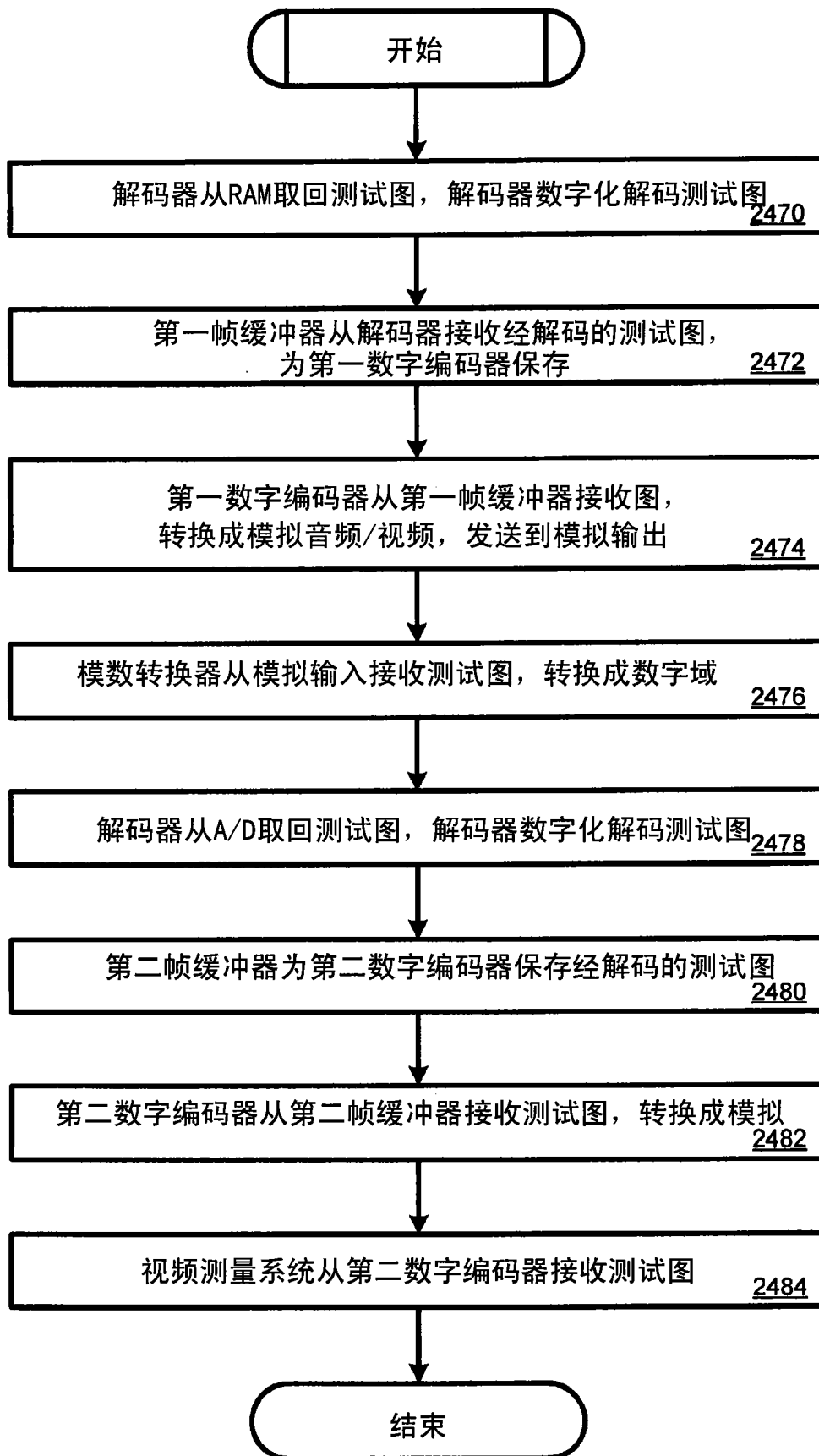


图 24