(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0060811
(43) 공개일자 2022년05월12일

(51) 국제특허분류(Int. Cl.)
*H02M 3/158* (2006.01)
(52) CPC특허분류
*H02M 3/158* (2013.01)
*H02M 3/1586* (2021.05)
(21) 출원번호 10-2020-0146819
(22) 출원일자 2020년11월05일
심사청구일자 2020년11월05일

(71) 출원인
**울산과학기술원**
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
**정지훈**
울산광역시 울주군 언양읍 유니스트길 50
**김민아**
울산광역시 울주군 언양읍 유니스트길 50
(74) 대리인
**특허법인 무한**

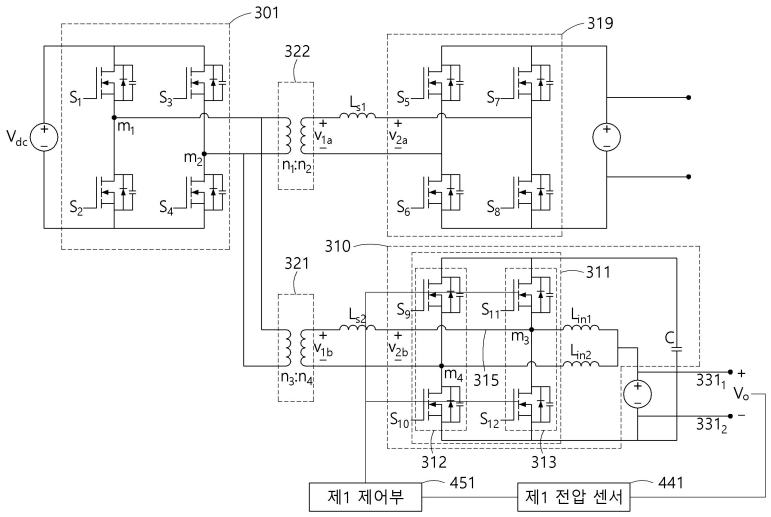
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법**

## (57) 요 약

일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터(multiport converter)의 전력 제어 방법은, 인덕터 및 풀 브릿지(full-bridge) 회로를 포함하고, 변압기의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 부하로 출력하는 단계, 상기 인터리브드 부스트 컨버터의 출력 전압을 센싱하는 단계, 상기 센싱된 출력 전압 및 기준 전압(reference voltage)에 기초하여 제어 신호를 생성하는 단계, 및 상기 생성된 제어 신호에 따라 상기 풀 브릿지 회로의 스위칭을 제어함으로써 상기 변압기의 1차 측의 전압과 상기 출력 전압 사이의 위상차(phase difference) 및 상기 풀 브릿지 회로의 레그(leg) 사이의 위상차를 조절하는 단계를 포함할 수 있다.

## 대 표 도



이 발명을 지원한 국가연구개발사업

| | |
|---|---|
| 과제고유번호 | 1415167322 |
| 과제번호 | 20193810100001A |
| 부처명 | 산업통상자원부 |
| 과제관리(전문)기관명 | 한국에너지기술평가원 |
| 연구사업명 | 지능형LVDC(저압직류)핵심기술개발(R&D) |
| 연구과제명 | (세부1) 수용가용 LVDC 전원공급 및 분산전원 연계용 핵심기기 개발 |
| 기 여 율 | 1/1 |
| 과제수행기관명 | 인텍전기전자(주) |
| 연구기간 | 2020.02.01 ~ 2020.12.31 |

# 명 세 서

## 청구범위

### 청구항 1

다채널 컨버터(multiport converter)의 전력 제어 방법에 있어서,

인덕터 및 풀 브릿지(full-bridge) 회로를 포함하고, 변압기의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 부하로 출력하는 단계;

인터리브드 부스트 컨버터의 출력 전압을 센싱하는 단계;

상기 센싱된 출력 전압 및 기준 전압(reference voltage)에 기초하여 제어 신호를 생성하는 단계; 및

상기 생성된 제어 신호에 따라 상기 풀 브릿지 회로의 스위칭을 제어함으로써 상기 변압기의 1차 측의 전압과 상기 출력 전압 사이의 위상차(phase difference) 및 상기 풀 브릿지 회로의 레그(leg) 사이의 위상차를 조절하는 단계

를 포함하는 다채널 컨버터 전력 제어 방법.

### 청구항 2

제1항에 있어서,

상기 위상차를 조절하는 단계는,

상기 변압기의 1차 측의 전압 및 상기 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차를 제1 위상 차이값으로 조절하고, 상기 풀 브릿지 회로의 제1 레그 및 제2 레그 사이의 위상차를 제2 위상 차이값으로 조절하는 단계

를 포함하는 다채널 컨버터 전력 제어 방법.

### 청구항 3

제2항에 있어서,

상기 위상차를 조절하는 단계는,

상기 센싱된 출력 전압 및 상기 기준 전압에 기초하여 상기 제1 위상 차이값을 산출하는 단계; 및

상기 센싱된 출력 전압 및 상기 산출된 상기 제1 위상 차이값에 기초하여 상기 제2 위상 차이값을 산출하는 단계

를 포함하는 다채널 컨버터 전력 제어 방법.

### 청구항 4

제3항에 있어서,

상기 위상차를 조절하는 단계는,

상기 센싱된 출력 전압 및 상기 산출된 제1 위상 차이값에 회귀 분석(regression analysis)에 기초하여 미리 결정된 다항식을 적용함으로써 상기 제2 위상 차이값을 산출하는 단계

를 포함하는 다채널 컨버터 전력 제어 방법.

**청구항 5**

제4항에 있어서,

상기 미리 결정된 다항식은,

상기 인터리브드 부스트 컨버터의 출력 전압들 및 출력 전압들과 상기 변압기의 1차 측 전압 사이의 위상차들 별로 최소 전력 소모를 갖는 상기 풀 브릿지 회로의 레그 간 위상차에 대해 상기 회귀 분석을 통해 근사화된,

다채널 컨버터 전력 제어 장치.

**청구항 6**

다채널 컨버터(multiport converter) 장치에 있어서,

인덕터 및 풀 브릿지(full-bridge) 회로를 포함하고, 변압기의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 부하로 출력하는 인터리브드 부스트 컨버터;

상기 인터리브드 부스트 컨버터의 출력 전압을 센싱하는 전압 센서(voltage sensor);

상기 센싱된 출력 전압 및 기준 전압에 기초하여 제어 신호를 생성하고, 상기 생성된 제어 신호에 따라 상기 풀 브릿지 회로의 스위칭을 제어함으로써 상기 변압기의 1차 측 전압과 상기 출력 전압 사이의 위상차(phase difference) 및 상기 풀 브릿지 회로의 레그(leg) 사이의 위상차를 조절하는 제어부

를 포함하는 다채널 컨버터 전력 제어 장치.

**청구항 7**

제6항에 있어서,

상기 제어부는,

상기 변압기의 1차 측의 전압 및 상기 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차를 제1 위상 차이값으로 조절하고, 상기 풀 브릿지 회로의 제1 레그 및 제2 레그 사이의 위상차를 제2 위상 차이값으로 조절하는,

다채널 컨버터 전력 제어 장치.

**청구항 8**

제7항에 있어서,

상기 제어부는,

상기 센싱된 출력 전압 및 상기 기준 전압에 기초하여 상기 제1 위상 차이값을 산출하고,

상기 센싱된 출력 전압 및 상기 산출된 상기 제1 위상 차이값에 기초하여 상기 제2 위상 차이값을 산출하는,

다채널 컨버터 전력 제어 장치.

**청구항 9**

제8항에 있어서,

상기 제어부는,

상기 센싱된 출력 전압 및 상기 산출된 상기 제1 위상 차이값에 회귀 분석(regression analysis)에 기초하여 미리 결정된 다항식을 적용함으로써 상기 제2 위상 차이값을 산출하는,

다채널 컨버터 전력 제어 장치.

**청구항 10**

제9항에 있어서,

상기 미리 결정된 다항식은,

상기 인터리브드 부스트 컨버터의 출력 전압들 및 출력 전압들과 상기 변압기의 1차 측 전압 사이의 위상차들 별로 최소 전력 소모를 갖는 상기 풀 브릿지 회로의 레그 간 위상차에 대해 상기 회귀 분석을 통해 근사화된,

다채널 컨버터 전력 제어 장치.

## *발명의 설명*

### *기 술 분 야*

[0001] 이하에서는, 전력전자 기술을 기반으로 하는 전력변환 장치 설계 및 전력 제어에 관한 기술이 제공된다.

### *배 경 기 술*

[0002] 다채널 컨버터(multiport converter)는 에너지원(energy source) 및 전기 부하(electric load)를 연결할 수 있는 복수의 입력 및/또는 출력 포트를 가지는 컨버터를 의미한다. 다채널 컨버터의 출력 포트 중 전압 피딩(voltage-fed) 회로와 연결되는 출력 포트는, 태양광 발전(photovoltaics, PV) 또는 배터리(battery)와 같이 요구되는 출력 전압의 변동 폭이 넓은 로드(load)에 대하여 전력 변환 효율이 낮으며 출력 포트로 흐르는 전류의 리플(rippple)이 높아, 하드 스위칭(hard switching)이 발생하고 스위치의 전압 스트레스가 높은 단점이 있다. 반면, 다채널 컨버터의 출력 포트 중 인터리브드 부스트 컨버터(interleaved boost converter)와 연결되는 출력 포트는, 전압 피딩 회로와 연결된 출력 포트와 비교하여 출력 전압의 변동 폭이 넓은 로드에 대하여 전력 변환 효율이 높으며 출력 포트에 흐르는 전류의 리플이 낮아, 태양광 발전 또는 배터리와 같은 로드에 사용된다.

## *발명의 내용*

### *해결하려는 과제*

### *과제의 해결 수단*

[0003] 일 실시예에 따른 다채널 컨버터(multiport converter)의 전력 제어 방법은, 인덕터 및 풀 브릿지(full-bridge) 회로를 포함하고, 변압기의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 부하로 출력하는 단계, 상기 인터리브드 부스트 컨버터의 출력 전압을 센싱하는 단계, 상기 센싱된 출력 전압 및 기준 전압(reference voltage)에 기초하여 제어 신호를 생성하는 단계, 및 상기 생성된 제어 신호에 따라 상기 풀 브릿지 회로의 스위칭을 제어함으로써 상기 변압기의 1차 측의 전압과 상기 출력 전압 사이의 위상차(phase difference) 및 상기 풀 브릿지 회로의 레그(leg) 사이의 위상차를 조절하는 단계를 포함할 수 있다.

[0004] 일 실시예에 따른 다채널 컨버터의 전력 제어 방법의 상기 위상차를 조절하는 단계는, 상기 변압기의 1차 측의 전압 및 상기 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차를 제1 위상차이 값으로 조절하고, 상기 풀 브릿지 회로의 제1 레그 및 제2 레그 사이의 위상차를 제2 위상차이 값으로 조절하는 단계를 포함할 수 있다.

[0005] 일 실시예에 따른 다채널 컨버터의 전력 제어 방법의 상기 위상차를 조절하는 단계는, 상기 센싱된 출력 전압 및 상기 기준 전압에 기초하여 상기 제1 위상 차이값을 산출하는 단계, 및 상기 센싱된 출력 전압 및 상기 산출된 상기 제1 위상 차이값에 기초하여 상기 제2 위상 차이값을 산출하는 단계를 포함할 수 있다.

[0006] 일 실시예에 따른 다채널 컨버터의 전력 제어 방법의 상기 위상차를 조절하는 단계는, 상기 센싱된 출력 전압 및 상기 산출된 제1 위상 차이값에 회귀분석(regression analysis)에 기초하여 미리 결정된 다항식을 적용함으

로써 상기 제2 위상 차이값을 산출하는 단계를 포함할 수 있다.

[0007] 일 실시예에 따른 다채널 컨버터의 전력 제어 방법의 상기 미리 결정된 다항식은, 상기 인터리브드 부스트 컨버터의 출력 전압들 및 출력 전압들과 상기 변압기의 1차 측 전압 사이의 위상차들 별로 최소 전력 소모를 갖는 상기 풀 브릿지 회로의 레그 간 위상차에 대해 상기 회귀 분석을 통해 근사화된다.

[0008] 일 실시예에 따른 다채널 컨버터(multiport converter) 장치에 있어서, 인덕터 및 풀 브릿지(full-bridge) 회로를 포함하고, 변압기의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 부하로 출력하는 인터리브드 부스트 컨버터, 상기 인터리브드 부스트 컨버터의 출력 전압을 센싱하는 전압 센서(voltage sensor), 상기 센싱된 출력 전압 및 기준 전압에 기초하여 제어 신호를 생성하고, 상기 생성된 제어 신호에 따라 상기 풀 브릿지 회로의 스위칭을 제어함으로써 상기 변압기의 1차 측 전압과 상기 출력 전압 사이의 위상차(phase difference) 및 상기 풀 브릿지 회로의 레그(leg) 사이의 위상차를 조절하는 제어부를 포함할 수 있다.

[0009] 일 실시예에 따른 다채널 컨버터 장치의 상기 제어부는, 상기 변압기의 1차 측의 전압 및 상기 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차를 제1 위상차이 값으로 조절하고, 상기 풀 브릿지 회로의 제1 레그 및 제2 레그 사이의 위상차를 제2 위상차이 값으로 조절할 수 있다.

[0010] 일 실시예에 따른 다채널 컨버터 장치의 상기 제어부는, 상기 센싱된 출력 전압 및 상기 기준 전압에 기초하여 상기 제1 위상 차이값을 산출하고, 상기 센싱된 출력 전압 및 상기 산출된 상기 제1 위상 차이값에 기초하여 상기 제2 위상 차이값을 산출할 수 있다.

[0011] 일 실시예에 따른 다채널 컨버터 장치의 상기 제어부는, 상기 센싱된 출력 전압 및 상기 산출된 상기 제1 위상 차이값에 회귀 분석(regression analysis)에 기초하여 미리 결정된 다항식을 적용함으로써 상기 제2 위상 차이값을 산출할 수 있다.

[0012] 일 실시예에 따른 다채널 컨버터 장치의 상기 미리 결정된 다항식은, 상기 인터리브드 부스트 컨버터의 출력 전압들 및 출력 전압들과 상기 변압기의 1차 측 전압 사이의 위상차들 별로 최소 전력 소모를 갖는 상기 풀 브릿지 회로의 레그 간 위상차에 대해 상기 회귀 분석을 통해 근사화된 다항식일 수 있다.

## *발명의 효과*

[0013] 본 발명은 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법을 제공한다. 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법에 따르면, 인터리브드 부스트 컨버터의 캐패시터 전압을 센싱하는 센싱부 및 인터리브드 부스트 컨버터의 캐패시터 전압을 제어하기 위한 제어기가 별도로 요구되지 않는다. 따라서, 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법에 따르면, 기존 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법과 비교하여 요구되는 센서 및 제어기의 개수가 감소하여 동특성이 향상되고, 전력 변환 효율이 향상되는 효과가 있다.

## *도면의 간단한 설명*

[0014] 도 1은 다채널 컨버터(multiport converter)를 도시한다.

도 2a는 전압 피딩(voltage-fed) 회로로 구성된 다채널 컨버터를 도시한다.

도 2b는 전압 피딩 회로로 구성된 다채널 컨버터의 제어 방법을 설명한다.

도3a는 인터리브드 부스트 컨버터(interleaved boost converter)를 포함하는 다채널 컨버터를 도시한다.

도 3b는 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 기존 전력 제어 방법에 관하여 설명한다.

도 4는 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법에 관하여 설명한다.

도 5a는 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 종래 제어 알고리즘을 설명한다.

도 5b는 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 제어 알고리즘을 도시한다.

도 6은 인터리브드 부스트 컨버터의 출력 전압 및 1차 전압과 출력 전압 사이의 위상차에 대하여 회귀 분석을 통하여 도출된 회귀곡선을 도시한다.

도 7a는 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 종래 제어 방법에 의한 시뮬레이션 결과를 도시

한다.

도 7b는 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 제어 방법에 의한 시뮬레이션 결과를 도시한다.

## *발명을 실시하기 위한 구체적인 내용*

[0015] 실시예들에 대한 특정한 구조적 또는 기능적 설명들은 단지 예시를 위한 목적으로 개시된 것으로서, 다양한 형태로 변경되어 구현될 수 있다. 따라서, 실제 구현되는 형태는 개시된 특정 실시예로만 한정되는 것이 아니며, 본 명세서의 범위는 실시예들로 설명한 기술적 사상에 포함되는 변경, 균등물, 또는 대체물을 포함한다.

[0016] 제1 또는 제2 등의 용어를 다양한 구성요소들을 설명하는데 사용될 수 있지만, 이런 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 해석되어야 한다. 예를 들어, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소는 제1 구성요소로도 명명될 수 있다.

[0017] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다.

[0018] 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 설명된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함으로 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0019] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 해당 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0020] 이하, 실시예들을 첨부된 도면들을 참조하여 상세하게 설명한다. 첨부 도면을 참조하여 설명함에 있어, 도면 부호에 관계없이 동일한 구성 요소는 동일한 참조 부호를 부여하고, 이에 대한 중복되는 설명은 생략하기로 한다.

[0021] 도 1은 다채널 컨버터(multiport converter)를 도시한다.

[0022] 다채널 컨버터(100)는 에너지원(energy source) 및 전기 부하(electric load)를 연결할 수 있는 복수의 입력 및/또는 출력 포트를 가지는 컨버터를 의미한다. 다채널 컨버터(100)는 다양한 전압 조건을 요구하는 복수 개의 로드 각각을 하나의 출력 포트와 연결하고, 전력 밀도 및 전력 변환 효율을 향상시킬 수 있는 컨버터이다. 이하에서는 복수의 출력 포트를 갖는 다채널 DC-DC컨버터에 대하여 설명한다.

[0023] 도 2a는 전압 피딩(voltage-fed) 회로로 구성된 다채널 컨버터를 도시한다.

[0024] 다채널 컨버터의 각 출력 단자는 전압 피딩(voltage-fed) 회로(211, 212)와 연결될 수 있고, 전압 피딩 회로는 풀 브릿지(full-bridge) 회로로 구성될 수 있다. 다채널 컨버터의 송신단은 입력 포트의 직류 전압을 교류 전압으로 변환하여 수신단으로 제공할 수 있다. 다채널 컨버터의 송신단은 송신 브릿지 회로(201)로 구성될 수 있고, 송신 브릿지 회로(201)는 풀 프릿지(full-brideg) 회로로 구성될 수 있다.

[0025] 다채널 컨버터 수신단의 제1 출력 단자(231)는 제1 전압 피딩 회로(211)와 연결될 수 있고, 제2 출력 단자(232)는 제2 전압 피딩 회로(212)와 연결될 수 있다. 도 2a에서는 2개의 출력 단자로 구성된 다채널 컨버터를 도시하였으나, 이에 한정하지 않으며, 다른 전압 피딩 회로와 연결된 출력 단자를 더 포함할 수 있다. 제1 전압 피딩 회로(211)는 제1 변압기(221)의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 제1 출력 단자(231)에서 직류 전압을 출력할 수 있다. 제2 전압 피딩 회로(212)는 제2 변압기(222)의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 제2 출력 단자(232)에서 직류 전압을 출력할 수 있다. 이하 명세서에서, 변압기를 기준으로 입력 포트와 연결된 회로를 변압기의 1차 측이라고 설명하며, 변압기를 기준으로 출력 포트와 연결된 회로를 변압기의 2차 측이라고 설명한다.

[0026] 제1 전압 피딩 회로(211)는 제1 변압기(221) 및 제1 출력 단자(231) 사이에 배치될 수 있고, 제2 전압 피딩 회로(212)는 제2 변압기(222) 및 제2 출력 단자(232) 사이에 연결될 수 있다. 제1 전압 피딩 회로(211)는 제1 변압기(221)로부터 수신되는 교류 전압을 직류 전압으로 변환하여 제1 출력 단자(231)에 전력을 공급할 수 있다.

마찬가지로, 제2 전압 피딩 회로(212)는 제2 변압기(222)로부터 수신되는 교류 전압을 직류 전압으로 변환하여 제2 출력 단자(232)에 전력을 공급할 수 있다. 제1 변압기(221) 및 제2 변압기(222)는 송신 브릿지 회로(201)로부터 출력되는 교류 전압을 권선비에 따라 변환할 수 있고, 변환된 교류 전압을 제1 전압 피딩 회로(211) 및 제2 전압 피딩 회로(212)로 각각 제공할 수 있다. 각 출력 포트에서 출력되는 전압은, 도 2a에서 도시된 바와 같이, 전압원의 형태로 등가적으로 표시된다.

[0027] 송신 브릿지 회로(201), 제1 전압 피딩 회로(211), 및 제2 전압 피딩 회로(212)는 풀 브릿지(full-bridge) 회로 일 수 있다. 송신 브릿지 회로(201)는 브릿지 구조로 연결되는 4개의 스위치 소자들($S_1$, $S_2$, $S_3$, $S_4$)를 포함할 수 있고, 제1 전압 피딩 회로(211)는 브릿지 구조로 연결되는 4개의 스위치 소자들($S_5$, $S_6$, $S_7$, $S_8$)을 포함할 수 있으며, 제2 전압 피딩 회로(212)는 브릿지 구조로 연결되는 4개의 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)를 포함할 수 있다. 스위치는 전력 스위치 소자를 나타낼 수 있고, 각 스위치는 MOS 트랜지스터, 다이오드, 커패시터가 병렬로 연결되어 구성될 수 있다. 예시적으로, 스위치의 드레인 단자는 다이오드의 캐소드 및 커패시터의 일단과 병렬 연결되고, 스위치의 소스 단자는 제1 다이오드의 애노드 및 커패시터의 타단과 병렬 연결될 수 있다. 제1 전압 피딩 회로(211)의 4개의 스위치 소자들($S_5$, $S_6$, $S_7$, $S_8$) 및 제2 전압 피딩 회로(212)의 4개의 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)은 제어부에서 발생한 제어 신호에 의하여 스위칭됨으로써 각 출력 포트의 출력 전압을 제어할 수 있다.

[0028] 도 2b는 전압 피딩 회로로 구성된 다채널 컨버터의 제어 방법을 설명한다.

[0029] 전압 피딩 회로로 구성된 다채널 컨버터는 출력 포트의 출력 전압과 변압기의 1차 측의 전압 사이의 위상차(phase difference)를 조절하여 출력 포트의 전력을 제어할 수 있다. 본 명세서에서, 변압기의 1차 측의 전압이란, 송신 브릿지 회로(201)에서 스위치($S_1$)와 스위치($S_2$) 사이의 노드($m_1$) 및 스위치($S_3$)와 스위치($S_4$) 사이의 노드($m_2$) 사이의 전압을 나타낼 수 있다.

[0030] 구체적으로, 전압 피딩 회로로 구성된 다채널 컨버터는 제1 출력 단자(231)에서 출력되는 전압을 센싱하는 제1 전압 센서(voltage sensor, 241) 및 제2 출력 단자(232)에서 출력되는 전압을 센싱하는 제2 전압 센서(242)를 더 포함할 수 있다. 다채널 컨버터는 제1 전압 센서(241)로부터 센싱된 제1 출력 단자(231)의 출력 전압($V_{o1}$)에 기초하여 제1 제어 신호를 생성하는 제1 제어부(251) 및 제2 전압 센서(242)로부터 센싱된 제2 출력 단자(232)의 출력 전압($V_{o2}$)에 기초하여 제2 제어 신호를 생성하는 제2 제어부(252)를 더 포함할 수 있다.

[0031] 제어부는 PI 제어기 및 PWM 신호 생성기(PWM signal generator)를 포함할 수 있다. 구체적으로, 제1 제어부(251)의 PI 제어기(미도시됨)는 제1 전압 피딩 회로(211)에 의하여 제1 출력 단자(231)에서 출력되는 출력 전압($V_{o1}$) 및 제1 출력 단자(231)의 기준 전압(reference voltage)에 기초하여 위상 차이값을 산출할 수 있다. 제1 제어부(251)의 PWM 신호 생성기(미도시됨)는 제1 전압 피딩 회로(211)의 스위치들($S_5$, $S_6$, $S_7$, $S_8$)을 제어하는 제1 제어 신호를 생성할 수 있고, 제1 변압기(221)의 1차 측의 전압과 제1 출력 단자(231)의 전압($V_{o1}$) 사이의 위상차(phase difference)를 조절할 수 있다. 제1 제어부(251)의 PWM 신호 생성기는 제1 제어 신호를 생성하여 제1 변압기(221)의 1차 측의 전압과 제1 출력 단자(231)에서 출력되는 전압 사이의 위상차를 산출된 위상 차이값에 매칭하도록 제1 전압 피딩 회로(211)의 스위치 소자들($S_5$, $S_6$, $S_7$, $S_8$)을 제어할 수 있다.

[0032] 결국, 제1 제어부(251)는 제1 전압 피딩 회로(211)에 의하여 제1 출력 단자(231)에서 출력되는 출력 전압($V_{o1}$) 및 제1 출력 단자(231)의 기준 전압에 기초하여 제어 신호를 생성함으로써, 제1 변압기(221)의 1차 측의 전압 및 제1 출력 단자(231)의 출력 전압 사이의 위상차를 조절할 수 있다. 제1 제어부(251)는 제1 변압기(221)의 1차 측의 전압과 제1 전압 피딩 회로(211)의 출력 전압($V_{o1}$) 사이의 위상차를 조절함으로써 제1 전압 피딩 회로(211)에 공급되는 전력을 제어할 수 있다. 제1 제어부(251)는 제1 전압 피딩 회로(211)에 공급되는 전력을 제어함으로써, 제1 출력 단자(231)의 출력 전압을 조절할 수 있다.

[0033] 마찬가지로, 제2 제어부(252)의 PI 제어기(미도시됨)는 제2 전압 피딩 회로(212)에 의하여 제2 출력 단자(232)에서 출력되는 출력 전압($V_{o2}$) 및 제2 출력 단자(232)의 기준 전압에 기초하여 위상 차이값을 생성할 수 있다. 제2 제어부(252)의 PWM 신호 생성기(미도시됨)는 제2 전압 피딩 회로(212)의 스위치들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어하는 제2 제어 신호를 생성할 수 있고, 제2 변압기(222)의 1차 측의 전압과 제2 출력 단자(232)의 전압($V_{o2}$) 사

이의 위상차를 조절할 수 있다. 제2 제어부(252)의 PWM 신호 생성기는 제2 제어 신호를 생성하여 제2 변압기(222)의 1차 측의 전압과 제2 출력 단자(232)에서 출력되는 전압 사이의 위상차를 산출된 위상 차이값에 매칭하도록 제2 전압 피딩 회로(212)의 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어할 수 있다.

[0034] 전압 피딩 회로로 구성된 다채널 컨버터는 전압 피딩 회로들(211, 212)에 의하여 출력 단자에서 출력되는 전압을 제어하기 위하여 출력 단자 마다 출력되는 전압을 센싱하기 위한 적어도 하나의 전압 센서가 필요하다. 다시 말해, 전압 피딩 회로로 구성된 다채널 컨버터는 각 출력 전압을 제어하기 위하여 전압 센서는 적어도 전압 피딩 회로의 수 만큼 필요하다. 그러나 다채널 컨버터의 모든 출력 포트가 전압 피딩 회로와 연결되는 경우, 태양광 발전(photovoltaics, PV) 또는 배터리(battery)와 같이 요구되는 출력 전압의 변동 폭이 넓은 로드에 대하여 다채널 컨버터의 전력 변환 효율은 낮고, 하드 스위칭(hard switching)이 발생하여 스위치의 전압 스트레스가 높아지는 문제가 발생한다. 또한, 전압 피딩 회로 만으로 구성된 다채널 컨버터의 경우 출력 단자의 전류 리플(ripple)이 상대적으로 높기 때문에, 태양광 발전(PV)에 공급되는 전력 대비 전력 생산량이 감소하고, 배터리의 수명이 감소하는 단점이 발생한다. 이하에서는, 다채널 컨버터의 출력 포트들 중 적어도 하나의 출력 포트가 인터리브드 부스트 컨버터(interleaved boost converter)와 연결된 다채널 컨버터에 관하여 설명한다.

[0035] 도 3a는 인터리브드 부스트 컨버터(interleaved boost converter)를 포함하는 다채널 컨버터를 도시한다.

[0036] 다채널 컨버터의 출력 단자는 도 2a 및 도 2b에서와 같이 전압 피딩 회로(319)와 연결될 수 있으며, 전압 피딩 회로(319)의 구조 및 전압 피딩 회로의 출력 전압 제어 방법은 도 2a 및 도 2b에서 설명한 바와 동일하다. 이하에서는, 다채널 컨버터의 출력 단자(331)가 인터리브드 부스트 컨버터(310)와 연결되는 경우에 관하여 중점적으로 설명한다.

[0037] 인터리브드 부스트 컨버터(310)는 전류 피딩 회로(current-fed circuit)라고도 나타낼 수 있다. 인터리브드 부스트 컨버터(310)는 제1 브릿지 회로(311), 인덕터($L_{in1}$, $L_{in2}$) 및 캐패시터(360)를 포함할 수 있다. 제1 브릿지 회로는 풀 브릿지(full-bridge) 회로로 구성될 수 있다.

[0038] 인터리브드 부스트 컨버터(310)는 제1 브릿지 회로(311)와 출력 포트(331) 사이에 서로 병렬로 접속되는 인덕터들($L_{in1}$, $L_{in2}$), 제1 브릿지 회로(311), 및 커패시터(C)를 포함할 수 있다. 인터리브드 부스트 컨버터(310)는 제1 변압기(321)에 의하여 권선비(n3:n4)의 비율로 한번 변환된 전압을 추가적으로 변환할 수 있다. 다시 말해, 인터리브드 부스트 컨버터(310)는 수신된 전압을 한차례 더 변환시킬 수 있기 때문에 안정적인 출력 전압 범위를 넓게 형성할 수 있다. 따라서, 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 태양광 발전(PV)이나 배터리(battery)의 요구되는 출력 전압의 변동 폭이 넓은 조건에서도 원활히 동작할 수 있다. 또한, 인터리브드 부스트 컨버터(310)와 연결된 출력 단자(331)에 흐르는 전류는 리플(ripple)이 상대적으로 작게 나타난다.

[0039] 인터리브드 부스트 컨버터(310)의 제1 브릿지 회로(311)는 병렬로 연결된 제1 레그(312)와 제2 레그(313) 및 제1 레그(312)와 제2 레그(313)를 연결하는 전압선(315)을 포함할 수 있다. 제1 레그(312)의 상측(high side)에는 제9 스위치($S_9$)가 배치되고, 제1 레그(312)의 하측(low side)에는 제10 스위치($S_{10}$)가 배치될 수 있다. 제2 레그(313)의 상측(high side)에는 제11 스위치($S_{11}$)가 배치되고, 제2 레그(313)의 하측(low side)에는 제12 스위치($S_{12}$)가 배치될 수 있다. 인터리브드 부스트 컨버터(310)의 인덕터($L_{in1}$)는 제1 변압기(321)로부터 제3 노드($m_3$)를 지나 연장되는 전압선(315) 상에 배치될 수 있고, 인덕터($L_{in2}$)는 제1 변압기(321)로부터 제4 노드($m_4$)를 지나 연장되는 전압선(315) 상에 배치될 수 있다. 인터리브드 부스트 컨버터(310)의 인덕터들($L_{in1}$, $L_{in2}$)은 출력 단자(331)에 병렬로 연결될 수 있고, 제1 출력 단자(331)는 캐패시터(C)의 일단과 병렬로 연결될 수 있다. 인터리브드 부스트 컨버터(310)는 제1 변압기(321)의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 제1 출력 단자(331)에서 직류 전압을 출력 할 수 있다.

[0040] 도 3a에서는, 다채널 컨버터의 2개의 출력 단자가 각각 전압 피딩 회로(319) 및 인터리브드 부스트 컨버터(310)와 연결된 것을 도시한다. 도 3a에서는 다채널 컨버터가 2개의 출력 단자로 구성되어 있으나, 이로 한정하지 않으며, 다른 출력 단자를 더 포함할 수 있다. 또한 다른 출력 단자는 다른 전압 피딩 회로 또는 다른 인터리브드 부스트 컨버터와 연결될 수 있다.

[0041] 도 3b는 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 기존 전력 제어 방법에 관하여 설명한다.

[0042] 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 출력 단자(331)의 출력 전압($V_0$)과 제1 변압기

(321)의 1차 측의 전압 사이의 위상차를 이용하여 출력 포트의 전력을 제어할 수 있다. 1차 측의 전압은, 송신 브릿지 회로(301)에서 스위치($S_1$)와 스위치($S_2$) 사이의 노드($m_1$) 및 스위치($S_3$)와 스위치($S_4$) 사이의 노드($m_2$) 사이의 전압을 나타낼 수 있다.

[0043] 구체적으로, 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 출력 단자(331)에서 출력되는 전압을 센싱하는 제1 전압 센서(voltage sensor, 341) 및 인터리브드 부스트 컨버터(310)의 캐패시터(C)의 양단에 걸리는 전압을 센싱하는 제2 전압 센서(342)를 더 포함할 수 있다. 또한, 다채널 컨버터는 제1 전압 센서(341)로부터 센싱된 제1 출력 단자(331)에서의 출력 전압($V_o$)에 기초하여 제1 제어 신호를 생성하는 제1 제어부(351)를 더 포함하고, 제2 전압 센서(342)로부터 센싱된 캐패시터(C)의 양단에 걸리는 전압을 센싱하는 제2 제어부(352)를 더 포함할 수 있다.

[0044] 제1 제어부(351)의 PI 제어기(미도시됨)는 인터리브드 부스트 컨버터(310)에 의하여 제1 출력 단자(331)에서 출력되는 출력 전압($V_0$) 및 제1 출력 단자(331)의 제1 기준 전압에 기초하여 제1 위상 차이값을 생성할 수 있다. 제1 제어부(351)의 PWM 신호 생성기(미도시됨)는 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어하는 제1 제어 신호를 생성할 수 있고, 제1 변압기(321)의 1차 측의 전압과 제1 출력 단자(331)의 전압($V_o$) 사이의 위상차를 조절할 수 있다. 제1 제어부(351)의 PWM 신호 생성기는 제1 제어 신호를 생성하여 제1 변압기(321)의 1차 측의 전압과 제1 출력 단자(331)에서 출력되는 전압 사이의 위상차를 산출된 제1 위상 차이값에 매칭되도록 제1 브릿지 회로(311)의 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어할 수 있다. 결국, 제1 제어부(351)는 인터리브드 부스트 컨버터(310)에 의하여 제1 출력 단자(331)에서 출력되는 출력 전압($V_o$) 및 제1 출력 단자(331)의 제1 기준 전압에 기초하여 제1 제어 신호를 생성함으로써, 제1 변압기(321)의 1차 측의 전압 및 상기 인터리브드 부스트 컨버터(310)의 출력 전압 사이의 위상차를 제1 위상 차이값으로 조절할 수 있다. 제1 제어부(351)는 제1 변압기(321)의 1차 측의 전압과 제1 출력 단자(331)의 출력 전압($V_o$) 사이의 위상차를 조절함으로써 제1 출력 단자(331)에 공급되는 전력을 제어할 수 있다. 제1 제어부(351)는 제1 출력 단자(331)에 공급되는 전력을 제어함으로써, 제1 출력 단자(331)의 출력 전압을 조절할 수 있다.

[0045] 한편, 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는, 인터리브드 부스트 컨버터(310)와 연결된 제1 출력 포트(331)에서 출력되는 전압을 제어해야될 뿐만 아니라, 인터리브드 부스트 컨버터(310)의 캐패시터(C) 양단에 걸리는 전압이 발산하지 않고 설계치 내에서 동작할 수 있도록 커패시터(C) 양단에 걸리는 전압도 조절해야 한다.

[0046] 따라서, 종래에는 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 인터리브드 부스트 컨버터(310)를 정상적으로 작동시키기 위하여 인터리브드 부스트 컨버터(310)의 커패시터(C) 양단에 걸리는 전압을 조절하는 제2 제어부(352)를 더 포함하여야 한다.

[0047] 제2 제어부(352)의 PI 제어기는 인터리브드 부스트 컨버터(310)의 캐패시터(C)의 양단에 걸리는 전압 및 캐패시터(C)에서의 제2 기준 전압에 기초하여 제2 위상 차이값을 산출할 수 있다. 제2 제어부(352)의 PWM 신호 생성기는 제1 브릿지 회로(311)의 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어하는 제2 제어 신호를 생성할 수 있고, 인터리브드 부스트 컨버터(310)의 제1 브릿지 회로(311)의 레그 사이의 위상차를 조절할 수 있다. 제2 제어부(352)의 PWM 신호 생성기는 제2 제어 신호를 생성하여 인터리브드 부스트 컨버터(310)의 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차를 산출된 제2 위상 차이값에 매칭되도록 제1 브릿지 회로(311)의 스위치 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어할 수 있다. 여기서, 제1 레그(312) 및 제2 레그(313) 사이의 위상차는, 노드($m_3$)에 걸리는 전압 및 노드($m_4$)에 걸리는 전압 사이의 위상차를 나타낼 수 있다. 결국, 제2 제어부(352)는 인터리브드 부스트 컨버터(310)의 캐패시터 양단에 걸리는 전압 및 캐패시터에서의 제2 기준 전압게 기초하여 제2 제어 신호를 생성함으로써, 제1 브릿지 회로(311) 사이의 위상차를 제2 위상 차이값으로 조절할 수 있다. 제2 제어부(352)는 제1 브릿지 회로(311)의 레그 사이의 위상차를 조절함으로써 인터리브드 부스트 컨버터의 캐패시터(C)의 양단에 걸리는 전압을 제어할 수 있다.

[0048] 결국, 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 인터리브드 부스트 컨버터(310)의 캐패시터(C) 양단에 걸리는 전압을 제어하기 위하여 추가적으로 제2 전압 센서(342) 및 제2 제어부(352)가 필요하다. 따라서, 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 전압 피딩 회로로만 구성된 다채널 컨버터와 비교하여 출력 포트와 연결된 인터리브드 부스트 컨버터의 개수만큼 필요한 센서의 개수가 증가한다. 인터

리브드 부스트 컨버터를 포함하는 다채널 컨버터에 필요한 센서의 개수가 증가하므로, 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터는 가격적인 측면에서 불리하고, 캐패시터 전압을 제어하는 추가된 제어기로 인하여 프로세서의 계산 부담 또한 증가하게 되는 문제점이 발생한다. 그러나, 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법에 따르면, 후술하겠으나 하나의 센서 및 하나의 제어부만을 사용하여 출력 전압 및 인터리브드 부스트 컨버터의 캐패시터 전압을 제어할 수 있다.

[0049] 도 4는 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법에 관하여 설명한다.

[0050] 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 출력 단자(331)가 인터리브드 부스트 컨버터(310)와 연결될 수 있다. 인터리브드 부스트 컨버터(310)는 인덕터 및 풀 브릿지(full-bridge) 회로를 포함하고, 제1 변압기(321)의 2차 측으로부터 제공되는 교류 전압을 직류 전압으로 변환하여 부하로 출력할 수 있다. 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 출력 단자(331)의 출력 전압($V_0$)을 센싱하는 제1 전압 센서(441)를 포함할 수 있다. 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 전압 센서(441)에 의하여 센싱된 제1 출력 단자(331)의 출력 전압($V_0$) 및 제1 출력 단자(331)의 기준 전압에 기초하여 제1 제어 신호를 생성하는 제1 제어부(451)를 더 포함할 수 있다.

[0051] 제1 제어부(451)는 PWM 신호 생성기(미도시됨)을 포함하며, PWM 신호 생성기는 인터리브드 부스트 컨버터(310)의 제1 브릿지 회로(311)의 스위치 소자들 ($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 제어하는 신호를 생성할 수 있다.

[0052] 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터의 제1 제어부(451)는 제1 제어 신호를 생성하고, 생성된 제어 신호에 따라 인터리브드 부스트 컨버터(310)의 제1 브릿지 회로(311)의 스위칭을 제어함으로써, 제1 변압기(321)의 1차 측의 전압과 제1 출력 단자(331)의 출력 전압($V_0$) 사이의 위상차를 조절할 수 있고, 제1 브릿지 회로(311)의 레그(312, 313) 사이의 위상차를 조절할 수 있다.

[0053] 도 3b에서 설명한 바와 같이, 제1 제어부(451)는 제1 변압기(321)의 1차 측의 전압 및 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$) 사이의 위상차를 조절함으로써 제1 출력 단자(331)에 공급되는 전력을 조절할 수 있다. 또한, 제1 제어부(451)가 제1 출력 단자(331)에 공급되는 전력을 조절함으로써, 제1 출력 단자(331)에 출력되는 전압을 조절할 수 있다. 또한, 제1 제어부(451)는 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차를 조절함으로써, 인터리브드 부스트 컨버터(310)의 커패시터(C) 양단에 걸리는 전압을 조절할 수 있고, 캐패시터(C) 양단에 걸리는 전압이 발산하지 않고 설계치 내에서 동작할 수 있도록 하여 인터리브드 부스트 컨버터(310)를 정상적으로 작동시킬 수 있다. 이하에서는, 하나의 제어부 및 하나의 센서부만을 통하여 인터리브드 부스트 컨버터(310)가 작동될 수 있는 원리에 관하여 설명한다.

[0054] 제1 제어부(451)의 PI 제어기(미도시됨)는 인터리브드 부스트 컨버터(310)에 의하여 제1 출력 단자(331)에서 출력되는 출력 전압($V_0$) 및 제1 출력 단자(331)의 기준 전압에 기초하여 제1 위상 차이값을 생성할 수 있다. 또한, 제1 제어부(451)는 인터리브드 부스트 컨버터(310)의 출력 전압($V_o$) 및 산출된 제1 위상 차이값에 기초하여 제2 위상 차이값을 산출할 수 있다.

[0055] 제1 제어부(451)는 제1 변압기(321)의 1차 측의 전압 및 인터리브드 부스트 컨버터(310)의 출력 전압 사이의 위상차를 제1 위상 차이값으로 조절하고, 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차를 제2 위상 차이값으로 조절할 수 있다. 구체적으로, 제1 제어부(451)의 PWM 신호 생성기에서 제1 제어 신호를 발생하여, 제1 변압기(321)의 1차 측의 전압과 인터리브드 부스트 컨버터(310)의 출력 전압 사이의 위상차(phase difference)가 제1 위상 차이값에 매칭하고, 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차가 제2 위상 차이값과 매칭하도록 제1 브릿지 회로(311)의 스위칭 소자들($S_9$, $S_{10}$, $S_{11}$, $S_{12}$)을 스위칭 할 수 있다.

[0056] 구체적으로, 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 변압기(321)의 1차 측의 전압과 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$) 사이의 위상차 및 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$)에 따라 소프트 스위칭(Soft switching) 조건 및 출력 단자(331)에 흐르는 전류 실효값이 변동한다. 이때, 제1 제어부(451)는 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차를 조절함으로써 소프트 스위칭 조건 및 출력 단자(331)에 흐르는 전류 값을 최소화할 수 있다. 다시 말해, 제1

제어부(451)는 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$) 및 기준 전압(reference voltage)에 기초하여 제1 위상 차이값을 산출할 수 있고, 제1 제어부(451)는 제1 위상 차이값 및 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$)의 조건에서, 인터리브드 부스트 컨버터(310)에서 소모되는 전력이 최소화되는 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차를 제2 위상 차이값으로 산출할 수 있다. 제1 제어부(451)가 인터리브드 부스트 컨버터(310)에서 소모되는 전력을 최소화시키는 위상 차이값으로 제1 브릿지 회로(311)의 레그간 위상차를 조절하므로, 인터리브드 부스트 컨버터(310)의 캐패시터(C)에 걸리는 전압도 발산하지 않고 정상적으로 작동할 수 있다.

[0057] 더 자세히 설명하면, 제1 제어부(451)는 산출된 제1 위상 차이값 및 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$)의 조건에서, 인터리브드 부스트 컨버터(310)에 존재하는 기생 저항을 고려한 도통 손실(Conduction loss)이 최소화되는 제1 브릿지 회로(311)의 제1 레그(312) 및 제2 레그(313) 사이의 위상차를 제2 위상 차이값으로 산출할 수 있다. 도통 손실이란 다이오드가 순방향 도통하는 동안 다이오드에서 소비되는 전력을 나타낼 수 있다. 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 제1 제어부(451)에서 산출된 제1 위상값 및 제2 위상값으로 한번에 제1 브릿지 회로(311)의 스위치를 제어할 수 있으며, 인터리브드 부스트 컨버터(310)를 하나의 전압 센서 및 하나의 제어부로 정상적으로 작동시킬 수 있다. 다시 말해, 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 기존의 다채널 컨버터와 달리, 인터리브드 부스트 컨버터(310)의 캐패시터(C) 양단에 걸리는 전압을 센싱하기 위한 별도의 전압 센서 및 캐패시터 양단에 걸리는 전압을 제어하기 위한 별도의 제어부가 필요하지 않다.

[0058] 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터는 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$) 및 인터리브드 부스트 컨버터(310)의 캐패시터(C) 양단의 전압을 제어하기 위하여 하나의 센서 및 하나의 제어부만이 필요하므로 출력 포트가 전압 피딩 회로와만 연결된 다채널 컨버터와 비교하여 동일한 전압 센서 개수로도 안정적인 동작이 가능하다. 결국, 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터(400)는 전압 피딩 회로로 구성된 다채널 컨버터와 동일한 센서 개수와 제어 복잡도를 가지며, 후술하겠으나 기존의 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법과 비교하여 동특성 및 전력 변환 효율을 개선할 수 있다.

[0059] 도 5a는 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 종래 제어 알고리즘을 설명한다.

[0060] 알고리즘(511)은 다채널 컨버터의 전압 피딩 회로의 출력 전압을 제어하는 방법을 설명한다. 도 2b를 참조하면, 제1 제어부(251)의 PI 제어기는 제1 전압 피딩 회로(211)의 출력 전압($V_{o1}$) 및 제1 전압 피딩 회로(211)의 기준 전압에 기초하여 위상 차이값을 산출할 수 있다. 제1 제어부(251)의 PWM 신호 생성기는 제1 전압 피딩 회로(211)의 스위치 소자들을 제어함으로써, 제1 변압기(221)의 1차 측의 전압과 제1 전압 피딩 회로(211)의 출력 전압 사이의 위상차를 산출된 위상 차이값에 매칭시킬 수 있다.

[0061] 알고리즘(512)는 다채널 컨버터의 인터리브드 부스트 컨버터의 출력 전압을 제어하는 종래의 방법을 설명한다. 도 3b를 참조하면, 제1 제어부(351)의 PI 제어기는 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$) 및 출력 단자(331)의 기준 전압에 기초하여 위상 차이값을 산출할 수 있다. 제1 제어부(351)는 1차 측의 전압과 제1 출력 단자(331)의 출력 전압($V_0$) 사이의 위상차를 산출된 위상 차이값에 매칭시킬 수 있다. 또한, 제2 제어부(352)의 PI 제어기는 인터리브드 부스트 컨버터(310)의 캐패시터(C) 양단에 걸리는 전압 및 캐패시터(C) 기준 전압에 기초하여 위상 차이값을 산출할 수 있다. 제2 제어부(352)는 제1 브릿지 회로(311)의 레그 간 위상차를 산출된 위상 차이값에 매칭시킬 수 있다.

[0062] 도 5b는 일 실시예에 따른 인터리브드 부스트 컨버터(310)를 포함하는 다채널 컨버터의 제어 알고리즘을 도시한다.

[0063] 알고리즘(521)는 다채널 컨버터의 전압 피딩 회로의 출력 전압을 제어하는 방법을 설명하고, 알고리즘(511)과 동일한 방법으로 전압 피딩 회로의 출력 전압을 제어할 수 있다.

[0064] 알고리즘(522)는 일 실시예에 따른 다채널 컨버터(400)에서 인터리브드 부스트 컨버터의 출력 전압을 제어하는 방법을 설명한다. 도 4를 참조하면, 제1 제어부(451)는 인터리브드 부스트 컨버터(310)의 출력 전압($V_0$) 및 출력 단자(331)의 기준 전압에 기초하여 제1 위상 차이값을 산출할 수 있고, 산출된 제1 위상 차이값에 기초하여 제2 위상 차이값을 산출할 수 있다. 다시 말해, 제1 제어부(451)는 인터리브드 부스트 컨버터(310)의 출력 전

압($V_0$) 및 제1 위상 차이값의 조건에서, 인터리브드 부스트 컨버터(310)에서 소모되는 전력이 최소화되는 제1 브릿지 회로(311)의 레그 사이의 위상차를 제2 위상 차이값을 산출할 수 있다.

[0065] 일 실시예에 따르면, 컴퓨팅 장치는 임의의 인터리브드 부스트 컨버터의 출력 전압 및 임의의 변압기의 1차 측 전압과 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차에 대해서 회귀 분석(regression analysis)을 통해 최소 전력 소모를 갖는 제1 브릿지 회로(311)의 레그 간 위상차를 추정할 수 있다. 예를 들어, 컴퓨팅 장치는 임의의 출력 전압 및 임의의 위상차에 대해 제1 브릿지 회로(311)의 레그 간 위상차를 변경하면서 전력 소모를 측정함으로써, 최소 전력 소모를 나타내는 레그 간 위상차를 탐색할 수 있다. 컴퓨팅 장치는 인터리브드 부스트 컨버터의 출력 전압들 및 출력 전압들과 변압기의 1차 측 전압 사이의 위상차들 별로 최소 전력 소모를 갖는 제1 브릿지 회로의 레그 간 위상차에 대해 근사화된 다항식을 산출할 수 있다. 제1 제어부(451)는 인터리브드 부스트 컨버터(310)의 출력 전압 및 산출된 제1 위상 차이값에 회귀 분석에 기초하여 미리 결정된 다항식을 적용함으로써 제2 위상 차이값을 산출할 수 있다. 미리 결정된 다항식은, 제1 제어부(451)가 컴퓨팅 장치로부터 수신할 수 있다.

[0066] 도 6은 인터리브드 부스트 컨버터의 출력 전압 및 변압기의 1차 측 전압과 출력 전압 사이의 위상차에 대하여 회귀 분석을 통하여 도출된 회귀곡선을 도시한다.

[0067] 회귀곡선(600)은 임의의 인터리브드 부스트 컨버터의 출력 전압 및 임의의 변압기의 1차 측 전압과 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차에 대하여 회귀 분석을 통해 최소 전력 소모를 갖는 제1 브릿지 회로의 레그 간 위상차를 추정한 곡선이다. 제1 제어부(451)는 추정된 회귀곡선에 따라, 인터리브드 부스트 컨버터(310)의 출력 전압 및 산출된 제1 위상 차이값에 대응하여 전력 변환 효율이 최적화된 제1 브릿지 회로(311)의 레그 간 위상차를 제2 위상 차이값으로 산출할 수 있다. 다시 말해, 제1 제어부(451)는 인터리브드 부스트 컨버터(310)의 출력 전압 및 산출된 제1 위상 차이값에 회귀곡선으로부터 근사화된 다항식을 적용함으로써 제2 위상 차이값을 산출할 수 있다. 제1 제어부(451)는 변압기의 1차 측 전압 및 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차가 제1 위상 차이값에 매칭되도록 제어할 수 있고, 제1 브릿지 회로(311)의 레그 간 위상차가 제2 위상 차이값에 매칭되도록 제어할 수 있다.

[0068] 도 7a는 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 종래 제어 방법에 의한 시뮬레이션 결과를 도시한다.

[0069] 시뮬레이션은 인터리브드 부스트 컨버터의 출력 포트에서 흐르는 전류가 정방향에서 역방향으로 변동하는 것을 가정한다. 그래프(711)은 시간에 따른 출력 포트에 흐르는 전류 값의 변화를 나타내고, 그래프(712)는 시간에 따른 인터리브드 부스트 컨버터의 캐패시터 양단에 걸리는 전압 값의 변화를 나타내며, 그래프(713)는 시간에 따른 변압기의 1차 측의 전압과 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차를 나타내고, 그래프(714)는 시간에 따른 인터리브드 부스트 컨버터와 연결된 풀 브릿지 회로의 레그 간 위상차를 나타낸다. 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 종래 제어 방법은 전류가 정방향에서 역방향으로 도달하기까지의 정착 시간(settling time)(715)이 65ms로, 일 실시예에 따른 제어 방법과 비교하여 상대적으로 길다. 또한, 종래의 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터는 2차 측에 2개의 제어부가 배치되므로, 2개의 제어부가 전류 피딩 회로와 연결된 풀 브릿지 회로를 제어하는 과정에서 리플이 발생하는 것이 확인된다.

[0070] 도 7b는 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 제어 방법에 의한 시뮬레이션 결과를 도시한다.

[0071] 시뮬레이션은 전류 피딩 회로의 전류가 정방향에서 역방향으로 변동하는 것을 가정한다. 그래프(721)은 시간에 따른 출력 포트에 흐르는 전류 값의 변화를 나타내고, 그래프(722)는 시간에 따른 인터리브드 부스트 컨버터의 캐패시터 양단에 걸리는 전압 값의 변화를 나타내며, 그래프(723)는 시간에 따른 변압기의 1차 측의 전압과 인터리브드 부스트 컨버터의 출력 전압 사이의 위상차를 나타내고, 그래프(724)는 시간에 따른 인터리브드 부스트 컨버터와 연결된 풀 브릿지 회로의 레그 간 위상차를 나타낸다. 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 제어 방법은 전류가 정방향에서 역방향으로 도달하기까지의 정착 시간(725)이 32ms로 매우 짧다. 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 제어 방법은 기존의 제어 방법과 비교하여 전류 피딩 회로 측에 추가적인 제어기를 사용하지 않으므로 전력변환 장치의 동특성을 향상시킬 수 있다. 동특성은 입력이 들어간 후 정상 상태에 도달하기까지의 과도적인 특성을 나타낸다.

[0072] 하기 표 1 및 표 2는 전력 제어 방법에 따른 도통 손실과 전력 변환 효율을 나타낸다.

표 1

[0073]

| 전류 피딩 회로의 출력 전압 = 100V | 도 3b 의 전류 피딩 회로의 전력 제어 방법 | 도 4 의 전류 피딩 회로의 전력 제어 방법 |
|---|---|---|
| $P_0$ = 200W | $P_{loss}$ = 11.04W<br>Efficiency : 95.52% | $P_{loss}$ = 10.29W<br>Efficiency : 95.53% |
| $P_0$ = 400W | $P_{loss}$ = 27.00W<br>Efficiency : 94.11% | $P_{loss}$ = 26.13W<br>Efficiency : 94.20% |
| $P_0$ = 600W | $P_{loss}$ = 51.46W<br>Efficiency : 92.32% | $P_{loss}$ = 49.73W<br>Efficiency : 92.64% |
| $P_0$ = 750W | $P_{loss}$ = 78.35W<br>Efficiency : 90.63% | $P_{loss}$ = 70.33W<br>Efficiency : 91.56% |

표 2

[0074]

| 전류 피딩 회로의 출력 전압 = 70V | 도 3b 의 전류 피딩 회로의 전력 제어 방법 | 도 4 의 전류 피딩 회로의 전력 제어 방법 |
|---|---|---|
| $P_0$ = 200W | $P_{loss}$ = 19.69W<br>Efficiency : 91.65% | $P_{loss}$ = 16.09W<br>Efficiency : 93.02% |
| $P_0$ = 400W | $P_{loss}$ = 43.78W<br>Efficiency : 90.55% | $P_{loss}$ = 46.91W<br>Efficiency : 90.69% |
| $P_0$ = 600W | $P_{loss}$ = 90.03W<br>Efficiency : 87.13% | $P_{loss}$ = 88.791W<br>Efficiency : 87.28% |
| $P_0$ = 750W | $P_{loss}$ = 140.08W<br>Efficiency : 84.01% | $P_{loss}$ = 126.03W<br>Efficiency : 85.65% |

[0075] 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법은 기존의 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터와 비교하여 인터리브드 부스트 컨버터의 출력 전압이 낮을수록 전력 변환 효율이 향상된다. 또한, 일 실시예에 따른 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 전력 제어 방법은 기존의 인터리브드 부스트 컨버터를 포함하는 다채널 컨버터의 제어 방법과 비교하여 전류 피딩 회로의 출력 전력이 높을수록 전력 변환 효율이 향상된다.

[0076] 이상에서 설명된 실시예들은 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치, 방법 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPGA(field programmable gate array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 컨트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0077] 소프트웨어는 컴퓨터 프로그램(computer program), 코드(code), 명령(instruction), 또는 이들 중 하나 이상의 조합을 포함할 수 있으며, 원하는 대로 동작하도록 처리 장치를 구성하거나 독립적으로 또는 결합적으로(collectively) 처리 장치를 명령할 수 있다. 소프트웨어 및/또는 데이터는, 처리 장치에 의하여 해석되거나 처리 장치에 명령 또는 데이터를 제공하기 위하여, 어떤 유형의 기계, 구성요소(component), 물리적 장치, 가상 장치(virtual equipment), 컴퓨터 저장 매체 또는 장치, 또는 전송되는 신호 파(signal wave)에 영구적으로, 또는 일시적으로 구체화(embody)될 수 있다. 소프트웨어는 네트워크로 연결된 컴퓨터 시스템 상에 분산되어서, 분산된 방법으로 저장되거나 실행될 수도 있다. 소프트웨어 및 데이터는 컴퓨터 판독 가능 기록 매체에 저장될 수 있다.

[0078] 실시예에 따른 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단

독으로 또는 조합하여 포함할 수 있으며 매체에 기록되는 프로그램 명령은 실시예를 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다.

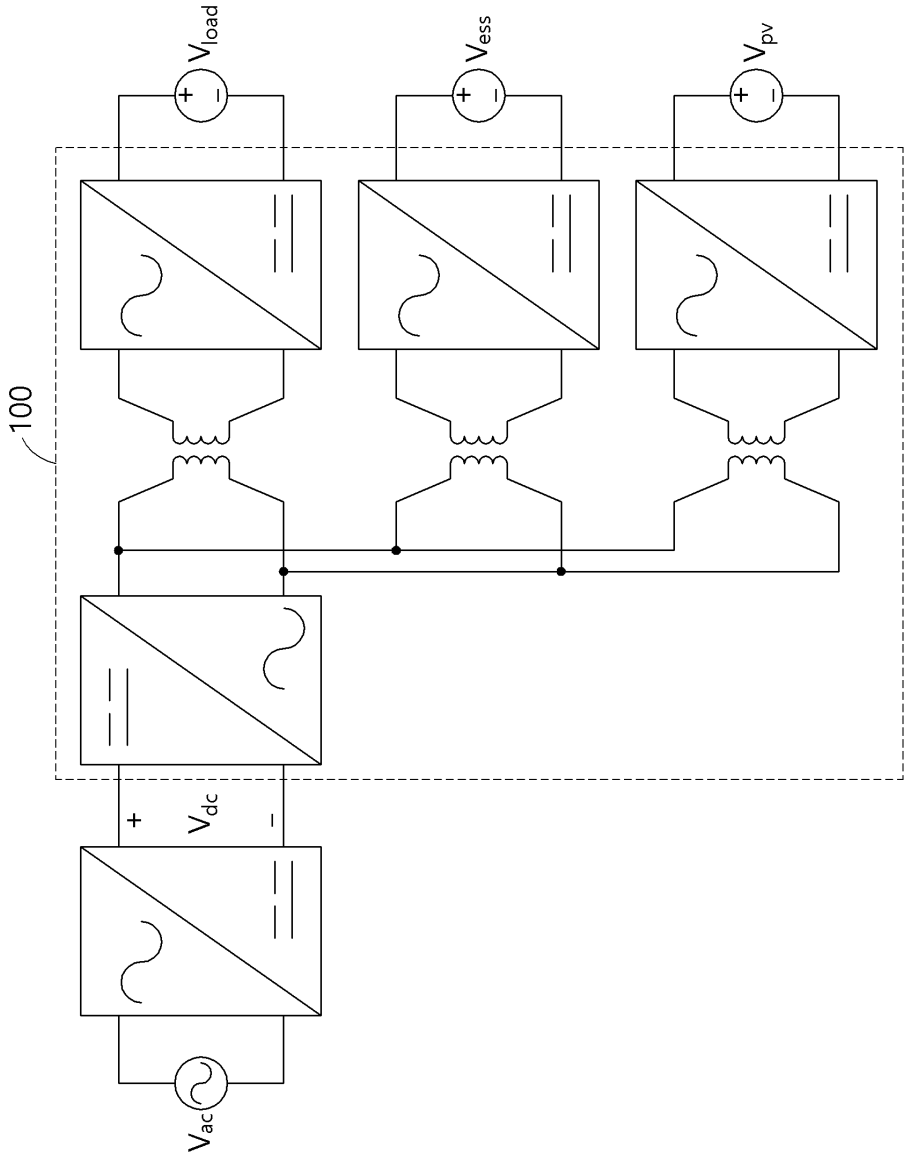
[0079] 위에서 설명한 하드웨어 장치는 실시예의 동작을 수행하기 위해 하나 또는 복수의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

[0080] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 이를 기초로 다양한 기술적 수정 및 변형을 적용할 수 있다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

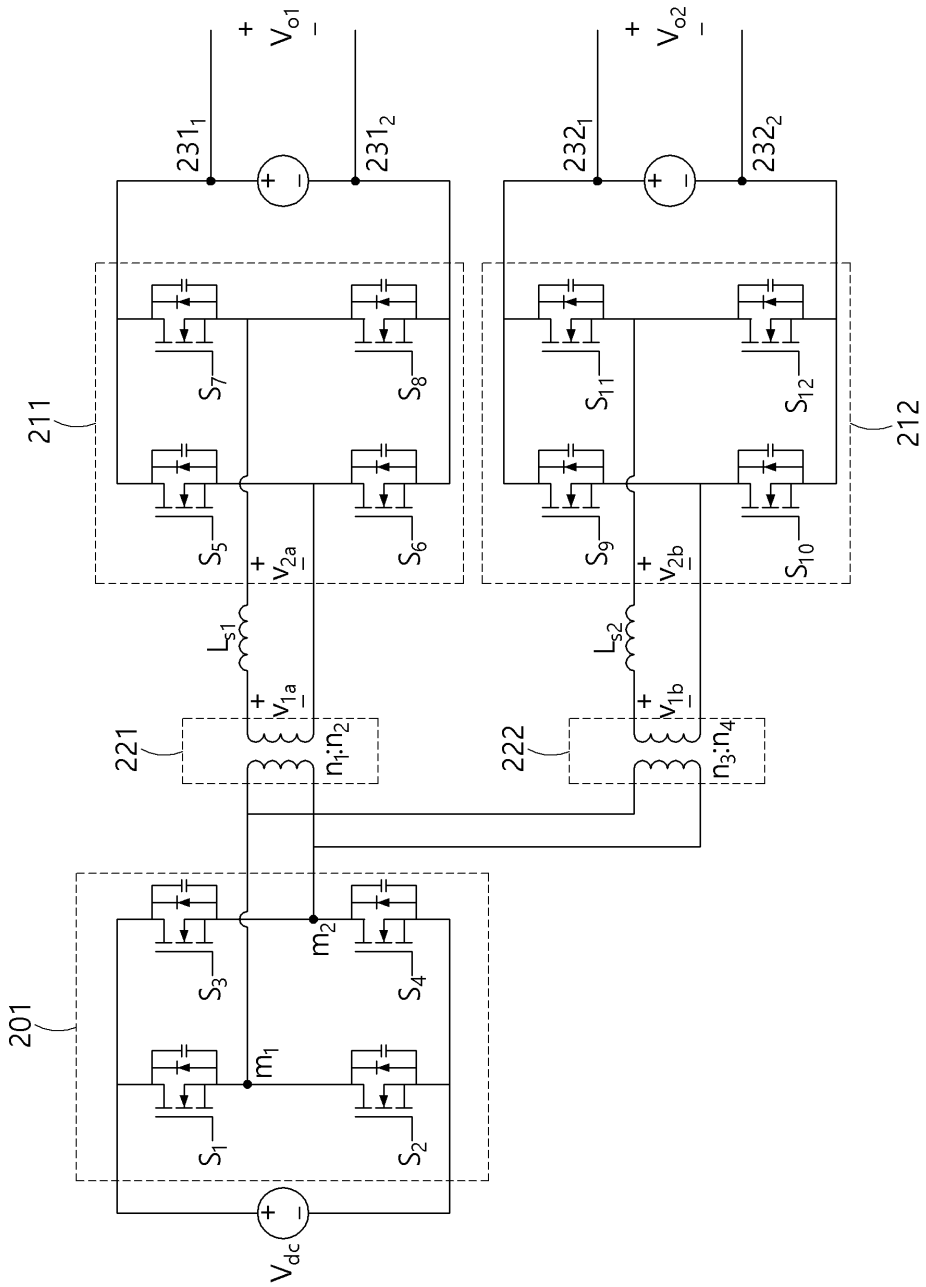
[0081] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

도면

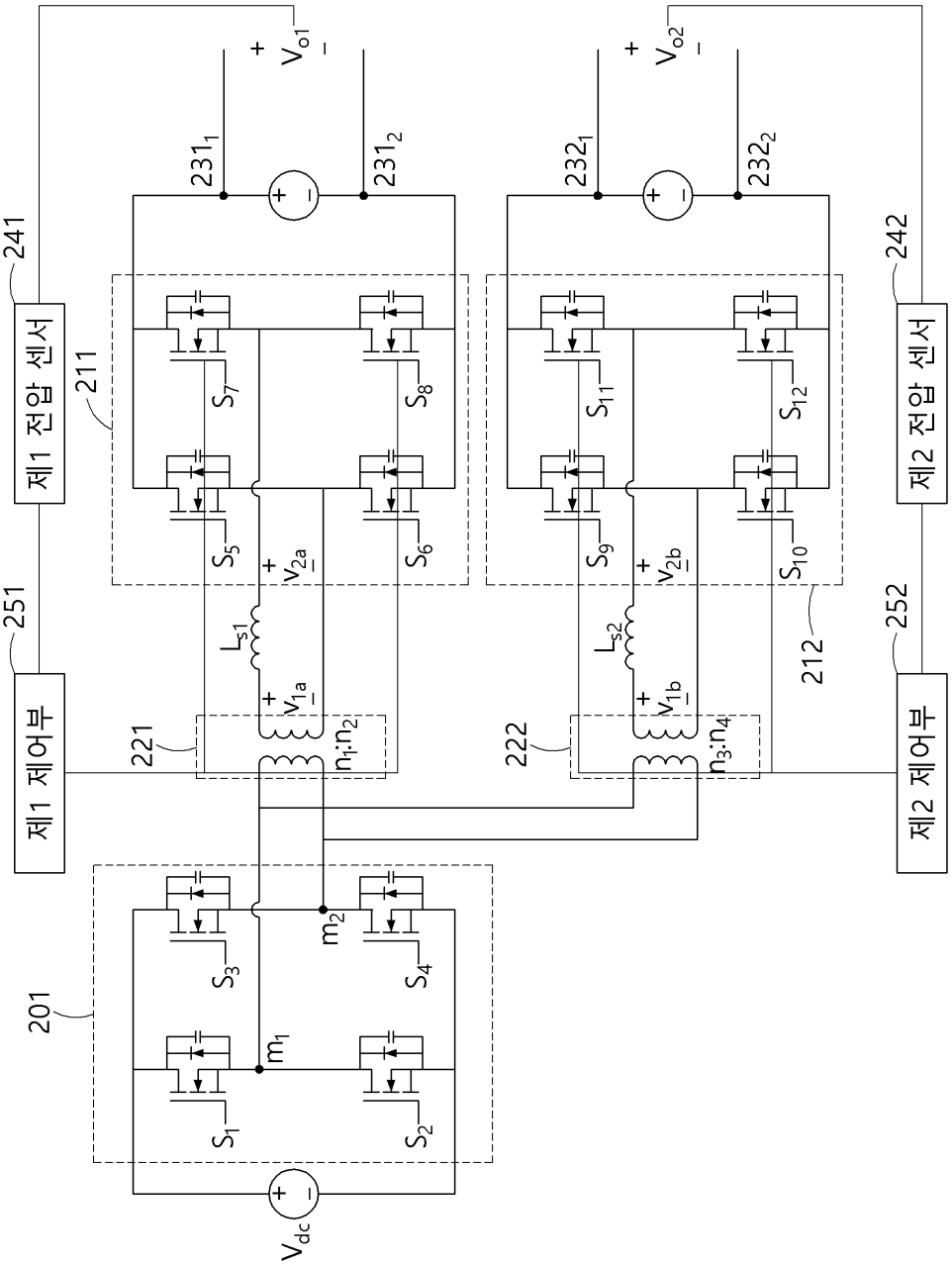
도면1



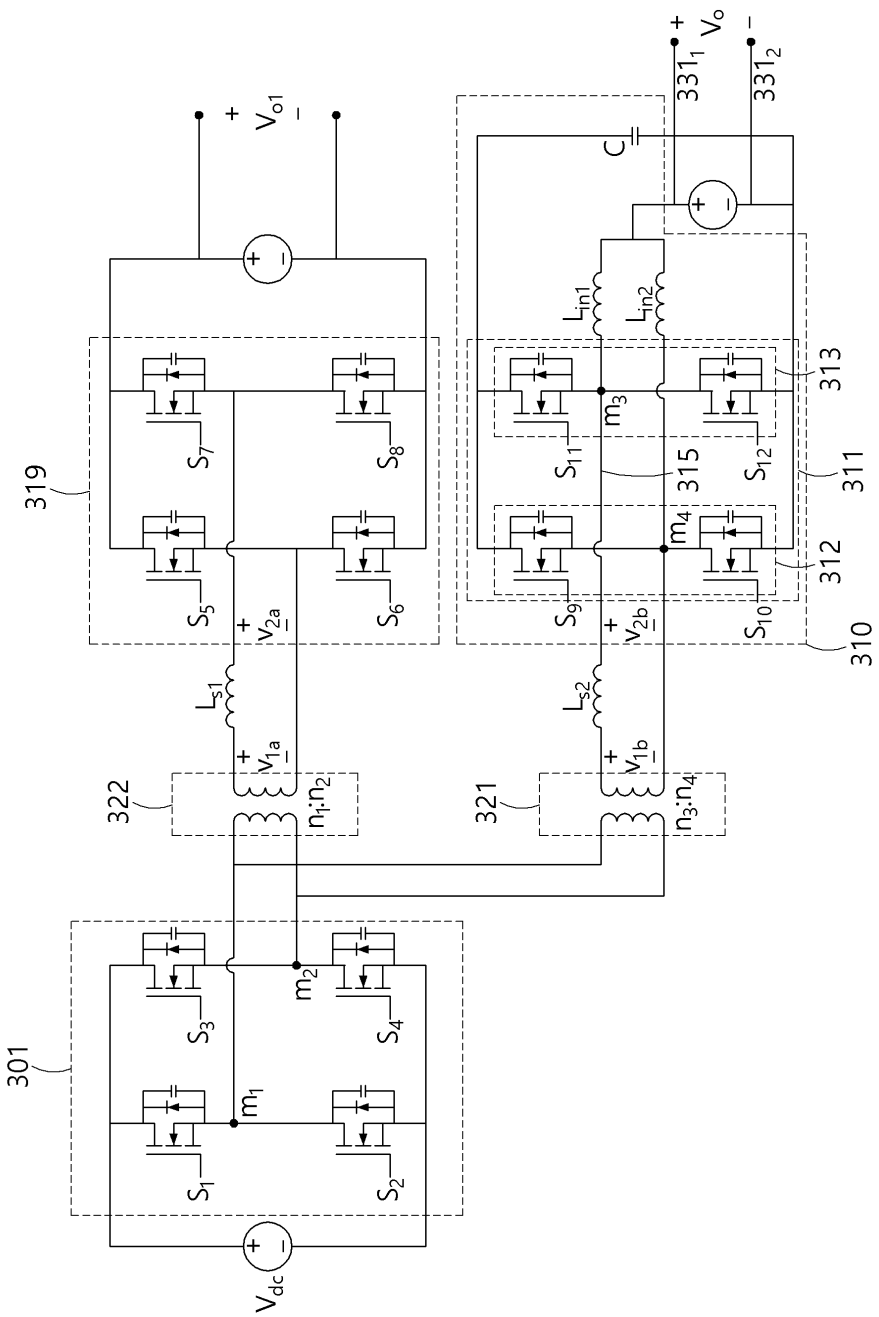
도면2a


$V_{o1}$
$V_{o2}$
$231_1$
$231_2$
$232_1$
$232_2$
211
212
221
222
201
$S_1$
$S_2$
$S_3$
$S_4$
$S_5$
$S_6$
$S_7$
$S_8$
$S_9$
$S_{10}$
$S_{11}$
$S_{12}$
$L_{s1}$
$L_{s2}$
$V_{1a}$
$V_{1b}$
$V_{2a}$
$V_{2b}$
$n_1:n_2$
$n_3:n_4$
$m_1$
$m_2$
$V_{dc}$

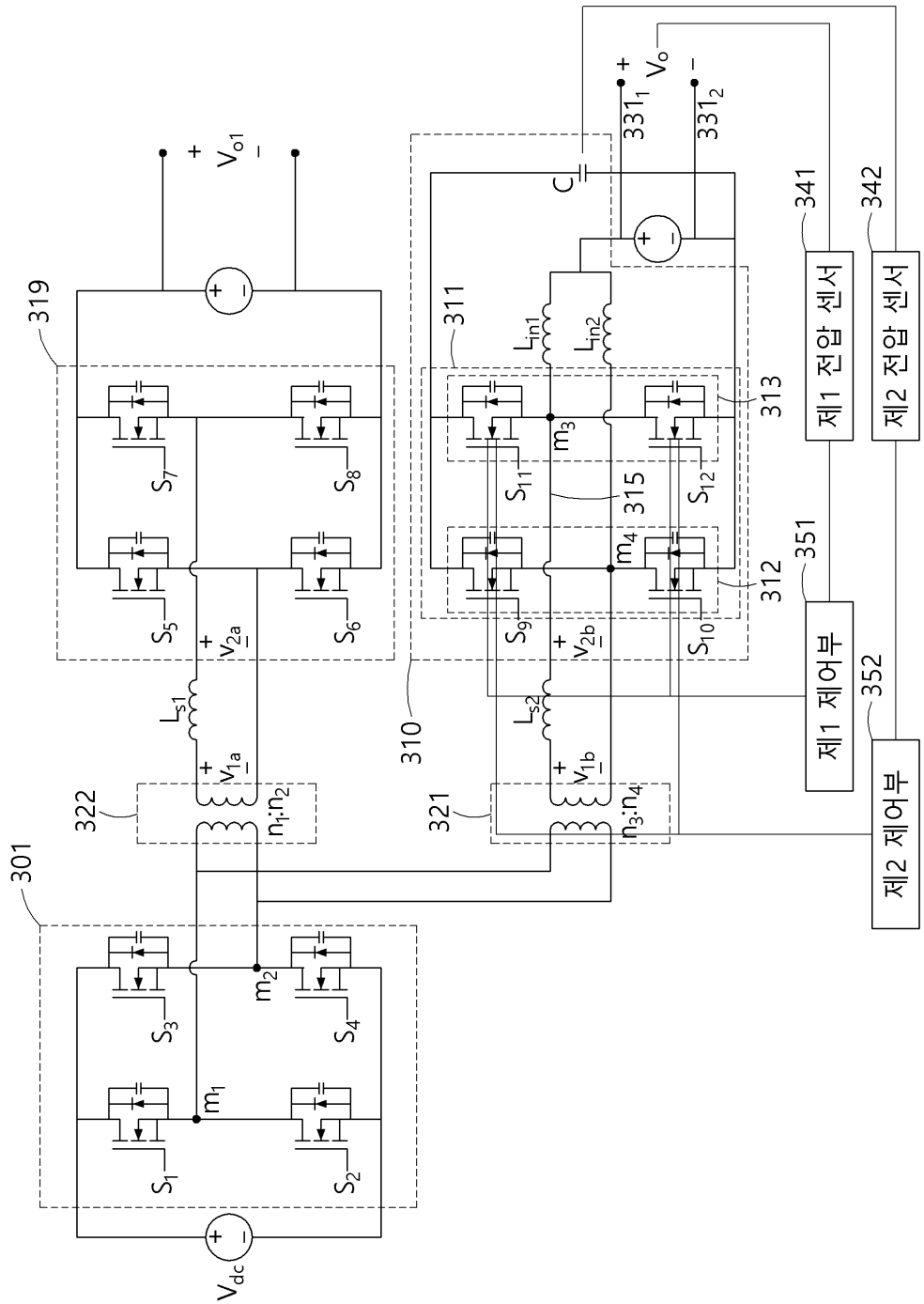
도면2b


241
제1 전압 센서
211
251
제1 제어부
221
201
242
제2 전압 센서
252
제2 제어부
222
212
$V_{o1}$
$V_{o2}$
$V_{dc}$
$231_1$
$231_2$
$232_1$
$232_2$
$S_1$
$S_2$
$S_3$
$S_4$
$S_5$
$S_6$
$S_7$
$S_8$
$S_9$
$S_{10}$
$S_{11}$
$S_{12}$
$L_{s1}$
$L_{s2}$
$v_{1a}$
$v_{1b}$
$v_{2a}$
$v_{2b}$
$n_1:n_2$
$n_3:n_4$
$m_1$
$m_2$

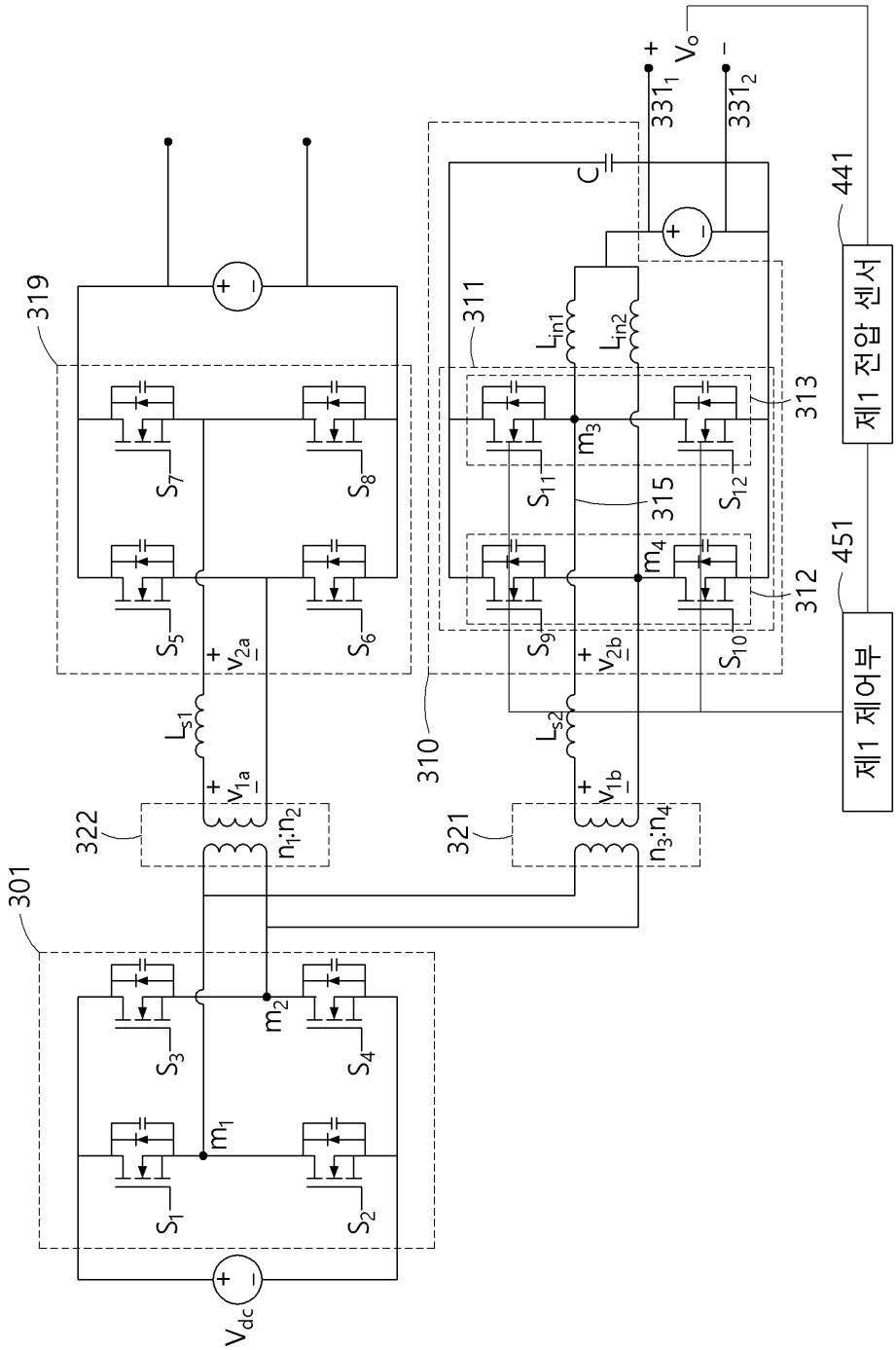
도면3a


$V_{o1}$
$V_{dc}$
$V_o$
$331_1$
$331_2$
C
$L_{in1}$
$L_{in2}$
$L_{s1}$
$L_{s2}$
$S_1$
$S_2$
$S_3$
$S_4$
$S_5$
$S_6$
$S_7$
$S_8$
$S_9$
$S_{10}$
$S_{11}$
$S_{12}$
$m_1$
$m_2$
$m_3$
$m_4$
$V_{1a}$
$V_{1b}$
$V_{2a}$
$V_{2b}$
$n_1:n_2$
$n_3:n_4$
301
310
311
312
313
315
319
321
322

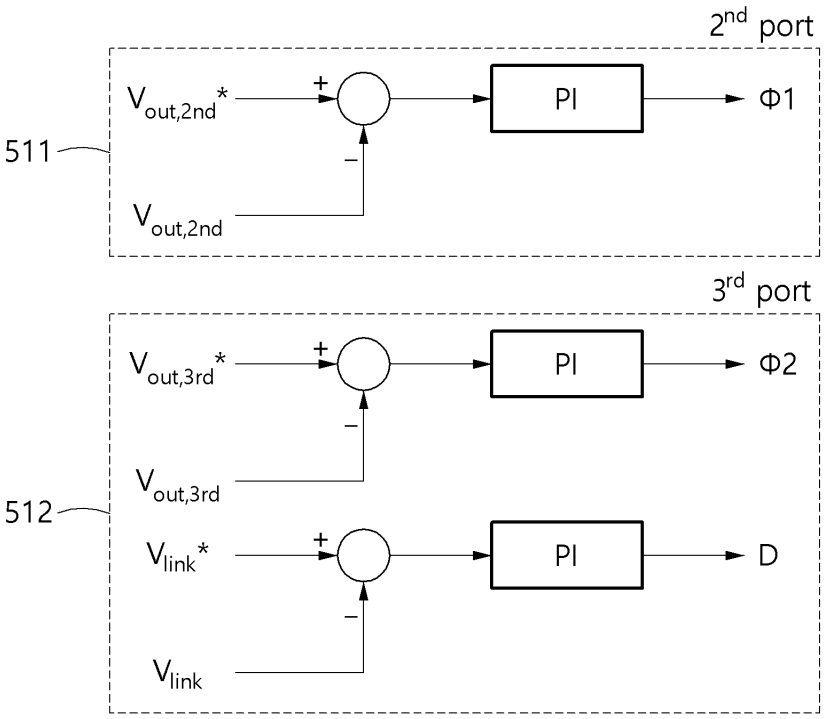
도면3b


301
319
310
311
312
313
315
322
321
341
342
351
352
제1 전압 센서
제2 전압 센서
제1 제어부
제2 제어부
$V_{dc}$
$V_{o1}$
$V_o$
$331_1$
$331_2$
C
$L_{in1}$
$L_{in2}$
$L_{s1}$
$L_{s2}$
$m_1$
$m_2$
$m_3$
$m_4$
$S_1$
$S_2$
$S_3$
$S_4$
$S_5$
$S_6$
$S_7$
$S_8$
$S_9$
$S_{10}$
$S_{11}$
$S_{12}$
$v_{1a}$
$v_{2a}$
$v_{1b}$
$v_{2b}$
$n_1:n_2$
$n_3:n_4$

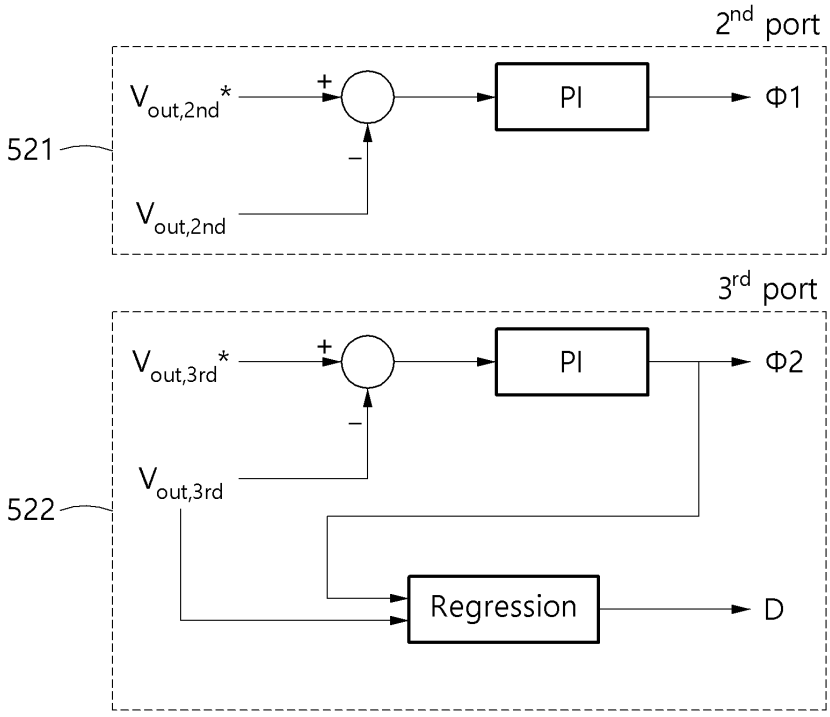
도면4


301
319
322
321
310
311
312
313
315
441
451
제1 전압 센서
제1 제어부
$V_{dc}$
$V_o$
$S_1$
$S_2$
$S_3$
$S_4$
$S_5$
$S_6$
$S_7$
$S_8$
$S_9$
$S_{10}$
$S_{11}$
$S_{12}$
$m_1$
$m_2$
$m_3$
$m_4$
$L_{s1}$
$L_{s2}$
$L_{in1}$
$L_{in2}$
$v_{1a}$
$v_{1b}$
$v_{2a}$
$v_{2b}$
$n_1:n_2$
$n_3:n_4$
C
$331_1$
$331_2$

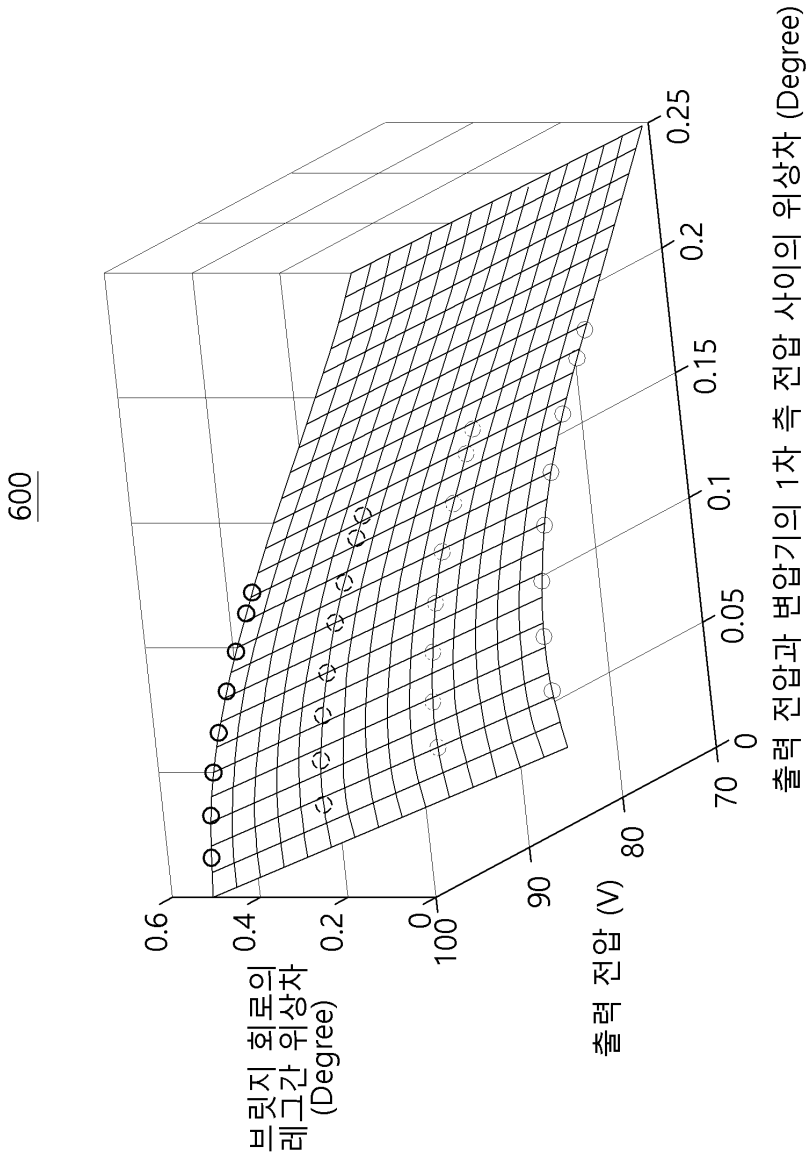
도면5a


2nd port
Vout,2nd*
+
−
PI
Φ1
511
Vout,2nd
3rd port
Vout,3rd*
+
−
PI
Φ2
Vout,3rd
512
Vlink*
+
−
PI
D
Vlink

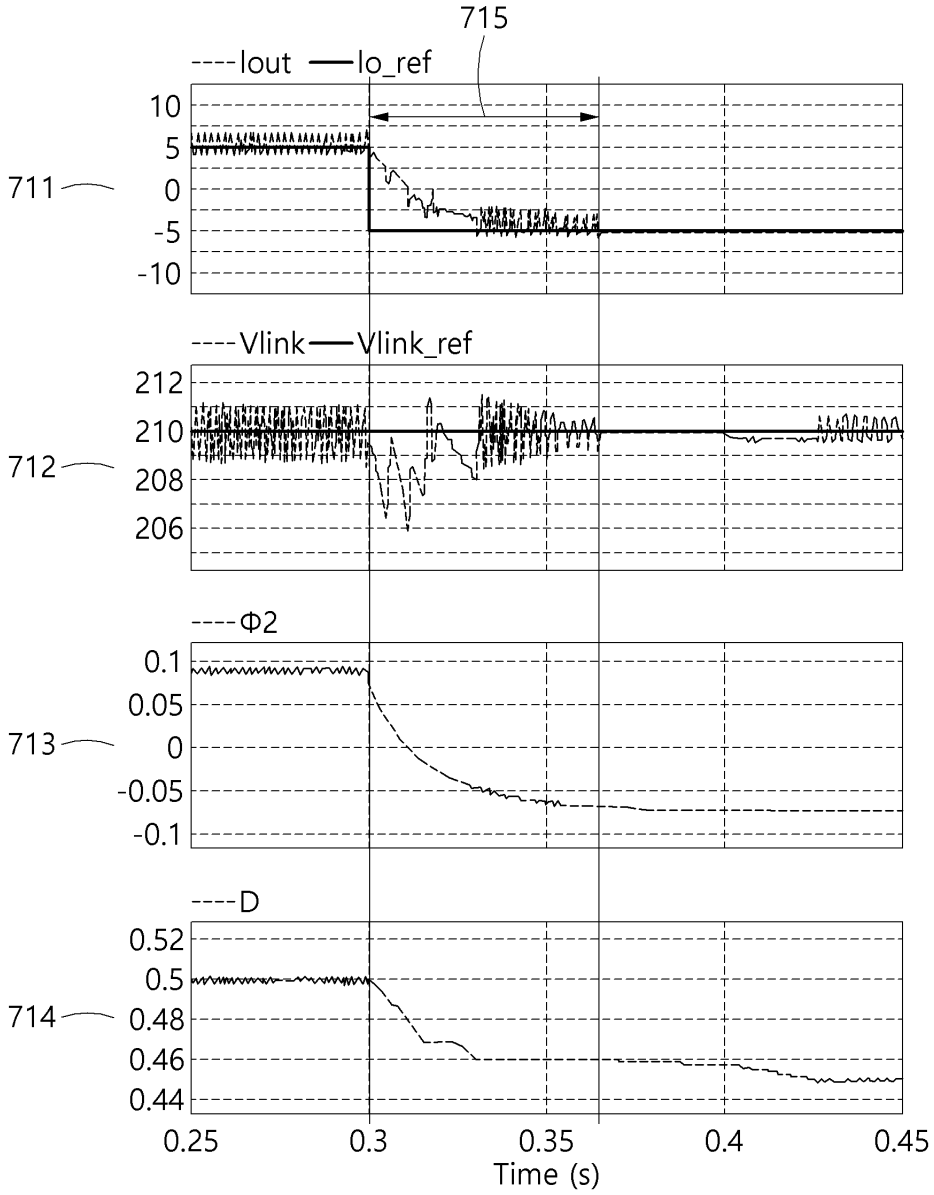
도면5b


2nd port
Vout,2nd*
+
−
PI
Φ1
521
Vout,2nd
3rd port
Vout,3rd*
+
−
PI
Φ2
Vout,3rd
522
Regression
D

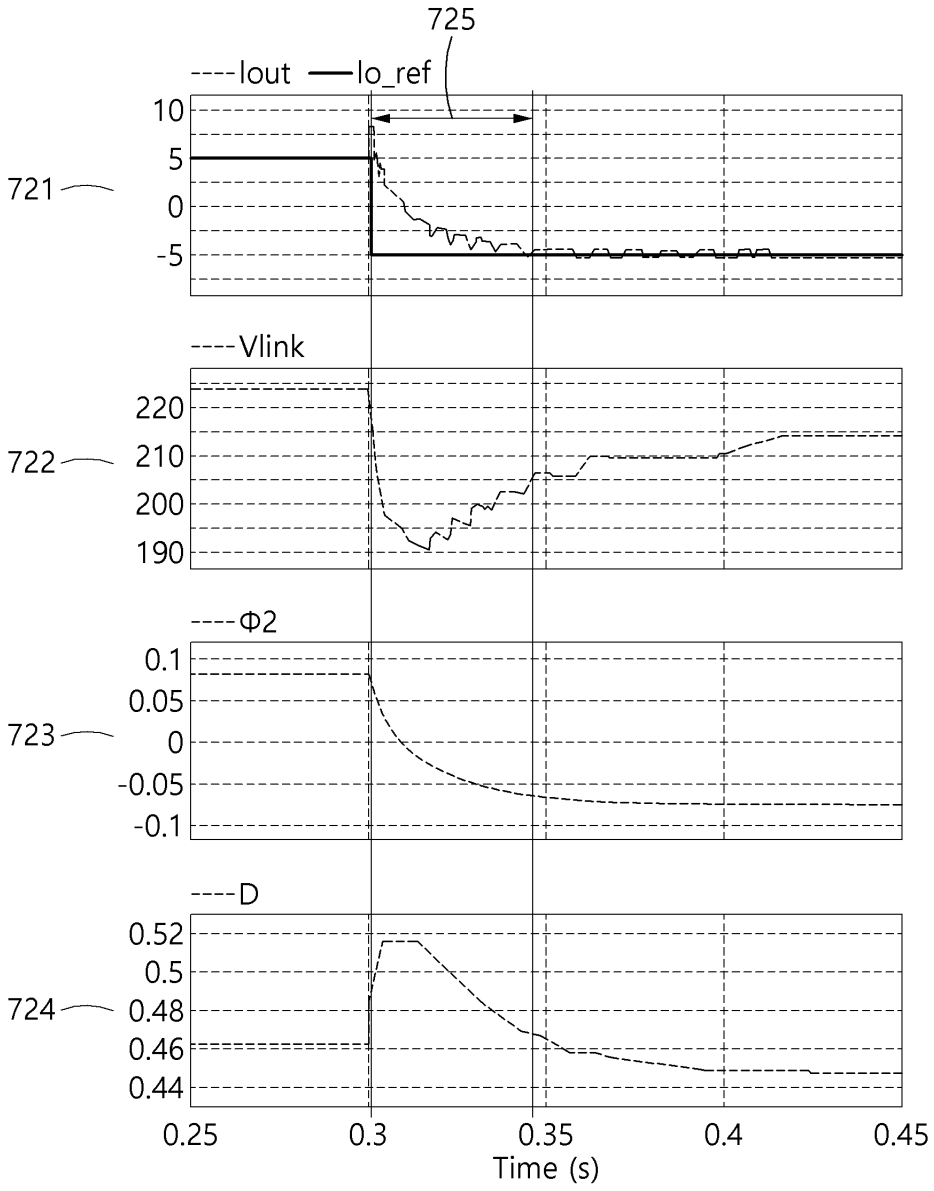
도면6


600
0.6
0.4
0.2
0
브릿지 회로의
레그간 위상차
(Degree)
100
90
80
70
출력 전압 (V)
0
0.05
0.1
0.15
0.2
0.25
출력 전압과 변압기의 1차 측 전압 사이의 위상차 (Degree)

도면7a


715
----Iout —Io_ref
10
5
0
-5
-10
711
----Vlink —Vlink_ref
212
210
208
206
712
----Φ2
0.1
0.05
0
-0.05
-0.1
713
----D
0.52
0.5
0.48
0.46
0.44
714
0.25
0.3
0.35
0.4
0.45
Time (s)

도면7b


725
----Iout
Io_ref
10
5
0
-5
721
----Vlink
220
210
200
190
722
----Φ2
0.1
0.05
0
-0.05
-0.1
723
----D
0.52
0.5
0.48
0.46
0.44
724
0.25
0.3
0.35
0.4
0.45
Time (s)