

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4384828号
(P4384828)

(45) 発行日 平成21年12月16日(2009.12.16)

(24) 登録日 平成21年10月2日(2009.10.2)

(51) Int.Cl.	F 1
G06F 3/153 (2006.01)	GO6F 3/153 330B
G06F 9/38 (2006.01)	GO6F 9/38 370C
G06F 13/28 (2006.01)	GO6F 13/28 310E
G06T 1/20 (2006.01)	GO6F 13/28 310Y
	GO6T 1/20 Z

請求項の数 18 (全 19 頁)

(21) 出願番号	特願2001-357206 (P2001-357206)
(22) 出願日	平成13年11月22日 (2001.11.22)
(65) 公開番号	特開2003-167726 (P2003-167726A)
(43) 公開日	平成15年6月13日 (2003.6.13)
審査請求日	平成16年11月10日 (2004.11.10)

(73) 特許権者	502457803 ユニヴァーシティ オブ ワシントン アメリカ合衆国 98105-4608 ワシントン州 シアトル 11 アベニュー ノースイースト 4311 スイート 500
(74) 代理人	100064746 弁理士 深見 久郎
(74) 代理人	100085132 弁理士 森田 俊雄
(74) 代理人	100083703 弁理士 仲村 義平
(74) 代理人	100091409 弁理士 伊藤 英彦

最終頁に続く

(54) 【発明の名称】コプロセッサ装置およびデータ転送を容易にするための方法

(57) 【特許請求の範囲】

【請求項 1】

メディアプロセッサによってアクセスするためにデータをロードおよびアンロードするデータ転送を扱うためのテンプレートデータ転送コプロセッサ装置であって、

対応のデータ転送動作を規定する一組のパラメータであって、複数の可能性のあるテンプレートタイプの中からテンプレートタイプを特定するテンプレートタイプパラメータを含む1組のパラメータを、各々が含む1つ以上のデータ転送テンプレートを同時にストアするテンプレートバッファと、

前記テンプレートバッファにストアされた複数のデータ転送テンプレートの中からテンプレートを読み出し、前記読み出されたテンプレートのテンプレートタイプに従ってデータ転送を制御するテンプレートインタプリタと、

各々が別々のバスに関連付けられた複数のアドレス生成ユニットとを備え、前記アドレス生成ユニットの異なる組は異なる1つのテンプレートタイプに対して用いられ、前記アドレス生成ユニットの各々は、前記読み出されたテンプレートに対してアクセスするための1組のアドレスを前記テンプレートインタプリタから受け取った情報に基づいて生成し、コプロセッサ装置はさらに、

ソースからデスティネーションに転送されるデータを受けるデータ転送バッファとを備えることを特徴とするコプロセッサ装置。

【請求項 2】

前記テンプレートバッファにストアされる前記1つ以上のデータ転送テンプレートの所

10

20

との 1 つに対するパラメータの組は、テンプレートパラメータと、ランタイムに計算されるブロックアドレス情報を含み、前記テンプレートインタプリタは、ランタイムの間に動的なデータフロー情報を導出することを特徴とする請求項 1 に記載のコプロセッサ装置。

【請求項 3】

前記 1 つ以上のデータ転送テンプレートの前記少なくとも 1 つのタイプは、ブロックデータ転送を容易にし、ブロックデータ転送のブロックサイズが導出されブロックデータ転送に対するソースおよびデスティネーションアドレスが導出されるパラメータを含むことを特徴とする請求項 1 に記載のコプロセッサ装置。

【請求項 4】

前記 1 つ以上のデータ転送テンプレートの前記少なくとも 1 つのタイプは、ソースブロックパラメータおよびデスティネーションブロックパラメータと、かつブロック転送が 1 次元データブロックに対するものであるか、または 2 次元データブロックに対するものであるかの表示とを含むことを特徴とする請求項 3 に記載のコプロセッサ装置。

10

【請求項 5】

ブロックデータ転送を容易にする前記 1 つ以上のデータ転送テンプレートの前記少なくとも 1 つのタイプは、ソースメモリ空間内で隣接するブロックがオーバーラップするか否かおよび境界データを変更する態様を指定するパラメータをさらに含むことを特徴とする請求項 4 に記載のコプロセッサ装置。

20

【請求項 6】

前記 1 つ以上のデータ転送テンプレートの前記少なくとも 1 つのタイプは、プログラム誘導ブロックデータ転送を容易にし、ランダムに配置される任意のサイズのデータブロックのシーケンスの転送を容易にするためのソースパラメータとデスティネーションパラメータとを含むことを特徴とする請求項 1 に記載のコプロセッサ装置。

【請求項 7】

前記 1 つ以上のデータ転送テンプレートの前記少なくとも 1 つのタイプは、間接データ転送を容易にし、インデックスアドレスパラメータ、ソースアドレスパラメータおよびデスティネーションアドレスパラメータを含むことを特徴とする請求項 1 に記載のコプロセッサ装置。

30

【請求項 8】

前記テンプレートインタプリタは、データ転送するためにキューに基づくテンプレートを読み出し、前記キューに基づくテンプレートは物理キューを指定するためのパラメータと、仮想キューを指定するための複数のパラメータとを含み、物理キューと仮想キューとの間を定められた方向で前記データが転送されることを特徴とする請求項 1 に記載のコプロセッサ装置。

【請求項 9】

外部メモリとオンチップメモリを有するメディアプロセッサとの組合せにおいて、テンプレートデータ転送コプロセッサ装置は、外部メモリとオンチップメモリとの間のデータ転送を容易にすることを特徴とする請求項 1 に記載のコプロセッサ装置。

40

【請求項 10】

メディアプロセッサのオンチップメモリとオフチップメモリとの間のデータ転送を容易にするための転送制御方法であって、

テンプレートバッファから複数のデータ転送テンプレートの少なくとも 1 つを読み出すステップを含み、前記複数のデータ転送テンプレートの各々は、オンチップメモリとオフチップメモリとの間のデータ転送を容易にする複数のパラメータを含み、前記複数のパラメータは、テンプレートタイプの範囲の中からテンプレートタイプを特定するテンプレートタイプパラメータを備え、前記方法はさらに

ロードされたテンプレートのテンプレートタイプにしたがって、各々が別々のバスに関連付けられた複数のアドレス生成ユニットから、一組のアドレス生成ユニットを使用して

50

、前記ロードされたテンプレートに対してアクセスされる一組のアドレスを生成するステップと、

前記ロードされたテンプレートのテンプレートタイプにしたがって、コプロセッサによって、オンチップメモリとオフチップメモリとの間で生成された一組のアドレスを用いてデータ転送するステップと、前記メディアプロセッサに複数の画像データブロックを提供するステップと、

前記複数の画像データブロックに対して前記メディアプロセッサで前記画像処理アルゴリズムを実行するステップとを備えることを特徴とする転送制御方法。

【請求項 1 1】

前記複数のデータ転送テンプレートの前記少なくとも 1 つはブロックデータ転送を容易にし、ブロックデータ転送のブロックサイズを導出できブロックデータ転送に対するソースおよびデスティネーションアドレスを導出できるパラメータを含むことを特徴とする請求項 1 0 に記載の転送制御方法。 10

【請求項 1 2】

前記複数のデータ転送テンプレートの前記少なくとも 1 つは、ソースブロックパラメータとデスティネーションブロックパラメータとを含み、かつブロック転送が 1 次元データブロックに対するものであるか、または 2 次元データブロックに対するものであるかの表示を含むことを特徴とする請求項 1 0 に記載の転送制御方法。

【請求項 1 3】

前記複数のデータ転送テンプレートのうちの前記少なくとも 1 つは、ソースメモリ空間内で隣接するブロックがオーバーラップするか否かおよび境界データを変更する態様を指定するパラメータをさらに含むことを特徴とする請求項 1 2 に記載の転送制御方法。 20

【請求項 1 4】

前記 1 つ以上のデータ転送テンプレートの前記少なくとも 1 つは、プログラム誘導ブロックデータ転送を容易にし、ランダムに配置される任意のサイズのデータブロックのシーケンスを転送することを容易にするためのソースパラメータとデスティネーションパラメータとを含むことを特徴とする請求項 1 0 に記載の転送制御方法。

【請求項 1 5】

前記 1 つ以上のデータ転送パラメータの前記少なくとも 1 つは、間接データ転送を容易にし、インデックスアドレスパラメータ、ソースアドレスパラメータ、およびデスティネーションアドレスパラメータを含むことを特徴とする請求項 1 0 に記載の転送制御方法。 30

【請求項 1 6】

前記複数のデータ転送テンプレートの 1 つは、物理キューを指定するためのパラメータと仮想キューを指定するための複数のパラメータとを備えるキューに基づくテンプレートであって、前記データを転送するステップは、物理キューと仮想キューとの間でデータを転送するステップを含むことを特徴とする請求項 1 0 に記載の転送制御方法。

【請求項 1 7】

前記識別されたパラメータの少なくとも 1 つは、コプロセッサによってランタイムに規定されることを特徴とする請求項 1 0 に記載の転送制御方法。 40

【請求項 1 8】

前記転送を容易にするステップは、サブワード区分を有するオペランドとしてパックした前記複数の画像データブロックをメディアプロセッサに提供するステップを含み、当該サブワードは、前記複数のデータブロックの画像データブロックの 1 つのデータ項目に対応することを特徴とする請求項 1 0 に記載の転送制御方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の背景】

この発明は、オンチップ並列性を実現するプロセッサのためのデータフロー管理に関し、より特定的には、データ転送を管理し、オンチップ並列性を示す効率のよい性能のプロセ 50

ッサを可能にするためのコプロセッサに関する。

【0002】

ここで用いられる「メディアプロセッサ」は、ビデオまたは画像データを処理するためのオンチップ並列性を示すプロセッサを指す。効率のよいデータフロー管理は、メディアプロセッサにおいて高性能を達成するために必須である。しかしながら、現在のメディアプロセッサはアプリケーションプログラマに対して低レベルのデータ転送インターフェイスしか提供せず、これはデータフロープログラミングを困難にするだけでなく、ソースコードを長くし維持を難しくする。

【0003】

現在のメディアプロセッサは典型的には、広いデータ経路でサブGHzクロック周波数で動作する。これは、メモリに対する高いデータアクセス率を要求する。しかしながら、オフチップメモリへのアクセスは長いレイテンシに関わり、結果として全体的なメモリ帯域幅を制限する。したがって、これらの頻繁に用いられるデータをキャッシュし、かつ外部メモリアクセスパルティを減じるために高速オンチップメモリが用いられる。さらに、実効アクセスレイテンシを減じるための、すなわちCPUが実際にデータを用いる前にデータをオンチップメモリ上で利用可能にするためのさまざまなデータプリフェッチ技術が開発されている。

【0004】

負担の大きい、大量の生データに関わる画像およびビデオアプリケーションがメディアプロセッサの主なターゲットである。典型的な画像およびビデオ処理アルゴリズムは、規則的なデータアクセスパターンを有する。こうして、プログラムはまもなく使われるデータのブロックを前もってフェッチできる。しかしながら、そのような負荷を実現するために従来のメディアプロセッサによって要求されるプログラミングは非常に制限されている。ほとんどのメディアプロセッサは、プログラムが処理タスクを区分して、ブロック転送を行なうために区分の各々に対して用いられるデータブロックのサイズおよびアドレスを決定することを要求する。画像とビデオフレームとは異なったサイズを有し得るので、プログラムは不規則な区分および付加的な制御フローを用いてコードを一般化しなければならず、プログラムが長くなる。さらに、いくつかのアルゴリズムにおいては、パッディングのようなさらなるタスクが行なわれることが必要となる。これらは付加されたプログラム命令によって行なわれる所以、データ処理タスクの効率性を減じる。ブロックに基づくデータフロープログラミングが用いられる多くのアルゴリズムにおいて、バルクデータに加えて境界のピクセルを明確にフェッチすることが必要である。プログラムにおけるそのような不規則なデータフローを取扱うことは、プログラムの全体的な生産性を減じ、かつソースコードをアップグレードおよび維持することをも困難にする。さらに、計算とデータフローとの間の同時実行の程度が減じられる。したがって、ブロックデータ転送を行なう、より効率的で汎用性の高い態様に対する必要性が存在する。

【0005】

広いデータ経路を備えたメディアプロセッサに対する特別な懸念は、多倍精度 (multiple small precision) オペランドを異なった記憶場所からワイドワード (wide word) へのパッキングのオーバーヘッドである。これは従来、メディアプロセッサにおいて命令を明示的に実行することにより行なわれる所以、貴重なCPUサイクルが消費され、かつ全体的な性能が減じられる。したがって、多数のオペランドをパッキングするための、より効率的な態様に対する必要性が存在する。

【0006】

【発明の概要】

この発明によると、メディアプロセッサからのオフロードブロックデータ転送動作に対してテンプレートデータ転送コプロセッサが実現される。テンプレートデータ転送コプロセッサは、さまざまなタイプのブロックデータ転送動作を指定するための汎用性の高いプロトコルを提供する。

【0007】

10

20

30

40

50

この発明の一局面によると、さまざまなタイプのデータ転送テンプレートが導入される：ユニブロック (uniblock) テンプレート、プログラム誘導 (program-guided) テンプレート、間接 (indirect) テンプレート、およびキューに基づく (queue-based) テンプレートである。これらのテンプレートは、メディアプロセッサにおけるさまざまなタイプのデータ転送フローを容易にする。この発明の利点によると、ブロック転送ごとに低レベルデータ転送パラメータを計算しかつ設定するのではなく、パラメータ化されたテンプレートがプログラマに特定のアルゴリズムに対して必要なデータフローを容易に設計できる効率的で汎用性の高い機構を提供する。たとえば、2D畳み込みおよびアフィンワーピング (affine warping) においては、データフロープログラミングに関するソースコードラインの数が実質的に減じられる（たとえば、テンプレートなしで要求されるデータ転送を達成する場合に要求される数の約6分の1となる）。 10

【0008】

この発明の別の局面によると、ユニブロックおよびプログラム誘導テンプレートは、メディアプロセッサのオンチップメモリとオフチップメモリとの間でブロックに基づくデータ転送において用いられる。そのようなテンプレートの利点によると、オンチップメモリにおける入力および出力データブロックはダブルバッファリングされることが可能であり、それによりメディアプロセッサ機能ユニットは高速計算のためにオンチップメモリにおけるデータにアクセスするだけでよい一方で、遅い外部メモリとの間のデータ転送は機能ユニットから隠される。ブロックごとに、アドレスおよびサイズはテンプレートデータ転送コプロセッサによってテンプレートから計算される。したがって、データフロープログラミングは簡略化され、CPUの計算負荷は減じられる。 20

【0009】

ユニブロックテンプレートは、オーバーラップすることができるソースメモリ空間からのブロックを指定する。したがって、境界のブロックはパッディングされるか、またはラップアラウンドされて、境界に沿った必要なオーバーラップ領域を準備する。

【0010】

パッディングおよびラッピングは実際のデータ転送の間に行なわれる。したがって、メディアプロセッサ計算はさらに減じられ、かつこれらの不規則なデータコピー動作はテンプレートデータ転送コプロセッサによって自動的に扱われるという事実により、プログラマの負担は軽くなる。 30

【0011】

この発明の別の局面によると、間接データフローテンプレートは、プロセッサの計算エンジンに顕著な負荷を生成することなく、ランダムな場所からデータをアセンブルするための効率的な方法を可能にする。

【0012】

この発明の別の局面によると、キューに基づくデータフローテンプレートは、仮想キューと物理キューとの間のデータ転送を容易にする。仮想キューは、循環的にアクセスされるメモリ空間であってもよく、任意のサイズを有する。物理キューはデータをバッファし、かつ計算エンジンに対してオペランドストリームを提供する。テンプレートデータ転送コプロセッサは、2Dメモリ空間からオペランドバッファへのデータをストリーム化するか、またはデスティネーションオペランドバッファにストアされるメディアプロセッサ結果を2Dメモリ空間にディスパッチする。そのようなテンプレートの利点によると、キューに基づくデータフローは多くのロード/ストア命令をなくし、レジスタファイルサイズに対する圧力を緩和する。さらに、長いレインシロード/ストア命令がなくなってコードスケジューリングはより簡略化され、高性能のために要求されるループアンローリングの量は減じられ、よりコンパクトなコードをもたらす。 40

【0013】

この発明の別の局面によると、テンプレートデータ転送コプロセッサは2Dアドレス生成ユニット (AGU) を含み、これは割込なしでアドレスのシーケンスが生成されることを可能にする組込み論理ユニットを有する。これらのアドレスが2Dブロックに対応し、こ 50

れは最も小さなデータ転送ユニットとしての役割を果たす。この態様で、テンプレートデータ転送コプロセッサ内のセントラルコントローラは、アドレス生成事象の各々に関与する必要がなく、よってたとえば、次の転送ブロックの位置の突き止めや、データフローのアービトレイションなどの他のテンプレート計算のためのさらなる時間をもたらす。

【0014】

この発明の別の局面によると、テンプレートデータ転送コプロセッサはテンプレートインタプリタを含み、これはコプロセッサのメインコントローラとしての役割を果たす。一実施例においては、インタプリタはテンプレートをセットアップし、テンプレートごとにブロック情報を計算するための事象駆動制御機構を用いる。インタプリタの利点によると、テンプレートのタイプごとの計算はモジュラ化される。したがって、新しいテンプレートタイプを簡単に追加することができる。10

【0015】

この発明のこれらおよび他の局面と利点とは、添付の図面と併せて以下の詳細な説明を参考することにより、よりよく理解されるであろう。

【0016】

【特定の実施例の説明】

概要

図1を参照すると、画像またはビデオデータを処理するためのホストシステム10は、1つ以上のバス構造22によって相互接続される、メディアプロセッサ12、テンプレートデータコプロセッサ14、メインメモリ16、不揮発性メモリ18、およびユーザインターフェイス20を含む。ユーザインターフェイス20はディスプレイ装置24、キーボード26およびポイントノック装置28を含む。20

【0017】

図2を参照すると、一実施例においてメディアプロセッサ12は、日本国東京の株式会社日立製作所およびカリフォルニア州キャンベルのイクエータ・テクノロジー(Equator Technologies)によって製造されるメディア加速プロセッサ(Media Accelerated Processor)1000(MAP1000)によって形成される。MAP1000は、直接メモリアクセス(DMA)コントローラ29、オンチップメモリ(データキャッシュ30および命令キャッシュ32)およびクラスタ34と呼ばれる並列実行ユニットを含む。クラスタ34の各々は、整数演算および論理ユニット(IALU)36と、整数浮動小数点グラフィック演算および論理ユニット(IFGALU)38とを含む。また、クラスタ34の各々はいくつかの汎用レジスタ(たとえば32ビットレジスタ)、いくつかの1ビットプレディケートレジスタおよび多数の特別レジスタ(たとえば、128ビットレジスタ)を含む。30

【0018】

他のさまざまなメディアプロセッサ実施例もまた実現される。特に、ここで用いられる「メディアプロセッサ」は、ビデオまたは画像データを処理するためのオンチップ並列性を示すプロセッサを指す。マイクロプロセッサおよびデジタル信号プロセッサは、命令レベル並列性と呼ばれる技術によってオンチップ並列性を用いる。命令レベル並列性は、多数の動作が单一のクロックサイクルで開始されるものである。命令レベル並列性への2つの方策は：超長命令語(VLIW)アーキテクチャおよびスーパースカラアーキテクチャである。VLIWアーキテクチャにおいては、プロセッサは多数の独立処理ユニットを含む。長い命令の各々は機能ユニットの各々に対するオペレーションコードを含む。すべての機能ユニットは、実質的に同じ時点でそれらのオペレーションコードを受取る。機能ユニットはそれらの割当てられたタスクを同時に実行する。スーパースカラアーキテクチャは特別なオンチップハードウェアを用いて、命令ストリームを調べ、並列性を最大化するために同時に実行し得る独立した動作を見出す。40

【0019】

命令レベル並列性は、サブワード並列性を用いていくつかのシステムにおいてさらに展開されるが、ここでは実行ユニットは多数のより小さなユニットに区分される。たとえば、50

主に 64 ビット論理演算装置 (ALU) によって実現されるプロセスは、ALU を論理的に 4 つの小さな 16 ビット ALU に分割する。特定的には、ALU へのデータ入力は 4 つの小さなサブワードの連結である。ALU 出力は 4 つのサブワードでの結果の連結である。そのようなサブワード並列性は、「単一命令多重データ」(SIMD) 命令と呼ばれるものを与えることによりアーキテクチャに組入れられる。メディアプロセッサ 12 の SIMD 実現化の例は：サン・マイクロシステムズ (Sun Microsystems) のビジュアル命令セット、インテル (Intel) のマルチメディア拡張機構、ヒューレット・パッカード (Hewlett-Packard) の multimedia acceleration extensions-s、デジタル・イクイップメント・コーポレーション (Digital Equipment Corporation) のマルチメディア拡張機構、シリコン・グラフィックス (Silicon Graphics, Inc.) のデジタルメディア拡張機構である。
10 これらの拡張機構における命令は、データワード（たとえば 32 ビットまたは 64 ビット）を 1 組の多数のサブワード（8、16 または 32）として処理する。サブワードの各々で区分された動作を実行することができ、最小限の付加的なハードウェアで 2 倍、4 倍または 8 倍の性能向上が得られる。

【0020】

テンプレートデータ転送コプロセッサ (TDP) 14 は、メディアプロセッサの処理ユニット（たとえばクラスタ 34）、メディアプロセッサのオンチップメモリキャッシュ 30、32 および外部メモリ（たとえばシステムキャッシュ 16 および不揮発性メモリ 18）の間のさまざまなデータフローパターンを扱う役割を果たす。テンプレートを用いることにより、最小限のプログラミングが実現されてこのデータフロー制御を達成する。
20

【0021】

テンプレート
テンプレートは、(i) パラメータ化されたデータ構造、または(ii) 規定されたパラメータの組を備えたパラメータ化されたデータ構造、のいずれかである。メディアプロセッサにおいて異なるタイプのデータフローを扱うためにさまざまなテンプレートが用いられる。ここでは、ユニロックテンプレート、プログラム誘導テンプレート、間接テンプレートおよびキューに基づくテンプレートを含む 4 つのテンプレートを説明する。これらのテンプレートタイプの各々は、同様のデータフローの群に対して用いられる。ユニロックテンプレートは、2 つの記憶場所領域の間のロックごとのデータ転送を説明する。すべてのデータロックパラメータ、たとえばアドレスおよびサイズは、テンプレートから導出される。プログラム誘導テンプレートもまたロックに基づくデータ転送を規定するが、データロックパラメータはプログラムによって明示的に与えられる。ユニロックテンプレートおよびプログラム誘導テンプレートは主に画像 / ビデオ処理に対して望ましいフローパターンであるダブルバッファリングデータフローを実現するために用いられる。間接テンプレートにより、離散的データ要素を（隣接するデータをインデクシングすることにより）連結するメモリ空間へマッピングすることが可能になる。間接テンプレートは効率的にメディアプロセッサの作業負荷を減じる。キューに基づくテンプレートは、メディアプロセッサに対するメモリ空間とバッファされたオペランドの小さな物理ストリームキューとの間のデータ転送を指定する。一実施例においてはテンプレートの各々における第 1 の項目はテンプレートのタイプを識別するためのコードである。各々のテンプレートタイプのより詳細な説明を以下に述べる。
30 40

【0022】

ユニロックテンプレート
ほとんどの画像およびビデオアルゴリズムは、単一のデータフレームまたは多数のデータフレームで計算を実行する。多くのアルゴリズムは連続的なデータが独立して計算できるデータレベルの並列性さえも実現する。たとえば、処理は区分され、各々の区分が制限されたオンチップメモリ空間に整合する画像データのブロックに動作し得る。そのような処理に対するデータ転送を容易にするために、ユニロックテンプレートが導入される。ユニロックテンプレートは、予め定められた転送ブロック次元およびサイズでオンチップメモリ空間とオフチップメモリ空間との間のデータ転送を説明するために用いられる。
50

【0023】

図3を参照すると、ユニロックテンプレートは、ソースロックパラメータ38とデスティネーションロックパラメータ40とを用いてソースロックとデスティネーションロックとを規定する。ソースロックパラメータ38は、ベースアドレス、幅、高さ、ピッチおよびソースアクセスモードを含む。同様に、デスティネーションロックパラメータ40は、ベースアドレス、幅、高さ、ピッチおよびデスティネーションアクセスモードを含む。次元フラグ42(すなわち、1D/2Dフラグと標識付けされる)は、データ転送の次元を決定する。典型的には、2次元(2D)ロックはロック幅44およびロック高さ46パラメータで規定される。フラグ42が1次元(1D)を示す場合、ロック幅44のみが有効である。2次元データ転送に関しては、オーバーラップモードパラメータ48が用いられ、これはソースメモリ空間における隣接するロックがオーバーラップするか否かを指定する。オーバーラップが設定される場合、パッディングモードパラメータ50またはラッピングモードパラメータ52のいずれかが有効であり、オーバーラップする境界で必要であるデータを処理するためにパッディングまたはラッピングのいずれかが用いられることが示す。さらに、パッディングモードおよびラッピングモードの各々に対して、水平オーバーラップパラメータ54値および垂直オーバーラップパラメータ56値が設定される。オーバーラップする部分で、ソースロックおよび隣接するデータのウィンドウからピクセル値が導出される。

【0024】

そのようなパッディングおよびラッピング指定は、あるアルゴリズムをより効率的に実現するために望ましい。たとえば、2D畠み込みを含むアルゴリズムにおいては、境界上のデータロックがパッディングされる必要がある。ウェーブレット変換を含むアルゴリズムにおいては、データロックはラップアラウンドされる必要がある。ロックに基づくデータフロープログラミングが用いられる多くのアルゴリズムにおいて、バルクデータに加えて境界のピクセルを明示的にフェッチすることが必要である。プログラム内でこのような不規則なデータフローを扱うことは、プログラマの全体的な生産性を減じ、かつソースコードをアップグレードし維持することを難しくする傾向がある。さらに、計算とデータフローとの間の同時性の度合が減じられる。ユニロックテンプレートは、そのような機能を指定するための効率的なプログラミングインターフェイスを提供する。

【0025】

図4を参照すると、パッディングが実施されるべき9つのロック58のソースデータが示される。ピクセルを計算するのに隣接するピクセルが用いられる場合、示される対称的な隣接ウィンドウが境界で用いられる。図4は、ロック64に対する水平オーバーラップ60および垂直オーバーラップ62を示す。対称的な隣接ウィンドウに対しては、パッディングは同様である。

【0026】

図5を参照すると、ラッピングモードが用いられる場合、オーバーラップは対称的ではない。そうではなく、これは単方向性である。パッディングモードは、ゼロパッディングと境界拡張との間を選択可能である一方、ラッピングモードはさらに垂直(上または下)および水平(左または右)ラッピングを指定できる。図5は、ロック64に対する水平オーバーラップ60および垂直オーバーラップ62を示す。

【0027】

ソースおよびデスティネーションアクセスモードを用いることにより、付加的な柔軟性が得られる。アクセスモードは、アクセスされたデータがオンチップに向けられているか、またはオフチップメモリに対して向けられているかを判断する。これはオンチップメモリにおけるオフチップデータのダブルバッファリングにおいて主要な問題である。また、アクセスモードはソースまたはデスティネーションメモリ空間における次のデータロックがどのようにアドレスされるかを決定する。図6(A)を参照すると、アクセスモードは次のロックが2Dメモリ空間において行ごとにまたは列ごとにアクセスされるかを決定する。図6(B)を参照すると、メモリ空間境界に到達すると、アクセスモードは次に逆

方向のブロックがアクセスされるべきかまたはメモリ空間は循環的にアクセスされるべきかを判断する。

【0028】

ユニブロックテンプレート36は、ソースブロックとデスティネーションブロックとが同じサイズであることを必要としない。たとえば、テンプレート36が入力データフローを規定する場合、ソースメモリ空間はソース画像に対応する一方、デスティネーションメモリ空間は入力データをダブルバッファするオンチップメモリ領域に対応する。データ転送は、大きい方のソースメモリ空間におけるすべてのデータが転送されたときに終了する。小さい方のオンチップメモリ空間は逆方向のまたは循環的なアクセスモードのいずれかによって、図6(B)に示されるように再利用される。

10

【0029】

テンプレートデータ転送コプロセッサ14は、ブロック転送ごとにデータブロックアドレスを計算し、ソースまたはデスティネーションメモリ空間に整合するようブロックサイズを調整する。したがって、画像境界におけるブロックは異なった幅および／または高さ値を、テンプレートに指定されるものからは異なって有し得る。ランタイムブロック情報、たとえばアドレス、幅、および高さは、プログラムにバスされる。こうして、プログラムは単にデータフローテンプレートを初期化し、ブロック転送を同期させ、ブロックをオンチップに処理するだけよい。

【0030】

プログラム誘導テンプレート

20

いくつかのアルゴリズムは不規則なブロックアクセスを要求し、すなわちデータブロックの各々のアドレスおよびサイズがプログラムから計算されなければならない。図7に示すプログラム誘導テンプレート66は、そのようなプログラムによって導かれるデータ転送を容易にするために用いられる。プログラム誘導テンプレート66は記述アドレスパラメータ68、ソースフィールド69およびデスティネーションフィールド73を含む。ソースフィールド69は、ソースアドレスパラメータ70およびソースピッチパラメータ72を含む。デスティネーションフィールドは、デスティネーションアドレスパラメータ74およびデスティネーションピッチパラメータ76を含む。

【0031】

記述アドレスパラメータ68は、転送されるべきブロックの各々のソースアドレスオフセット、デスティネーションアドレスオフセット、およびサイズ情報を含むブロック記述テーブル78をポイントするアドレスをストアする。ソースフィールド69およびデスティネーションフィールド73は、それぞれソースブロックおよびデスティネーションブロックを開始するためのベースアドレスおよびピッチ値をストアする。異なったベースアドレスを用いることにより、同じブロック記述テーブルは異なったプログラムによって再利用されることができる。

30

【0032】

ブロックを転送する場合、テンプレートデータ転送コプロセッサ14はブロック記述テーブル78からブロック情報をフェッチし、ソースおよびデスティネーションブロックアドレスを計算し、データ転送を開始する。ブロック記述テーブルにおいて規定されるブロックは、記述テーブルが到達されるまでシーケンシャルに転送される。

40

【0033】

プログラム誘導テンプレートはまた、外部メモリ16、18とオンチップメモリ30、32との間での計算の実行と同時のデータ転送のために用いられ、こうしてプロセッサ計算サイクルからメモリレイテンシサイクルを隠す。特に、プログラム誘導データフローは、ランダムに配置される任意の大きさのデータブロックのシーケンスを転送することを可能にする。したがって、これはプログラムがデータフローを規定することに、より柔軟性を与える。関連するオーバーヘッドは、テンプレートデータ転送コプロセッサ14が、ブロック転送ごとにブロック記述にアクセスすることである。

【0034】

50

間接データフローテンプレート

図8を参照すると、間接データフローテンプレート80によって容易になるデータ転送は、3つのメモリ空間、すなわちインデックスデータ領域82、ソースデータ領域84、およびデスティネーションデータ領域86に関わる。インデックスデータはソースデータアドレスを計算するために用いられる。したがって、ソースデータ領域84へのアクセスは極めてランダムになり得る。インデックスデータ領域82およびデスティネーションデータ領域86へのアクセスは、シーケンシャルであることが期待される。間接データフローテンプレート80はインデックスフィールド88（たとえばインデックスアドレス90およびインデックス幅92）、ソースデータアドレスパラメータ94およびデスティネーションデータアドレスパラメータ96を含む。これはまた、データ幅98およびデータカウント100を指定する。インデックス幅パラメータ92は、さまざまな形式のデータ、たとえば8、16または32ビットのデータをインデックスとして用いることを可能にする。テンプレートデータ転送コプロセッサ14は、インデックスデータ82をシーケンシャルな順序に参照し、現在アクセスされているインデックスデータ値を対応のソースアドレスパラメータ94に加え、結果として生じるアドレスをソースデータ領域84へのアクセスに用いる。アクセスされたソースデータはデスティネーション領域86にシーケンシャルに書き込まれる。転送されるデータ項目の数および項目の各々のデータ幅は、カウントパラメータ100および幅パラメータ98によって決定される。この様で、ランダム記憶場所からのデータはパックができる。間接データフローは、たとえばジオメトリ変換およびグレースケールマッピングなどの、ルックアップテーブルが用いられるアルゴリズムに望ましい。10

【0035】

間接データ転送は、データフローを通してパックまたはアンパックし、かつプロセッサのアドレス計算を緩和するために用いられるので、T D T P 14を用いて達成されるそのような転送速度は、好ましくはメディアプロセッサクラスタ34によって行なわれるものに匹敵する。しかしながら、デスティネーションデータ要素の移動を終了させるためには3つのメモリアクセス、すなわち1つはインデックス領域82からの読み出、1つはソース領域84からの読み出、および1つはデスティネーション領域86への書き込み、が必要となるが、これはオフチップメモリアクセスに関わる場合に遅くなる。このような潜在的なボトルネックを避けるために、間接データフローはいくつかの実施例においては、上のセクションにおいて説明されたロックに基づくデータフローを通してプリフェッチすることができるオンチップデータを扱うためにのみ限定される。20

【0036】

キューに基づくデータフロー

ストリームキューは、計算エンジンに対して一定のオペランドのフローを効率的に提供し、こうしてレジスタに対する圧力を緩和する。キューはハードウェア、たとえばFIFO（先入れ先出し）メモリを用いるか、またはソフトウェア、たとえば規則的なメモリ空間を用いることのいずれかによって実現される。一実施例においてはテンプレートデータ転送コプロセッサは、ハードウェアキューを用いて計算エンジンに対して必要なオペランドをバッファする。別の実施例においては、テンプレートデータ転送コプロセッサによって循環的にアドレスされるメモリ空間として仮想キューが規定される。さらに別の実施例においては、物理キューとその関連の仮想キューとの組合せとして、プログラマに対して可視である論理キューが規定される。テンプレートデータ転送コプロセッサ14は、仮想キューと物理キューとの間のデータ転送を制御し、それにより論理キューが仮想キューに匹敵する深さを有するようにする。物理キューはデータをバッファするためにだけ用いられるので、これはデータ転送レートの変動を扱える限り、小さくてもよい。30

【0037】

従来は、キューにストアされたデータはシーケンシャルにアクセスされる。しかしながら、T D T P 14は、キューに基づくテンプレートを用いることによりさらなる柔軟性を可能にする。図9を参照すると、キューに基づくテンプレート102は、物理キュー名を指40

定するためのパラメータ 104 と、関連の仮想キュー 107 を指定するためのパラメータのフィールド 106 とを含む。仮想キュー パラメータは、仮想キュア アドレス 108、幅 110、ストライド 112、およびサイズ 114 を含む。仮想キュー 107 に対するアクセスは一定のストライドを有し、これはメモリ空間におけるシーケンシャルではないデータがキューにストリーム化されることを可能にする。TDT P 14 は、仮想および物理キューの間で、方向パラメータ 116 の値に従ってデータを転送する。方向は、キューがクラスタ 34 機能ユニット内でソースまたはデスティネーションのどちらとして用いられるかを決定する。仮想キュー メモリ空間は循環状にアドレスされ、かつ一度にいくつかの物理キューに関連付けができる。たとえば、同じ仮想キューが、ソースオペランドキューおよびデスティネーションオペランドキューに関連付けができる。機能ユニットはメモリ空間におけるソースキュー データを消費する一方で、その結果でデスティネーションキュー メモリ空間を埋める。

【0038】

キューに基づくデータ転送は、物理キュー ステータスによって制御される。ソースオペランドキューに対しては、オンチップメモリからオペランドバッファへの転送は、物理キューがフルになったときに停止する。デスティネーションオペランドキューに対しては、オペランドバッファからオンチップメモリへの転送は物理キューが空になったときに停止する。

【0039】

テンプレートデータ転送コプロセッサーキテクチャ

10

20

図 10 を参照すると、一実施例においてテンプレートデータ転送コプロセッサ 14 は、テンプレートインタプリタ 110、2D アドレス生成ユニット (AGU) 112 の群、テンプレートバッファ 114、パッディングバッファ 116 およびデータ転送バッファ 118 を含む。テンプレートバッファ 114 は、1つ以上のテンプレートタイプ 36、66、80、102 に対して TDT P を用いるアプリケーションプログラムによって設定されるテンプレートパラメータのような静的なデータフロー情報を含む。テンプレートバッファ 114 はまた、ランタイムに計算されるブロックアドレスのような動的データフロー情報をも含む。

【0040】

テンプレートインタプリタ 110 は、アクティブなテンプレートエントリのリストを維持し、アクティブなテンプレートごとのランタイムデータ転送パラメータを計算する。ブロックに基づくテンプレートに対しては、すなわちユニブロックおよびプログラム誘導テンプレート 36、66 に対しては、ブロックごとの転送パラメータはプログラムに同期して計算される。

30

【0041】

2D AGU 112 の各々は、2D ブロック情報を受け、そのブロックに対してアドレスのシーケンスを生成し、これはデータ転送のためのオンチップバスを駆動するために用いられる。2D AGU 112 の数は、外部メモリ 16、18 およびオンチップメモリ 30、32 に接続されるオンチップデータバスの数によって決定される。マルチバンクオンチップメモリは、多数のデータフローが最小限のコンフリクトで同時に進行することを可能にする。

40

【0042】

異なったテンプレートのタイプは、異なった 2D AGU 112 の組を用い得るが、これは 2D AGU が別々のデータバスに関連付けられるためである。たとえば、キューに基づくテンプレート 102 は、オンチップメモリ 30、32 およびオペランドキュー 120 に接続するデータバス 22 に結合される 2D AGU 112 の組を用いる。多数のデータフローが同じ AGU 112 を共用し得る。AGU が利用可能になると、テンプレートインタプリタ 110 は、この AGU を用いることができるアクティブなテンプレートからブロックを選択する。この選択は、ラウンドロビン方式で行なわれる。しかしながら、テンプレートにおいて優先パラメータを用いることにより、代替的な選択規則もまた実施し得る

50

。

【 0 0 4 3 】

テンプレートの各々は、ソースおよびデスティネーションメモリ空間を規定し、データはソースメモリから転送されて、（必要であれば）データ転送バッファ 118 にストアされる前に整列される。データ転送バッファ 118 の数は、外部メモリ 16、18 とオンチップメモリ 30、32 との間の同時データフローの最大数を決定する。転送バッファ 118 内のデータもまた、（必要であれば）デスティネーションメモリに転送される前に整列される。

【 0 0 4 4 】

さらに、2つの特別な場合を説明する。第1に、間接テンプレート 80 に対して、ソースデータアドレスは、ソースアドレスパラメータ 94（図8を参照）にストアされるソースベースアドレスにインデックスデータを加えることにより計算される。関連の 2D AGU 112 は、オペランドを直接オンチップメモリまたはこのインデックスデータをストアするオペランドキューから取ることによりこれらの加算を素早く実行する。第2に、パッディングおよびラッピングデータフローを実現するために、境界のピクセルは TDT P 14 にロードされる。これらのピクセルはパッディングバッファ 116 にストアされて、他のデータとともにデータ整列ユニットにシンクロナスに挿入される。

10

【 0 0 4 5 】

テンプレートインタプリタ 110 は、データ転送を制御し、メディアプロセッサクラスタ 34 および AGU 112 からの信号に応答する。図11を参照すると、テンプレートインタプリタ 110 の制御フロー 122 が示される。テンプレートインタプリタ 110 は、ステップ 124 においてクラスタ 34 の信号または次の利用可能な 2D AGU 112 を待機する。4つの潜在的な動作のうちの1つが、受信される信号に応じて発生する。クラスタ信号「A」に対しては、インタプリタはステップ 126 において新しいテンプレートを初期化する。これを行なうために、インタプリタ 110 は、テンプレートタイプに従って適切なテンプレートセットアップモジュールを呼び出し、ステップ 127 において転送されるべき最初のブロックを決定する。クラスタ信号「B」に対しては、インタプリタ 110 はステップ 128 においてテンプレートを削除することによりテンプレート転送を終了させる。テンプレートに対するブロック転送を行なうためのクラスタ信号「C」に対しては、インタプリタはステップ 130 において現在のブロックを準備モードに設定する。ステップ 132 において、インタプリタは、最後のブロックに到達したか否かをテストする。もし到達していなければ、次に転送されるべきブロックがステップ 134 において決定される。テンプレートで指定されるブロックがない場合、インタプリタ 110 はクラスタ 34 に（クラスタによってポーリングされるフラグを設定することにより）信号を送り、テンプレートの終了を示す。

20

【 0 0 4 6 】

第4の起り得る動作は、AGU 112 のうちの1つのテンプレートデータ転送コプロセッサ 14 内で生成される。2D AGU ユニット 112 が利用可能になると、AGU はインタプリタ 110 に対して信号「D」を生成する。次いでステップ 136 において、インタプリタ 110 はテンプレートを選択し、準備されたブロックを AGU ユニットに対してディスパッチする。2D AGU はまた、ブロック転送の各々が完了した場合にインタプリタに信号を送る。

30

【 0 0 4 7 】

以下の例は、テンプレートデータ転送のプログラミングインターフェイスを示す。第1の例においては、関数は set_uniblock ルーチン（ライン 1 - 2）を用いて2つのブロックに基づくデータフローを生成するが、1つは入力データのためであり、他方は出力データのためのものである。set_uniblock ルーチンは TDT P 14 がテンプレートを指定し、テンプレートバッファ 114 にパラメータをコピーし、ハンドラにそのテンプレートを返すことを要求する。データフローは、transfer ルーチン（ライン 3、6 および 10）によって開始される。transfer ルーチンへのコールの各々は、データのブロックをソースメモ

40

50

りからデスティネーションメモリに転送する。テンプレートで指定されたデータのすべてが転送されると、さらなる転送は無効にされる。

【 0 0 4 8 】

`wait` ルーチン（ライン 5 および 9）は、テンプレートに関連の準備信号をポーリングすることによりブロック転送が完了することを待機する。テンプレートが生成されると、その準備信号が自動的に設定される。T D T P は、ブロックの転送を開始するときに準備信号をリセットする。準備信号は、ブロック転送が完了したときに設定される。タイトルループコールは、クラスタ 3 4 と T D T P 1 4 との間の共通のデータ構造から入力および出力データブロックに関するアドレスおよびサイズ情報を受ける。タイトルループがクラスタ 3 4 で実行される一方で、次の入力データブロックおよび先行する出力データブロックは T D T P 1 4 によって転送される。テンプレートに対するすべてのデータが転送されると、T D T P 1 4 はテンプレート完了信号を設定し、これもまたプログラムにおいてループ制御のために用いられる。10

【 0 0 4 9 】

`delete` ルーチン（ライン 11 - 12）は、関連のテンプレートバッファを無効化することによりテンプレートを終了させる。例 1 に示されるように、T D T P 1 4 はアプリケーションプログラムに対して効率的で簡単なプログラミングインターフェイスの組を提供する。特に、データフローの詳細は、適切なテンプレートパラメータを選択することにより T D T P 1 4 において隠されている。20

【 0 0 5 0 】

例 1：ユニブロックテンプレート転送

【 0 0 5 1 】

【表 1】

```
Function() {
    input_comm = set_uniblock(input data flow template parameters); /*----- ライン 1 -----*/
    output_comm = set_uniblock(output data flow template parameters); /*----- ライン 2 -----*/
    transfer(input_comm); /*----- ライン 3 -----*/
    while(output_comm.not finished) {
        wait(input_comm); /*----- ライン 5 -----*/
        input_block = get_dst(input_comm); /*----- ライン 6 -----*/
        transfer(input_comm); /*----- ライン 6 -----*/
        output_block = get_nexsrc(output_comm); /*----- ライン 7 -----*/
        if(input_comm.not finished)
            function_tight_loop(input_block, output_block, ...); /*----- ライン 8 -----*/
        wait(output_comm); /*----- ライン 9 -----*/
        transfer(output_comm); /*----- ライン 10 -----*/
    }
    delete(input_comm); /*----- ライン 11 -----*/
    delete(output_comm); /*----- ライン 12 -----*/
}
```

30
40
50

【 0 0 5 2 】

プログラム誘導テンプレートは、ユニブロックテンプレートに加えてデータブロックをダブルバッファリングするために用い得るので、そのプログラミングインターフェイスは例 1 のものに似ているが、テンプレートが `set_guided` ルーチンによって設定され、ブロック記述テーブルがデータフローを活性化する前に誘導テンプレートに対してオンチップメモリで確立される点が異なる。50

【0053】

第2の例は、間接データフローのためのプログラミングインターフェイスを示す。間接データフローは、set_indirectルーチン（ライン1）によって生成され、これはT D T P 14がテンプレートバッファ114における間接テンプレートを指定し、次いで指定されたテンプレートにパラメータを転送することを要求する。ルーチンはまた、ハンドラを返し、これによりプログラムがテンプレートに関するステータス情報にアクセスすることができる。間接データ転送は、transferルーチン（ライン2）を用いることにより開始され、その後に他のタスク（ライン3）が続く。同じ時点で、プログラムは間接データ転送が完了するのを待機し、次いで転送されたデータを計算する。deleteはテンプレートを終了させる。

10

【0054】

例2：間接テンプレートデータ転送

【0055】

【表2】

```
Function(){
    indirect_comm = set_indirect(parameter list)           /*-----ライン1-----*/
    transfer(indirect_comm);                            /*-----ライン2-----*/
    .....                                              /*-----ライン3-----*/ 20
    wait(indirect_comm);                            /*-----ライン4-----*/
    .....                                              /*-----ライン5-----*/
    delete(indirect_comm);                           /*-----ライン6-----*/
}
```

【0056】

例3は、キューに基づくデータフローインターフェイスを示す。ブロックに基づくデータフローおよび間接データフローと同様に、set_voq（ライン1）がテンプレートを生成するために用いられ、transferルーチン（ライン2）がデータ転送を開始するために用いられる。しかしながら、プログラムは転送が完了するのを待機することなく、transferルーチンのすぐ後にキューを使い始める。

30

【0057】

例3：キューに基づくテンプレート転送

【0058】

【表3】

```
Function(){
    queue_comm = set_voq(parameter list);           /*-----ライン1-----*/
    transfer(queue_comm);                          /*-----ライン2-----*/
    .....                                              /*-----ライン3-----*/ 40
    delete(queue_comm);                           /*-----ライン4-----*/
}
```

【0059】

価値のある有利な効果

パラメータ化されたテンプレートの1つの利点は、そのようなテンプレートはブロック転送ごとに低レベルデータ転送パラメータを計算し設定するのではなく、プログラムが特定のアルゴリズムのために必要なデータフローを容易に設計するために効率的で汎用性の高

50

い機構であることである。

【0060】

ユニブロックテンプレートの利点は、オンチップメモリにおける入力および出力データブロックがダブルバッファリングされることが可能であり、それによりメディアプロセッサ機能ユニットは、高速計算のためにオンチップメモリにおけるデータにアクセスするだけでもよく、一方で遅い外部メモリとの間のデータ転送は機能ユニットから隠されることである。また、ブロックごとに、テンプレートデータ転送コプロセッサによってテンプレートからアドレスおよびサイズが計算される。したがって、データフロープログラミングは簡略化され、CPUの計算負荷は減じられる。別の利点とは、ユニブロックテンプレートがソースメモリ空間からオーバーラップされるべきブロックを指定することである。したがって、境界のブロックはパッディングされるかまたはラップアラウンドされ、境界に沿った必要なオーバーラッピングを準備する。10

【0061】

パッディングおよびラッピングは実際のデータ転送の間に行なわれる。したがって、メディアプロセッサ計算はさらに減じられ、かつプログラマの負担は、テンプレートデータ転送コプロセッサによってこれらの不規則なデータコピー動作が自動的に扱われるという事実により、減じられる。

【0062】

間接テンプレートの利点は、これがプロセッサの計算エンジンに対して顕著な負荷を生成することなく、ランダムな場所からデータをアセンブルするための効率的な方法を提供することである。20

【0063】

キューに基づくデータフロー-テンプレートの利点は、仮想キューと物理キューとの間のデータ転送を促進することである。キューに基づくデータフローは、ロード/ストア命令をなくし、レジスタファイルサイズに対する圧力を緩和する。さらに、コードスケジューリングは長いレインシロード/ストア命令をなくして簡略化され、高性能のために必要となるループアンローリングの量は減じられ、よりコンパクトなコードをもたらす。

【0064】

この発明の好ましい実施例を例示し説明したが、さまざまな代替例、変形および等価物を用い得る。したがって、上述の説明は前掲の特許請求の範囲によって規定されるこの発明の範囲を限定するものと解されてはならない。30

【図面の簡単な説明】

【図1】 この発明の実施例に従った、メディアプロセッサおよびテンプレートデータ転送コプロセッサを有する画像/ビデオ処理システムのブロック図である。

【図2】 例示的なメディアプロセッサ実施例のブロック図である。

【図3】 図1のテンプレートデータ転送コプロセッサによって実現されるデータ転送のためのユニブロックテンプレートの図である。

【図4】 1組の画像データブロックの間のソースブロックに対するパッディング領域の図である。

【図5】 1組の画像データブロックの間のソースブロックに対するデータラッピングの図である。40

【図6】 データブロックに対するアクセスパターンを示す図である。

【図7】 図1のテンプレートデータ転送コプロセッサによって実現されるデータ転送のためのプログラム誘導テンプレートの図である。

【図8】 図1のテンプレートデータ転送コプロセッサによって実現されるデータ転送のための間接テンプレートの図である。

【図9】 図1のテンプレートデータ転送コプロセッサによって実現されるデータ転送のためのキューに基づくテンプレートの図である。

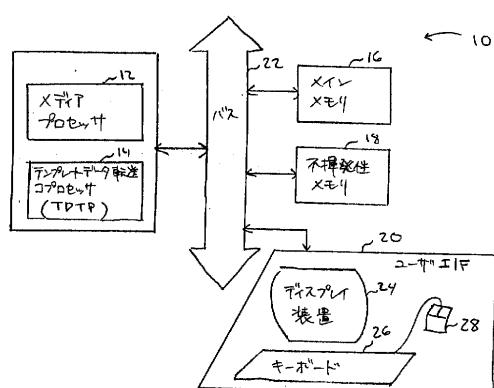
【図10】 この発明の実施例に従った、図1のテンプレートデータ転送コプロセッサのブロック図である。50

【図1】 図10のテンプレートインタプリタに対する処理状況のフローチャートである。

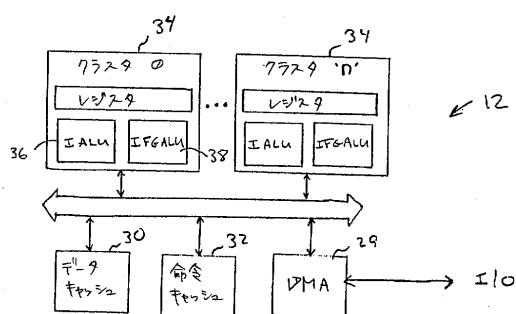
【符号の説明】

12 メディアプロセッサ、14 テンプレートデータ転送コプロセッサ、36 ユニバロックテンプレート。

【図1】



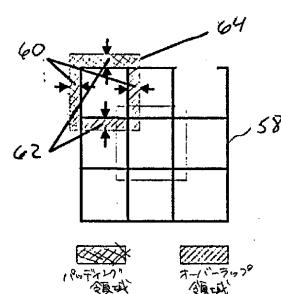
【図2】



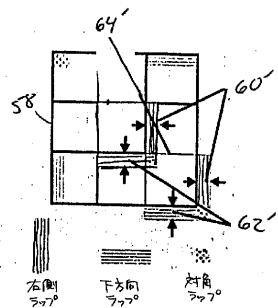
【図3】

ユニバロックタイポ	
38	Y-スアドレス
39	Y-ス値
40	Y-スオオ
41	Y-スビット
Y-スアセスモード	
42	データ転送アドレス
43	データ転送値
44	データ転送オオ
45	データ転送ビット
データ転送アセスモード	
46	1D/2D プロット値
47	1D/2D プロットオオ
48	オーバーラップモード
49	水平オーバーラップ
50	垂直オーバーラップ
51	モード
52	ラバーナイ
53	ルート
54	水平オーバーラップ
55	垂直オーバーラップ

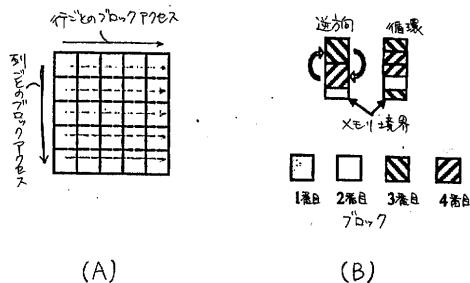
【図4】



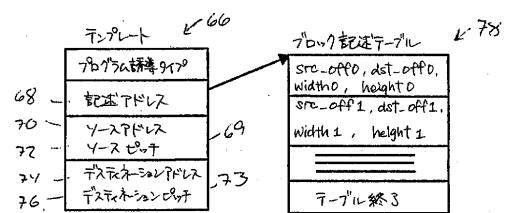
【図5】



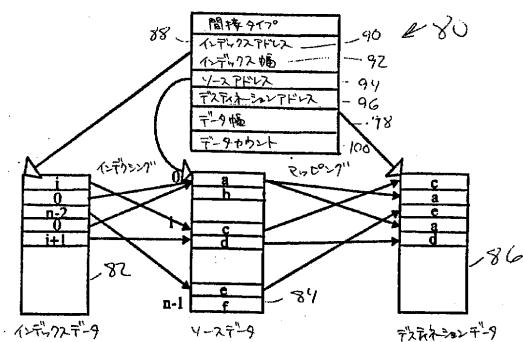
【図6】



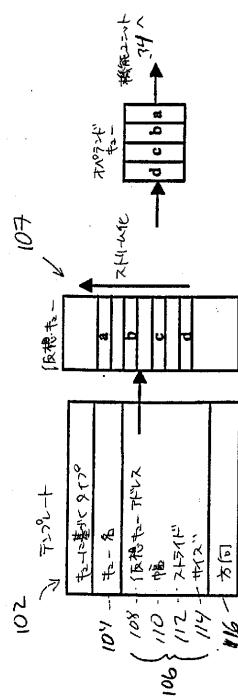
【図7】



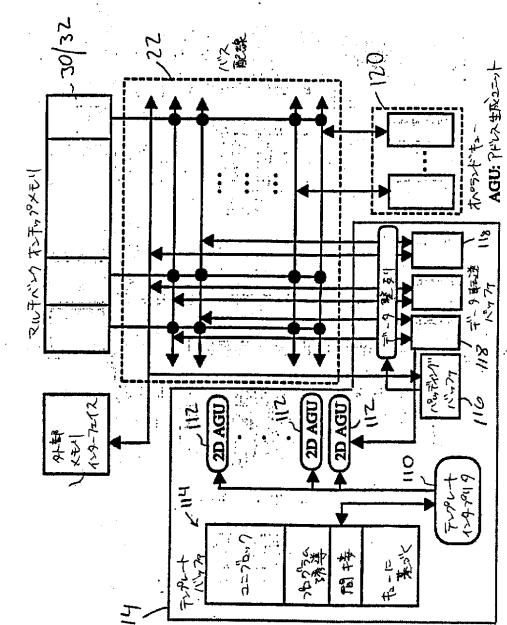
【図8】



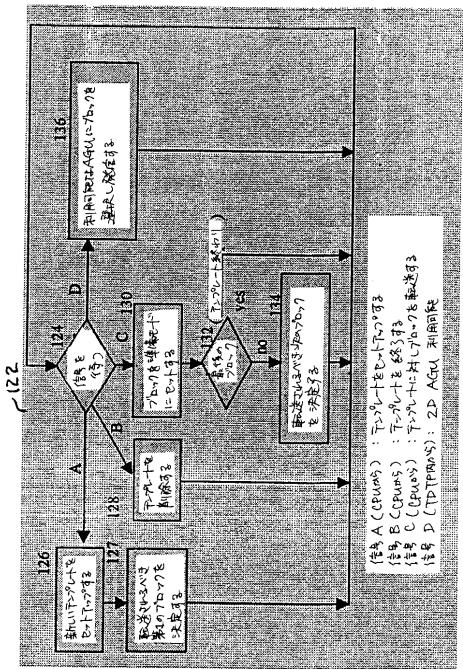
【図9】



【図10】



【図11】



フロントページの続き

(74)代理人 100096781

弁理士 堀井 豊

(74)代理人 100096792

弁理士 森下 八郎

(72)発明者 ウェイコン・スン

アメリカ合衆国、9 8 1 2 5 ワシントン州、シアトル、ワンハンドレッドアンドシックスス・ストリート、エヌ・イー、8 1 8、アパートメント・4 1 0

(72)発明者 ドンロク・キム

アメリカ合衆国、9 8 1 0 5 ワシントン州、シアトル、ミサン・プレイス・エヌ・イー、5 2 9 0

(72)発明者 ヨンミン・キム

アメリカ合衆国、9 8 1 5 5 ワシントン州、シアトル、エヌ・イー・ワンハンドレッドアンドエイティナインス・プレイス、4 4 3 1

審査官 横山 佳弘

(56)参考文献 特開平04-248590(JP,A)

特開平05-233287(JP,A)

特開2001-209370(JP,A)

特開平05-204829(JP,A)

特開平01-228050(JP,A)

(58)調査した分野(Int.Cl., DB名)

G06F 3/153

G06F 9/38

G06F 13/28

G06T 1/20