

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5122571号

(P5122571)

(45) 発行日 平成25年1月16日 (2013. 1. 16)

(24) 登録日 平成24年11月2日 (2012. 11. 2)

(51) Int. Cl.

F I

H02M 1/08 (2006.01)

H02M 1/08

A

請求項の数 14 (全 14 頁)

(21) 出願番号	特願2009-527901 (P2009-527901)	(73) 特許権者	511227738
(86) (22) 出願日	平成19年9月10日 (2007. 9. 10)		アマンティス・リミテッド
(65) 公表番号	特表2010-528570 (P2010-528570A)		AMANTYS LIMITED
(43) 公表日	平成22年8月19日 (2010. 8. 19)		イギリス、シイ・ビー・4 O・ダブリュ
(86) 国際出願番号	PCT/GB2007/050531		・エス ケンブリッジ、カウリー・ロード
(87) 国際公開番号	W02008/032113		、セント・ジョンズ・イノベーション・パ
(87) 国際公開日	平成20年3月20日 (2008. 3. 20)		ーク、プラチナム・ビルディング
審査請求日	平成22年7月22日 (2010. 7. 22)	(74) 代理人	100108453
(31) 優先権主張番号	0617990.7		弁理士 村山 靖彦
(32) 優先日	平成18年9月13日 (2006. 9. 13)	(74) 代理人	100064908
(33) 優先権主張国	英国 (GB)		弁理士 志賀 正武
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100110364
			弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 電力半導体装置のための制御方法及び回路

(57) 【特許請求の範囲】

【請求項 1】

インバータのハーフブリジアームの直列接続された電力半導体スイッチング装置及びフリーホイールダイオード対の整流を制御する方法であって、ハーフブリジアームは、前記装置とフリーホイールダイオードとの間に負荷接続を含み、電力半導体スイッチング装置は、ダイオードよりも負荷接続の低い電圧側にあり、

スイッチオン指令信号の受信時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能の第1の波形部分を適用する段階であって、前記電圧機能の前記第1の波形部分は、装置にわたる電圧を変化させる一方で装置の電流上昇を調整可能にする、段階と；

前記対の電流または電圧検出信号の特徴を検出する段階であって、前記特徴は実質的に、前記電圧機能の前記適用された第1の波形部分の間にダイオードにわたる電圧 (V_{AK}) がオン状態からオフ状態の電圧に変化し始めるときである、段階と；

参照機能を生成し、前記検出に応答して前記参照機能のプロフィールの変化を生成することにより、前記第1の波形部分から第2の波形部分へ前記電圧機能を変更する段階と；

制御端子又は電力半導体スイッチング装置のゲートに前記電圧機能の前記第2の波形部分を前記 V_{AK} の変化時に実質的に提供して、電力半導体スイッチング装置にわたる電圧変化がダイオードにわたる電圧変化を実質的にトラッキングできるようにする段階と；

前記半導体スイッチング装置のスケール化された電圧と前記参照機能との比較に基づき、前記第1および第2の波形部分を適用する間、電力半導体スイッチング装置にわたる電圧変化を制御する段階と；

10

20

を具備し、

前記電力半導体スイッチング装置は、絶縁ゲートバイポーラトランジスタであり、前記特徴は、前記絶縁ゲートバイポーラトランジスタのピーク電流であり、前記特徴の前記検出は、前記絶縁ゲートバイポーラトランジスタのケルビン端子と前記絶縁ゲートバイポーラトランジスタのエミッタ端子との間のインダクタンスにわたる電圧が極性を変更する時を検出するために比較器を使用することを含む、

ことを特徴とする方法。

【請求項 2】

前記装置にわたる前記電圧の前記変化は、所定の比率に従って前記電圧降下を維持することを具備することを特徴とする請求項 1 に記載の方法。

10

【請求項 3】

前記ダイオードがスイッチングを開始して電力半導体スイッチング装置の電流がピークになる時、フリーホイールダイオードにわたり現れる逆電圧の開始を電力半導体スイッチング装置の電圧降下の開始に同期させ、実質的にダイオード逆オーバシュートのない電流整流が達成されることをさらに具備することを特徴とする請求項 1 又は 2 に記載の方法。

【請求項 4】

前記電圧機能は、閉ループ帰還監視を用いて決定されることを特徴とする請求項 1、2 又は 3 に記載の方法。

【請求項 5】

前記電圧機能を変更して前記整流過程を変更することをさらに具備することを特徴とする請求項 1 から 4 のうち何れか 1 項に記載の方法。

20

【請求項 6】

インバータのハーフブリジアームの直列接続された電力半導体スイッチング装置及びフリーホイールダイオード対の整流のための回路であって：ハーフブリジアームは、前記装置とフリーホイールダイオードとの間に負荷接続を含み、電力半導体スイッチング装置は、ダイオードよりも負荷接続の低い電圧側にあり、

電力半導体スイッチング装置にゲート駆動電圧を提供するためのゲート駆動回路と；

ゲート駆動回路に接続される制御信号生成回路と；

を具備し、前記制御信号生成回路は：

スイッチオン信号の受信時、第 1 ステージ制御信号を生成し、ゲート駆動回路を制御し、電力半導体スイッチング装置を駆動し、前記装置にわたる前記電圧を変更し；

30

前記対の電流または電圧検出信号の特徴を検出し、前記特徴は実質的に、前記制御信号の前記生成された第 1 ステージの間にダイオードにわたる電圧がオン状態からオフ状態の電圧に変化し始めるときであり；

参照機能を生成し、前記検出に応答して前記参照機能のプロファイルの変化を生成することにより、前記第 1 ステージから第 2 ステージへ前記制御信号を変更し、前記制御信号の前記第 2 ステージが前記ダイオードにわたる前記電圧降下の開始に同期され、ゲート駆動回路を制御し、電力半導体スイッチング装置にわたる電圧を駆動し、実質的にダイオード電圧に同期して変化する；

ように構成され、電力半導体スイッチング装置およびフリーホイール対の整流のための回路は：

40

前記半導体スイッチング装置のスケール化された電圧と前記参照機能との比較に依存して前記制御信号の前記第 1 および第 2 ステージの間に電力半導体スイッチング装置にわたる電圧変化を制御するように構成された帰還ループを含み、

前記電力半導体スイッチング装置は、絶縁ゲートバイポーラトランジスタであり、前記特徴は、前記絶縁ゲートバイポーラトランジスタのピーク電流であり、

電力半導体スイッチング装置およびフリーホイール対の整流のための回路は、比較器と、前記絶縁ゲートバイポーラトランジスタのケルビン端子および前記絶縁ゲートバイポーラトランジスタのエミッタ端子の間にインダクタンスとを含み、前記特徴の前記検出は、前記インダクタンスにわたる電圧が極性を変更する時を検出するために比較器を使用する

50

ことを含む、

ことを特徴とする回路。

【請求項 7】

前記制御信号生成回路は、前記電力半導体スイッチング装置及びフリーホイールダイオード対から前記制御信号生成回路へ、検出された電圧を帰還するために閉ループ帰還回路と、

前記電力半導体スイッチング装置及びフリーホイールダイオード対から前記制御信号生成回路へ、電流検出信号を帰還するために電流監視回路と、を具備し、

前記制御信号の前記第 1 及び第 2 ステージは、前記検出された電圧及び前記電流検出信号に応答することを特徴とする請求項 6 に記載の回路。

10

【請求項 8】

インバータのハーフブリジアームの直列接続された電力半導体スイッチング装置及びフリーホイールダイオード対の整流を制御するための回路であって、ハーフブリジアームは、前記装置とフリーホイールダイオードとの間に負荷接続を含み、電力半導体スイッチング装置は、ダイオードよりも負荷接続の低い電圧側にあり、

スイッチオン指令信号の受信時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用するための手段であって、ダイオードにわたる電圧を変更する一方で装置の電流が上昇する手段と；

実質的にダイオードにわたる電圧がオン状態からオフ状態の電圧に変化し始める時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用し、電力半導体スイッチング装置にわたる電圧変化が実質的にダイオードにわたる電圧変化をトラッキングできるようにするための手段と；

20

スイッチオン信号の受信時、第 1 ステージ制御信号を生成し、ゲート駆動回路を制御し、電力半導体スイッチング装置を駆動し、前記装置にわたる電圧を変更する手段と；

前記対の電流または電圧検出信号の特徴を検出するための手段であって、前記特徴は実質的に、前記制御信号の前記第 1 ステージの間にダイオードにわたる電圧がオン状態からオフ状態に変化し始めるときである、手段と；

参照機能を生成し、前記検出に応答して前記参照機能のプロファイルの変化を生成することにより、前記第 1 ステージから第 2 ステージへ前記制御信号を変更する手段であって、前記制御信号の前記第 2 ステージが前記ダイオードにわたる前記電圧降下の開始に同期され、ゲート駆動回路を制御し、電力半導体スイッチング装置にわたる電圧を駆動し、実質的にダイオード電圧に同期して変化する、手段と、

30

前記半導体スイッチング装置のスケール化された電圧と前記参照機能との比較に依存して前記制御信号の前記第 1 および第 2 ステージの間に電力半導体スイッチング装置にわたる電圧変化を制御するための、帰還するための手段と、

を具備し、

前記電力半導体スイッチング装置は、絶縁ゲートバイポーラトランジスタであり、前記特徴は、前記絶縁ゲートバイポーラトランジスタのピーク電流であり、

前記回路は、比較のための手段と、前記絶縁ゲートバイポーラトランジスタのケルビン端子および前記絶縁ゲートバイポーラトランジスタのエミッタ端子の間にインダクタンスを含み、前記特徴の前記検出は、前記インダクタンスにわたる電圧が極性を変更する時を検出するために比較のための前記手段を使用することを含む、

40

ことを特徴とする回路。

【請求項 9】

チョッパのための整流制御回路であって、前記チョッパは、直列接続される能動スイッチング装置と受動スイッチング装置とを具備し、前記整流制御回路は、前記スイッチング装置が実質的に同期してスイッチングするよう前記スイッチング装置の整流を制御するよう構成され、前記制御回路は、請求項 6 の回路を含み、また、

前記チョッパ回路から第 1 検出信号を受信するための第 1 検出入力と、

前記チョッパ回路から第 2 検出信号を受信するための第 2 検出入力と、

50

前記第1及び第2検出力へ結合され、前記能動スイッチング装置のスイッチングを制御する出力を有する制御信号生成回路と、を具備し、

前記制御信号生成回路は、前記第1及び第2検出信号を使用し、前記受動スイッチがスイッチングを開始する時を決定し、前記能動及び受動スイッチング装置が実質的に同期してスイッチングするよう前記能動スイッチング装置を制御するよう構成されることを特徴とする回路。

【請求項10】

前記第1検出信号は、電圧検出信号を具備し、前記第2検出信号は、電流検出信号を具備することを特徴とする請求項9に記載のチョッパのための整流制御回路。

【請求項11】

前記検出信号のうち1つは、電流検出信号を具備し、

前記制御信号生成回路は、前記電流検出信号に対する特徴を識別し、前記受動スイッチがスイッチングを開始する時を決定するよう構成されることを特徴とする請求項9又は10に記載のチョッパのための整流制御回路。

【請求項12】

前記特徴は、前記受動スイッチを介する電流の逆流を具備することを特徴とする請求項11に記載のチョッパのための整流制御回路。

【請求項13】

前記制御信号生成回路は、前記検出入力のうち一つと前記制御出力との間で少なくとも一つのデジタル制御ループを具備することを特徴とする請求項9から12のうち何れか1項に記載のチョッパのための整流制御回路。

【請求項14】

前記能動スイッチング装置は、MOSスイッチング装置を具備し、前記受動スイッチング装置は、整流器を具備することを特徴とする請求項9から13のうち何れか1項に記載のチョッパのための整流制御回路。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力半導体装置の制御に関し、実施形態では具体的に、電力半導体スイッチング装置及びフリーホイールダイオードの同時制御に関する。

【背景技術】

【0002】

電力半導体装置は、低電圧チップ、コンピュータ、機関車から高電圧伝送線まで、広範囲の電力用途に普及している。殆どの回路において、フリーホイールダイオードは、連続的な負荷電流電導のためのIGBT（絶縁ゲートバイポーラトランジスタ）又はMOSFET（金属酸化膜半導体電界効果トランジスタ）等の電力半導体スイッチング装置に対して使用され、大きな電圧による半導体装置及び回路の損傷を回避する必要がある。大電力IGBTは通常、ダイオードと共にモジュールとして供給され、ダイオードは、モジュール内でフリーホイールダイオードとして機能する。IGBTは通常、ダイオードに対して並列である。電力半導体スイッチング装置とフリーホイールダイオードとの両方に対する信頼できるスイッチング動作は、最重要である。また、動作の最適化は、全回路に対する高効率及び低ワット損を達成するのに必要である。これら目的を達成するために、一つの主な問題は、メインスイッチング装置のスイッチオン動作の間におけるフリーホイールダイオードから電力半導体スイッチング装置への電流整流である。貧弱な整流によるダイオード逆回復に関連付けられる過渡のダイオード電圧オーバーシュート及びワット損は、両装置に対して高い負担を課し、それら装置の用途範囲を限定する。特に、良好な制御なしでは、大電力ダイオードは、パンチスルーの影響を受け、高周波振動を伴う急峻で大きな逆電圧増加によるスナップリカバリ（snappy recovery）となる。

【0003】

電圧、 dv/dt 、電流及び di/dt 帰還制御を含む帰還制御技法を用いて、IGB

10

20

30

40

50

T及び他の電力半導体スイッチング装置を制御する試みがなされてきた。また、開ループネットワークは、広く普及している。しかし、フリーホイールダイオードは、直接制御できない。いくつかの低電力回路でさえ、ダイオードを不要とし、その代わりに制御されたスイッチング装置を用いる。結果として、それら方法又はゲート駆動装置は、上記説明した技法を具現化する一方、電力半導体スイッチング装置と従来のフリーホイールダイオードとの両方に対する同時制御について適切に対応されていない。それらは、用途に応じてしばしば作成され、ユーザは、整流が境界内（within bound）で過渡電圧及び電流をもたらすことを確かめる必要がある。良好な制御は、負荷電流及び温度等の条件が連続的に変化するので、多くの用途において達成するのが困難である。帰還制御を用いても、結果はかなり経験に基づくものであり、各種動作条件に対してゲート駆動装置を調整する必要性は、従来の方法をかなり好ましくないものとし、非効率である。

10

【先行技術文献】

【特許文献】

【0004】

【特許文献1】W09743832

【特許文献2】US2005253165

【発明の概要】

【課題を解決するための手段】

【0005】

本発明の第1の局面によると、スイッチオン指令信号の受信時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用し、前記電圧機能は、装置にわたる電圧を変化させる一方で装置の電流上昇を調整可能にし、ダイオードにわたる電圧（ V_{AK} ）がオン状態からオフ状態の電圧に変化し始める時に実質的に、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を提供して、電力半導体スイッチング装置にわたる電圧変化がダイオードにわたる電圧変化を実質的にトラッキングできるようにする、ことからなる、電力半導体スイッチング装置及びフリーホイールダイオード対の整流を制御する方法が提供される。

20

【0006】

電圧機能、即ち電圧形（voltage shape）又は波形は、電流の変化率を制御するために実施形態において選択され、例えば全変化のうち約10%の（緩やかな）傾斜又は（小さな）段階を含むことがある。このようにスイッチング装置の電圧を変更することで、ダイオードを介した電流は、次第に変化する（これに対して、制御電圧は大きな変化段階がある）。実施形態において、回路中の寄生又は他のインダクタンス、具体的には直列接続されたスイッチング装置及びダイオードは、次第に電流変化をもたらす。電圧帰還がスイッチングの制御に採用されると、電流の略線形傾斜が達成されうる。

30

【0007】

大まかに言って、実施形態では、初期傾斜又は段階を用いて、制御端子又は能動スイッチング装置のゲート上の電圧を変更し、受動スイッチング装置（ダイオード）がスイッチングし始めるときを決定する、という概念である。この点において、ダイオードのスイッチングは、能動スイッチによって制御できるので、能動（IGBT）及び受動（ダイオード）スイッチは、同期化されるようスイッチングする。故に、本発明による方法の実施形態は、ダイオードを監視してスイッチングし始める時を決定し、この点は、ダイオードにわたる電圧がゼロへ又はゼロを通過して下降し始める時を識別することによって特定されうる。一つは、符号規約を定義し、ダイオードがダイオード電圧にある時に正と呼び、電圧がゼロより下降し始める時に負と呼び、ダイオードがターンオフし、即ちダイオードにわたる電圧が逆転する時である。しかし、当業者であれば、能動及び受動スイッチング装置にわたる電圧がシーソーのように動作するので、一方が上昇すれば他方が下降し、逆も同じであることが分かる。

40

【0008】

実施形態では、電力半導体スイッチング装置にわたる電圧を変更することは、装置にわ

50

たる下降電圧を所定の割合で維持することを含む。しかし、この装置にわたる電圧に対する代替の変更は、段階、線形（又は区分的線形）又はその両方でありうる所定の波形に続くよう電圧を維持することを含んでも良い。

【0009】

実施形態では、方法は、（ダイオードにわたる電圧がゼロへ向かうか又はそれを通過して下降し始める時）フリーホイールダイオードにわたって現れる電圧の開始を、電力半導体スイッチング装置の主な電圧降下（即ちダイオードがスイッチングし始める時）及び電力半導体スイッチング装置における電流ピークに同期させることを含む。このように、実質的なダイオード逆オーバシュートなしで、安全で有効な電流整流が達成できる。ダイオード電圧（ V_{AK} ）が（点 T_3 及び角 53° への点線で）スイッチングし始める時を、図4を参照して後述するが、この点は、ダイオード電流 I_C のピークに対して正確に一致しないことが、この図から分かる。 I_C のピークは、電流の変化割合が正から負に変わるので、ダイオード電流波形に対する都合のよい識別可能な特徴である。しかし、これがこの時点である一方で、ダイオードのスイッチング点に正確に一致しないことが分かる（実施形態で後述する）。

10

【0010】

本発明による方法の実施形態では、電力半導体スイッチング装置にわたる電圧下降の割合を制御するのに用いる電圧機能は、閉ループ帰還監視によって決定される。実施形態では、電力半導体スイッチング装置を制御してダイオード電圧降下をトラッキングするための電圧機能は、最適な整流過程を確実にするために変更可能である。即ち実施形態では、電圧機能（波形）を制御して整流過程を制御することができる。

20

【0011】

もう一つの局面では、本発明は、上記説明した方法を実行するための回路を提供し、回路は、電力半導体スイッチング装置にゲート駆動電圧を提供するためのゲート駆動回路と、ゲート駆動回路に接続される制御信号生成回路と、を具備し、スイッチオン信号の受信時、第1ステージ制御信号が生成され、ゲート駆動回路を制御し、電力半導体スイッチング装置を駆動し、前記装置にわたる前記電圧を変更し、第2ステージ制御信号が生成され、前記ダイオードにわたる前記電圧降下の開始に同期され、ゲート駆動回路を制御し、電力半導体スイッチング装置にわたる電圧を駆動し、実質的にダイオード電圧に同期して変化する。

30

【0012】

上記説明の通り実施形態では、ダイオードにわたる電圧と電力半導体スイッチング装置にわたる電圧とは、シーソーのように動作し、即ちこれら装置にわたる電圧変化が実質的に互いにトラッキングする（絶対電圧極性“absolute voltage polarity”が採用される場合、これは、実質的に同一の割合で降下する電圧として表現できる）。

【0013】

実施形態では、制御信号生成回路は、電力半導体スイッチング装置及びフリーホイールダイオード対から制御信号生成回路へ検出電圧を帰還させる閉ループ電圧帰還回路と、電流検出信号を装置及びダイオード対から制御信号生成回路へ帰還させる電流監視回路とを含む。実施形態では、第1及び第2ステージ制御信号は、検出された電圧及び検出された電流信号に応答する。実施形態では、検出された電流信号は、装置及びダイオード対を介して電流の変化の割合を検出する。

40

【0014】

さらにもう一つの局面において、本発明は、スイッチオン指令信号の受信時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用するための手段と、ダイオードにわたる電圧を変更する一方で装置の電流が上昇し、実質的にダイオードにわたる電圧がオン状態からオフ状態の電圧に変化し始める時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用し、電力半導体スイッチング装置にわたる電圧変化が実質的にダイオードにわたる電圧変化をトラッキングできるようにするための手段と、を具備する、電力半導体スイッチング装置及びフリーホイールダイオード対の整流を制御するた

50

めの回路を提供する。

【0015】

さらにもう一つの局面において、本発明は、チョッパのための整流制御回路であって、前記チョッパは、直列接続される能動スイッチング装置と受動スイッチング装置とを具備し、前記整流制御回路は、前記スイッチング装置が実質的に同期してスイッチングするよう前記スイッチング装置の整流を制御するよう構成され、前記制御回路は、前記チョッパ回路から第1検出信号を受信するための第1検出入力と、前記チョッパ回路から第2検出信号を受信するための第2検出入力と、前記第1及び第2検出入力へ結合され、前記能動スイッチング装置のスイッチングを制御する出力を有する制御信号生成回路と、を具備し、前記制御信号生成回路は、前記第1及び第2検出信号を使用し、前記受動スイッチがスイッチングし始める時を決定し、前記能動及び受動スイッチング装置が実質的に同期してスイッチングするよう前記能動スイッチング装置を制御するよう構成される、回路を提供する。

10

【0016】

いくつかの好ましい実施形態では、整流制御回路は、受動スイッチング装置を介する電流、例えばダイオード電流の割合変化の極性変化（又は具体的な同期化の実施形態では、ダイオード電圧のゼロ通過）を検出する電流検出信号の特徴を識別し、受動スイッチがスイッチングし始める時を決定する。実施形態では、他の検出信号は、電圧検出信号を含む。おおむね、2つの電圧検出信号が採用できるが、これは、多くの用途に対して、検出された電圧の一つが比較的高い電圧の可能性があるので、あまり好ましくない。

20

【0017】

実施形態では、制御信号生成回路は、少なくとも一つのデジタル制御ループを含む。例えば、電流の変化の割合は、 di/dt 変化が正から負へ変わる時に検出され（その逆も同じ）、（1ビットの）タイミング制御信号を生成するのに使用される。これを用いて、おおよそダイオード電圧の角（corner）を識別し、ダイオードがスイッチングし始める点を識別する。その後、制御信号生成回路は、制御信号を生成して能動スイッチ上の電圧、例えば、IGBTのコレクタ又はエミッタ電圧を変更し、迅速にこの電圧を降下させることができる。実施形態においてこれは、タイミング制御信号に応答してデジタル／アナログ変換器を制御するためにデジタル回路を用いて達成されうる。この機能は、例えば高速デジタル回路によって達成され、FPGA（フィールドプログラマブルゲートアレイ）で実行されうる。しばしばスイッチング時間は、ナノ秒単位であり、そのような配列は、この時間単位上の制御を容易にする。そのような配列は、能動及び受動スイッチング装置の同期制御を容易にする。

30

【0018】

従って、上記言及した問題に対処し、考える広範囲の動作条件に関する電力半導体スイッチング装置及びフリーホイールダイオード対の整流制御及びその最適化を可能にする、IGBT又は電力MOSFET等の電力半導体スイッチング装置のスイッチング動作を動的に調整するための制御方法及び回路を説明する。

【0019】

実施形態では、方法は、指令信号の受信時、装置にわたる電圧降下を所定の割合に維持する一方で装置における調整された電流の上昇を可能にする制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用し、実質的にダイオードにわたる電圧がオン状態からオフ状態のレベルに変化し始める時、制御端子又は電力半導体スイッチング装置のゲートに電圧機能を適用し、電力半導体スイッチング装置にわたる電圧降下がダイオードにわたる電圧降下をトラッキングできるようにし、ダイオード逆電圧オーバシュートなくスイッチング動作の迅速で制御された遂行を確実にしめるステージを含む。

40

【0020】

前記時間は、プリセットの代わりに特定のリアルタイム装置調整によって決定される。ゲート装置は、作動条件に従って電圧機能を自動的に修正するので、実際の動作調整を担う。電力スイッチング装置電圧とダイオード電圧との間の特定の関係は、本発明による方

50

法を、いわゆるトラッキング制御として特徴付ける。

【0021】

スイッチオン過程の間、フリーホイールダイオードにわたって現れる電圧の開始を電力半導体スイッチング装置の主な電圧降下に同期することにより、本発明による方法は、フリーホイールダイオードの逆回復電圧オーバシュートと電力半導体スイッチング装置の高い電流スパイクとを回避することができる。従って、所望の限度を下回る最適化されたスイッチング損失及びスイッチング負荷で、電力半導体スイッチング装置とフリーホイールダイオードとの間の安全で効果的な電流及び電圧整流を達成できる。

【0022】

電力半導体スイッチング装置のゲートに適用される前記2つのステージの電圧機能は、最適なスイッチオン特性が、使用される特定のスイッチング装置、ダイオード及び条件に達成されることを確実にするために変更できる。複数のループ帰還と、電流及び電圧等いくつかの変数の監視とは、前記2つのステージの電圧機能を与えるために組込むことができる。また、制御理論に見られる各種技法は、ゲート電圧及び電力半導体スイッチング装置電圧のカスケード制御、及び前記2つのステージの電圧機能の特徴に対する適切な制御等を用いて、本発明に適用可能である。

【0023】

また、本発明による方法は、浮遊インダクタンスを含む最も従来の回路において、スイッチング装置にわたる電圧降下を制限することによって、スイッチオン動作の間に電力半導体スイッチング装置の電流上昇率を調整できるようにする。

【0024】

結果として、本発明による方法は、電力半導体スイッチング装置及びフリーホイールダイオードの本質的に非線形の移行特性(transient behavior)について信頼できる制御を達成し、SOA(安全運転区域)における両装置の性能を最適化する。

【0025】

電力半導体スイッチング装置とフリーホイールダイオードとの両方に対する制御されたスイッチングにより、本発明の実施形態は、大電力用途の逐次装置動作に対するさらに良好な解決策であって、IGBT等の電力半導体スイッチング装置の直列接続は、高電圧サイリスタに対する代わりを提供する。直列接続されたIGBTが本発明による方法に従って各々制御される間、個々のスイッチング装置のスイッチオン特性は、同期化することができ、ダイオードに対する相互作用を制御することができる。故に、直列接続のための、従来の大きく高価なスイッチオンスナバ回路(snubber circuit)を避けることができる。

【0026】

また、上記説明した方法を実行するための回路を説明する。実施形態において回路は、制御端子又は電力半導体スイッチング装置のゲートにゲート駆動電圧を提供するためのゲート駆動回路と、ゲート駆動回路に接続される制御信号生成回路と、を含み、スイッチオン信号の受信時、第1ステージの制御信号が生成され、ゲート駆動回路を制御し、電力半導体スイッチング装置電圧を駆動し、所定の割合に電圧を下降させ、実質的にダイオード電圧がオン状態からオフ状態のレベルに変化し始める時、第2ステージの制御信号が生成され、ゲート駆動回路を制御し、電力半導体スイッチング装置電圧を駆動し、その電圧をダイオード電圧降下と同時に又は他の割合で下降させ、電力半導体スイッチング装置に対して速くスイッチングする。

【0027】

制御信号生成回路は、閉ループ回路と、電圧又は電流監視回路とを組込んでもよい。

【0028】

好ましくは、回路のための前記時間は、ダイオード電圧の変化によって決定されるが、他の変数によって代わりに生成されてもよい。前記制御信号において2つの別個のステージを与える単一のセルフタイミング方法は、以下の実施形態で提案される。これにおいて、スイッチング装置電流が監視され、第2ステージのスイッチオンは、スイッチング装置

の電流がその上昇割合の極性を変更するまで遅延される。実施形態においてこの手法は、帰還ループを用いる利点があり、制御回路を内蔵型及び小型化する。

【0029】

当業者であれば、各種回路手法は、本発明による方法を実行するのに用いてもよい。

【図面の簡単な説明】

【0030】

【図1】図1は、インバータのハーフブリジアームで採用される本発明による回路の実施形態を示す図である。

【図2】図2は、IGBTのハードスイッチオン動作の間の一般的なスイッチング波形を示す。

10

【図3】図3は、本発明と、IGBT及びフリーホイールダイオード対に適用される図1の回路とに対する一つの特定の回路例を示す図である。

【図4】図4は、本発明の実施形態による方法が採用される時の結果的なスイッチング波形とともに、図1又は3の回路によって生成される電圧機能を示す。

【図5】図5は、本発明の実施形態によって提供できる良好なタイミング制御なしでスイッチング波形を示す。

【図6】図6は、本発明の実施形態によって提供できる良好なタイミング制御なしでスイッチング波形を示す。

【発明を実施するための形態】

【0031】

20

実施形態の詳細は、添付図面を参照して以下説明される。

【0032】

図1は、ハーフブリッジ回路に適用される本発明の実施形態の回路を示し、2対の電力半導体スイッチング装置(S_1 、 S_2)と、フリーホイールダイオード(FWD_1 、 FWD_2)とは、図示の通りに接続される。ハーフブリッジ構成は、殆どのインバータが基礎とする基本的な接続手法である。図1に示される通り、フリーホイールダイオードは、各電力半導体スイッチング装置に対して逆並列に置かれる。この配列は通常、電力モジュールを構成する。上部スイッチング装置 S_1 がオンの時、下部装置 S_2 がオンであり、逆も同じである。ダイオード FWD_1 及び FWD_2 は、誘導負荷電流 I_L に経路を提供するものである。 S_2 1と FWD_1 2との間の電流相互作用も示される。負荷電流 I_L が図1に特定される通りの方向で流れている時、電流は、 S_2 1のスイッチオン動作の間、 FWD_1 2から S_2 1へ整流される。ゲート駆動回路3は、 S_2 1を制御するためにゲート端子 G_2 に接続され、事実上制御信号生成回路4のためのバッファ回路である。図1に示されるDCループ浮遊インダクタンス L_S も、 L_S の電流変化がそこにわたる電圧を誘導する時、スイッチングに影響を与える。

30

【0033】

図2は、ハードスイッチングの間、位置 S_2 1のIGBTとその対応するフリーホイールダイオード FWD_1 2との間の電流整流過程に関する典型例を示す。以下の説明は、主にIGBTに関するが、回路が電力MOSFET等の他のMOSゲート装置にも適する点に注意すべきである。図2に示す通り、IGBT1及びフリーホイールダイオード2に関連付けられる電圧及び電流波形は通常、5つの局面で描かれる。局面Iの間、IGBTゲート-エミッタ電圧 V_{GE} は、ゲート閾電圧 V_{TH} へ上昇する一方、IGBT1が未だオフである。IGBTコレクタ電流 I_C が局面IIの開始時に上昇し始めると、IGBTコレクター-エミッタ電圧 V_{CE} は、電流変化率 dI_C/dt がインダクタンス L_S にわたる電圧を誘導するので、同時に下降し始める。負荷電流 I_L が事実上一定なので、 I_C がゼロからレベル I_L へ急激に上昇する時、ダイオード電流 I_A は、その順方向電流から事実上ゼロと同一の割合で I_L に等しくなる。ダイオードドリフト領域に格納される過剰キャリアは、接合が逆バイアスになりうる前に除去される。故に、 I_A は、ゼロより低く下降して逆回復電流を描き、 I_C は、レベル I_L より高く増加し、局面IIの終わりでピーク $I_L + I_{RR}$ に達し、その点によりダイオード2は、逆阻止能力を回復し始める。局面I

40

50

I Iの間、ダイオード2にわたる上昇逆電圧により V_{CE} は、急激に減少する。 V_{CE} がゼロに近づき I_C が減少すると、オーバシュート V_{RR} は通常、 V_{AK} で現れる。 V_{AK} 、 V_{CE} 及び I_C 間の関係は、以下の式で示される。

【0034】

【数1】

$$V_{CE} - V_{AK} + L_S \times \frac{dI_C}{dt} = V_{DC} \quad (1)$$

【0035】

V_{CE} 及び V_{AK} に対する同時制御がない場合の負荷電流レベル I_L への I_C の減少の間に生ずる dI_C/dt によりダイオード電圧逆オーバシュート V_{RR} の可能性が高くなる。 V_{CE} は、局面IVでオン状態の電圧レベルへ下降して終了し、局面Vは、 $V_{GG}(on)$ への V_{GE} の上昇で続く。

【0036】

図3に関して、回路図は、IGBT1及びフリーホイールダイオード2に適用される本発明の実施形態を示す。これは、ゲート駆動回路3及び制御信号生成回路4を含む。

【0037】

ゲート駆動回路3は、高利得電流バッファステージ31、MOSFET駆動ステージ32及びゲート抵抗 R_{G33} を含み、制御信号生成回路4及びIGBTゲート端子Gをリンクする。

【0038】

制御信号生成回路4は、 V_{CE} 電圧帰還ループ41と di/dt 帰還及び調整ループ42とからなる装置電力側から2つの帰還ループを採用する。電圧帰還ループ41は、抵抗及びキャパシタの配列で構成されてもよく、IGBT1のコレクタ端子Cと高速広帯域演算増幅器43の非反転入力とに取り付けられる。この演算増幅器43は、スケール化された V_{CE} を、その反転入力に接続された参照機能(reference function) V_{REF5} と比較する。参照機能5は、同一の機能を実行する代替回路又はマイクロプロセッサが可能であるが、以下説明される特定の高速FPGA(フィールドプログラマブルゲートアレイ)デジタルコントローラ44とDAC(デジタルアナログ変換器)45とによって生成される。この実施形態において、セルフタイミング(self-timing)方法は、 di/dt 帰還及び調整回路42を介して提案及び実現され、それは、方法及び回路に従って2つの独特のステージを形成するのに用いる時を検出するための測定手段を含む。IGBTケルビン端子Kとエミッタ端子Eとの間のエミッタケルビンインダクタンス L_{E6} は、この目的を遂行するのに用いることができる。タイミング制御信号46は、 di/dt 帰還及び調整回路42で生成され、FPGA44へ帰還されるので、それは、参照プロフィール V_{REF5} 上に変化を与える。FPGA44は、光学リンク又は代替手段を介して他のコントローラ(図示せず)へ接続され、そのコントローラは、一般的なオン/オフ指令信号を提供することができる。

【0039】

本発明の実施形態によると、2つのステージの電圧機能は、ゲート駆動回路3を介してIGBTゲート端子へ制御信号生成回路4によって提供される。図4を参照すると、この好ましい実施形態において、参照機能 V_{REF5} は、初期の緩やかに下降する傾斜51と、それに続く急峻な傾斜52とによって特徴付けられ、基本的に本発明の方法に従って使用される2つのステージの電圧機能である。転換点53は、ダイオード電圧がオン状態からオフ状態のレベルに変わり始める時に一致することが必要である。図2から分かるように、IGBT電流がそのピークに達する時、ダイオード電圧は、丁度負になり始める。また、電流のピーク点は実際、 dI_C/dt が正から負に変化する時に生じ、電圧極性は、エミッタケルビンインダクタンス6にわたって変化する。結果として、セルフタイミング方法は、ダイオード電圧の変化の代わりに電流の比率の変化を検出するために提案される

10

20

30

40

50

。タイミングの要件は、 d_i / d_t 帰還及び調整回路 4 2 によって満たされ、高速比較器は、 $d I_C / d t$ を監視し、ケルビンインダクタンス 6 にわたる電圧が極性を変化させる時を検出するのに用いる。この時、 d_i / d_t 帰還及び調整回路 4 2 は、タイミング制御信号 4 6 を生成し、FPGA 4 4 に命令し、第 1 の緩やかな傾斜 5 1 を終了させ、参照機能 5 を第 2 の急峻な傾斜 5 2 にスイッチングする。この過程は、セルフタイミング制御を特徴づけるので、セルフタイミング方法と呼ばれる。また、代替方法又は手法は、本発明による方法の実施形態を実行するのに採用されてもよい。

【0040】

本発明の実施形態による 2 つのステージの電圧機能 V_{REF} 5 の調整下、スイッチング波形は、図 4 に示す通り最適化される。時間ゼロにおいて、IGBT 1 は、オフで、 V_{DC} に等しい電圧を遮断する一方、ダイオード 2 は、オンで、全電流が流れ、かなり低いオン状態の電圧がそこにわたっている。時間 T_1 において、参照機能 5 は、特定の正レベル V_{OFF} 5 0 から開始して比較的緩やかな傾斜 5 1 になる。時間 T_2 から、IGBT 電流 I_C がゼロから上昇し、コレクターエミッタ電圧 V_{CE} が特定の帰還比率 (feedback ratio) に従って参照傾斜 5 1 をトラッキングするよう下降する。時間 T_3 において、 V_{AK} がオフ状態のレベルへ変化し始める時、第 2 の急峻な傾斜 5 2 が開始され、 V_{CE} は、ダイオード電圧の下降に続き、スイッチオン動作を即座に終了することに向けられる。時間 T_4 において V_{AK} が $-V_{DC}$ に達した後、傾斜 5 2 が終了し、参照 5 は、スイッチオフ指令が与えられるまで負の電圧レベル V_{ON} 5 4 に維持される。時間 T_1 から T_3 まで、初期の比較的緩やかな傾斜 5 1 は、 V_{CE} の下降割合を制限し、IGBT 1 の電流上昇を遅くするので、IGBT 1 とダイオード 2 との両方に対して比較的低い電流オーバシュートをもたらす。IGBT 電圧 V_{CE} の主な下降は、ダイオード 2 が回復し、その電圧が下降し始めるまで遅延される。そのようなトラッキングにより、浮遊インダクタンス L_S とダイオード接合キャパシタンスとの組合せによって見られる電圧を低減する。参照転換点 5 3 とダイオード電圧下降時との間の良好な同期は、トラッキング制御によって維持され、 V_{AK} の下降は、緩やかな下降であり、ダイオード逆電圧オーバシュートを完全に回避する。ダイオード電圧下降の中間における僅かな湾曲が生ずると、電圧減少比率の変化を特徴付ける。これは、式 1 によって説明することができる。 V_{CE} 、 V_{AK} 、及び I_C が下降する一方、 V_{AK} は、 L_S にわたって生成される電圧変化に起因して V_{CE} より早い割合で下降する。 V_{CE} が低い値に下降した時、 I_C は、緩やかな減衰期間に入る。

【0041】

好ましくは (必須ではないが)、ダイオード電圧がオフ状態レベルへ変化し始める時と参照機能転換点 5 3 との間の良好なタイミングは、最適な動作を達成するために本発明による方法で使用される。ちなみに、この実施形態において良好なタイミング制御のない 2 つの場面が、図 5 及び 6 に示される。参照転換点 5 3 と所与の時間との間の同期が実現できない時、最適なスイッチング動作は図 4 に示す通り、失われる。図 5 において、 V_{REF} 転換点 5 3 がダイオード電圧変化の開始に後れをとる時、高い電流オーバシュートが生じ、ダイオード逆電圧オーバシュートが尚早に生じ、ダイオード電圧の中間における不備を特徴付ける。ダイオード電圧は、 $-V_{DC}$ よりオーバシュートしないが、電流オーバシュート負荷とスイッチング電力損失との両方が増加する。転換点 5 3 が図 6 に示す通り所与の時間を導く時、ダイオード電圧 V_{AK} のオーバシュートは、かなり高い IGBT 電流オーバシュートを伴って再出現する。全電力損失は、良好なタイミング制御下の損失と比べて僅かに低減されうるが、電流と電圧との両方における比率差 (rating margin) がかなり低減される。

【0042】

本発明の実施形態を用いて、IGBT 1 とフリーホイールダイオード 2 との両方のスイッチング制御により、通常見られるダイオード逆電圧オーバシュートを除去し、両装置の電流オーバシュートを有効に制限する。スイッチング過程の間のワット損が最適化される。この制御過程は、動作調整から独立しているリアルタイムで自立的な最適化である。セルフタイミング制御が有効な時、参照機能 5 は、実質的な作動調整に従って変化する。ま

た、IGBTの dV_{CE}/dt 及び dI_C/dt の両方は、参照機能5の傾斜率変化を介して調整できる。IGBT電圧と参照機能5との間の密接なトラッキングにより、一連の装置は、直列接続されている時に同時にスイッチオンを開始することができる。

【0043】

また、リアルタイム最適化の概念と回路構成とは、電力半導体スイッチング装置のスイッチオフ動作を保つ。また、電力状態を維持して参照機能を変更することにより、良好に制御されたスイッチオフ動作が実現可能になる。

【0044】

電力半導体スイッチング装置は、IGBT、MOSFET、又はそのような装置の組合せでもよい。ダイオードは、通常の回復ダイオードでもよく、高速回復ダイオード及び各種ダイオードもフリーホイールダイオードとして使用可能である。

【0045】

本発明は、説明された実施形態に限定されず、変更は、添付の特許請求の精神及び範囲内で行うことができると理解される。

【符号の説明】

【0046】

- 1 IGBT
- 2 FWD
- 3 ゲート駆動回路
- 4 制御信号生成回路

【図1】

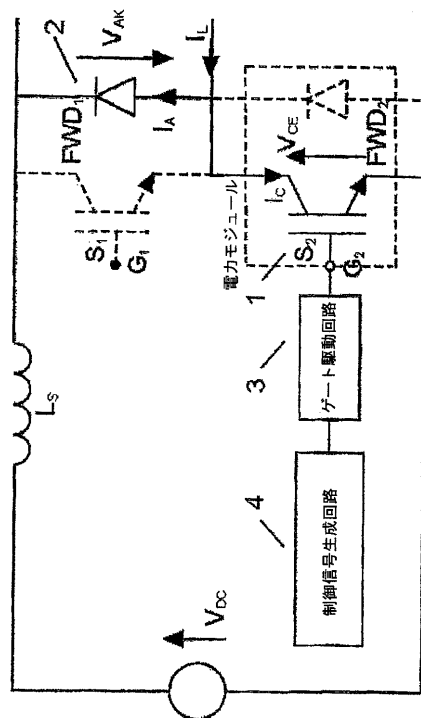


Figure 1

【図2】

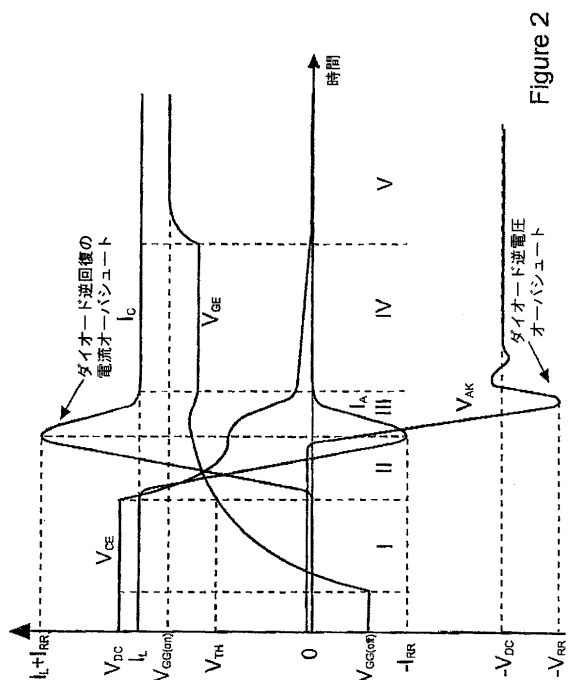
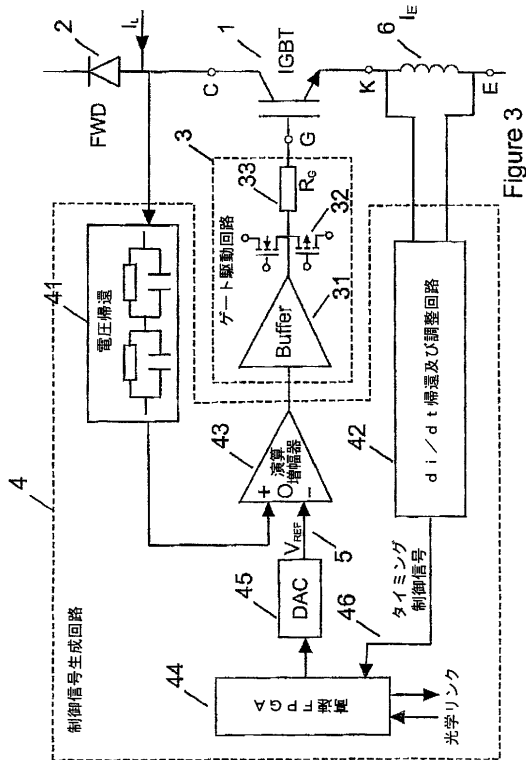


Figure 2

【図 3】



【図 4】

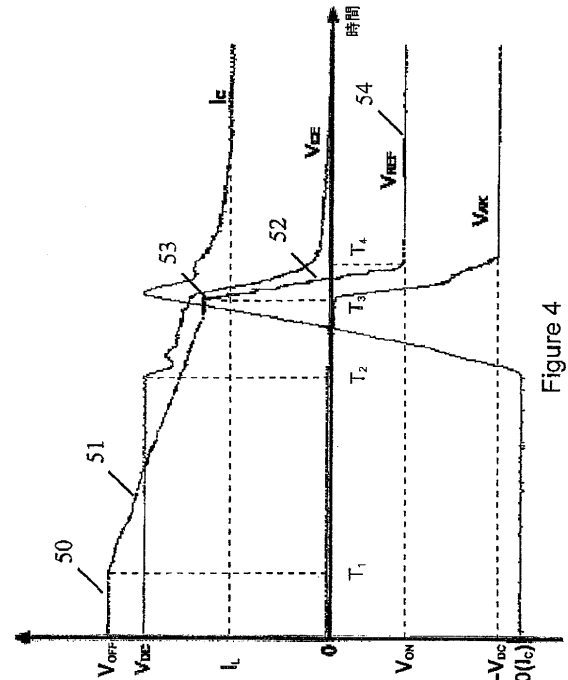


Figure 4

【図 5】

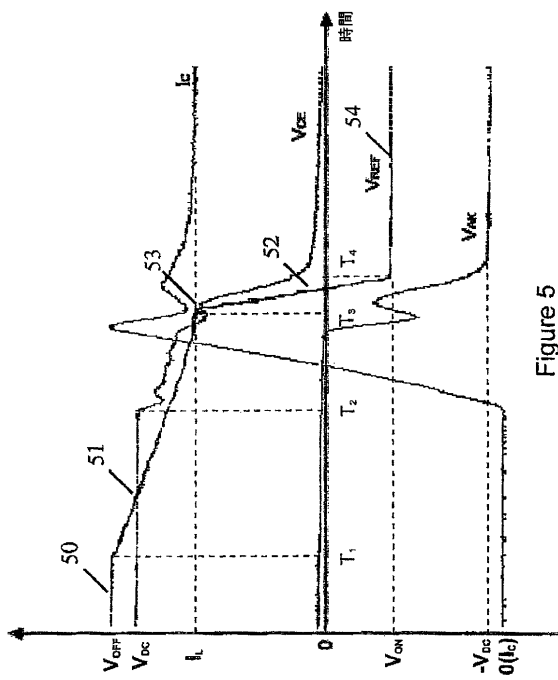


Figure 5

【图 6】

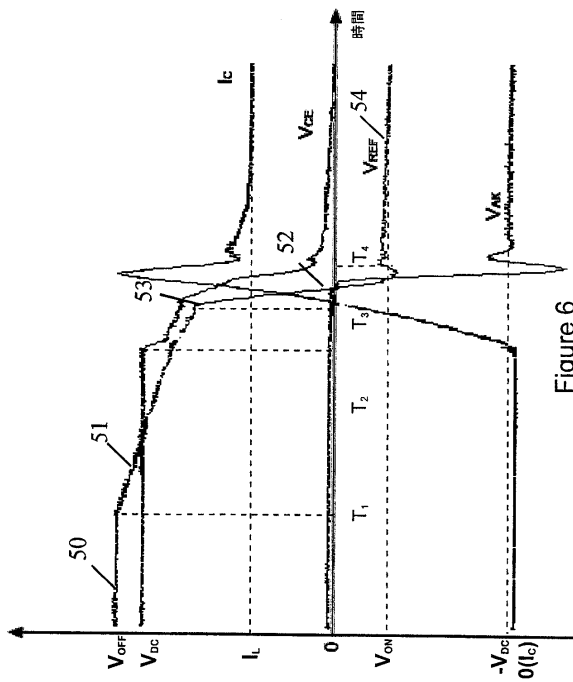


Figure 6

フロントページの続き

- (72)発明者 パトリック・レジナルド・パルマー
イギリス・ケンブリッジシャー・CB24・9LQ・ケンブリッジ・ヒストン・ステーション・ロード・49
- (72)発明者 ヤラン・ワン
イギリス・ケンブリッジシャー・CB2・3BU・ケンブリッジ・クライスツ・カレッジ・（番地なし）
- (72)発明者 アンガス・トビー・ブランアント
イギリス・ウォリックシャー・CV4・7AL・コベントリー・ユニバーシティ・オブ・ウォリック・スクール・オブ・エンジニアリング・（番地なし）

審査官 下原 浩嗣

- (56)参考文献 特開平05-102822（JP, A）
特表2005-520477（JP, A）

- (58)調査した分野(Int.Cl., DB名)
H02M 1/08