

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成23年4月14日 (2011.4.14)

【公開番号】特開2009-253180(P2009-253180A)

【公開日】平成21年10月29日 (2009.10.29)

【年通号数】公開・登録公報2009-043

【出願番号】特願2008-102089(P2008-102089)

【国際特許分類】

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 21/20 (2006.01)

H 0 1 L 21/265 (2006.01)

H 0 1 L 21/02 (2006.01)

H 0 1 L 27/12 (2006.01)

【F I】

H 0 1 L 29/78 6 2 6 C

H 0 1 L 29/78 6 2 7 D

H 0 1 L 21/20

H 0 1 L 21/265 F

H 0 1 L 27/12 B

【手続補正書】

【提出日】平成23年2月23日 (2011.2.23)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置の作製方法

【手続補正 2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

単結晶半導体基板上に第 1 絶縁膜を形成する工程と、

前記単結晶半導体基板にイオンを照射して脆化領域を形成する工程と、

前記脆化領域を形成した後に前記第 1 絶縁膜上に導電膜を形成する工程と、

前記導電膜上にレジストを形成する工程と、

前記レジストをマスクとして前記導電膜をエッチングして所定の形状に加工された導電層を形成する工程と、

前記第 1 絶縁膜及び前記レジスト上に前記導電層よりも膜厚が大きい第 2 絶縁膜を形成する工程と、

前記レジストを除去するとともに、前記レジスト上の前記第 2 絶縁膜をリフトオフ法により除去する工程と、

前記第 2 絶縁膜及び前記導電層上に第 3 絶縁膜を形成する工程と、

前記導電層と重なる領域の前記第 3 絶縁膜と、支持基板との間に隙間が形成されるように前記単結晶半導体基板と前記支持基板とを貼り合わせる工程と、

加熱処理を行い、前記脆化領域に沿って前記単結晶半導体基板を分離することにより、前記支持基板上に半導体層を形成する工程と、を有する半導体装置の作製方法。

【請求項 2】

単結晶半導体基板上に第 1 ゲート絶縁膜となる第 1 絶縁膜を形成する工程と、
前記単結晶半導体基板にイオンを照射して脆化領域を形成する工程と、
前記脆化領域を形成した後に前記第 1 絶縁膜上に導電膜を形成する工程と、
前記導電膜上にレジストを形成する工程と、
前記レジストをマスクとして前記導電膜をエッチングして第 1 ゲート電極となる導電層を形成する工程と、
前記第 1 絶縁膜及び前記レジスト上に前記導電層よりも膜厚が大きい第 2 絶縁膜を形成する工程と、
前記レジストを除去するとともに、前記レジスト上の前記第 2 絶縁膜をリフトオフ法により除去する工程と、
前記第 2 絶縁膜及び前記導電層上に第 3 絶縁膜を形成する工程と、
前記導電層と重なる領域の前記第 3 絶縁膜と、支持基板との間に隙間が形成されるように前記単結晶半導体基板と前記支持基板とを貼り合わせる工程と、
加熱処理を行い、前記脆化領域に沿って前記単結晶半導体基板を分離することにより、前記支持基板上に半導体層を形成する工程と、
前記半導体層をエッチングして島状半導体層を形成する工程と、
前記島状半導体層に一導電型を付与する不純物を添加してソース領域及びドレイン領域を形成する工程と、
前記島状半導体層上に第 2 ゲート絶縁膜となる第 4 絶縁膜を形成する工程と、
前記第 4 絶縁膜上に第 2 ゲート電極を形成する工程と、を有する半導体装置の作製方法

。

【請求項 3】

請求項 1 において、
前記半導体層をエッチングして島状半導体層を形成する工程と、
前記島状半導体層に一導電型を付与する不純物を添加してソース領域及びドレイン領域を形成する工程と、
前記ソース領域上にソース電極と、前記ドレイン領域上にドレイン電極とを形成する工程と、
前記ソース電極と前記ドレイン電極の間の露出する前記島状半導体層表面に対しドライエッチング処理を行う工程と、を有する半導体装置の作製方法。

【請求項 4】

請求項 2 または請求項 3 において、
前記島状半導体層の上面形状は、前記ソース領域または前記ドレイン領域の一方が他方を囲む形状である半導体装置の作製方法。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一において、
前記半導体層表面にエッチング処理をして前記半導体層表面の凹凸または欠陥を低減した後前記半導体層表面にレーザ光を照射して前記半導体層を平坦化する工程を有する半導体装置の作製方法。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一において、
前記隙間は前記単結晶半導体基板の面積の 50 % 以下である半導体装置の作製方法。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一において、
前記脆化領域を形成する工程において、前記単結晶半導体基板にハロゲンガス又はハロゲン化合物ガスを用いてイオンを照射し、次いで水素ガスを含むガスを用いてイオンを照射して前記脆化領域を形成する半導体装置の作製方法。

【請求項 8】

請求項 1 乃至請求項 7 のいずれかーにおいて、

前記支持基板上に前記半導体層を形成する工程において、前記単結晶半導体基板と前記支持基板との貼り合わせ領域にマイクロ波を照射して接合強度を高めた後に前記加熱処理を行い前記脆化領域に沿って前記単結晶半導体基板を分離する半導体装置の作製方法。