(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl.
H05B 41/36 (2006.01)
H05B 41/26 (2006.01)

(45) 공고일자 2006년12월28일
(11) 등록번호 10-0662702
(24) 등록일자 2006년12월21일

(21) 출원번호 10-2005-0104591
(22) 출원일자 2005년11월02일
심사청구일자 2006년10월25일

(65) 공개번호 10-2006-0052421
(43) 공개일자 2006년05월19일

(30) 우선권주장 JP-P-2004-00322302 2004년11월05일 일본(JP)
JP-P-2005-00218201 2005년07월28일 일본(JP)

(73) 특허권자 다이요 유덴 가부시키가이샤
일본국 도쿄도 다이토구 우에노 6초메 16반 20고

(72) 발명자 호사카 야스오
도쿄도 다이토쿠 우에노 6쵸메 16반 20고 다이요 유덴가부시키가이샤 나이

콘노 요시히사
도쿄도 다이토쿠 우에노 6쵸메 16반 20고 다이요 유덴가부시키가이샤 나이

(74) 대리인 특허법인다래

(56) 선행기술조사문헌
JP06096879 A
JP06196283 A
KR1020010005318 A
* 심사관에 의하여 인용된 문헌

심사관 : 김상욱

전체 청구항 수 : 총 11 항

(54) 램프점등장치

(57) 요약

본 발명의 램프 점등장치는 인버터 트랜스(T1)와, 인버터 트랜스의 1차 권선에 접속되어 입력 전원으로부터의 전압을 변환하기 위한 스위칭을 하는 스위칭 회로와, 상기 인버터 트랜스의 2차 권선에 직렬로 접속된 분류기 트랜스(TB1)와, 분류기 트랜스에 직렬로 접속된 램프(Lp1) 및 램프(Lp2)와, 인버터 트랜스의 2차 권선에 걸리는 전압을 직접 검출하지 않고 분류기 트랜스와 램프와의 접속점에 있어서의 전압을 토대로 스위칭 회로의 스위칭을 제어하는 제어신호를 생성하는 제어회로(13)를 갖는다. 본 발명에 의하면 보호회로의 계통을 삭감할 수 있고, 또한 비용을 삭감할 수 있다.

대표도

도 2

특허청구의 범위

청구항 1.

인버터 트랜스와,

상기 인버터 트랜스의 1차 권선에 접속되고 입력 전원으로부터의 전압을 변환하기 위해 스위칭(switching)을 하는 스위칭 회로와,

상기 인버터 트랜스의 2차 권선에 접속되고 복수의 램프에 흐르는 전류를 균일화하기 위한 밸런서(balancer)와,

상기 인버터 트랜스의 2차 권선에 발생하는 전압과 상기 밸런서에 발생하는 전압의 합에 상응한 전압을 토대로 상기 스위칭 회로의 스위칭을 제어하는 제어신호를 생성하는 제어회로를 갖는 램프 점등장치.

청구항 2.

제1항에 있어서, 상기 밸런서는 상기 인버터 트랜스의 2차 권선과 상기 램프 사이에 직렬로 접속되고, 상기 제어회로는 상기 밸런서와 상기 램프와의 접속점의 전위를 토대로 상기 스위칭 회로의 스위칭을 제어하는 제어신호를 생성하는 램프 점등장치.

청구항 3.

제1항에 있어서, 상기 밸런서는 상기 램프마다 설치되어 상기 인버터 트랜스의 2차 권선에 발생하는 전압에 상응한 전압을 검출하는 제1검출 회로와,

상기 밸런서에 있어서 상기 각 램프를 담당하는 부분에 발생하는 전압 중 최대전압에 상응한 전압을 검출하는 제2검출 회로와,

상기 제1검출 회로의 출력전압과 상기 제2검출 회로의 출력전압을 가산하는 회로를 또한 포함하는 램프 점등장치.

청구항 4.

제1항에 있어서, 상기 밸런서는 복수의 트랜스를 가지며, 상기 각 트랜스의 1차 권선은 하나의 담당 램프와 상기 인버터 트랜스의 2차 권선에 직렬로 접속되고,

상기 트랜스의 2차 권선은 다른 트랜스의 2차 권선과 폐(閉) 루프를 구성하도록 접속되어 있는 램프 점등장치.

청구항 5.

인버터 트랜스와,

상기 인버터 트랜스의 1차 권선에 접속되고 입력 전원으로부터의 전압을 변환하기 위해 스위칭(switching)을 하는 스위칭 회로와,

상기 인버터 트랜스의 2차 권선에 접속되고 복수의 램프에 흐르는 전류를 균일화하기 위한 밸런서(balancer)와,

상기 밸런서에 발생한 전압을 토대로 상기 스위칭 회로의 스위칭을 제어하는 제어신호를 생성하는 제어회로를 구비하고,

상기 밸런서는 3차 권선을 갖는 트랜스를 포함하고, 상기 밸런서에 발생하는 전압이 상기 3차 권선으로부터 검출되는 램프 점등장치.

청구항 6.

인버터 트랜스와, 상기 인버터 트랜스의 1차 권선에 접속되고 입력 전원으로부터의 전압을 변환하기 위한 스위칭을 하는 스위칭 회로와,

상기 인버터 트랜스의 2차 권선에 접속되고 복수의 램프에 흐르는 전류를 균일화하기 위한 밸런서와,

상기 밸런서를 거쳐 검출되고 상기 복수의 램프에 인가된 전압에 상응한 전압 중 최대전압과 상기 램프에 흐르는 전류를 기초로 상기 램프 전부가 점등한 것을 검출하여,

통상적인 동작과는 다른 조건에서 동작시키는 기동 모드를 종료시키기 위한 제어신호를 생성하여 상기 스위칭 회로에 출력하는 제어회로를 갖는 램프 점등장치.

청구항 7.

제6항에 있어서, 상기 제어회로는 상기 복수의 램프에 인가되는 전압에 상응한 전압 중 최대전압으로서 상기 밸런서에 있어서 상기 각 램프를 담당하는 부분과 상기 램프와의 접속점에 있어서의 전압 중 최대 전압이 소정의 전압 이하가 되고 또한 상기 램프를 흐르는 모든 전류의 총합계가 소정 레벨 이상이 되는 것을 검출하는 회로를 포함하는 램프 점등장치.

청구항 8.

제6항에 있어서, 상기 밸런서는 복수의 트랜스를 가지며, 상기 각 트랜스의 1차 권선은 하나의 담당 램프와 상기 인버터 트랜스의 2차 권선에 직렬로 접속되고, 상기 트랜스의 2차 권선은 다른 트랜스의 2차 권선과 폐 루프를 구성하도록 접속되어 있는 램프 점등장치.

청구항 9.

하나 또는 복수의 인버터 트랜스와, 제1 트랜스를 포함하고 상기 제1 트랜스의 1차 권선이 상기 하나 또는 복수의 인버터 트랜스의 2차 권선 및 복수의 램프 중 특정 램프의 일단에 접속되어 상기 복수 램프에 흐르는 전류를 균일화하기 위한 제1 밸런서와,

제2 트랜스를 포함하고 상기 제2 트랜스의 1차 권선이 상기 하나 또는 복수의 인버터 트랜스 2차 권선 및 상기 복수 램프 중 상기 특정 램프의 타단에 접속되어 상기 복수 램프에 흐르는 전류를 균일화하기 위한 제2 밸런서와,

상기 복수의 램프 양단에 서로 역상이 되는 전압을 공급하는 수단을 가지며,

상기 제1 트랜스의 2차 권선과 상기 제2 트랜스의 2차 권선이 직렬로 접속된 개소를 구비하는 것을 특징으로 하는 램프 점등장치.

청구항 10.

제9항에 있어서, 상기 제1 트랜스 및 상기 제2 트랜스를 복수 구비하고, 상기 제1 트랜스끼리는 2차 권선이 이극(異極) 관계로 직렬 접속되고,

상기 제2 트랜스끼리는 2차 권선이 이극 관계로 직렬 접속되고,

적어도 하나의 상기 제1 트랜스의 2차 권선과 적어도 하나의 상기 제2 트랜스의 2차 권선이 동극(同極) 관계로 직렬 접속되어 있는 것을 특징으로 하는 램프 점등장치.

청구항 11.

제9항에 있어서, 상기 제1 밸런서는 복수의 제1 트랜스를 가지고,

상기 각 제1 트랜스의 1차 권선은 하나의 담당 램프 및 상기 하나 또는 복수의 인버터 트랜스의 2차 권선과 직렬로 접속되고,

상기 제1 트랜스의 2차 권선은 상기 제1 밸런서에 있어서의 다른 어느 하나의 상기 제1 트랜스의 2차 권선과는 다른 극성의 단자에 접속되고,

상기 제2 밸런서는 복수의 제2 트랜스를 가지고, 상기 각 제2 트랜스의 1차 권선은 하나의 담당 램프 및 상기 하나 또는 복수의 인버터 트랜스의 2차 권선과 직렬로 접속되고,

상기 제2 트랜스의 2차 권선은 상기 제2 밸런서에 있어서의 다른 어느 하나의 상기 제2 트랜스의 2차 권선과는 다른 극성의 단자에 접속되고,

상기 제1 밸런서에 있어서 트랜스의 2차 권선과 상기 제2 밸런서에 있어서의 트랜스의 2차 권선이 폐 루프를 구성하도록 접속되는 램프 점등장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 램프 점등장치에 관한 것이다.

종래의 방전관 점등장치의 일례를 도 1에 보인다.

도 1의 방전관 점등장치에서는 스위칭 회로를 포함하는 인버터에 의해 메인 트랜스(T100)의 1차 권선에는 전압(V1)이 인가되고, 메인 트랜스(T100)의 2차 권선에는 전압(VMT)이 생성된다. 메인 트랜스(T100)의 2차 권선의 일단은 분류기 트랜스(밸런서)(TB100)의 1차 권선 및 2차 권선의 일단에 접속되고, 메인 트랜스(T100)의 2차 권선의 타단은 접지되어 있다. 분류기 트랜스(TB100)의 1차 권선의 타단에는 냉음극관 등의 방전관(Lp100)의 일단이 접속되고, 분류기 트랜스(TB100)의 2차 권선의 타단에는 방전관(Lp102)의 일단이 접속되어 있다. 분류기 트랜스(TB100)는 방전관 특성의 불균일에 의해 방전관에 흐르는 전류의 불균일 억제 또는 각 방전관의 기동특성의 차이에 의해 미점등방전관의 발생을 피하기 위한 목적으로 1차 권선 및 2차 권선의 전류차에 의해 전압을 발생시키는 것이며, 1차 권선측과 2차 권선측과에 역극성(逆極性)의 전압이 발생하도록 사용되고 있다. 방전관(Lp100) 및 방전관(Lp102)의 타단은 저항(R100)의 일단에 접속되고 저항(R100)의 타단은 접지되어 있다.

종래 기술에서는 이러한 방전관 점등장치에 있어서, 메인 트랜스(T100)의 2차 권선및 분류기 트랜스(TB100)의 1차 권선과 2차 권선에 과전압이 걸리는 것을 막기 위한 과전압 제한회로(101)와 함께 방전관(Lp100) 및 방전관(Lp102)에 흐르는

전류를 균일화하기 위한 정전류 제어회로(102)가 사용되고 있다. 그 때문에 저항(R100)과 방전관(Lp100)및 방전관(Lp102)과의 접속점에 있어서의 전압이 정전류 제어회로(102)에 입력되고, 메인 트랜스(T100)의 2차 권선의 전압(VMT), 분류기 트랜스(TB100)의 1차 권선의 단자간 전압을 검출하는 검출회로(103)의 출력 및 분류기 트랜스(TB100)의 2차 권선의 단자간 전압을 검출하는 검출회로(104)의 출력이 과전압 제한회로(101)에 입력된다. 과전압 제한회로(101)의 출력에 의해 인버터의 스위칭 회로의 스위칭을 제어한다.

방전관의 기동시에는 높은 전압이 필요하기 때문에 분류기 트랜스(TB100), 메인 트랜스(T100)에 높은 전압이 발생한다. 또한 동작 중 어느 방전관에 이상이 발생해서 오픈(open) 되면 분류기 트랜스(TB100), 메인 트랜스(T100)에 높은 전압이 발생한다. 분류기 트랜스(TB100), 메인 트랜스(T100)의 내압파괴를 막기 위해 전술한 바와 같이 과전압 제한회로(101) 또는 보호회로나 전압 클램프회로를 두어 분류기 트랜스(TB100) 및 메인 트랜스(T100)의 최대전압을 제한해 왔다. 그 경우 다음과 같이 형상, 비용 면에서 문제가 있었다.

(1) 보호회로가 2계통 필요하게 된다. ［1계통은 메인 트랜스(T100)에 대한 과전압 제한회로(101)이고 다른 1계통은 분류기 트랜스(TB100)에 대한 검출회로(103) 및 검출회로(104) 및 과전압 제한회로(101)이다］

(2) 분류기 트랜스(TB100)와 방전관과의 접속부에 발생하는 전압이 필요 이상으로 높게 되어 배선 패턴의 간격, 부품정격 등을 필요 이상으로 크게 할 필요가 있다.

보다 구체적으로는 분류기 트랜스(TB100)와 방전관과의 접속부에 발생하는 전압(VLAMP)의 최대값(VLAMPmax)은 메인 트랜스(T100)의 2차 권선에 발생하는 전압(VMT)의 최대값(VMTmax)과 분류기 트랜스(TB100)에 발생하는 전압(VB)의 최대값(VBmax)의 합이 된다. 즉 VLAMPmax=VMTmax＋VBmax이다.

또한 전압(VLAMP)은 방전관이 점등하기 위해 필요한 전압(VLAMPSTRIKE)을 확보할 필요가 있다. 한편 전압(VB)은 각 방전관의 불균일이나 분류기 트랜스(TB100)의 특성에 의해 좌우되기 때문에 전압(VMT)은 전압(VLAMPSTRIKE)을 발생할 수 있도록 해 둘 필요가 있다. 그 결과 VLAMPmax=VLAMPSTRIKE＋VBmax가 될 가능성이 있어 이 전압에 견딜 수 있는 배선 패턴의 간격, 부품정격이 필요하게 되었다.

한편, 도 1에 보인 회로와 유사한 회로는 미국출원 공개공보 제2004-0155596A1호("특허문헌 1")에 공개되어 있다.

또 미국출원 공개공보 제2005-93471A1호("특허문헌 2") 및 미국출원 공개공보 제2005-93472A1호("특허문헌 3")에는 복수의 밸런싱 트랜스를 갖추고 복수의 램프로 구성되는 백라이트(backlight) 시스템에 있어서 전류 공통화를 수행하는 링 밸런서가 공개되어 있다. 이 링 밸런서에 있어서 밸런싱 트랜스의 1차 권선은 각각 하나의 특정한 램프에 직렬로 접속되고 모든 2차 권선은 폐 루프를 구성하도록 접속된다. 이와 같이 2차 권선에 의한 폐 루프에 의해 2차 권선측의 전류를 공통화함으로써 1차 권선측에 있어서 램프의 구동 전류도 공통화한다.

발명이 이루고자 하는 기술적 과제

이와 같이 종래의 기술에서는 전술한 이유로 비용 등에서 문제가 있었다.

따라서 본 발명의 목적은 방전관 등 램프의 점등장치에 있어서 비용을 삭감하기 위한 기술을 제공하는 데 있다.

또한 본 발명의 다른 목적은 램프 점등장치에 있어서 안전성을 높이기 위한 기술을 제공하는데 있다.

또한 본 발명의 다른 목적은 램프 점등장치에 있어서 효율 좋은 램프를 확실히 점등시키기 위한 기술을 제공하는 데 있다.

또한 본 발명의 다른 목적은 램프 점등장치에 있어서 램프의 휘도를 균일화하기 위한 기술을 제공하는 데 있다.

발명의 구성

본 발명의 제1 형태에 관련되는 램프 점등장치는, 인버터 트랜스와, 상기 인버터 트랜스의 1차 권선에 접속되고 입력 전원으로부터의 전압을 변환하기 위해 스위칭(switching)을 하는 스위칭 회로와, 상기 인버터 트랜스의 2차 권선에 접속되고 복수의 램프에 흐르는 전류를 균일화하기 위한 밸런서(balancer)와, 상기 인버터 트랜스의 2차 권선에 발생하는 전압과 상기 밸런서에 발생하는 전압의 합에 상응한 전압을 토대로 상기 스위칭 회로의 스위칭을 제어하는 제어신호를 생성하는 제어회로를 갖는다.

이처럼 인버터 트랜스의 2차 권선에 발생하는 전압과 밸런서에 발생하는 전압의 합에 상응한 전압을 토대로 제어를 함으로써 필요 이상으로 높은 전압이 부품에 걸리는 경우가 없어지고 배선 패턴이나 부품 코스트의 면에서 유리하게 된다.

또한 상기 밸런서는 상기 인버터 트랜스의 2차 권선과 상기 램프 사이에 직렬로 접속되고, 상기 제어회로는 상기 밸런서와 상기 램프와의 접속점의 전위를 토대로 상기 스위칭 회로의 스위칭을 제어하는 제어신호를 생성하도록 해도 된다. 이와 같이 인버터 트랜스(메인 트랜스)의 2차 권선에 걸리는 전압을 직접 검출해서 제어하지 않고 밸런서와 램프와의 접속점에 있어서 전압을 검출하여 제어함으로써 보호회로 계통을 삭감할 수 있다. 또한 이와 같은 제어를 하는 것만으로 인버터 트랜스 및 밸런서의 내압에 대해서도 문제없이 동작시킬 수 있고 아울러 램프를 확실하게 점등시키는 것도 가능해 진다.

또한 상기 밸런서는 상기 램프마다 설치되어 상기 인버터 트랜스의 2차 권선에 발생하는 전압에 상응한 전압을 검출하는 제1검출 회로와, 상기 밸런서에 있어서 상기 각 램프를 담당하는 부분에 발생하는 전압 중 최대전압에 상응한 전압을 검출하는 제2검출 회로와, 상기 제1검출 회로의 출력전압과 상기 제2검출 회로의 출력전압을 가산하는 회로를 또한 포함하도록 해도 된다. 예를 들면 밸런서와 램프와의 접속점에 있어서 전압을 직접 검출할 수 없을 경우에 대처하는 데 있다.

또한 상기 밸런서는 복수의 트랜스를 가지며, 상기 각 트랜스의 1차 권선은 하나의 담당 램프와 상기 인버터 트랜스의 2차 권선에 직렬로 접속되고, 상기 트랜스의 2차 권선은 다른 트랜스의 2차 권선과 폐(閉) 루프를 구성하도록 접속해도 된다. 또한 위에서 말한 복수의 트랜스가 1차 권선에 생긴 전압에 상응한 전압이 발생하는 3차 권선을 갖도록 해도 된다.

본 발명의 제2 형태에 관계되는 램프 점등장치는, 인버터 트랜스와 인버터 트랜스의 1차 권선에 접속되고 입력 전원으로부터의 전압을 변환하기 위한 스위칭을 하는 스위칭 회로와, 인버터 트랜스의 2차 권선에 접속되어 복수의 램프에 흐르는 전류를 균일화하기 위한 밸런서와, 밸런서에 발생한 전압을 토대로 스위칭회로의 스위칭을 제어하는 제어신호를 생성하는 제어회로를 가지며, 상기 밸런서는 3차 권선을 갖는 트랜스를 포함하며, 상기 밸런서에 발생하는 전압이 3차 권선으로부터 검출된다. 이렇게 함으로써 방전을 피하려는 이유 등으로 분압용 콘덴서를 배치할 수 없는 것 경우라도 1차 권선에 상응한 전압을 검출하고 이를 토대로 램프 점등장치를 제어할 수 있도록 된다.

본 발명의 제3 형태에 관련되는 램프 점등장치는, 인버터 트랜스와, 상기 인버터 트랜스의 1차 권선에 접속되고 입력 전원으로부터의 전압을 변환하기 위한 스위칭을 하는 스위칭 회로와, 상기 인버터 트랜스의 2차 권선에 접속되고 복수의 램프에 흐르는 전류를 균일화하기 위한 밸런서와, 상기 밸런서를 거쳐 검출되고 상기 복수의 램프에 인가된 전압에 상응한 전압 중 최대전압과 상기 램프에 흐르는 전류를 기초로 상기 램프 전부가 점등한 것을 검출하고, 통상적인 동작과는 다른 조건에서 동작시키는 기동 모드를 종료시키기 위한 제어신호를 생성하여 상기 스위칭 회로에 출력하는 제어회로를 가진다. 통상적인 동작과 다른 조건에서 동작되는 기동 모드란 예컨대 인버터 트랜스의 2차 권선측에 형성되는 공진회로의 공진주파수에서 동작하는 모드이다. 이렇게 하면 기동 모드의 종료도 적절하게 판단할 수 있다.

또한 상기 제어회로는 상기 복수의 램프에 인가되는 전압에 상응한 전압 중 최대전압으로서 상기 밸런서에 있어서 상기 각 램프를 담당하는 부분과 상기 램프와의 접속점에 있어서의 전압 중 최대 전압이 소정의 전압 이하가 되고 또한 상기 램프를 흐르는 모든 전류의 총합계가 소정 레벨 이상이 되는 것을 검출하는 회로를 포함하도록 해도 된다.

또한 상기 밸런서는 복수의 트랜스를 가지며, 상기 각 트랜스의 1차 권선은 하나의 담당 램프와 상기 인버터 트랜스의 2차 권선에 직렬로 접속되고, 상기 트랜스의 2차 권선은 다른 트랜스의 2차 권선과 폐 루프를 구성하도록 접속시켜도 된다.

본 발명의 제4 형태에 관계되는 램프 점등장치는, 하나 또는 복수의 인버터 트랜스와, 제1 트랜스를 포함하고 상기 제1 트랜스의 1차 권선이 상기 하나 또는 복수의 인버터 트랜스의 2차 권선 및 복수의 램프 중 특정 램프의 일단에 접속되어 상기 복수 램프에 흐르는 전류를 균일화하기 위한 제1 밸런서와, 제2 트랜스를 포함하고 상기 제2 트랜스의 1차 권선이 상기 하나 또는 복수의 인버터 트랜스 2차 권선 및 상기 복수 램프 중 상기 특정 램프의 타단에 접속되어 상기 복수 램프에 흐르는 전류를 균일화하기 위한 제2 밸런서와, 상기 복수의 램프 양단에 서로 역상이 되는 전압을 공급하는 수단을 가지며 상기 제1 트랜스의 2차 권선과 상기 제2 트랜스의 2차 권선이 직렬로 접속된 개소를 구비하는 것을 특징으로 한다. 이처럼 제1 밸런서와 제2 밸런서에 의해 램프의 양단에 흐르는 전류를 균일화하여 복수의 램프의 휘도를 균일화시킬 수 있게 된다.

또한, 제1 트랜스 및 제2 트랜스를 복수 구비하고 제1 트랜스끼리는 2차 권선이 이 극 관계로 직렬 접속되고, 제2 트랜스끼리는 2차 권선이 이극 관계로 직렬 접속되며, 적어도 하나의 제1 트랜스의 2차 권선과 적어도 하나의 제2 트랜스의 2차 권선이 동극 관계로 직렬 접속되도록 해도 된다.

또한, 상기 제1 밸런서는 복수의 제1 트랜스를 가지고, 상기 각 제1 트랜스의 1차 권선은 하나의 담당 램프 및 상기 하나 또는 복수의 인버터 트랜스의 2차 권선과 직렬로 접속되고, 상기 제1 트랜스의 2차 권선은 상기 제1 밸런서에 있어서의 다른 어느 하나의 상기 제1 트랜스의 2차 권선과는 다른 극성의 단자에 접속되고, 상기 제2 밸런서는 복수의 제2 트랜스를 가지고, 상기 각 제2 트랜스의 1차 권선은 하나의 담당 램프 및 상기 하나 또는 복수의 인버터 트랜스의 2차 권선과 직렬로 접속되고, 상기 제2 트랜스의 2차 권선은 상기 제2 밸런서에 있어서의 다른 어느 하나의 상기 제2 트랜스의 2차 권선과는 다른 극성의 단자에 접속되고, 상기 제1 밸런서에 있어서 트랜스의 2차 권선과 상기 제2 밸런서에 있어서의 트랜스의 2차 권선이 폐 루프를 구성하도록 접속하더라도 된다.

본 발명의 제5 형태에 관계되는 램프 점등장치는, 제1 인버터 트랜스와, 제1 인버터 트랜스의 1차 권선에 접속되고 제1 입력 전원으로부터의 전압을 변환하기 위한 스위칭을 하는 제1 스위칭 회로와, 제1 인버터 트랜스의 2차 권선 및 복수의 램프의 각 일단에 접속되며 상기 복수의 램프에 흐르는 전류를 균일화하기 위한 제1 밸런서와, 제2 인버터 트랜스와, 제2 인버터 트랜스의 1차 권선에 접속되고 제1 인버터 트랜스의 출력과는 역상이 되도록 제2 입력 전원으로부터의 전압을 변환하기 위한 스위칭을 하는 제2 스위칭 회로와, 제2 인버터 트랜스의 2차 권선 및 복수의 램프의 각 타단을 접속하여 복수의 램프에 흐르는 전류를 균일화하기 위한 제2 밸런서와, 복수의 램프에 흐르는 전류를 검출하는 검출 회로와, 검출 회로에 의해 램프에 흐르는 전류의 소정 레벨 이상의 변화를 검출한 경우에 제1 스위칭 회로 및 제2 스위칭 회로의 스위칭을 정지시키거나 또는 전류를 제한하는 제어회로를 갖는다. 그리고 제1 밸런서와 제2 밸런서는 접속된다.

램프에 흐르는 전류가 소정 레벨 이상으로 변화했다는 것은, 어느 하나의 램프에 문제가 발생하던지 또는 인버터 트랜스에 문제가 발생한 경우이므로 동작을 정지시키거나 또는 전류를 제한함으로써 안전을 확보한다.

위에서 말한 제1 내지 제5 형태에 관련하는 램프 점등 회로의 기술을 임의로 조합시키는 것도 가능하다.

이상과 같은 구성을 실현하기 위한 회로는 복수 존재하고 이하에 구체적인 예를 보이기는 하지만 본 발명은 이것에 한정되는 것이 아니다.

A. 제1의 실시형태

도 2에 제1의 실시형태에 관계되는 램프 점등장치 회로의 예를 나타낸다. 제1 실시 형태에 관계되는 램프 점등장치는, 스위칭 회로를 포함하는 인버터와 인버터 트랜스(메인 트랜스)(T1)와 분류기 트랜스(밸런서)(TB1)와, 냉음극관 등의 램프(Lp1) 및 램프(Lp2)와, 저항(R1)과, 분압 및 정류회로(10) 및 분압 및 정류회로(11)와, 정류회로(12)와 과전압 제한회로(13)와 정전류제어회로(14)와, 다이오드(15) 및 다이오드(16)를 포함한다. 과전압 제한회로(13)는 콤퍼레이터(comparator)(131)와 제1 기준전압전원(132)과 MOSFET(S1)를 포함한다. 정전류 제어회로(14)는 콤퍼레이터(141) 및 콤퍼레이터(144)와 제2 기준전압전원(142)과 삼각파 생성기(143)를 갖는다.

인버터는 인버터 트랜스(T1)의 1차 권선에 접속되어 있고 당해 인버터 트랜스(T1)의 1차 권선에 전압(V1)을 인가한다. 인버터 트랜스(T1)의 2차 권선측에는 전압(VMT)이 생성된다. 인버터 트랜스(T1)의 2차 권선의 일단은 분류기 트랜스(TB1)의 1차 권선 및 2차 권선의 일단에 접속되어 있다. 인버터 트랜스(T1)의 2차 권선의 타단은 접지되어 있다. 분류기 트랜스(TB1)의 1차 권선의 타단은 램프(Lp1)의 일단에 접속되어 있고 분류기 트랜스(TB1)의 2차 권선의 타단은 램프(Lp2)의 일단에 접속되어 있다. 램프(Lp1)의 타단 및 램프(Lp2)의 타단은 저항(R1)의 일단에 접속되고 저항(R1)의 타단은 접지되어 있다. 한편 분류기 트랜스(TB1)의 1차 권선측의 전압을 VB1으로 하고 2차 권선측의 전압을 VB2로 한다. 또한 분류기 트랜스(TB1)는 1차 권선과 2차 권선이 역극성이 되도록 사용한다.

또한 분류기 트랜스(TB1)의 1차 권선과 램프(Lp1)의 접속점은 분압 및 정류회로(10)에 접속되어 있고, 분압 및 정류회로(10)는 다이오드(15)를 거쳐 과전압 제한회로(13)에 접속되어 있다. 분류기 트랜스(TB1)의 2차 권선과 램프(Lp2)의 접속점은 분압 및 정류회로(11)에 접속되어 있고 분압 및 정류회로(11)는 다이오드(16)를 거쳐 과전압 제한회로(13)에 접속되어 있다. 램프(Lp1) 및 램프(Lp2)와 저항(R1)과의 접속점은 정류회로(12)에 접속되고 정류회로(12)는 정전류 제어회로(14)에 접속되어 있다.

과전압 제한회로(13)에 있어서 분압 및 정류회로(10)와 분압 및 정류회로(11)의 출력은 다이오드(15) 또는 다이오드(16)를 거쳐 콤퍼레이터(131)의 정극측 입력단자에 입력된다. 기준전압전원(132)의 정극측 단자는 콤퍼레이터(131)의 부극측 입력단자에 접속되고, 기준전압전원(132)의 부극측 단자는 접지되어 있다. 콤퍼레이터(131)의 출력은 MOSFET(S1)의 게이트에 접속되어 있다. MOSFET(S1)의 소스는 접지되어 있고, 드레인은 정전류제어회로(14) 내의 콤퍼레이터(144)의 부극측 입력단자에 접속되어 있다.

또한 정류회로(12)의 출력은 정전류 제어회로(14) 내의 콤퍼레이터(141)의 부극측 입력단자에 접속되어 있고 콤퍼레이터(141)의 정극측 입력단자에는 기준전압전원(142)의 정극측 단자가 접속되어 있다. 기준전압전원(142)의 부극측 단자는 접지되어 있다. 콤퍼레이터(141)의 출력은 콤퍼레이터(144)의 부극측 입력단자에 접속되어 있다. 콤퍼레이터(144)의 정극측 입력단자에는 삼각파생성기(143)가 접속되어 있다. 콤퍼레이터(144)의 출력은 인버터에 입력되고 인버터에 포함되는 스위칭 회로의 듀티비(duty ratio)가 변경된다.

도 2에 보인 램프 점등장치의 동작을 간단하게 설명해 둔다. 인버터의 출력에 의해 인버터 트랜스(T1)의 1차 권선에 인가된 전압(V1)은 2차 권선측에서는 전압(VMT)이 되고 분류기 트랜스(TB1)에 의해 승압 또는 강압되어 램프(Lp1) 및 램프(Lp2)에 인가된다. 분류기 트랜스의 동작은 종래로 마찬가지이고 램프 특성의 불균일로 인해 램프에 흐르는 전류의 불균일 억제나 각 램프의 기동특성의 상위에 의한 미점등을 피하기 위한 목적으로 1차 권선 및 2차 권선의 전류차에 의해 전압을 발생시킨다. 보다 구체적으로는 도 3에 보이는 것과 같이 램프(Lp1)는 미점등이고 램프(Lp2)는 점등하고 있다고 하면, 분류기 트랜스(TB1)에 의해 램프(Lp1)에는 전압(VMT)보다 높은 전압 VLAMP1=VMT＋VB1이 인가되고, 램프(Lp2)에는 전압(VMT)보다 낮은 전압 VLAMP2=VMT＋VB2(여기에서는 VB2는 마이너스의 값을 갖음)가 인가된다. 한편 도 2의 예에서는 2개의 램프밖에 없으므로 VB1＋VB2=0이며 도 2의 예에서는VOVP=VMT＋VB1=VMT-VB2가 된다.

과전압 제한회로(13)는 분류기 트랜스(TB1)와 램프(Lp1) 또는 램프(Lp2)와의 접속점에 있어서의 전압 중 높은 쪽을 기준전압전원(132)의 출력전압(제어목표전압)과 비교하여, 상기 접속점에 있어서의 전압 중 높은 쪽이 기준전압전원(132)의 출력전압 이상일 경우에는 MOSFET(S1)의 출력이 온(on)으로 되고 과전압 제한회로(13)내의 콤퍼레이터(131)의 부극측 입력단자는 그라운드에 접속된다. 한편 상기 접속점에 있어서의 전압 중 높은 쪽이 기준전압전원(132)의 출력전압 미만일 경우에는 MOSFET(S1)의 출력이 오프가 되어 과전압 제한회로(13) 내의 콤퍼레이터(131)의 출력이 그대로 콤퍼레이터(144)의 부극측 입력단자에 출력된다. 정전류제어회로(14)에서는 램프(Lp1) 및 램프(Lp2)에 흐르는 전류를 저항(R1)으로 인출하여 콤퍼레이터(141)에 입력하고 콤퍼레이터(141)에 있어서 기준전압전원(142)의 출력전압과 비교한다. 램프(Lp1) 및 램프(Lp2)에 흐르는 전류가 기준 미만이면 콤퍼레이터(141)의 출력이 오르고 콤퍼레이터(144)에 있어서 삼각파와의 비교에 있어서 온듀티(on-duty)가 길어지는 것과 같은 제어신호가 생성된다. 즉 과전압 제한회로(13) 및 정전류 제어회로(14)에 의해 램프에 흐르는 전류가 일정해지도록 제어하면서 분류기 트랜스(TB1)와 램프(Lp1) 또는 램프(Lp2)와의 접속점에 있어서 전압이 소정 전압(VOVP ; 구체적으로는 점등전압의 최대값 VLAMPSTRIKE 또는 VLAMPSTRIKE로부터 필요한 마진을 덧붙인 전압) 이하가 되도록 제어한다.

여기에 도 2 및 도 3을 상세하게 고찰하면 아래와 같다.

즉,

VMT＋VBmax≤VOVP (1)

〔VBmax는 분류기 트랜스에 걸리는 전압 중 최대전압(정의 값)이다〕

VMT＋VBmin=VLAPONmin (2)

〔VLAMPONmin은 점등한 램프가 복수 있을 경우에 그 구동 전압의 최소값이다. VBmin은 분류기 트랜스에 걸리는 전압 중 최저전압(부의 값)이다〕

VB1＋VB2=0 (3)

(1)식에 의해

VMT≤VOVP-VBmax (1)'

(3)식에 의해 VBmax> 0 (또는 전부의 VB=0밖에 있을 수 없다)이기 때문에

VMT≤VOVP (4)

따라서 인버터 트랜스(T1)에 대해서는 VOVP 이상의 내압이 있으면 문제는 없다.

또한 (2)식에 의해

VMT=VLAMPONmin-VBmin (2)'

(3)식에 의해 VBmin<0이기 때문에

VMT>VLAMPONmin (5)

VMT가 그 이하로 되면 모든 램프가 소등한다.

또한 (1)식으로부터

VBmax≤VOVP-VMT (1)"

(5)식에 의해

VBmax≤VOVP-VLAMPONmin (6)

또한 (2)식에 의해

VBmin=VLAMPONmin-VMT

양변의 절대치를 취하면

|VBmin|=VMT-VLAMPONmin (2)"

(4)에 의해

|VBmin|≤VOVP-VLAMPONmin (7)

(6)식 및 (7)식으로부터 분류기 트랜스(TB1)는 VOVP-VLAMPONmin 이상의 내압이 있으면 문제 없다.

여기에서 램프의 점등 전압의 최대값을 VLAMPSTRIKE 라고 하면 도 4에 보이는 것과 같이 정리된다. 즉 종래에는 인버터 트랜스(T1)의 2차 권선측에 생성되는 전압(VMT)의 최대값은 VLAMPSTRIKE이고, 분류기 트랜스(TB1)에 걸리는 전압의 최대값은 VBmax이며, 분류기 트랜스(TB1)와 램프와의 접속점 전압의 최대값은 VLAMPSTRIKE+ VBmax이었으나, 본 실시 형태에 따르면 인버터 트랜스(T1)의 2차 권선측에 생성되는 전압(VMT)의 최대값은 VLAMPSTRIKE이며 분류기 트랜스(TB1)에 걸리는 전압의 최대값은 VLAMPSTRIKE-VLAMPONmin이며 분류기 트랜스(TB1)와 램프와의 접속점 전압의 최대값은 VLAMPSTRIKE가 된다. 따라서 분류기 트랜스(TB1)와 램프와의 접속점의 전압은 종래보다 낮아져 내압을 내릴 수 있기 때문에 값싼 트랜스를 쓸 수 있고 또한 기판의 배선 패턴과의 방전 등 안전성의 문제도 해결할 수 있다. 즉 배선 패턴의 처리가 유리하게 된다. 한편 위에서 설명한 예에서는 분류기 트랜스가 하나이고 램프가 2개인 예를 나타냈으나 복수의 분류기 트랜스에서 복수의 램프를 점등시킬 경우에도 적용할 수 있다. 예를 들면 N개의 분류기 트랜스에서 N개의 램프를 점등시킬 경우에는 (3)식에 관해서는 VB1+ VB2+ ...+ VBN=0로서 식을 전개하게 되고 실질적으로 위와 같게 된다.

이와 같이 본 실시의 형태에 있어서는 분류기 트랜스(TB1)와 램프(Lp1) 또는 램프(Lp2)와의 접속점에 있어서 전압(VMT+ VBmax)이 검출된다. 그리하여 접속점에 있어서의 전압(VMT+ VBmax)을 소정의 전압(구체적으로는 점등 전압의 최대값 VLAMPSTRIKE 또는 VLAMPSTRIKE로부터 필요한 마진을 덧붙인 전압) 이하가 되도록 제어하고 있다. 이렇게 함으로써 제어가 단순화되고 트랜스의 내압을 내릴 수 있게 된다.

B. 제2의 실시형태

도 5에 제2 실시의 형태에 관계되는 램프 점등장치의 회로예를 나타낸다. 제2 실시의 형태에 관계되는 램프 점등장치는 제1 실시의 형태에 관계되는 램프 점등장치의 변형으로서 도 5에 있어서 밸런서(17)의 부분이 제1 실시의 형태와 다른 부분

이다. 밸런서(17)는 트랜스(TB1a) 및 트랜스(TB1b)를 포함한다. 트랜스(TB1a) 및 트랜스(TB1b)는 1차 권선의 전압과 동상(同相)의 전압을 2차 권선측에 발생시키는 트랜스이다. 그리하여 트랜스(TB1a)의 1차 권선의 제1 단자는 인버터 트랜스(T1)의 2차 권선의 제1 단자에 접속되고 트랜스(TB1a)의 1차 권선의 제2 단자는 램프(Lp1)의 제1 단자 및 분압 및 정류회로(10)의 입력단자에 접속되어 있다. 마찬가지로 트랜스(TB1b)의 1차 권선의 제1 단자는 인버터 트랜스(T1) 2차 권선의 제1 단자에 접속되고 트랜스(TB1b) 1차 권선의 제2 단자는 램프(Lp2)의 제1 단자 및 분압 및 정류회로(11)의 입력단자에 접속되어 있다. 트랜스(TB1a)의 2차 권선의 제1 단자는 트랜스(TB1b) 2차 권선의 제2 단자에 접속되고 트랜스(TB1b)의 2차 권선의 제1 단자는 트랜스(TB1a) 2차 권선의 제2 단자에 접속되어 있다. 즉 트랜스(TB1a) 및 트랜스(TB1b)의 2차 권선은 다른 극성의 단자를 접속하여 폐 루프를 구성하고 있다. 이와 같이 하면 트랜스(TB1a) 및 트랜스(TB1b)의 2차 권선에 흐르는 전류가 동일하게 되기 때문에 트랜스(TB1a) 및 트랜스(TB1b)의 1차 권선에 흐르는 램프(Lp1) 및 램프(Lp2)의 구동 전류도 동일하게 된다. 즉 램프(Lp1) 및 램프(Lp2)의 휘도가 균일화된다.

한편 밸런서(17) 이외 부분의 구성 및 동작은 제1 실시의 형태와 동일하기 때문에 설명은 생략한다.

C. 제3의 실시형태

도 6에 제3의 실시형태에 관계되는 램프 점등장치의 회로예를 나타낸다. 제3의 실시형태에 관계되는 램프 점등장치는 제1 및 제2의 실시형태에 관련되는 램프 점등장치의 변형예이다. 본 실시의 형태에서는 1차 권선이 램프에 접속되고 2차 권선이 폐 루프를 구성하고 또한 3차 권선이 1차 권선에 발생하는 전압을 검출하기 위해 설치된 트랜스(TB1c, TB1d) 및 트랜스(TB1c, TB1d)의 3차 권선에 접속되는 다이오드(20a, 20b)와 분압 및 정류회로(18)와 전압가산회로(19)가, 도 2의 분류기 트랜스(TB1) 또는 도 5의 밸런서(17)와 분압 및 정류회로(10, 11)와 다이오드(15, 16) 대신에 설치되어 있다. 트랜스(TB1c, TB1d)는 1차 권선의 전압과 동상의 전압을 2차 권선 및 3차 권선에 발생하게 한다.

트랜스(TB1c)의 1차 권선의 제1 단자는 트랜스(T1)의 2차 권선의 제1 단자에 접속되고 트랜스(TB1c)의 1차 권선의 제2 단자는 램프(Lp1)의 제1 단자에 접속되어 있다. 또한 트랜스(TB1d)의 1차 권선의 제1 단자는 트랜스(T1)의 2차 권선의 제1 단자에 접속되고 트랜스(TB1d)의 1차 권선의 제2 단자는 램프(Lp2)의 제1 단자에 접속되어 있다. 트랜스(TB1c)의 2차 권선의 제1 단자는 트랜스(TB1d)의 2차 권선의 제2 단자에 접속되고 트랜스(TB1d)의 2차 권선의 제1 단자는 트랜스(TB1c)의 2차 권선의 제2 단자에 접속되어 있다. 즉 트랜스(TB1c) 및 트랜스(TB1d)의 2차 권선은 다른 극성의 단자를 접속해서 폐 루프를 구성하고 있다. 이렇게 하면 트랜스(TB1c) 및 트랜스(TB1d)의 2차 권선에 흐르는 전류가 동일하게 되기 때문에 트랜스(TB1c) 및 트랜스(TB1d)의 1차 권선에 흐르는 램프(Lp1) 및 램프(Lp2)의 구동 전류도 동일하게 된다. 즉 램프(Lp1) 및 램프(Lp2)의 휘도가 균일화된다. 이 부분은 제2의 실시형태와 같다.

한편 분압 및 정류회로(18)의 입력단자는 트랜스(T1)의 2차 권선의 제1 단자에 접속된다. 분압 및 정류회로(18)에 의해 VMT에 상응한 전압이 검출된다. 또한 트랜스(TB1c)의 3차 권선의 제1 단자는 다이오드(20a)의 양극(陽極)에 접속되고 제2의 단자는 접지되어 있다. 마찬가지로 트랜스(TB1d)의 3차 권선의 제1 단자는 다이오드(20b)의 양극에 접속되고 제2 단자는 접지되어 있다. 다이오드(20a) 및 다이오드(20b)의 음극은 접속되고 또한 전압가산회로(19)의 입력단자에 접속되어 있다.

전압가산회로(19)의 입력단자에는 트랜스(TB1c)의 1차 권선측의 전압(VB1)과 트랜스(TB1d)의 1차 권선측의 전압(VB2) 중 최대전압(VBmax)에 상응한 전압이 출현한다. 특히 트랜스(TB1c) 또는 트랜스(TB1d)의 1차 권선측이 쇼트(short)되거나 램프(Lp1) 또는 램프(Lp2) 등에 이상이 발생하고 트랜스(TB1c) 및 트랜스(TB1d)의 1차 권선측의 전류의 밸런스가 무너졌을 경우에 큰 값의 전압이 출현한다. 따라서 전압가산회로(19)에서는 VMT에 상응한 전압과 VBmax에 상응한 전압과의 가산결과인 VMT+ VBmax가 과전압 제한회로(13)에 출력된다.

이하의 동작 및 구성에 관해서는 제1및 제2 실시의 형태와 같다. 제1 및 제2 실시의 형태에서는 램프마다 분압 및 정류회로가 설치되어 있으나, 분압해야 할 전압은 매우 높기 때문에 고내압의 콘덴서를 사용하지 않으면 안 되며 또한 고전압회로에는 부품간 거리 등 제약이 많기 때문에 제1 및 제2 실시의 형태와 같은 회로를 채용할 수 없는 경우도 있다. 그러한 경우에는 본 실시 형태와 같이 3차 권선을 갖는 트랜스(TB1c) 및 트랜스(TB1d)와 다이오드(20a) 및 다이오드(20b)를 사용하면 상기와 같은 문제가 생기지 않게 된다. 한편 전압가산회로(19)에 의해 제1 및 제2 실시의 형태와 동일한 전압을 검출하고 있기 때문에 제1 및 제2 실시의 형태와 동일한 효과를 가져다 준다. 즉 램프(Lp1) 및 램프(Lp2)의 휘도가 균일화되어 트랜스의 내압을 내려서 값싼 트랜스를 사용할 수 있다.

D. 제4의 실시형태

도 7에 제4의 실시의 형태에 관계되는 램프 점등장치의 회로예를 나타낸다. 제4 실시예에 관계되는 램프 점등장치는 스위칭 회로를 포함하는 인버터와 인버터 트랜스(T2)와 분류기 트랜스(TB11 내지 TB1n)와 분압 및 정류회로(22 내지 2n)와 램프(Lp11 내지 Ｌp1n)와 저항(R21)과 램프 전압검출용 비교기(26)와 램프 전류검출용 비교기(27)와 AND회로(28)와 제어회로(29)를 갖는다. 한편, 인버터 트랜스(T2)의 2차 권선측의 누설 성분과 공진 콘덴서, 램프 간, 램프와 패널간의 기생 용량에 의해 스위칭 회로에 있어서의 스위칭 주파수보다 높은 주파수에 공진주파수가 있는 공진회로(21)가 인버터 트랜스(T2)의 2차 권선측에 구성되어 있다.

인버터는 인버터 트랜스(T2)의 1차 권선에 접속되어 있다. 인버터 트랜스(T2)의 2차 권선의 일단은 분류기 트랜스(TB11)의 1차 권선 및 2차 권선의 일단, 분류기 트랜스(TB12)의 2차 권선의 일단, 분류기 트랜스(TB1n)의 2차 권선의 일단에 접속되어 있다. 인버터 트랜스(T2)의 2차 권선의 타단은 접지되어 있다. 분류기 트랜스(TB11)의 1차 권선의 타단은 램프(Lp11)에, 2차 권선의 타단은 분류기 트랜스(TB12)의 1차 권선의 일단에 접속되어 있다. 분류기 트랜스(TB12)의 1차 권선의 타단은 램프(Lp12)에 접속되어 있고 2차 권선의 타단은 분류기 트랜스(TB1n)의 1차 권선의 일단에 접속되어 있다. 분류기 트랜스(TB1n)의 1차 권선의 타단은 램프(Lp13)에 접속되어 있고 분류기 트랜스(TB1n)의 2차 권선의 타단은 램프(Lp1n)에 접속되어 있다. 램프(Lp11 내지 Lp1n)의 타단은, 저항(R21)의 일단에 접속되고 저항(R21)의 타단은 접지되어 있다.

분류기 트랜스(TB11)와 램프(Lp11)의 접속점은 분압 및 정류회로(22)에 접속되고, 분류기 트랜스(TB12)와 램프(Lp12)의 접속점은 분압 및 정류회로(23)에 접속되고, 분류기 트랜스(TB1n)의 1차 권선과 램프(Lp13)의 접속점은 분압 및 정류회로(24)에 접속되고 분류기 트랜스(TB1n)의 2차 권선과 램프(Lp1n)의 접속점은 분압 및 정류회로(2n)에 접속된다. 이 분압 및 정류회로(22 내지 2n)에 있어서는 캐퍼시터(C1) 및 캐퍼시터(C2)가 직렬로 접속되고 캐퍼시터(C2)의 일단은 접지되어 있다. 또한 캐퍼시터(C1)와 캐퍼시터(C2)의 접속점에는 다이오드(D2)의 음극이, 그라운드(ground)에는 다이오드(D2)의 양극이 접속되어 있고 마찬가지로 캐퍼시터(C1)과 캐퍼시터(C2)의 접속점에 다이오드(D1)의 양극이 접속되어 있고 다이오드(D1)의 음극이 분압 및 정류회로(22 내지 2n)의 출력으로 되어 있다. 이와 같은 분압 및 정류회로(22 내지2n)의 출력은 램프 전압검출용 비교기(26)에 출력된다. 또한 램프(Lp11 내지 Ｌp1n)와 저항(R21)과의 접속점과 램프 전류검출용 비교기(27)와 접속되어 있다.

램프 전압검출용 비교기(26)의 출력과 램프 전류검출용 비교기(27)의 출력은 AND회로(28)에 입력되고 AND회로(28)의 출력은 제어회로(29)에 접속되어 있다. 제어회로(29)는 인버터에 포함되는 스위칭 회로의 스위칭을 제어하고 여기에서는 기동 모드시에는 주파수를 공진회로의 공진주파수로 올리고 기동 모드가 종료하면 통상의 스위칭 주파수로 되돌리기 위한 제어를 한다. 한편 공진주파수로 하지 않더라도 어느 정도의 이득(gain)을 얻을 수 있으므로 공진주파수가 아닌 주파수로 설정하는 경우도 있다.

도 7에 보인 회로의 동작을 도 8을 사용하여 설명한다. 우선 램프 점등장치가 도8(a)에 나타나 있는 바와 같이 온(on)이 되면, 도 8(f)에 나타나 있는 바와 같이 램프 전압검출용 비교기(26)의 출력과 램프 전류검출용 비교기(27)의 출력과의 AND의 결과는 오프(off)가 된다. AND회로(28)의 출력이 오프인 동안 제어회로(29)는 기동 모드라고 해석하여 인버터의 스위칭 회로의 스위칭 주파수를 공진회로의 공진주파수에 세트(set)한다. 한편 소프트 스타트(soft start)하기 위해 인버터의 출력전압은 서서히 증가한다. 그렇게 하면 도 8(b)에 나타나 있는 바와 같이 분류기 트랜스(TB11 내지 TB1n)와 램프(Lp11 내지 Lp1n)와의 접속점에 있어서의 전압(램프 전압)은 서서히 증가하고 분압 및 정류회로(22 내지 2n)의 출력전압도 서서히 증가한다. 한편 램프 전압은 교류임으로 도 8(b)에서는 상하로 넓어지는 것 같은 파형을 보이고 있다. 또한 램프 전압검출용 비교기(26)에는 분압 및 정류회로(22 내지 2n)의 출력전압 중 가장 높은 것이 입력하게 되고 있다.

그리하여 램프 전압검출용 비교기(26) 내에 미리 설정되어 있는 전압검출용 문턱값(61)을 분압 및 정류회로(22 내지 2n)의 어느 하나의 출력전압(절대치)이 초과하면 도 8(d)에 나타나 있는 바와 같이 램프 전압검출용 비교기(26)의 출력이 온(low active)이 된다. 미점등 램프가 존재하면 분압 및 정류회로(22 내지 2n)의 출력전압은 모든 램프 점등 시에 비해 높아지므로 그와 같은 상태를 검출 할 수 있도록 전압검출용 문턱값(61)을 설정한다.

또한 램프 전류검출용 비교기(27)는 램프(Lp11 내지 Lp1n)에 흐르는 모든 전류(램프 전류)를 저항(R21)에서 취하게 되어 있고, 램프 전류도 소프트 스타트에 의해 서서히 증가한다. 도 8(c)에 나타나 있는 바와 같이 이 램프 전류가 램프 전류검출용 비교기(27) 내에 미리 설정되어 있는 전류검출용 문턱값(62)을 초과하면 도 8(e)에 나타나 있는 바와 같이 램프 전류검출용 비교기(27)의 출력이 상승된다.

이와 같이 기동을 시작하는 단계에서 램프 전압검출용 비교기(26)의 출력만을 관측하면 기동 모드의 시작이 늦어진다. 그러나 램프 전류검출용 비교기(27)의 출력은 당초 램프 전류가 별로 흐르지 않으므로 낮은 상태가 되고 램프 전압검출용 비

교기(26)의 출력과 램프 전류검출용 비교기(27)의 출력을 조합시키면 램프 점등장치가 온이 된 단계부터 기동 모드를 개시할 수 있다. 기동 모드에서는 공진회로에 의해 인버터 트랜스(T2)의 2차 권선측보다 높은 전압을 발생시켜서 조기에 램프를 점등시킨다. 따라서 조기에 기동 모드가 되면 보다 빨리 점등되는 것이 기대된다. 한편 램프 전류검출용 문턱값(62)은 램프 전압검출용 비교기(26)의 출력이 낮아진 후에 램프 전류가 상기 램프 전류검출용 문턱값을 초과하도록 설정된다.

또한 모든 램프가 점등하면 도 8(b)에 나타나 있는 바와 같이 램프 전압은 감소한다. 그리하여 전압검출용 문턱값(61)을 밑돌면 도 8(d)에 나타나 있는 바와 같이 램프 전압검출용 비교기(26)의 출력이 높아진다. 즉 도 8(e)에 나타나 있는 바와 같이 램프 전류검출용 비교기(27)의 출력이 높아져 있으므로 AND회로(28)의 출력은 도 8(f)에 나타나 있는 바와 같이 높게 되고 기동 모드에서 RUN모드(통상 모드)로 바뀐다. 이와 같이 하면 램프의 점등을 확인한 후 RUN모드로 이행하기 때문에 효율이 나쁜 기동 모드를 적절에 종료시킬 수 있다. 제어회로(29)에서는 AND회로(28)의 출력에 대응하여 RUN모드의 이행을 검출하고 스위칭 회로의 스위칭 주파수를 통상의 주파수로 되돌린다.

한편 소정시간이 흘러도 기동 모드의 종료가 지시되지 않을 경우에는 램프 중의 어느 하나에 문제가 있었을 가능성이 있으나 여기에서는 자동적으로 RUN모드로 이행하는 것으로 한다.

이러한 처리를 함으로써 공진을 이용하여 램프에 인가하는 전압을 올리는 기동 모드와 RUN모드와의 절체(切替)를 적절하게 할 수 있게 된다.

E. 제5의 실시형태

도 9에 제5의 실시형태에 관계되는 램프 점등장치의 회로 예를 나타낸다. 제5의 실시형태에 관계되는 램프 점등장치는 제4의 실시형태에 관계되는 램프 점등장치의 변형으로서 분류기 트랜스(TB11 내지 TB1n) 대신에 트랜스(TB11a 내지 TB1na)를 포함하는 밸런서(30)가 설치되어 있다. 트랜스(TB11a 내지 TB1na)는 1차 권선의 전압과 동상의 전압이 2차 권선에 생기도록 되어 있다. 밸런서(30)는 제2의 실시형태에서 설명한 밸런서(17)와 동일한 구성을 가지고 있다.

즉 트랜스(TB11a)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고, 트랜스(TB11a)의 1차 권선의 제2 단자는 램프(Lp11)및 분압 및 정류회로(22)에 접속되어 있다. 마찬가지로 트랜스(TB12a)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고 트랜스(TB12a)의 1차 권선의 제2 단자는 램프(Lp12) 및 분압 및 정류회로(23)에 접속되어 있다. 트랜스(TB13a)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고 트랜스(TB13a)의 1차 권선의 제2 단자는 램프(Lp13) 및 분압 및 정류회로(24)에 접속되어 있다. 또한 트랜스(TB1na)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고 트랜스(TB1na)의 1차 권선의 제2 단자는 램프(Lp1n) 및 분압 및 정류회로(2n)에 접속되어 있다. 그리고 트랜스(TB11a)의 2차 권선의 제1 단자는 트랜스(TB1na)의 2차 권선의 제2 단자에 접속되고 트랜스(TB11a)의 2차 권선의 제2 단자는 트랜스(TB12a)의 2차 권선의 제1 단자에 접속된다. 마찬가지로 트랜스(TB12a)의 2차 권선의 제2 단자는 트랜스(TB13a)의 2차 권선의 제1 단자에 접속되고 트랜스(TB13a)의 2차 권선의 제2 단자는 도시되지 않은 트랜스(TB14a)의 2차 권선의 제1 단자에 접속된다. 또한 트랜스[TB1(n-1)a]의 2차 권선의 제2 단자는 트랜스(TB1na)의 2차 권선의 제1 단자에 접속된다.

즉 트랜스(TB11a) 내지 트랜스(TB1na)의 2차 권선은 다른 극성의 단자를 접속하여 폐 루프를 구성하고 있다. 이와 같이 하면 트랜스(TB11a) 및 트랜스(TB1na)의 2차 권선에 흐르는 전류가 동일하게 되기 때문에 트랜스(TB11a) 및 트랜스(TB1na)의 1차 권선에 흐르는 램프(Lp11) 내지 램프(Ｌp1n)의 구동 전류도 동일하게 된다. 즉 램프(Lp11) 내지 램프(Ｌp1n)의 휘도가 균일화된다.

그 이외의 구성 및 동작은 제4의 실시형태의 램프 점등장치와 마찬이므로 설명을 생략한다.

F. 제6의 실시형태

도 10에 제6의 실시형태에 관계되는 램프 점등장치의 회로예를 나타낸다. 제6의 실시형태에 관계되는 램프 점등장치는 제5의 실시형태에 관계되는 램프 점등장치의 변형으로서 분류기 트랜스(TB11) 내지 분류기 트랜스(TB1n) 대신에 캐퍼시터(CB1) 내지 캐퍼시터(CBn)을 포함하는 밸런서(30a)가 설치되어 있다. 캐퍼시터(CB1)의 일단은 공진회로(21)를 거쳐 트랜스(T2)에 접속되어 있고 캐퍼시터(CB1)의 타단은 램프(Lp11)의 제1 단자에 접속되어 있다. 캐퍼시터(CB2)의 일단은 공진회로(21)를 거쳐 트랜스(T2)에 접속되어 있고 캐퍼시터(CB2)의 타단은 램프(Lp12)의 제1 단자에 접속되어 있다. 캐퍼시터(CB3)의 일단은 공진회로(21)를 거쳐 트랜스(T2)에 접속되어 있고 캐퍼시터(CB3)의 타단은 램프(Lp13)의 제1 단자에 접속되어 있다. 따라서 캐퍼시터(CBn)의 일단은 공진회로(21)를 거쳐 트랜스(T2)에 접속되어 있고 캐퍼시터(CBn)의 타단은 램프(Lp1n)의 제1 단자에 접속되어 있다.

이러한 구성에서도 제4 및 제5의 실시형태와 마찬가지로 공진을 이용하여 램프에 인가하는 전압을 올리는 기동 모드와 RUN모드와의 절체를 적절하게 할 수 있도록 된다.

G. 제7의 실시형태

도 11에 제7의 실시형태에 관계되는 램프 점등장치의 회로예를 나타낸다. 제7의 실시형태에 관계되는 램프 점등장치는 제5의 실시형태에 관계되는 램프 점등장치의 변형으로서 분류기 트랜스(TB11) 내지 분류기 트랜스(TB1n) 대신에 트랜스(TB11b) 내지 트랜스(TB1nb)를 갖는 밸런서(30b)가 설치되고 또한 분압 및 정류회로(22 내지 2n) 대신에 다이오드(D3) 내지 다이오드(D6)가 설치되어 있다. 트랜스(TB11b) 내지 트랜스(TB1nb)에서는 1차 권선의 전압과 동상의 전압이 2차 권선 및 3차 권선에 발생하도록 되어 있다.

즉 트랜스(TB11b)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고 트랜스(TB11b)의 1차 권선의 제2 단자는 램프(Lp11)에 접속되어 있다. 마찬가지로 트랜스(TB12b)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고 트랜스(TB12b)의 1차 권선의 제2 단자는 램프(Lp12)에 접속되어 있다. 트랜스(TB13b)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되고 트랜스(TB13b)의 1차 권선의 제2 단자는 램프(Lp13)에 접속되어 있다. 또한 트랜스(TB1nb)의 1차 권선의 제1 단자는 공진회로(21)를 거쳐 인버터 트랜스(T2)에 접속되어, 트랜스(TB1nb)의 1차 권선의 제2 단자는 램프(Lp1n)에 접속되어 있다. 그리고, 트랜스(TB11b)의 2차 권선의 제1 단자는 트랜스(TB1nb)의 2차 권선의 제2 단자에 접속되고 트랜스(TB11b)의 2차 권선의 제2 단자는 트랜스(TB12b)의 2차권선의 제1 단자에 접속된다. 마찬가지로 트랜스(TB12b)의 2차 권선의 제2 단자는 트랜스(TB13b)의 2차 권선의 제1 단자에 접속되고 트랜스(TB13b)의 2차 권선의 제2 단자는 도면에 나타나 있지 않은 트랜스(TB14b)의 2차 권선의 제1 단자에 접속된다. 또한 트랜스[TB1(n-1)b]의 2차 권선의 제2 단자는 트랜스(TB1nb)의 2차 권선의 제1 단자에 접속된다.

즉 트랜스(TB11b) 내지 트랜스(TB1nb)의 2차 권선은 다른 극성의 단자를 접속해서 폐 루프를 구성하고 있다. 이렇게 하면 트랜스(TB11b) 내지 트랜스(TB1nb)의 2차 권선에 흐르는 전류가 동일하게 되기 때문에 트랜스(TB11b) 내지 트랜스(TB1nb)의 1차 권선에 흐르는 램프(Lp11) 내지 램프(Lp1n)의 구동 전류도 동일하게 된다. 즉 램(Lp11) 내지 램프(Lp1n)의 휘도가 균일화된다.

또한 트랜스(TB11b)의 3차 권선의 제1 단자는 다이오드(D3)의 양극에 접속된다. 트랜스(TB11b)의 3차 권선의 제2 단자는 접지되어 있다. 트랜스(TB12b)의 3차 권선의 제1 단자는 다이오드(D4)의 양극에 접속된다. 트랜스(TB12b)의 3차 권선의 제2 단자는 접지되어 있다. 트랜스(TB13b)의 3차 권선의 제1 단자는 다이오드(D5)의 양극에 접속된다. 트랜스(TB13b)의 3차 권선의 제2 단자는 접속되어 있다. 트랜스(TB1nb)의 3차 권선의 제1 단자는 다이오드(D6)의 양극에 접속된다. 트랜스(TB1nb)의 3차 권선의 제2 단자는 접지되어 있다. 다이오드(D3) 내지 다이오드(D6)의 음극은 서로 접속되고 또한 램프 전압검출용 비교기(26)의 입력단자에 접속되어 있다.

트랜스(TB11b) 내지 트랜스(TB1nb)의 3차 권선에는 1차 권선의 전압에 상응한 전압이 생긴다. 이 트랜스(TB11b) 내지 트랜스(TB1nb)의 3차 권선에 접속되어 있는 다이오드(D3) 내지 다이오드(D6)의 음극은 접속되어 있으므로 트랜스(TB11b) 내지 트랜스(TB1nb)의 3차 권선에 생긴 전압의 최대전압, 즉 1차 권선에 상응한 전압 중 최대전압이 생긴다. 이와 같은 회로를 채용하면 제4 내지 제6의 실시형태와는 달리 검출되는 것은 램프 전압이 아니다. 그러나 검출되는 전압은 램프 전압에 상응한 전압으로서 문턱값을 적정하게 설정하면 제5의 실시형태와 동일한 동작이 된다.

또한 제5 및 제6의 실시형태에서는 램프마다 분압 및 정류회로가 설치되지만 분압해야 할 전압은 매우 높기 때문에 고내압의 콘덴서를 사용하지 않으면 안 되고 또한 고전압회로에는 부품 간 거리 등 제약이 많기 때문에 제5 및 제6의 실시형태와 같은 회로를 채용할 수 없을 경우도 있다. 그러한 경우에는 본 실시형태와 같이 3차 권선을 갖는 트랜스(TB11b) 내지 트랜스(TB1nb)와 다이오드(D3) 내지 다이오드(D6)를 사용하면 상기와 같은 문제가 생기지 않게 된다. 3차 권선에서도 램프 전압에 응하여 생기는 1차 권선에 있어서의 전압의 변화를 검출할 수 있어 다이오드(D3) 내지 다이오드(D6)을 거쳐 램프 전압검출용 비교기(26)에 있어서 램프 전압의 불균형 상태를 검출할 수 있게 되어 있다.

H. 제8의 실시형태

도 12에 제8의 실시형태에 관계되는 램프 점등장치의 회로예를 나타낸다. 제8의 실시형태에 관계되는 램프 점등장치는 스위칭 회로를 포함하는 제1 인버터와, 스위칭 회로를 포함하는 제2 인버터와, 제1 인버터 트랜스(T3)와 제2 인버터 트랜스(T4)와 1내지 3차 권선을 갖는 분류기 트랜스(TB21) 내지 분류기 트랜스(TB2n)와, 1 내지 3차 권선을 갖는 분류기 트랜

스(TB31) 내지 분류기 트랜스(TB3n)와, 다이오드(D11) 내지 다이오드(D1n)와, 다이오드(D21) 내지 다이오드(D2n)와, 램프(Lp31) 내지 램프(Lp3n)와, 비교기(31)와 제어회로(32)를 갖는다. 분류기 트랜스(TB31) 내지 분류기 트랜스(TB3n)는 1차 권선의 전압과 동상의 전압이 2차 권선 및 3차 권선에 생기도록 되어 있다.

제1 인버터는 제1 인버터 트랜스(T3)의 1차 권선에 접속되어 있다. 이 제1 인버터가 포함되는 일점쇄선(鎖線)에 둘러싸인 회로는 마스터 회로가 된다. 제1 인버터 트랜스(T3)의 2차 권선의 일단은 분류기 트랜스(TB21)의 1차 권선 및 2차 권선의 일단, 분류기 트랜스(TB22)의 2차 권선의 일단, 분류기 트랜스(TB2n)의 2차 권선의 일단에 접속되어 있다. 제1 인버터 트랜스(T3)의 2차 권선의 타단은 접지되어 있다. 분류기 트랜스(T21)의 1차 권선의 타단은 램프(Lp31)에, 2차 권선의 타단은 분류기 트랜스(T22)의 1차 권선의 일단에 접속되어 있다. 분류기 트랜스(T22)의 1차 권선의 타단은 램프(Lp32)에 접속되어 있고 2차 권선의 타단은 분류기 트랜스(T2n)의 1차 권선의 일단에 접속되어 있다. 분류기 트랜스(T2n)의 1차 권선의 타단은 램프(Lp3n)에 접속되어 있고 분류기 트랜스(T2n)의 2차 권선의 타단은 분류기 트랜스(T3n)의 2차 권선의 일단에 접속되어 있다.

또한 제2 인버터는 제2 인버터 트랜스(T4)의 1차 권선에 접속되어 있다. 이 제2 인버터가 포함되는 일점쇄선으로 둘러싸인 회로는 슬레이브(slave) 회로가 된다. 제2 인버터 트랜스(T4)의 2차 권선의 일단은 분류기 트랜스(TB31)의 1차 권선 및 2차 권선의 일단, 분류기 트랜스(TB32)의 2차 권선의 일단, 분류기 트랜스(TB3n)의 2차 권선의 일단에 접속되어 있다. 제2 인버터 트랜스(T4)의 2차 권선의 타단은 접지되어 있다. 분류기 트랜스(TB31)의 1차 권선의 타단은 램프(Lp31)에, 2차 권선의 타단은 분류기 트랜스(TB32)의 1차 권선의 일단에 접속되어 있다. 분류기 트랜스(TB32)의 1차 권선의 타단은 램프(Lp32)에 접속되어 있고 2차 권선의 타단은 분류기 트랜스(TB3n)의 1차 권선에 접속되어 있다. 분류기 트랜스(TB3n)의 1차 권선의 타단은 램프(Lp3n)에 접속되어 있고, 분류기 트랜스(TB3n)의 2차 권선의 타단은 분류기 트랜스(TB2n)의 2차 권선의 일단에 접속되어 있다. 이와 같이 램프(Lp31) 내지 램프(Lp3n)는 차동 구동된다. 즉 제1 인버터 및 제2 인버터에서는 위상이 180°반전하여 발진하고 있다. 또한 분류기 트랜스(TB21) 내지 분류기 트랜스(TB2n)의 2차 권선은 서로 다른 극성의 단자끼리 접속하도록 되어 있다. 마찬가지로 분류기 트랜스(TB31) 내지 분류기 트랜스(TB3n)의 2차 권선은 서로 다른 극성의 단자끼리 접속하도록 되어 있다. 또한 분류기 트랜스(TB2n)의 2차 권선과 분류기 트랜스(TB3n)의 2차 권선과는 동극성의 단자가 접속되어 있다.

또한 분류기 트랜스(TB21)의 3차 권선의 일단은 다이오드(D11)의 양극에 접속되고 타단은 접지되어 있다. 다이오드(D11)의 음극은 비교기(31)에 입력되어 있다. 분류기 트랜스(TB22)의 3차 권선의 일단은 다이오드(D12)의 양극에 접속되고 타단은 접지되어 있다. 다이오드(D12)의 음극은 비교기(31)에 입력되어 있다. 분류기 트랜스(TB2n)의 3차 권선의 일단은 다이오드(D1n)의 양극에 접속되고 타단은 접지되어 있다. 다이오드(D1n)의 음극은 비교기(31)에 입력되어 있다. 또한 분류기 트랜스(TB31)의 3차 권선의 일단은 다이오드(D21)의 양극에 접속되고 타단은 접지되어 있다. 다이오드(D21)의 음극은 비교기(31)에 입력되어 있다. 분류기 트랜스(TB32)의 3차 권선의 일단은 다이오드(D22)의 양극에 접속되고 타단은 접지되어 있다. 다이오드(D22)의 음극은 비교기(31)에 입력되어 있다. 분류기 트랜스(TB3n)의 3차 권선의 일단은 다이오드(D2n)의 양극에 접속되고 타단은 접지되어 있다. 다이오드(D2n)의 음극은 비교기(31)에 입력되어 있다.

비교기(31)의 출력은 제어회로(32)에 입력되고 제어회로(32)의 출력은 제1및 제2 인버터를 제어하도록 되어 있다.

이와 같이 분류기 트랜스(TB21) 내지 분류기 트랜스(TB2n) 및 분류기 트랜스(TB31)내지 분류기 트랜스(TB3n)는 마스터 회로 및 슬레이브 회로내 뿐만 아니라 모두 연결되어 있으므로 램프(Lp31) 내지 램프(Lp3n)에 흐르는 전류를 균일하게 할 수 있도록 동작한다. 따라서 램프(Lp31) 내지 램프(Lp3n)의 양단에 있어서의 휘도도 균일화된다. 도 12의 램프 점등 회로에서는, 분류기 트랜스(TB21) 내지 분류기 트랜스(TB2n) 아울러 분류기 트랜스(TB31) 내지 분류기 트랜스(TB3n)의 3차 권선은 각 분류기 트랜스에 생기는 전압을 검출하고 이 전압신호는 다이오드에 OR 접속되어 비교기(31)에 입력되고 있다.

만일 예를 들면 인간과 접촉하여 마스터 회로의 제1 인버터 트랜스(T3)의 2차 권선의 단자간이 단락되면 제1 인버터 트랜스(T3)의 출력전압은 저하한다. 그렇게 하면 슬레이브 회로에 있어서의 제2 인버터 트랜스(T4)도 제1 인버터 트랜스(T3)와 병렬 구동되어 같은 듀티에서 동작되고 있으므로 제1 인버터 트랜스(T3)의 출력전압은 제2 인버터 트랜스(T4)의 출력전압보다 낮아진다. 이와 같이 제1 및 제2 인버터 트랜스 출력 간에 전압 차이가 생기면 마스터 회로측의 램프 전류와 슬레이브 회로측의 램프 전류간에 차이가 생긴다. 이 때, 분류기 트랜스에서는 마스터 회로측의 램프 전류와 슬레이브 회로측의 램프 전류를 일치시키기 위해서 전압이 발생하고 전류 밸런스를 취하려고 한다.

그렇게 하면 분류기 트랜스에 있어서의 3차 권선에는 통상의 동작시보다 높은 전압이 발생하기 때문에 이 전압을 비교기(31)로 검출할 수 있다. 비교기(31)는 전압의 변동이 검출되면 제어회로(32)에 검출 신호를 출력하고 제어회로(32)는 상기 검출 신호에 응답하여 제1 및 제2 인버터에 포함되는 스위칭 회로의 스위칭을 정지시킨다. 한편 비교기(31)의 출력은 래치

(latch)되어 전원이 재투입될 때까지 계속된다. 또한 인버터 트랜스(T3) 또는 인버터 트랜스(T4)에 문제가 생겼을 경우뿐만이 아니라 예를 들면 램프(Lp31) 내지 램프(Lp3n)에 있어서 어느 한쪽에 문제가 발생했을 경우에 있어서도 분류기 트랜스에 흐르는 전류에 변동이 생기므로 비교기(31)에 있어서 검출할 수 있다.

도 12의 예에서는 각 분류기 트랜스에 3차 권선을 만들어서 전류의 검출을 하고 있으나 별도의 방법으로 검출하도록 해도 된다. 또한 마스터 회로에 있어서의 분류기 트랜스와 슬레이브 회로에 있어서의 분류기 트랜스와 연결되어 있으므로 모든 분류기 트랜스에 있어서 흐르는 전류를 균등화시키려는 동작이 이루어진다. 따라서 어느 하나의 분류기 트랜스에 있어서 불균형이 발생하면 그 영향이 다른 분류기 트랜스에 미치게 된다. 따라서 적어도 어느 하나의 분류기 트랜스에 전류의 변화를 검출하는 회로를 설치하면 결과적으로 문제의 발생을 검출할 수 있게 된다.

이와 같이 제8의 실시형태에 따르면 램프 점등 회로의 이상을 검출하고 램프 점등 회로의 동작을 정지시킴으로써 안전성의 향상을 도모할 수 있다. 또한 정지시키지 않고 출력전류를 제한하여 안전성의 향상을 도모하는 경우도 있다. 한편 인버터 트랜스에 관해서는 하나로 구성하는 경우도 있다.

I. 제9의 실시형태

도 13에 제9의 실시형태에 관계되는 램프 점등장치의 회로 예를 나타낸다. 제9의 실시형태에 관계되는 램프 점등장치는 제8의 실시형태에 관계되는 램프 점등장치의 변형이며 분류기 트랜스(TB21) 내지 분류기 트랜스(TB22) 대신에 트랜스(TB21a) 내지 트랜스(TB2na)가 사용되고 분류기 트랜스(TB31) 내지 분류기 트랜스(TB3n)의 대신에 트랜스(TB31a) 내지 트랜스(TB3na)가 사용되고 있다. 트랜스(TB21a) 내지 트랜스(TB2na) 및 트랜스(TB31a) 내지 트랜스(TB3na)는 1차 권선의 전압과 동극성의 전압이 2차 권선 및 3차 권선에 발생하도록 되어 있다.

트랜스(TB21a)의 1차 권선의 제1 단자는 트랜스(T3)의 2차 권선의 제1 단자에 접속되어 있고 트랜스(TB21a)의 1차 권선의 제2 단자는 램프(Lp31)의 제1 단자에 접속되어 있다. 트랜스(TB22a)의 1차 권선의 제1 단자는 트랜스(T3)의 2차 권선의 제1 단자에 접속되어 있고 트랜스(TB22a)의 1차 권선의 제2 단자는 램프(Lp32)의 제1 단자에 접속되어 있다. 트랜스(TB2na)의 1차 권선의 제1 단자는 트랜스(T3)의 2차 권선의 제1 단자에 접속되어 있고 트랜스(TB2na)의 1차 권선의 제2 단자는 램프(Lp3n)의 제1 단자에 접속되어 있다. 또한 트랜스(TB31a)의 1차 권선의 제1 단자는 트랜스(T4)의 2차 권선의 제1 단자에 접속되어 있고 트랜스(TB31a)의 1차 권선의 제2 단자는 램프(Lp31)의 제2 단자에 접속되어 있다. 트랜스(TB32a)의 1차 권선의 제1 단자는 트랜스(T4)의 2차 권선의 제1 단자에 접속되어 있고, 트랜스(TB32a)의 1차 권선의 제2 단자는 램프(Lp32)의 제2 단자에 접속되어 있다. 트랜스(TB3na)의 1차 권선의 제1 단자는 트랜스(T4)의 2차 권선의 제1 단자에 접속되어 있고, 트랜스(TB3na)의 1차 권선의 제2 단자는 램프(Lp3n)의 제2 단자에 접속되어 있다.

트랜스(TB21a)의 2차 권선의 제1 단자는 트랜스(TB31a)의 2차 권선의 제1 단자에 접속되어 있다. 이들의 단자는 동극성의 단자이다. 한편 트랜스(TB21a)의 2차 권선의 제2 단자는, 트랜스(TB22a)의 2차 권선의 제1 단자에 접속되어 있다. 트랜스(TB22a)의 2차 권선의 제2 단자는 도시하고 있지 않은 트랜스(TB23a)의 2차 권선의 제1 단자에 접속되어 있다. 트랜스[TB2(n-1)a]의 2차 권선의 제2 단자는 트랜스(TB2na)의 2차 권선의 제1 단자에 접속되어 있다. 이처럼 상단의 트랜스(TB21a) 내지 트랜스(TB2na)의 2차 권선은 서로 다른 극성의 단자가 접속된다.

또한 트랜스(TB2na)의 2차 권선의 제2 단자는 트랜스(TB3na)의 2차 권선의 제2 단자에 접속되어 있다. 이들의 단자는 동극성의 단자이다. 한편 트랜스(TB3na)의 2차 권선의 제1 단자는 도면에 나타나 있지 않은 트랜스[TB3(n-1)a]의 2차 권선의 제2 단자에 접속되어 있다. 트랜스(TB33a)의 2차 권선의 제1 단자는 트랜스(TB32a)의 2차 권선의 제2 단자에 접속되어 있다. 트랜스(TB32a)의 2차 권선의 제1 단자는 트랜스(TB31a)의 2차 권선의 제2 단자에 접속되어 있다. 이처럼 하단의 트랜스(TB31a) 내지 트랜스(TB3na)의 2차 권선은 서로 다른 극성의 단자가 접속된다.

제8의 실시형태에 있어서 설명했으나 램프(Lp31) 내지 램프(Lp3n)를 차동 구동하기 위해 상단의 트랜스(TB21a) 내지 트랜스(TB2na)와 하단의 트랜스(TB31a) 내지 트랜스(TB3na)와는 다른 극성으로 구동된다. 따라서 트랜스(TB21a)의 2차 권선과 트랜스(TB31a)의 2차 권선과는 동극성의 단자가 접속되어 있으나 램프(Lp31)를 차동 구동시키고 있기 때문에 실제의 극성은 다른 극성의 단자끼리 접속되어 있다. 마찬가지로 트랜스(T2na)의 2차 권선과 트랜스(TB3na)의 2차 권선과는 동극성의 단자가 접속되어 있으나 램프(Lp3n)를 차동 구동시키고 있기 때문에 실제의 극성은 다른 극성의 단자끼리 접속되어 있다. 즉 트랜스(TB21a) 내지 트랜스(TB2na)의 2차 권선과 트랜스(TB31a) 내지 트랜스(TB3na)의 2차 권선이 폐 루프를 구성하고 있으나 서로 다른 극성이 발생하고 있는 단자가 접속되고 있다.

제9의 실시형태에서는 이렇게 하여 램프(Lp31) 내지 램프(Lp3n)를 차동 구동하여 각 램프에 흐르는 전류를 균일화하고 램프(Lp31) 내지 램프(Lp3n)의 휘도를 균일화하고 있다.

이것 이외의 부분의 구성 및 동작은 제8의 실시형태와 마찬가지이다.

이상 본 발명의 실시형태를 설명했으나 본 발명은 이에 한정된 것이 아니다. 예를 들면 위에서 말한 실시형태를 임의로 조합시키는 것이 가능하다. 또한 위에서 말한 취지를 따르면 같은 기능을 갖는 다른 회로에 부분적으로 치환할 수 있는 경우도 있다.

발명의 효과

본 발명에 따르면 방전관 등 램프의 점등장치에 있어서 비용을 삭감할 수 있게 된다.

또한 본 발명의 별도의 측면으로서 램프 점등장치에 있어서 안전성을 높일 수 있게 된다.

또한 본 발명의 별도의 측면으로서 램프 점등장치에 있어서 효율 좋고 확실하게 점등시킬 수 있게 된다.

또한 본 발명의 다른 목적은 램프 점등장치에 있어서 램프의 휘도를 균일화할 수 있게 된다.

도면의 간단한 설명

도 1은 종래의 램프 점등 회로의 예를 나타낸 도면.

도 2는 본 발명의 제1의 실시형태에 있어서의 램프 점등 회로를 나타낸 도면.

도 3은 본 발명의 제1의 실시형태에 있어서 원리를 설명하기 위한 도면.

도 4는 본 발명의 제1의 실시형태에 있어서 효과를 나타낸 도면.

도 5는 본 발명의 제2의 실시형태에 있어서 램프 점등 회로를 나타낸 도면.

도 6은 본 발명의 제3의 실시형태에 있어서 램프 점등 회로를 나타낸 도면.

도 7은 본 발명의 제4의 실시형태에 있어서 램프 점등 회로를 나타낸 도면.

도 8은 본 발명의 제4의 실시형태에 있어서의 램프 점등 회로의 동작을 설명하기 위한 신호파형도.

도 9는 본 발명의 제5의 실시형태에 있어서 램프 점등 회로를 나타낸 도면.

도 10은 본 발명의 제6의 실시형태에 있어서 램프 점등 회로를 나타낸 도면.

도 11은 본 발명의 제7의 실시형태에 있어서의 램프 점등 회로를 나타낸 도면.

도 12는 본 발명의 제8의 실시형태에 있어서의 램프 점등 회로를 나타낸 도면.

도 13은 본 발명의 제9의 실시형태에 있어서 램프 점등 회로를 나타낸 도면.

<도면의 주요 부호의 설명>

T1,T2,T3,T4 : 인버터 트랜스

TB1, TB11, TB12, TB1n, TB21, TB22, TB2n, TB31, TB32, TB3n, TB11a, TB12a, TB1na, TB21a, TB22a, TB2na, TB1lb, TB12b, TB1nb, TB31a, TB32a, TB3na : 분류기 트랜스, 트랜스

13 : 과전압 제한회로

14 : 정전류제어회로

CB1, CB2, CB3, CBn : 캐퍼시터

D3, D4, D5, D6 : 다이오드

18 : 분압 및 정류회로

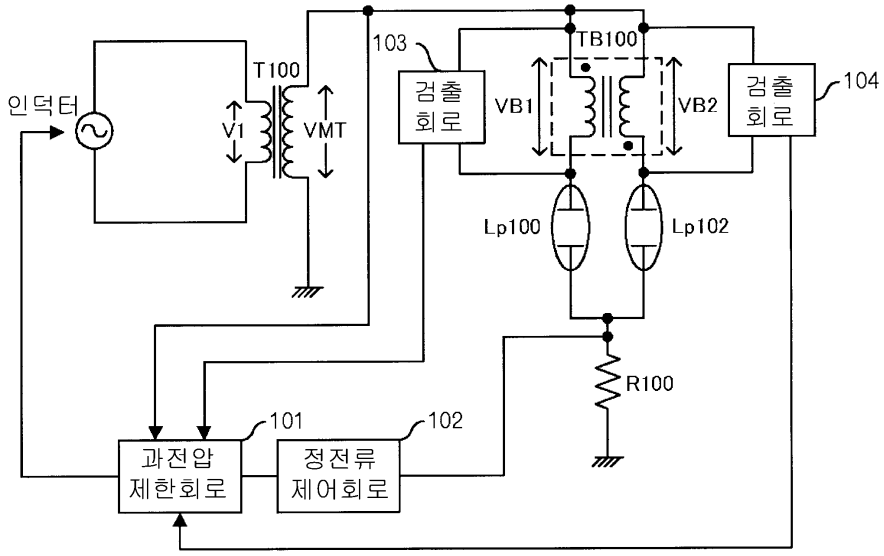
19 : 전압가산회로

17, 30, 30a, 30b : 밸런서

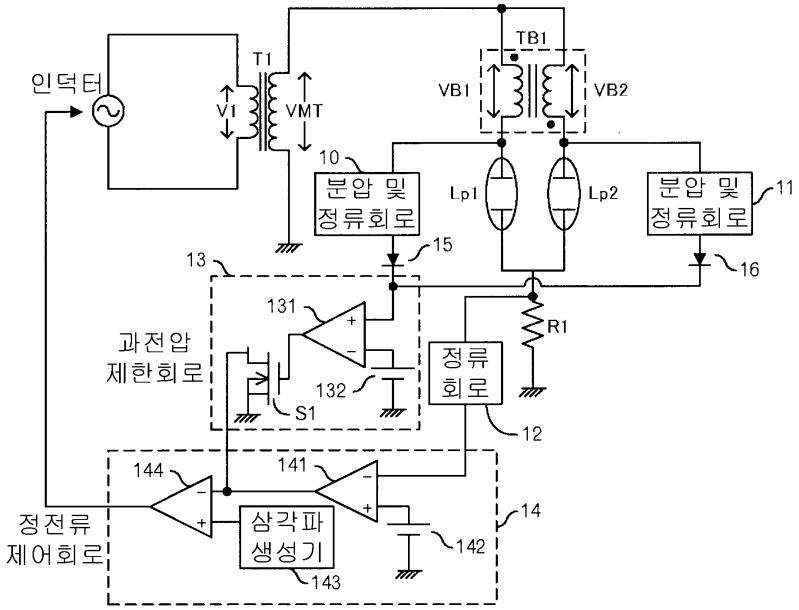
Lp1, Lp2, Lp11, Lp12, Lp13, Lp1n, Lp31, L p 32, Lp3n : 램프

도면

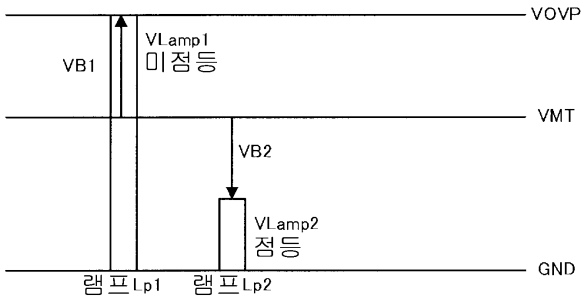
도면1



도면2



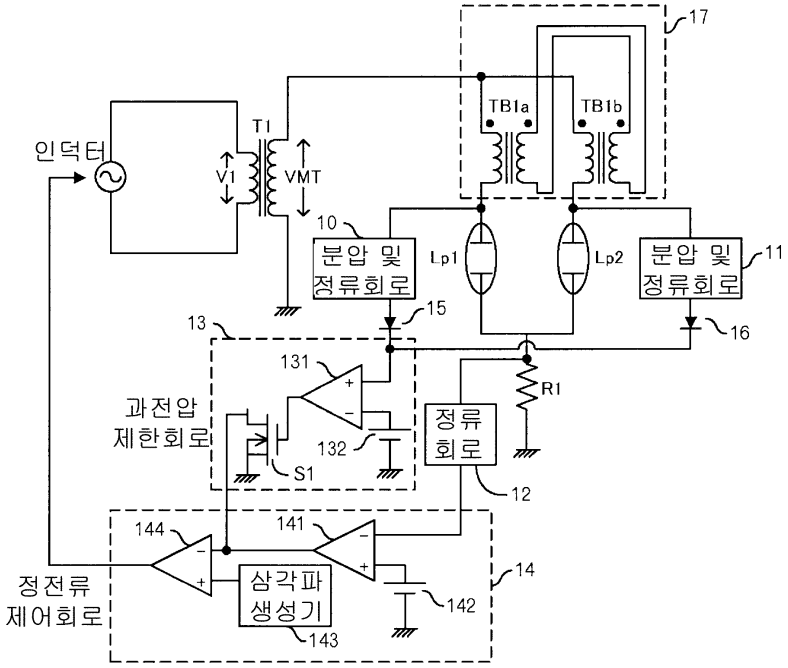
도면3



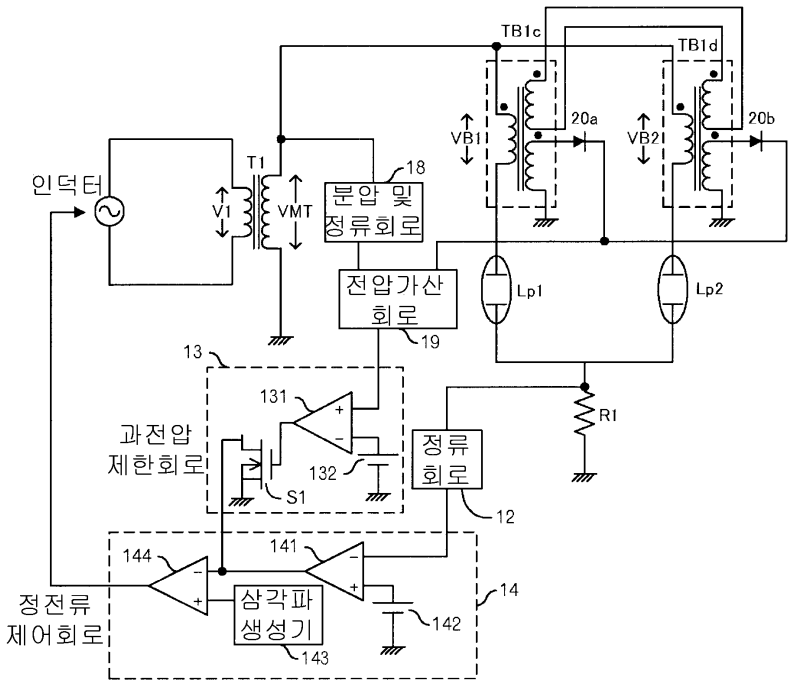
도면4

	VMT 최대치	VB 최대치	VLAMP 최대치
종래방법	VLAMPSTRIKE	VBmax	VLAMPSTRIKE+VBmax
실시형태	VLAMPSTRIKE	VLAMPSTRIKE-VLAMPONmim	VLAMPSTRIKE

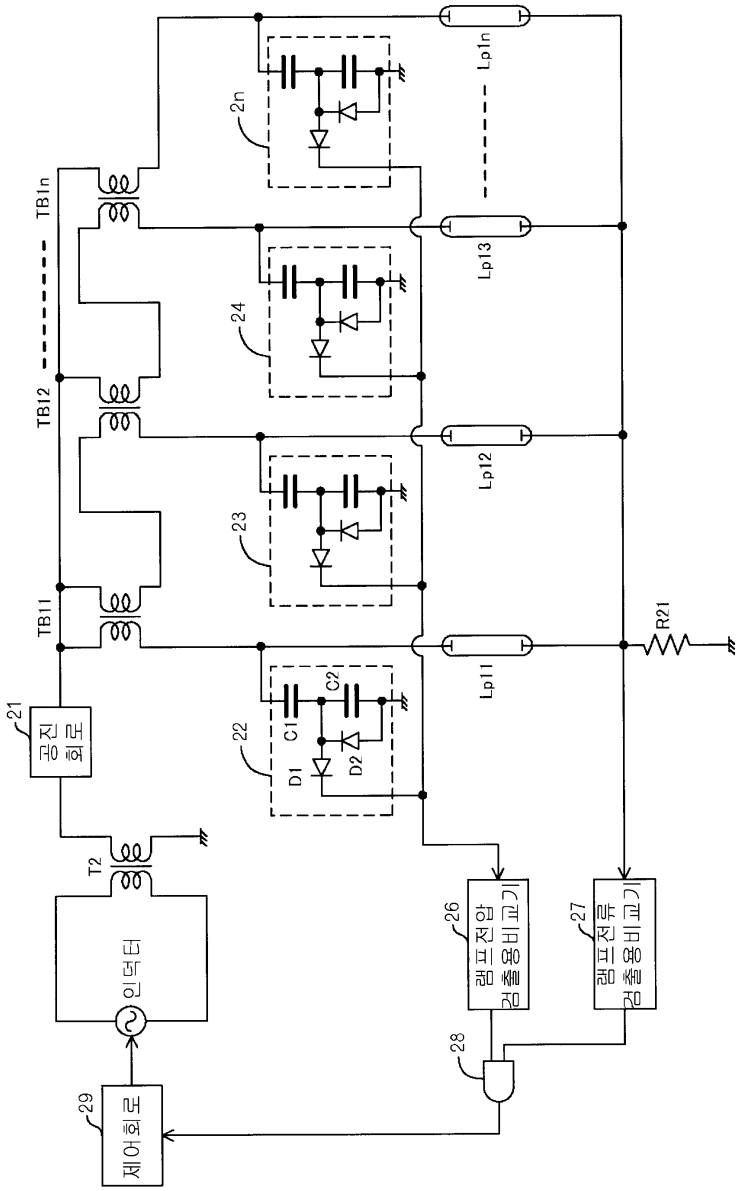
도면5


17
TB1a
TB1b
인덕터
T1
V1
VMT
10
분압 및 정류회로
Lp1
Lp2
분압 및 정류회로
11
15
16
13
131
과전압 제한회로
132
S1
R1
정류 회로
12
144
141
14
삼각파 생성기
142
143
정전류 제어회로

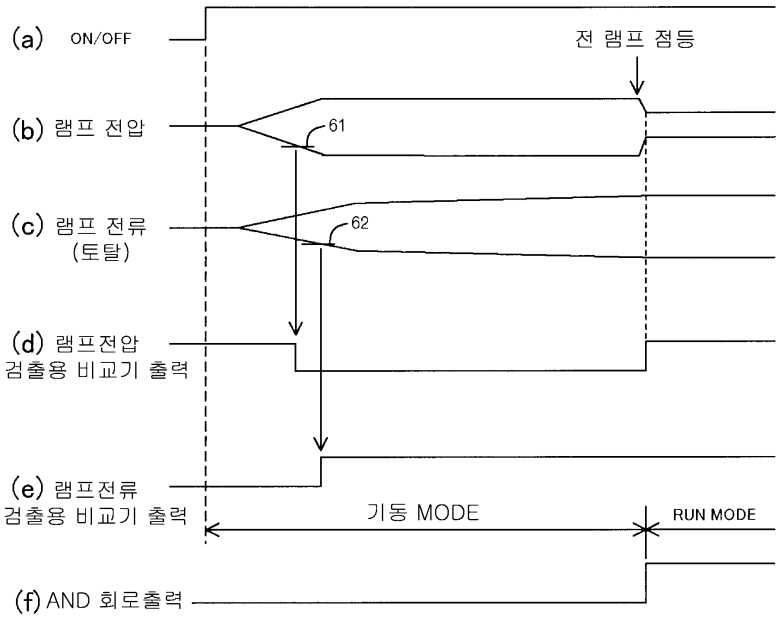
도면6


TB1c
TB1d
VB1
20a
VB2
20b
인덕터
T1
V1
VMT
18
분압 및 정류회로
전압가산 회로
19
Lp1
Lp2
13
131
과전압 제한회로
132
S1
R1
정류 회로
12
144
141
14
삼각파 생성기
142
143
정전류 제어회로

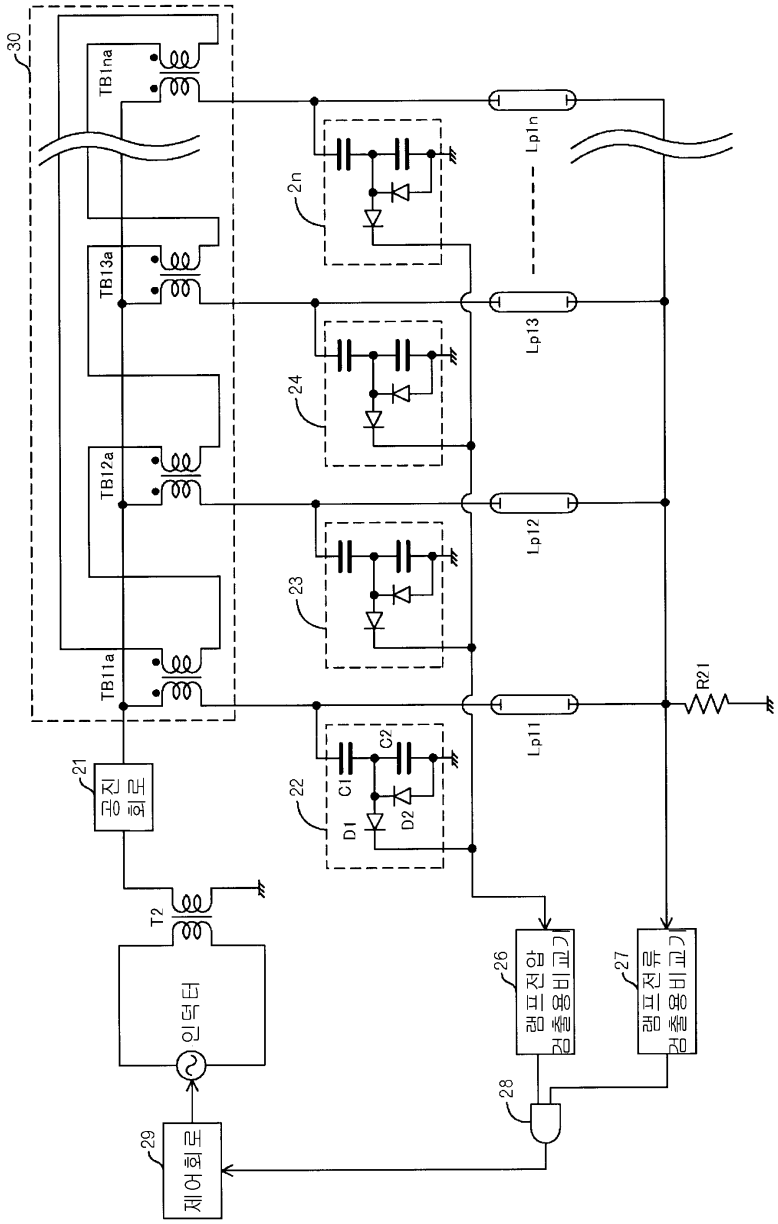
도면7


Lp1n
2n
TB1n
Lp13
24
TB12
Lp12
23
TB11
Lp11
R21
C2
C1
22
D1
D2
21
공진 회로
T2
인덕터
26
램프전압 검출용비교기
27
램프전류 검출용비교기
28
29
제어회로

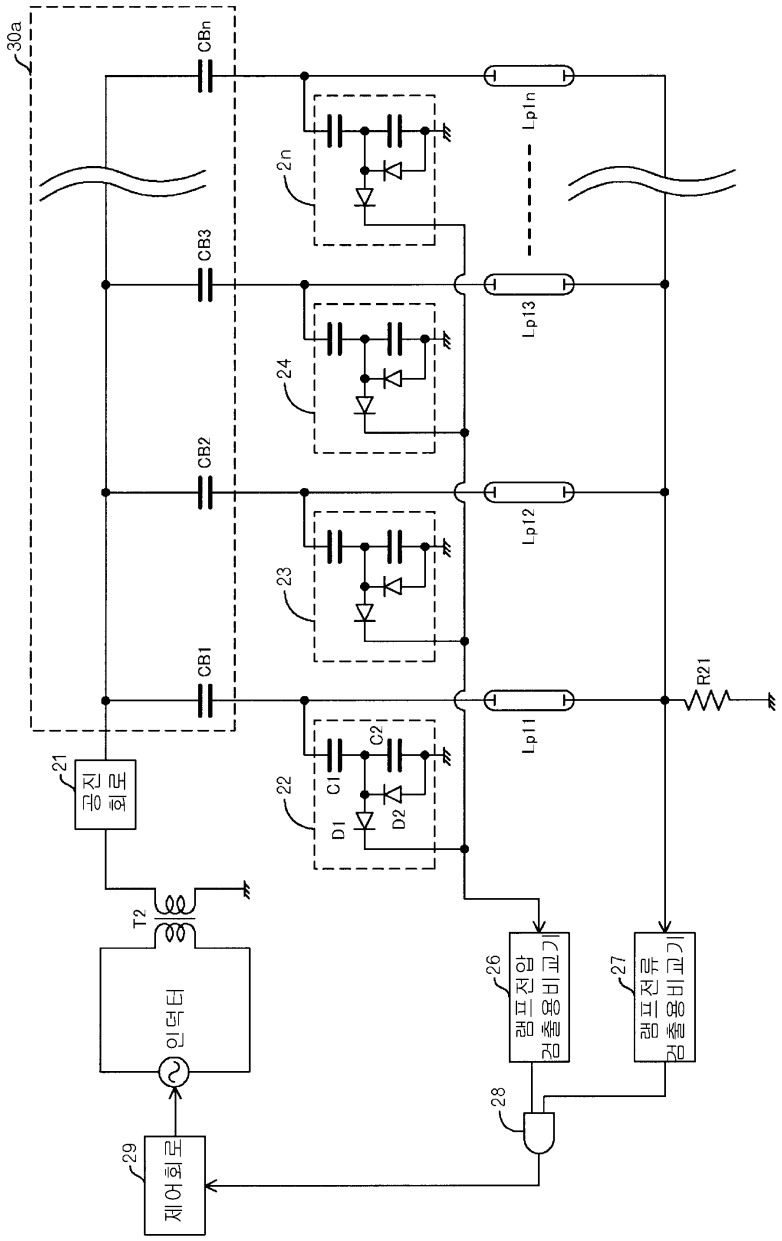
도면8


(a) ON/OFF
전 램프 점등
(b) 램프 전압
61
(c) 램프 전류
(토탈)
62
(d) 램프전압
검출용 비교기 출력
(e) 램프전류
검출용 비교기 출력
기동 MODE
RUN MODE
(f) AND 회로출력

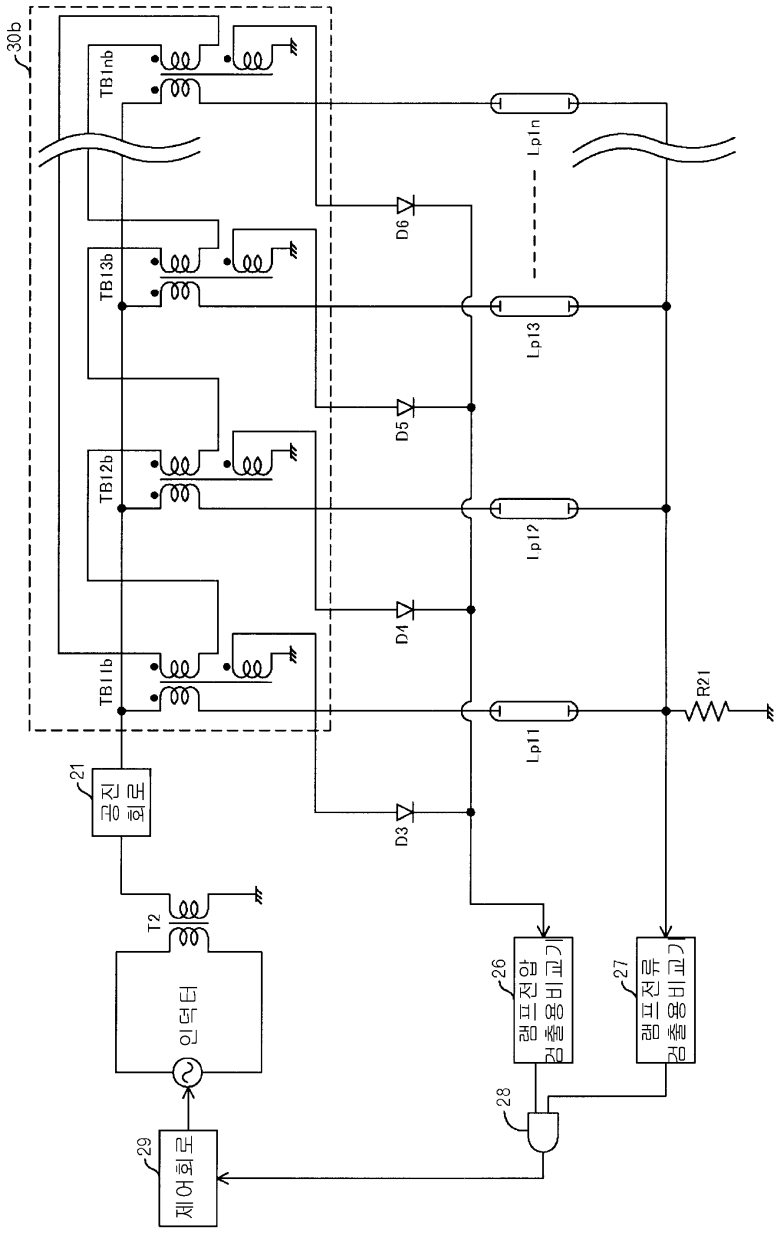
도면9


30
TB1na
TB13a
TB12a
TB11a
2n
24
23
22
C1
C2
D1
D2
Lp1n
Lp13
Lp12
Lp11
R21
21
공진 회로
T2
인덕터
26
램프전압 검출용비교기
27
램프전류 검출용비교기
28
29
제어회로

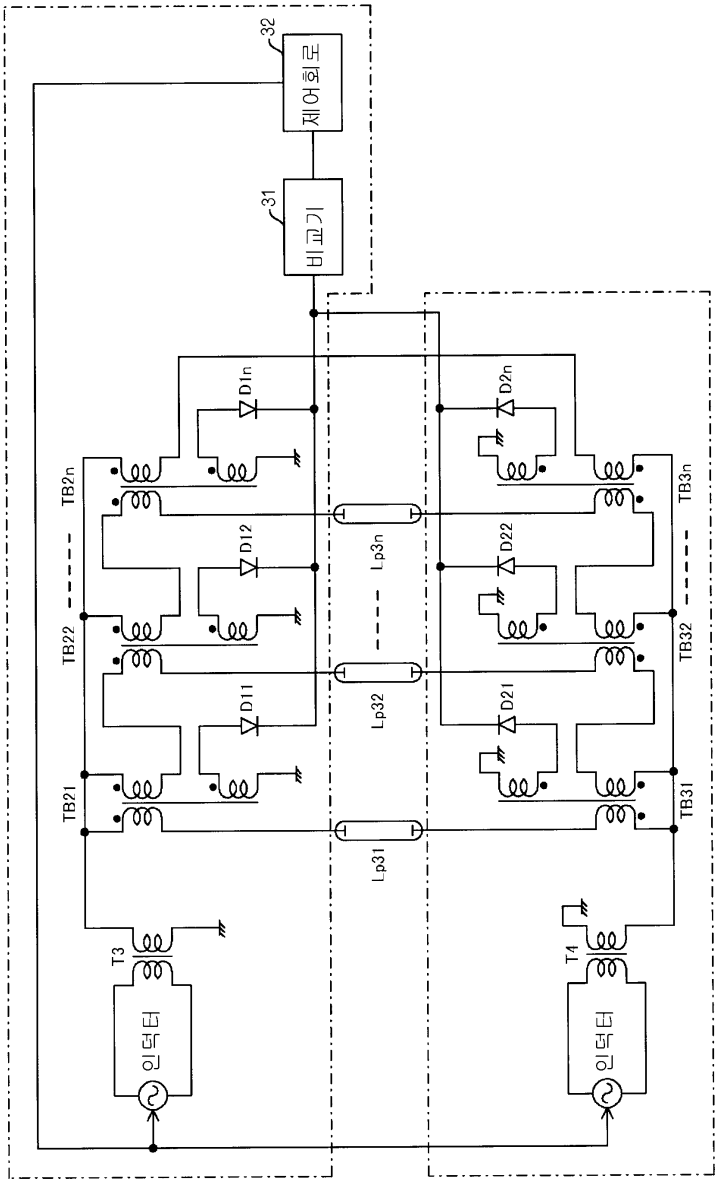
도면10


30a
CBn
CB3
CB2
CB1
2n
24
23
22
Lp1n
Lp13
Lp12
Lp11
R21
C1
C2
D1
D2
21
공진 회로
T2
인덕터
26
램프전압 검출용비교기
27
램프전류 검출용비교기
28
29
제어회로

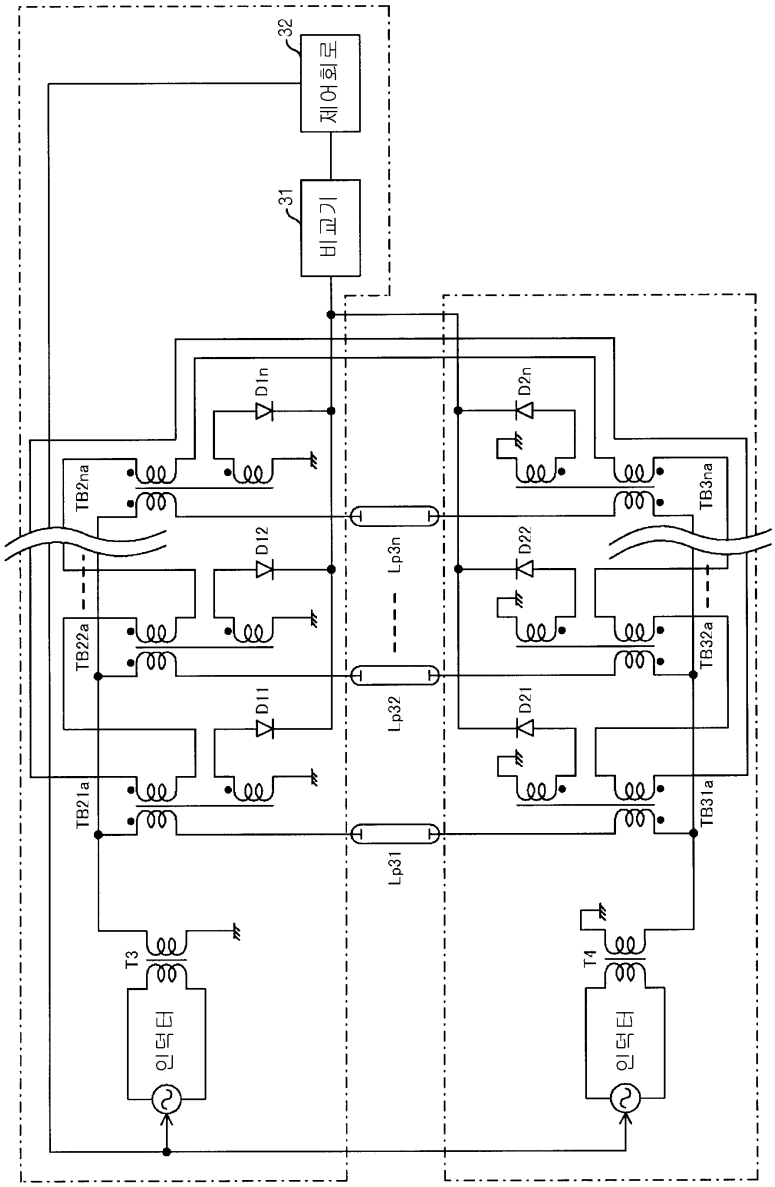
도면11


30b
TB1nb
TB13b
TB12b
TB11b
Lp1n
Lp13
Lp12
Lp11
D6
D5
D4
D3
R21
21
공진 회로
T2
인덕터
26
램프전압 검출용비교기
27
램프전류 검출용비교기
28
29
제어회로

도면12


32
제어회로
31
비교기
D1n
D2n
TB2n
TB3n
D12
D22
Lp3n
TB22
TB32
D11
D21
Lp32
TB21
TB31
Lp31
T3
T4
인덕터
인덕터

도면13


32
제어회로
31
비교기
D1n
D2n
TB2na
TB3na
Lp3n
D12
D22
TB22a
TB32a
Lp32
D11
D21
TB21a
TB31a
Lp31
T3
T4
인덕터
인덕터