



(12)

Veröffentlichung

der internationalen Anmeldung mit der
(87) Veröffentlichungs-Nr.: **WO 2024/029429**
in der deutschen Übersetzung (Art. III § 8 Abs. 2
IntPatÜbkG)

(51) Int Cl.: **H10D 30/67 (2025.01)**

(21) Deutsches Aktenzeichen: **11 2023 002 495.2**

(86) PCT-Aktenzeichen: **PCT/JP2023/027457**

(86) PCT-Anmeldetag: **26.07.2023**

(87) PCT-Veröffentlichungstag: **08.02.2024**

(43) Veröffentlichungstag der PCT Anmeldung
in deutscher Übersetzung: **10.04.2025**

(30) Unionspriorität:
2022-122911 01.08.2022 JP

(71) Anmelder:
**IDEMITSU KOSAN CO., LTD., Tokyo, JP; Japan
Display Inc., Tokyo, JP**

(74) Vertreter:
**MERH-IP Matias Erny Reichl Hoffmann
Patentanwälte PartG mbB, 80336 München, DE**

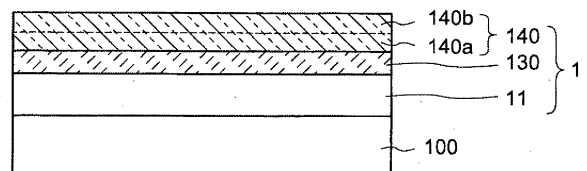
(72) Erfinder:
**Watakabe, Hajime, Tokyo, JP; Tsubuku, Masashi,
Tokyo, JP; Sasaki, Toshinari, Tokyo, JP; Tamaru,
Takaya, Tokyo, JP; Kawashima, Emi, Tokyo, JP;
Tsuruma, Yuki, Tokyo, JP; Sasaki, Daichi, Tokyo,
JP**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **LAMINIERTER STRUKTUR UND DÜNNSCICHTTRANSISTOR**

(57) Zusammenfassung: Die laminierte Struktur weist eine Basisisolierschicht, eine auf der Basisisolierschicht angeordnete Metalloxidschicht und eine in Kontakt mit der Metalloxidschicht angeordnete Oxidhalbleiterschicht auf, und die Oxidhalbleiterschicht weist einen ersten Bereich auf, in dem das gleiche Metallelement wie das in der Metalloxidschicht enthaltene Metallelement den Konzentrationsgradienten aufweist, und der Konzentrationsgradient des Metallelements nimmt zu, wenn es sich der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht nähert.



Beschreibung

TECHNISCHES GEBIET

[0001] Eine Ausführungsform der vorliegenden Erfindung bezieht sich auf eine laminierte Struktur, die eine Oxidhalbleiterschicht mit einer polykristallinen Struktur enthält. Darüber hinaus bezieht sich eine Ausführungsform der vorliegenden Erfindung auf einen Dünnschichttransistor, der die laminierte Struktur enthält.

TECHNISCHER HINTERGRUND

[0002] In den letzten Jahren wurde ein Dünnschichttransistor entwickelt, der eine Oxidhalbleiterschicht als Kanal anstelle einer Silizium-Halbleiterschicht wie amorphes Silizium, Niedertemperatur-Polysilizium und einkristallines Silizium verwendet (siehe z. B. Patentliteratur 1 bis 6). Der Dünnschichttransistor mit einer solchen Oxidhalbleiterschicht kann ebenso wie ein Dünnschichttransistor mit einer amorphen Siliziumschicht in einem einfachen Struktur- und Niedertemperaturverfahren hergestellt werden. Darüber hinaus ist bekannt, dass der Dünnschichttransistor mit der Oxidhalbleiterschicht eine höhere Mobilität aufweist als der Dünnschichttransistor mit der amorphen Siliziumschicht.

ZITIERUNGEN

PATENTLITERATUR

Patentliteratur 1: Japanische offengelegte Patentveröffentlichung Nr. 2021-141338

Patentliteratur 2: Japanische offengelegte Patentveröffentlichung Nr. 2014-099601

Patentliteratur 3: Japanische offengelegte Patentveröffentlichung Nr. 2021-153196

Patentliteratur 4: Japanische offengelegte Patentveröffentlichung Nr. 2018-006730

Patentliteratur 5: Japanische offengelegte Patentveröffentlichung Nr. 2016-184771

Patentliteratur 6: Japanische offengelegte Patentveröffentlichung Nr. 2021-108405

ZUSAMMENFASSUNG DER ERFINDUNG

TECHNISCHES PROBLEM

[0003] Die Feldeffekt-Mobilität eines Dünnschichttransistors mit einer herkömmlichen Oxidhalbleiterschicht ist jedoch nicht so hoch, selbst wenn eine Oxidhalbleiterschicht mit Kristallinität verwendet wird. Aus diesem Grund ist es wünschenswert, die Kristallstruktur der in dem Dünnschichttransistor verwendeten Oxidhalbleiterschicht zu verbessern und die Feldeffekt-Mobilität des Dünnschichttransistors zu erhöhen.

[0004] In Anbetracht der obigen Ausführungen besteht ein Ziel einer Ausführungsform der vorliegenden Erfindung darin, eine neuartige laminierte Struktur bereitzustellen, die die Oxidhalbleiterschicht mit einer polykristallinen Struktur enthält. Ein weiteres Ziel ist die Bereitstellung eines Dünnschichttransistors mit laminierter Struktur.

LÖSUNG DES PROBLEMS

[0005] Eine laminierte Struktur gemäß einer Ausführungsform der vorliegenden Erfindung umfasst eine Basisolierschicht, eine Metalloxidschicht, die auf der Basisolierschicht angeordnet ist, und eine Oxid-Halbleiterschicht, die in Kontakt mit der Metalloxidschicht steht und eine polykristalline Struktur aufweist, wobei die Oxidhalbleiterschicht einen ersten Bereich umfasst, in dem das gleiche Metallelement wie das in der Metalloxidschicht enthaltene Metallelement den Konzentrationsgradienten aufweist, und der Konzentrationsgradient der Metalloxidschicht zunimmt, wenn er sich der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht nähert.

[0006] Ein Dünnschichttransistor gemäß einer Ausführungsform der vorliegenden Erfindung umfasst eine Gate-Isolierschicht, die auf der Oxidhalbleiterschicht angeordnet ist, und eine Gate-Elektrode, die auf der Gate-Isolierschicht so angeordnet ist, dass sie zumindest einen Teil der Oxidhalbleiterschicht überlappt.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[Fig. 1] Schematische Darstellung einer laminierten Struktur gemäß einer Ausführungsform der vorliegenden Erfindung.

[Fig. 2] Eine Querschnittsansicht, die einen Umriss eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 3] Eine Querschnittsansicht, die einen Umriss eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 4] Ein Flussdiagramm, das ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 5] Eine Querschnittsansicht zeigt ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung.

[Fig. 6] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 7] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 8] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 9] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 10] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 11] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 12] Eine Querschnittsansicht, die ein Verfahren zur Herstellung eines Dünnschichttransistors gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[Fig. 13] Schematische Darstellung einer elektronischen Vorrichtung gemäß einer Ausführungsform der vorliegenden Erfindung.

[Fig. 14] Ein STEM-Bild in der Nähe eines Kanalbereichs eines Dünnschichttransistors aus Beispiel A.

[Fig. 15] Ein STEM-Bild in der Nähe eines Source-Bereichs eines Dünnschichttransistors aus Beispiel A.

[Fig. 16] Ein STEM-Bild in der Nähe eines Kanalbereichs eines Dünnschichttransistors aus Vergleichsbeispiel A.

[Fig. 17] Ein STEM-Bild in der Nähe eines Source-Bereichs eines Dünnschichttransistors aus Vergleichsbeispiel A.

[Fig. 18] Die Ergebnisse der EDX-Analyse von Al in der Nähe eines Kanalbereichs eines Dünnschichttransistors in Beispiel A.

[Fig. 19] Die Ergebnisse der EDX-Analyse von Al in der Nähe des Source-Bereichs eines Dünnschichttransistors in Beispiel A.

[Fig. 20] Ein Diagramm, das durch Anpassung eines Profils von Al, das durch eine EDX-Analyse in einem Kanalbereich von Beispiel A erhalten wurde, mit einer Gauß-Funktion erhalten wurde.

[Fig. 21] Ein Diagramm, das durch Anpassung eines Profils von Al, das durch eine EDX-Analyse in einer Quellregion von Beispiel A erhalten wurde, mit einer Gauß-Funktion erhalten wurde.

[Fig. 22] Ein Diagramm, das durch Anpassung eines Profils von Al, das durch eine EDX-Analyse in einem Kanalbereich von Beispiel A erhalten wurde, mit einer komplementären Fehlerfunktion erhalten wurde.

[Fig. 23] Ein Diagramm, das durch Anpassen eines Profils von Al, das durch eine EDX-Analyse in einer Quellregion von Beispiel A erhalten wurde, mit einer komplementären Fehlerfunktion erhalten wurde.

[Fig. 24] Ein Diagramm, das durch Anpassen eines Profils von Al, das durch eine EDX-Analyse in einer Kanalregion von Beispiel A erhalten wurde, mit einer Lorentz-Funktion erhalten wurde.

[Fig. 25] Ein Diagramm, das durch Anpassung eines Profils von Al, das durch eine EDX-Analyse in einer Quellregion von Beispiel A erhalten wurde, mit einer Lorentz-Funktion erhalten wurde.

[Fig. 26] Die Ergebnisse der EDX-Analyse von In in einem Kanalbereich eines Dünnschichttransistors aus Beispiel A.

[Fig. 27] Die Ergebnisse der EDX-Analyse von In in der Nähe des Source-Bereichs eines Dünnschichttransistors aus Beispiel A.

BESCHREIBUNG DER AUSFÜHRUNGSFORMEN

[0007] Nachfolgend werden Ausführungsformen der vorliegenden Erfindung unter Bezugnahme auf die Zeichnungen beschrieben. Die folgende Offenbarung ist lediglich ein Beispiel. Eine Konfiguration, die von einer fachkundigen Person auf dem Gebiet der Technik durch geeignete Änderung der Konfiguration der Ausführungsform unter Beibehaltung des Kerns der Erfindung leicht erdacht werden kann, ist natürlich im Rahmen der vorliegenden Erfindung enthalten. Um die Beschreibung klarer zu machen, können die Zeichnungen schematisch die Breite, Dicke, Form und dergleichen der einzelnen Teile im Vergleich zu einer tatsächlichen Ausführungsform zeigen. Die dargestellten Formen sind jedoch lediglich Beispiele und schränken die Auslegung der vorliegenden Erfindung nicht ein. In der vorliegenden Beschreibung und den Zeichnungen sind die gleichen Bezugszeichen für Struktur ähnlich denen, die oben in Bezug auf die oben beschriebenen Zeichnungen beschrieben, und detaillierte Beschreibung davon kann gegebenenfalls weggelassen werden.

[0008] In der vorliegenden Beschreibung wird eine Richtung von einem Substrat zu einer Oxidhalbleiterschicht als „oben“ oder „oberhalb“ bezeichnet. Umgekehrt wird eine Richtung von der Oxidhalbleiterschicht zum Substrat als „unten“ oder „unterhalb“ bezeichnet. Obwohl der Ausdruck „oben“ oder „unten“ für die Beschreibung zur Vereinfachung der Erklärung verwendet wird, können beispielsweise das Substrat und die Oxidhalbleiterschicht so angeordnet sein, dass die Beziehung zwischen „oben“ und „unten“ anders als in den Zeichnungen dargestellt ist. In der folgenden Erläuterung beschreibt beispielsweise der Ausdruck „Oxidhalbleiterschicht auf einem Substrat“ lediglich die obere und untere Beziehung zwischen dem Substrat und der Oxidhalbleiterschicht wie oben beschrieben, und ein weiteres Element kann zwischen dem Substrat und der Oxidhalbleiterschicht angeordnet sein. Oben oder unten" bedeutet eine Stapelreihenfolge in einer Struktur, in der eine Vielzahl von Schichten gestapelt ist, und kann eine Positionsbeziehung sein, in der ein Transistor und eine Pixelelektrode einander in einer Draufsicht nicht überlappen, wenn die Pixelelektrode über dem Transistor liegt. Andererseits bedeutet es, wenn es als Pixelelektrode vertikal über dem Transistor ausgedrückt wird, eine Positionsbeziehung, in der sich der Transistor und die Pixelelektrode in einer Draufsicht überlappen.

[0009] In der vorliegenden Beschreibung können die Begriffe „Film“ und „Schicht“ beliebig miteinander vertauscht werden.

[0010] Als „Halbleiterbauelement“ wird jedes Gerät bezeichnet, das durch die Nutzung von Halbleitereigenschaften funktionieren kann. Der Transistor und eine Halbleiterschaltung sind eine Form des Halbleiterbauelements. Bei dem Halbleiterbauelement kann es sich beispielsweise um eine integrierte Schaltung (IC) wie ein Anzeigegerät oder eine Mikroprozessoreinheit (MPU) oder um einen Transistor in einer Speicherschaltung handeln.

[0011] Der Begriff „Anzeigevorrichtung“ bezieht sich auf eine Struktur, die ein Bild mithilfe einer elektrooptischen Schicht anzeigt. Der Begriff Anzeigevorrichtung kann sich beispielsweise auf eine Anzeigetafel beziehen, die die elektrooptische Schicht enthält, oder auf eine Struktur mit anderen optischen Elementen (z. B. ein polarisiertes Element, eine Hintergrundbeleuchtung, ein Berührungsfeld usw.), die an einer Anzeigezelle angebracht ist. Die „elektrooptische Schicht“ kann eine Flüssigkristallschicht, eine Elektrolumineszenzschicht (EL), eine elektrochrome Schicht (EC) und eine elektrophoretische Schicht umfassen, es sei denn, es gibt keine technischen Widersprüche. Daher wird in Bezug auf die später beschriebenen Ausführungsformen zwar eine Flüssigkristall-Anzeigevorrichtung mit einer Flüssigkristallschicht und eine organische EL-Anzeigevorrichtung mit einer organischen EL-Schicht beispielhaft beschrieben, doch kann die Struktur gemäß der Ausführungsform auch auf eine Anzeigevorrichtung mit den anderen oben beschriebenen elektrooptischen Schichten angewendet werden.

[0012] In der vorliegenden Beschreibung schließen die Ausdrücke „ α umfasst A, B oder C“, „ α umfasst eines der Elemente A, B und C“ und „ α umfasst eines der Elemente aus der Gruppe , die aus A, B und C besteht“ den Fall nicht aus, dass α eine Vielzahl von Kombinationen von A bis C umfasst, sofern nicht anders angegeben. Außerdem schließen diese Ausdrücke den Fall nicht aus, dass α andere Elemente enthält.

[0013] Darüber hinaus können die folgenden Ausführungsformen miteinander kombiniert werden, sofern kein technischer Widerspruch besteht.

[Erste Ausführungsform]

[0014] Eine laminierte Struktur 1 gemäß einer Ausführungsform der vorliegenden Erfindung wird unter Bezugnahme auf **Fig. 1** beschrieben.

[0015] Die laminierte Struktur 1 gemäß einer Ausführungsform der vorliegenden Erfindung umfasst eine Basisisolierschicht 11, die auf einem Substrat 100 angeordnet ist, eine Metalloxidschicht 130 (MO: Metal Oxide), die auf der Basisisolierschicht 11 angeordnet ist, und eine Oxidhalbleiterschicht 140 (OS: Oxide Semiconductor), die in Kontakt mit der Metalloxidschicht 130 angeordnet ist.

[0016] Als Substrat 100 wird ein starres, lichtdurchlässiges Substrat wie ein Glassubstrat, ein Quarzsubstrat, ein Saphirsubstrat oder ähnliches verwendet. Wenn das Substrat 100 flexibel sein muss, wird ein harzhaltiges Substrat wie ein Polyimidsubstrat, ein Acrylsubstrat, ein Siloxansubstrat oder ein Fluorharzsubstrat als Substrat 100 verwendet. Wenn ein harzhaltiges Substrat als Substrat 100 verwendet wird, kann eine Verunreinigung in das Harz eingebracht werden, um die Wärmebeständigkeit des Substrats 100 zu verbessern.

[0017] Als Basisisolierschicht 11 wird ein allgemeines Isoliermaterial verwendet. Beispielsweise wird eine anorganische Isolierschicht wie Siliziumoxid (SiO_x), Siliziumoxynitrid (SiO_xN_y), Siliziumnitrid (SiN_x) oder Siliziumnitridoxid (SiN_xO_y) oder ein laminiertes Film davon als diese Isolierschichten verwendet. Die Dicke der Basisisolierschicht 11 beträgt beispielsweise 50 nm oder mehr und 300 nm oder weniger, 60 nm oder mehr und 200 nm oder weniger, oder 70 nm oder mehr und 150 nm oder weniger.

[0018] Darüber hinaus handelt es sich bei der oben genannten SiO_xN_y um eine Silizium- und Aluminiumverbindung, die einen geringeren Anteil ($x > y$) an Stickstoff (N) als an Sauerstoff (O) enthält. SiN_xO_y ist eine Siliziumverbindung, die einen geringeren Anteil ($x > y$) an Sauerstoff als an Stickstoff enthält.

[0019] Ein in der Metalloxidschicht 130 enthaltenes Metallelement ist vorzugsweise ein Metallelement, das eine Erweiterung der Bandlücke der Oxidhalbleiterschicht 140 bewirkt. Insbesondere wird ein Metalloxid mit einer Bandlücke von 4.0 eV oder mehr bevorzugt, und ein oder mehrere Metallelemente, die aus Aluminium (Al), Magnesium (Mg), Calcium (Ca), Scandium (Sc), Gallium (Ga), Germanium (Ge), Strontium (Sr), Nickel (Ni), Tantal (Ta), Yttrium (Y), Zirkonium (Zr), Barium (Ba), Hafnium (Hf), Kobalt (Co) und Elementen auf Lanthanoidbasis ausgewählt sind, werden als ein Beispiel für das Metallelement verwendet. Als Metalloxidschicht 130 kann zum Beispiel eine Metalloxidschicht verwendet werden, die Aluminium als Hauptbestandteil enthält. Als Metalloxidschicht, die Aluminium als Hauptbestandteil enthält, wird zum Beispiel eine anorganische Isolierschicht wie Aluminiumoxid (AlO_x), Aluminiumoxynitrid (AlO_xN_y), Aluminiumnitridoxid (AlN_xO_y) und Aluminiumnitrid (AlN_x) verwendet. Die „Metalloxidschicht, die Aluminium als Hauptbestandteil enthält“ bedeutet, dass der Anteil von Aluminium in der Metalloxidschicht 130 1% oder mehr der gesamten Metalloxidschicht 130 beträgt. Der Anteil des in der Metalloxidschicht 130 enthaltenen Aluminiums kann 5 % oder mehr und 70 % oder weniger, 10 % oder mehr und 60 % oder weniger, oder 30 % oder mehr und 50 % oder weniger der gesamten Metalloxidschicht 130 betragen. Das Verhältnis kann ein Massenverhältnis oder ein Gewichtsverhältnis sein. Beispielsweise beträgt die Dicke der Metalloxidschicht 130 1 nm oder mehr und 100 nm oder weniger, 1 nm oder mehr und 50 nm oder weniger, 1 nm oder mehr und 30 nm oder weniger, oder 1 nm oder mehr und 10 nm oder weniger.

[0020] Die Oxidhalbleiterschicht 140 enthält Indium (In) und mindestens ein oder mehrere Metallelemente (M) außer Indium. Das Zusammensetzungsverhältnis einer Oxidhalbleiterschicht ist vorzugsweise so, dass das Atomverhältnis von Indium und dem mindestens einen Metallelement der Formel (1) entspricht. Mit anderen Worten, der Anteil von Indium an den gesamten Metallelementen in der Oxidhalbleiterschicht beträgt vorzugsweise 50 % oder mehr. Durch die Erhöhung des Indiumanteils kann eine Oxidhalbleiterschicht mit Kristallinität gebildet werden. Darüber hinaus weist die Kristallstruktur der Oxidhalbleiterschicht vorzugsweise eine Struktur vom Bixbyit-Typ auf. Durch Erhöhung des Indiumanteils kann eine Oxidhalbleiterschicht mit einer Struktur vom Bixbyit-Typ gebildet werden.

[Formel 1]

$$0.01 < \frac{[M]}{[In] + [M]} < 0.5 \quad (1)$$

[0021] Außerdem ist das andere Metallelement als Indium nicht auf eine Art von Metallelement beschränkt. Andere Elemente als Indium können mehrere Arten von Metallelementen umfassen.

[0022] Obwohl ein detailliertes Verfahren zur Herstellung der Oxidhalbleiterschicht 140 später beschrieben wird, kann ein Film durch ein Sputterverfahren unter Verwendung eines Sputtertargets aus einem Oxidhalbleiter gebildet werden. Die Zusammensetzung der durch Sputtern abgeschiedenen Oxidhalbleiterschicht hängt von der Zusammensetzung des Sputtertargets ab. Durch die Verwendung des Sputtertargets mit der oben beschriebenen Zusammensetzung ist es möglich, eine Oxidhalbleiterschicht ohne Abweichung der Zusammensetzung des Metallelements durch Sputtern zu bilden. Daher kann die Zusammensetzung des Metallelements (z. B. Indium und ein anderes Metallelement) der Oxidhalbleiterschicht der Zusammensetzung des Metallelements des Sputtertargets entsprechen. Beispielsweise kann die Zusammensetzung des Metallelements der Oxidhalbleiterschicht auf der Grundlage der Zusammensetzung des Metallelements des Sputtertargets festgelegt werden. Da der in der Oxidhalbleiterschicht enthaltene Sauerstoff je nach den Bedingungen des Sputterprozesses variiert, ist dies in diesem Fall nicht der Fall.

[0023] Darüber hinaus kann die Zusammensetzung des Metallelements der Oxidhalbleiterschicht 140 auch mit Hilfe einer Fluoreszenz-Röntgenanalyse oder einer Elektronensonden-Mikroanalyse (EPMA) und ähnlichem bestimmt werden. Da die Oxidhalbleiterschicht 140 eine polykristalline Struktur aufweist, kann die Zusammensetzung der Oxidhalbleiterschicht 140 auch mit Hilfe einer Röntgenbeugungsmethode (XRD) bestimmt werden. Insbesondere kann die Zusammensetzung des Metallelements der Oxidhalbleiterschicht 140 auf der Grundlage der Kristallstruktur und der Gitterkonstante der Oxidhalbleiterschicht 140, die durch das XRD-Verfahren ermittelt wurden, bestimmt werden.

[0024] Die Oxidhalbleiterschicht 140 gemäß der vorliegenden Ausführungsform hat eine polykristalline Struktur, die eine Vielzahl von Kristallkörnern enthält. Obwohl Einzelheiten später beschrieben werden, ist es möglich, die Oxidhalbleiterschicht 140 mit einer neuen polykristallinen Struktur auszubilden, die sich von der herkömmlichen Struktur unterscheidet, indem eine Poly-OS-Technik (polykristalliner Oxid-Halbleiter) verwendet wird. Daher kann in der folgenden Beschreibung zur Unterscheidung von der Oxidhalbleiterschicht 140 mit der herkömmlichen polykristallinen Struktur die Oxidhalbleiterschicht 140 mit der polykristallinen Struktur gemäß der vorliegenden Ausführungsform als Poly-OS-Film bezeichnet werden.

[0025] Die kristalline Struktur des Poly-OS-Films ist nicht besonders begrenzt, umfasst aber vorzugsweise eine Struktur vom Bixbyit-Typ. Die Kristallstruktur des Poly-OS-Films kann mit Hilfe der XRD-Methode oder einer Elektronenbeugungsmethode bestimmt werden. Wie oben beschrieben, kann durch Erhöhung des Indiumanteils in der Oxidhalbleiterschicht 140 der Poly-OS-Film mit der Bixbyit-Struktur gebildet werden.

[0026] In der vorliegenden Ausführungsform steht die Oxidhalbleiterschicht 140 in Kontakt mit der Metalloxidschicht 130. Daher kann die Oxidhalbleiterschicht 140 ein von der Metalloxidschicht 130 abgeleitetes Metallelement enthalten. Das heißt, die Oxidhalbleiterschicht 140 kann das gleiche Metallelement enthalten wie das in der Metalloxidschicht 130 enthaltene Metallelement. In diesem Fall ist es vorteilhaft, dass die Oxidhalbleiterschicht 140 einen Bereich 140a aufweist, in dem das in der Metalloxidschicht 130 enthaltene Metallelement einen Konzentrationsgradienten aufweist, und der Konzentrationsgradient des Metallelements in Richtung der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 zunimmt.

[0027] Wie oben beschrieben, handelt es sich bei dem in der Metalloxidschicht 130 enthaltenen Metallelement um ein Metallelement mit einer die Bandlücke erweiternden Wirkung. Beispielsweise wird ein Metalloxid mit einer Bandlücke von 4.0 eV oder mehr vorzugsweise für die Metalloxidschicht 130 verwendet, und ein oder mehrere Metallelemente, ausgewählt aus Aluminium (Al), Magnesium (Mg), Calcium (Ca), Scandium (Sc), Gallium (Ga), Germanium (Ge), Strontium (Sr), Nickel (Ni), Tantal (Ta), Yttrium (Y), Zirkonium (Zr), Barium (Ba), Hafnium (Hf), Kobalt (Co) und Elemente auf Lanthanoidbasis werden unter als Beispiel für ein Metallelement verwendet. Wenn das in der Metalloxidschicht 130 enthaltene Metallelement in die Oxidhalbleiterschicht 140 diffundiert, wird die Bandlücke in dem Bereich 140a, in dem das Metallelement diffundiert ist, vergrößert. Infolgedessen wird der Bereich 140a, in dem das Metallelement in die Oxidhalbleiterschicht 140 diffundiert ist, zu einem Bereich, der wie ein Isolator wirkt.

[0028] Die Oxidhalbleiterschicht 140 hat eine Dicke von mindestens 15 nm oder mehr, und der Bereich 140a ist ein Bereich, der weniger als 14 nm von der Grenzfläche mit der Metalloxidschicht 130 in Richtung der Dicke der Oxidhalbleiterschicht 140 entfernt ist.

[0029] Die Oxidhalbleiterschicht 140 hat eine Dicke von mindestens 15 nm oder mehr und die Oxidhalbleiterschicht 140, die keinen Konzentrationsgradienten von Metallelementen auf der Seite aufweist, die die Metalloxidschicht 130 nicht berührt, und der Bereich 140b steht in Kontakt mit dem Bereich 140a und hat eine Dicke von 1 nm oder mehr in der Dickenrichtung der Oxidhalbleiterschicht 140. Mit anderen Worten ist der Bereich 140b von der Oberfläche der Oxidhalbleiterschicht 140 bis zum Bereich 140a ein Bereich, in dem das Metallelement keinen Konzentrationsgradienten aufweist.

[0030] Die Konzentration des in der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 enthaltenen Metallelements kann beispielsweise durch energiedispersive Röntgenspektroskopie (EDX) oder Sekundärionen-Massenspektrometrie (SIMS) und dergleichen bestätigt werden. Das durch EDX-Spektrometrie erhaltene Konzentrationsprofil des Metallelements kann die Dicke der Oxidhalbleiterschicht 140 in dem Bereich 140a mit dem Konzentrationsgradienten des Metallelements bestätigen.

[0031] Der Konzentrationsgradient in Richtung der Schichtdicke des in der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 enthaltenen Metallelements kann mittels TEM-EDX wie folgt bewertet werden.

[0032] Zunächst wird die laminierte Struktur oder ein TFT bei einer Beschleunigungsspannung von 20 kV bis 30 kV mit einem zusammengesetzten Strahlverarbeitungs- und Beobachtungsgerät (JIB-4700F, hergestellt von JEOL Ltd.) fokussiert (FIB) und dann wird eine Dünnschichtprobe für die Beobachtung eines TEM-Querschnitts durch eine Mikroabtastmethode bei einer Beschleunigungsspannung von 40 kV mit einem fokussierten Ionenstrahlverarbeitungs- und Beobachtungsgerät (FIB) (FB-2100, hergestellt von Hitachi High-Tech Corporation.) aufgenommen.

[0033] Die Dünnschichtprobe für die Beobachtung des TEM-Querschnitts wird als Dünnschicht hergestellt, die den gesamten Bereich der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 in Richtung der Schichtdicke umfasst.

[0034] Als nächstes wird ein TEM-Querschnitt der Dünnschichtprobe zur Beobachtung des TEM-Querschnitts betrachtet und eine Gate-Isolierschicht 120, die Metalloxidschicht 130, die Oxidhalbleiterschicht 140 und eine Gate-Isolierschicht 150 werden einer EDX-Linienanalyse in Dickenrichtung unterzogen.

[0035] Die EDX-Analyse wird mit einem energiedispersiven Röntgenanalysator („JED-2300T“, hergestellt von JEOL Ltd.) unter den folgenden Bedingungen durchgeführt .

Beschleunigungsspannung: 200 kV

Messmodus: STEM-Modus

Punktdurchmesser: 0,16 nm

Messintervall: 1 nm

[0036] Die EDX-Analyse wertet den Konzentrationsgradienten des Metallelements in Richtung der Schichtdicke aus, indem sie die EDX-Linienanalyse durchführt, indem sie alle Bestandteile der Gate-Isolierschicht 120, der Metalloxidschicht 130, der Oxidhalbleiterschicht 140 und der Gate-Isolierschicht 150 auswählt, die von der Vorrichtung zusätzlich zu In und Al als das zu detektierende Element detektiert werden können (detektierbares Element).

[0037] In diesem Fall kann die Dicke eines Bereichs in der Oxidhalbleiterschicht 140, in dem Al den Konzentrationsgradienten aufweist, mithilfe einer Anpassungsfunktion berechnet werden. Wie oben beschrieben, wird der Bereich 140a, in dem das Metallelement den Konzentrationsgradienten aufweist, durch Diffusion des Metallelements gebildet. Da die Diffusion des Metallelements in dem Bereich, in dem das Metallelement den Konzentrationsgradienten aufweist, als eine Gauß-Verteilung betrachtet wird, kann das Profil des Metallelements mit Hilfe einer Gauß-Funktion (Formel (2)) oder einer komplementären Fehlerfunktion (Formel (3)) angepasst werden.

[Formel 2]

$$f(x) = A \exp\left\{-\frac{(x-b)^2}{2c^2}\right\} \quad (2)$$

[Formel 3]

$$f(x) = A \operatorname{erfc}\left\{-\frac{(x-b)}{2c}\right\} \quad (3)$$

[0038] In Formel (2) und Formel (3) ist der Wert b ein Offset-Wert zum Einstellen der Position der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140, und der Wert c ist ein Skalenparameter. Darüber hinaus ist der Wert A die Konzentration des Metallelements an der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140. Die Dicke Δd der Oxid-Halbleiterschicht, die der Dicke Δd des Bereichs entspricht, in dem das Metallelement den Konzentrationsgradienten aufweist, kann auf der Grundlage des Werts c berechnet werden. Beispielsweise kann für die Gauß-Funktion ein Abstand, über den die Konzentration des Metallelements um etwa 99,7 % variiert, als $3c$ ausgedrückt werden. Das heißt, dass bei der Anpassung mit der Gauß-Funktion durch die Verwendung von $\Delta d = 3c$ der größte Teil von Δd in dem Bereich abgedeckt werden kann, in dem das Metallelement den Konzentrationsgradienten aufweist. Die komplementäre Fehlerfunktion ist ähnlich. Daher kann im Fall der Verwendung der Anpassungsfunktion die Dicke Δd in dem Bereich, in dem das Metallelement den Konzentrationsgradienten aufweist, als $\Delta d = 3c$ berechnet werden.

[0039] Die Anpassungsfunktion für das Konzentrationsprofil des Metallelements ist nicht auf die Gauß-Funktion und die komplementäre Fehlerfunktion beschränkt. Zum Beispiel kann eine Lorentz-Funktion (Formel (4)) als Anpassungsfunktion verwendet werden.

[Formel 4]

$$f(x) = A \frac{c^2}{(x-b)^2 + c^2} \quad (4)$$

[0040] In Formel (4) ist der Wert A die Konzentration des Metallelements an der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140, b ist ein Offset-Wert und c ist die Halbwertsbreite beim halben Maximum. In diesem Fall kann die Dicke Δd auch als $\Delta d = 3c$ berechnet werden.

[0041] Außerdem wirken nicht alle Dicken Δd des Bereichs mit dem Konzentrationsgradienten des Metallelements, der mit der Anpassungsfunktion berechnet wurde, wie ein Isolator. So wird beispielsweise ein Bereich mit einer Dicke, die c entspricht, zu einem Bereich, der wie ein Isolator wirkt. Das heißt, der Bereich mit der Dicke entsprechend c entspricht dem Bereich 140a, in dem das gleiche Metallelement wie das in der Metalloxidschicht 130 enthaltene Metallelement den Konzentrationsgradienten aufweist.

[0042] Die Oxidhalbleiterschicht 140 enthält Indium und mindestens ein Metallelement mit Ausnahme von Indium, und die Metalloxidschicht 130 hat einen Bereich, der Indium enthält.

[0043] Das in der Metalloxidschicht 130 enthaltene Indium weist einen Konzentrationsgradienten auf, der mit zunehmender Annäherung an die Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht 140 zunimmt.

[Zweite Ausführungsform]

[0044] Ein Dünnschichttransistor gemäß einer Ausführungsform der vorliegenden Erfindung wird unter Bezugnahme auf die **Fig. 2** bis **Fig. 3** beschrieben.

[1. Aufbau eines Dünnschichttransistors]

[0045] **Fig. 2** ist eine Querschnittsansicht, die einen Umriss eines Dünnschichttransistors 10 gemäß einer Ausführungsform der vorliegenden Erfindung zeigt. **Fig. 3** ist eine Draufsicht, die schematisch den Dünnschichttransistor 10 gemäß einer Ausführungsform der vorliegenden Erfindung zeigt.

[0046] Wie in **Fig. 2** dargestellt, ist der Dünnschichttransistor 10 auf einem Substrat 100 angeordnet. Der Dünnschichttransistor 10 umfasst eine Gate-Elektrode 105, die Gate-Isolierschichten 110 und 120, die Metalloxidschicht 130, die Oxidhalbleiterschicht 140, die Gate-Isolierschicht 150, eine Gate-Elektrode 160, Isolierschichten 170 und 180, eine Source-Elektrode 201 und eine Drain-Elektrode 203. Wenn die Source-Elektrode 201 und die Drain-Elektrode 203 nicht besonders voneinander unterschieden werden, können sie gemeinsam als Source/Drain-Elektrode 200 bezeichnet werden.

[0047] In der vorliegenden Ausführungsform entsprechen die Gate-Isolierschichten 110 und 120 der in **Fig. 1** dargestellten Basisisolierschicht 11, die Metalloxidschicht 130 der in **Fig. 1** dargestellten Metalloxidschicht 130 und die Oxidhalbleiterschicht 140 der in **Fig. 1** dargestellten Oxidhalbleiterschicht 140. Daher entspricht eine laminierte Struktur aus den Gate-Isolierschichten 110 und 120, der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 der in **Fig. 1** dargestellten laminierten Struktur 1. Daher weist die Oxidhalbleiterschicht 140 den Bereich 140a auf, in dem das gleiche Metallelement wie das in der Metalloxidschicht 130 enthaltene Metallelement den Konzentrationsgradienten aufweist, und der Konzentrationsgradient des Metallelements nimmt zu, wenn es sich der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht 140 nähert. In der vorliegenden Ausführungsform umfasst der Dünnschichttransistor 10 die laminierte Struktur 1.

[0048] Die Gate-Elektrode 105 ist auf dem Substrat 100 angeordnet. Die Gate-Isolierschicht 110 und die Gate-Isolierschicht 120 sind auf dem Substrat 100 und der Gate-Elektrode 105 angeordnet. Die Metalloxidschicht 130 ist auf der Gate-Isolierschicht 120 angeordnet. Die Metalloxidschicht 130 steht in Kontakt mit der Gate-Isolierschicht 120. Die Oxidhalbleiterschicht 140 ist auf der Metalloxidschicht 130 angeordnet. Die Oxidhalbleiterschicht 140 steht in Kontakt mit der Metalloxidschicht 130. Innerhalb der Hauptoberfläche der Oxidhalbleiterschicht 140 wird eine Oberfläche, die in Kontakt mit der Metalloxidschicht 130 steht, als untere Oberfläche 142 bezeichnet. Ein Ende der Metalloxidschicht 130 und ein Ende der Oxidhalbleiterschicht 140 fallen im Wesentlichen zusammen.

[0049] In dem Dünnschichttransistor 10 gemäß der vorliegenden Ausführungsform ist zwischen der Metalloxidschicht 130 und dem Substrat 100 keine Halbleiterschicht oder Oxidhalbleiterschicht angeordnet.

[0050] In **Fig. 2** sind die Seitenwände der Metalloxidschicht 130 und die Seitenwände der Oxidhalbleiterschicht 140 in einer geraden Linie angeordnet, aber die Konfiguration ist nicht darauf beschränkt. Der Winkel der Seitenwände der Metalloxidschicht 130 in Bezug auf die Hauptoberfläche des Substrats 100 kann sich von dem Winkel der Seitenwände der Oxidhalbleiterschicht 140 unterscheiden. Die Querschnittsformen der Seitenwände mindestens einer der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 können gekrümmt sein.

[0051] Die Gate-Elektrode 160 ist der Oxidhalbleiterschicht 140 zugewandt. Die Gate-Isolierschicht 150 ist zwischen der Oxidhalbleiterschicht 140 und der Gate-Elektrode 160 angeordnet. Die Gate-Isolierschicht 150 steht in Kontakt mit der Oxidhalbleiterschicht 140. Innerhalb der Hauptoberfläche der Oxidhalbleiterschicht 140 wird die Oberfläche, die in Kontakt mit der Gate-Isolierschicht 150 steht, als obere Oberfläche 141 bezeichnet. Eine Fläche zwischen der oberen Fläche 141 und der unteren Fläche 142 wird als Seitenfläche 143 bezeichnet. Die Isolierschichten 170 und 180 sind auf Gate-Isolierschicht 150 und der Gate-Elektrode 160 angeordnet. In den Isolierschichten 170 und 180 sind Öffnungen 171 und 173 angeordnet, die die Oxidhalbleiterschicht 140 freilegen. Die Source-Elektrode 201 ist so angeordnet, dass sie die Innenseite der Öffnung 171 ausfüllt. Die Source-Elektrode 201 steht in Kontakt mit der Oxidhalbleiterschicht 140 am Boden der Öffnung 171. Die Drain-Elektrode 203 ist so angeordnet, dass sie die Innenseite der Öffnung 173 ausfüllt. Die Drain-Elektrode 203 steht in Kontakt mit der Oxidhalbleiterschicht 140 am Boden der Öffnung 173.

[0052] Die Gate-Elektrode 105 hat eine Funktion als unteres Gate des Dünnschichttransistors 10 und eine Funktion als lichtabschirmende Schicht für die Oxidhalbleiterschicht 140. Die Gate-Isolierschicht 110 fungiert als Sperrschicht, die Verunreinigungen abschirmt, die vom Substrat 100 zur Oxidhalbleiterschicht 140 diffundieren. Die Gate-Isolierschichten 110 und 120 haben die Funktion einer Gate-Isolierschicht für das untere Gate. Die Metalloxidschicht 130 ist eine Schicht, die ein Metalloxid mit Aluminium als Hauptbestandteil enthält und nicht nur die Kristallinität der Oxidhalbleiterschicht 140 verbessert, sondern auch als Gassperrschicht zur Abschirmung von Gasen wie Sauerstoff und Wasserstoff dient.

[0053] Die Oxidhalbleiterschicht 140 ist in einen Source-Bereich S, einen Drain-Bereich D und einen Kanalbereich CH unterteilt. Der Kanalbereich CH ist ein Bereich der Oxidhalbleiterschicht 140, der sich senkrecht unter der Gate-Elektrode 160 befindet. Der Source-Bereich S ist ein Bereich Oxidhalbleiterschicht 140, der die Gate-Elektrode 160 nicht überlappt und näher an der Source-Elektrode 201 liegt als der Kanalbereich

CH. Der Drain-Bereich D ist ein Bereich Oxidhalbleiterschicht 140, der die Gate-Elektrode 160 nicht überlappt und näher an dem Drain-Bereich CH 203 liegt. Die Oxidhalbleiterschicht 140 im Kanalbereich CH hat die physikalischen Eigenschaften eines Halbleiters. Die Oxidhalbleiterschicht 140 im Source-Bereich S und im Drain-Bereich D weist die physikalischen Eigenschaften eines Leiters auf.

[0054] Die Gate-Elektrode 160 dient als oberes Gate des Dünnschichttransistors 10 und als Lichtschuttschicht für die Oxidhalbleiterschicht 140. Die Gate-Isolierschicht 150 fungiert als Gate-Isolierschicht für das obere Gate und hat die Funktion, Sauerstoff durch eine Wärmebehandlung in einem Herstellungsprozess freizusetzen. Die Isolierschichten 170 und 180 haben die Funktion, Gate-Elektrode 160 und die Source/Drain-Elektrode 200 zu isolieren und die parasitäre Kapazität dazwischen zu verringern. Der Betrieb des Dünnschichttransistors 10 wird hauptsächlich durch eine an die Gate-Elektrode 160 angelegte Spannung gesteuert. An der Gate-Elektrode 105 wird eine Hilfsspannung angelegt. In dem Fall, in dem die Gate-Elektrode 105 einfach als Lichtabschirmungsfilm verwendet wird, kann die Gate-Elektrode 105 jedoch nicht mit einer bestimmten Spannung versorgt werden und kann schwebend sein. Das heißt, die Gate-Elektrode 105 kann einfach als „Lichtabschirmungsfilm“ bezeichnet werden.

[0055] Die Oxidhalbleiterschicht 140 hat eine Dicke von mindestens 15 nm oder mehr. In der Oxidhalbleiterschicht 140 ist der Bereich 140a, in dem das gleiche Metallelement wie das in der Metalloxidschicht 130 enthaltene Metallelement den Konzentrationsgradienten aufweist, ein Bereich, der weniger als 14 nm von der Grenzfläche mit der Metalloxidschicht 130 in Richtung der Dicke der Oxidhalbleiterschicht 140 entfernt ist. Der Bereich 140a ist ein Bereich, der unmittelbar nach der Abscheidung der Oxidhalbleiterschicht 140 aufgrund des Einflusses der Metalloxidschicht 130 kaum kristallisiert ist. Darüber hinaus hat das in der Metalloxidschicht 130 enthaltene Metallelement die Wirkung, die Bandlücke der Oxidhalbleiterschicht 140 zu vergrößern. Darüber hinaus ist in der Dickenrichtung der Oxidhalbleiterschicht 140 der Bereich 140b, der 1 nm oder mehr von der Oberfläche der Oxidhalbleiterschicht 140 entfernt ist, ein Bereich, in dem das Metallelement keinen Konzentrationsgradienten aufweist. Wie oben beschrieben, kann die Oxidhalbleiterschicht 140 unterschiedliche Bandlücken zwischen dem Bereich 140b (Vorderkanalseite) nahe der Gate-Elektrode 160 und dem Bereich 140a (Rückkanalseite) nahe der Metalloxidschicht 130 aufweisen. Es ist bekannt, dass bei der Hall-Effekt-Messung des Oxidhalbleiters die Mobilität mit zunehmender Volumendichte eines Trägers zunimmt. Durch die Begrenzung des Erzeugungsbereichs der freien Ladungsträger, die durch Anlegen einer Spannung an eine Gate-Elektrode des Transistors erzeugt werden, auf den Bereich 140b nimmt die Volumendichte der freien Ladungsträger zu und die Mobilität steigt. Daher wird in der laminierten Struktur 1 gemäß einer Ausführungsform der vorliegenden Erfindung davon ausgegangen, dass die Oxidhalbleiterschicht 140 ebenfalls eine hohe Mobilität aufweist. Darüber hinaus bedeutet die Mobilität in der vorliegenden Beschreibung und dergleichen die Feldeffekt-Mobilität in einem gesättigten Bereich des Dünnschichttransistors 10, der ein Maximalwert der Feldeffekt-Mobilität in einem Bereich ist, in dem ein Wert ($V_g - V_{th}$), der durch Subtraktion einer Schwellenspannung (V_{th}) von einer Spannung (V_g), die dem Dünnschichttransistor 10 zugeführt wird, erhalten wird, kleiner ist als eine Potentialdifferenz (V_d) zwischen der Source-Elektrode und der Drain-Elektrode.

[0056] Die Oxidhalbleiterschicht 140 enthält Indium und mindestens ein Metallelement mit Ausnahme von Indium, und die Metalloxidschicht 130 enthält einen Bereich, der Indium enthält.

[0057] Das in der Metalloxidschicht 130 enthaltene Indium weist einen Konzentrationsgradienten auf, der mit zunehmender Annäherung an die Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 zunimmt.

[0058] Obwohl die vorliegende Ausführungsform eine Konfiguration veranschaulicht, bei der ein Dual-Gate-Transistor, bei dem die Gate-Elektrode sowohl über als auch unter der Oxidhalbleiterschicht 140 angeordnet ist, als Dünnschichttransistor 10 verwendet wird, ist die vorliegende Erfindung nicht auf diese Konfiguration beschränkt. So kann beispielsweise ein Top-Gate-Transistor, bei dem die Gate-Elektrode nur oberhalb der Oxidhalbleiterschicht 140 angeordnet ist, als Dünnschichttransistor 10 verwendet werden. Die obige Konfiguration ist lediglich eine Ausführungsform, und die vorliegende Erfindung ist nicht auf die obige Konfiguration beschränkt.

[0059] Wie in **Fig. 3** gezeigt, ist in einer Draufsicht ein planares Muster der Metalloxidschicht 130 im Wesentlichen dasselbe wie ein planares Muster der Oxidhalbleiterschicht 140. Unter Bezugnahme auf **Fig. 2** und **Fig. 3** ist die untere Oberfläche 142 der Oxidhalbleiterschicht 140 mit der Metalloxidschicht 130 bedeckt. Insbesondere ist bei dem Dünnschichttransistor 10 gemäß der vorliegenden Ausführungsform die gesamte untere Oberfläche 142 der Oxidhalbleiterschicht 140 mit der Metalloxidschicht 130 bedeckt. In einer Richtung

D1 ist eine Breite der Gate-Elektrode 105 größer als eine Breite der Gate-Elektrode 160. Die Richtung D1 ist eine Richtung, die die Source-Elektrode 201 und die Drain-Elektrode 203 verbindet, und ist eine Richtung, die eine Kanallänge L des Dünnschichttransistors 10 angibt. Insbesondere ist die Länge eines Bereichs, in dem sich die Oxidhalbleiterschicht 140 und die Gate-Elektrode 160 überlappen (der Kanalbereich CH) in der Richtung D1 die Kanallänge L, und die Breite des Kanalbereichs CH in einer Richtung D2 ist die Kanalbreite W.

[0060] In der vorliegenden Ausführungsform ist die Konfiguration, bei der die gesamte untere Oberfläche 142 der Oxidhalbleiterschicht 140 mit der Metalloxidschicht 130 bedeckt ist, beispielhaft dargestellt worden, aber die Konfiguration ist nicht auf diese Konfiguration beschränkt. Beispielsweise kann ein Teil der unteren Oberfläche 142 der Oxidhalbleiterschicht 140 nicht in Kontakt mit der Metalloxidschicht 130 sein. Beispielsweise kann die gesamte untere Oberfläche 142 der Oxidhalbleiterschicht 140 im Kanalbereich CH mit der Metalloxidschicht 130 bedeckt sein, und die gesamte oder ein Teil der unteren Oberfläche 142 der Oxidhalbleiterschicht 140 im Sourcebereich S und im Drainbereich D kann nicht mit der Metalloxidschicht 130 bedeckt sein. Das heißt, dass die gesamte oder ein Teil der unteren Oberfläche 142 der Oxidhalbleiterschicht 140 im Sourcebereich S und im Drainbereich D nicht in Kontakt mit der Metalloxidschicht 130 sein kann. In der obigen Konfiguration kann jedoch ein Teil der unteren Oberfläche 142 der Oxidhalbleiterschicht 140 im Kanalbereich CH nicht mit der Metalloxidschicht 130 bedeckt sein, und ein anderer Teil der unteren Oberfläche 142 kann mit der Metalloxidschicht 130 in Kontakt sein.

[0061] In der vorliegenden Ausführungsform ist die Konfiguration, bei der die Gate-Isolierschicht 150 auf der gesamten Oberfläche ausgebildet ist und die Öffnungen 171 und 173 in der Gate-Isolierschicht 150 angeordnet sind, beispielhaft dargestellt, aber die Konfiguration ist nicht auf diese Konfiguration beschränkt. Die Gate-Isolierschicht 150 kann gemustert sein. Beispielsweise kann die Gate-Isolierschicht 150 so strukturiert sein, dass nicht nur die Oberseite der Oxidhalbleiterschicht 140, sondern auch die Seitenflächen der Oxidhalbleiterschicht 140 freiliegen.

[0062] In Fig. 3 ist eine Konfiguration, bei der die Source/Drain-Elektrode 200 die Gate-Elektroden 105 und 160 nicht überlappt, in einer Draufsicht dargestellt, aber die Konfiguration ist nicht auf diese Konfiguration beschränkt. Die Konfiguration ist jedoch nicht auf diese Konfiguration beschränkt. Beispielsweise kann die Source-/Drain-Elektrode 200 in einer Draufsicht mindestens eine der Gate-Elektroden 105 und 160 überlappen. Die obige Konfiguration ist lediglich eine Ausführungsform, und die vorliegende Erfindung ist nicht auf die obige Konfiguration beschränkt.

[2. Material der einzelnen Elemente der Schichtstruktur 1 und des Dünnschichttransistors 10]

[0063] Da das Material der einzelnen Elemente der laminierten Struktur 1 wie in der ersten Ausführungsform beschrieben ist, wird eine Beschreibung mit entsprechenden Auslassungen gegeben.

[0064] Das in der laminierten Struktur 1 beschriebene Material des Substrats 100 kann als Substrat 100 verwendet werden. Wenn der Dünnschichttransistor 10 ein Pixeltransistor ist, der in einer Anzeigevorrichtung, wie z. B. einer Top-Emissions-OLED, enthalten ist, muss das Substrat 100 nicht transparent sein, so dass eine Verunreinigung, die die Transparenz des Substrats 100 verringert, verwendet werden kann. Wenn der Dünnschichttransistor 10 für eine andere integrierte Schaltung als eine Anzeigevorrichtung verwendet wird, wird ein Substrat, das keine Lichtdurchlässigkeit aufweist, wie ein Halbleitersubstrat, wie ein Siliziumsubstrat, ein Siliziumkarbidsubstrat und ein Verbindungshalbleitersubstrat, oder ein leitfähiges Substrat, wie ein rostfreies Substrat, als das Substrat 100 verwendet.

[0065] Für die Gate-Elektrode 105, die Gate-Elektrode 160 und die Source-/Drain-Elektrode 200 werden allgemeine Metallmaterialien verwendet. Beispielsweise werden Aluminium (Al), Titan (Ti), Chrom (Cr), Kobalt (Co), Nickel (Ni), Molybdän (Mo), Hafnium (Hf), Tantal (Ta), Wolfram (W), Wismut (Bi), Silber (Ag), Kupfer (Cu), dessen Legierungen oder Verbindungen als diese Elemente verwendet. Die oben beschriebenen Materialien können in einer einzigen Schicht oder in einer gestapelten Schicht als Gate-Elektrode 105, Gate-Elektrode 160 und Source/Drain-Elektrode 200 verwendet werden.

[0066] Als Gate-Isolierschichten 110 und 120 kann das Material der in der laminierten Struktur 1 beschriebenen Basisisolierschicht 11 verwendet werden. Für die Isolierschichten 170 und 180 wird ein allgemeines isolierendes Material verwendet. Zum Beispiel wird eine anorganische Isolierschicht wie Siliziumoxid (SiO_x), Siliziumoxynitrid (SiO_xN_y), Siliziumnitrid (SiN_x), oder Siliziumnitridoxid (SiN_xO_y) als Isolierschicht verwendet. Die oben genannten Materialien können in einer einzigen Schicht oder in einer gestapelten Schicht verwendet werden.

[0067] Die sauerstoffhaltige Isolierschicht unter den oben beschriebenen Isolierschichten wird als Gate-Isolierschicht 150 verwendet. Beispielsweise wird eine anorganische Isolierschicht wie Siliziumoxid (SiO_x) oder Siliziumoxynitrid (SiO_xN_y) als Gate-Isolierschicht 150 verwendet.

[0068] Als Gate-Isolierschicht 120 wird vorzugsweise eine Isolierschicht verwendet, die die Funktion hat, durch Wärmebehandlung Sauerstoff freizusetzen. Die Temperatur der Wärmebehandlung, bei der die Gate-Isolierschicht 120 Sauerstoff freisetzt, beträgt beispielsweise 600°C oder weniger, 500°C oder weniger, 450°C oder weniger, oder 400°C oder weniger. Das heißt, dass die Gate-Isolierschicht 120 beispielsweise bei der Wärmebehandlungstemperatur, die im Herstellungsprozess des Dünnschichttransistors 10 durchgeführt wird, Sauerstoff abgibt, wenn das Glassubstrat als Substrat 100 verwendet wird.

[0069] Vorzugsweise wird eine Isolierschicht mit wenigen Defekten als Gate-Isolierschicht 150 verwendet. Wird beispielsweise das Zusammensetzungsverhältnis des Sauerstoffs in der Gate-Isolierschicht 150 mit dem Zusammensetzungsverhältnis des Sauerstoffs in einer Isolierschicht verglichen, die eine ähnliche Zusammensetzung wie die Gate-Isolierschicht 150 aufweist (im Folgenden als „andere Isolierschicht“ bezeichnet), ist das Zusammensetzungsverhältnis des Sauerstoffs in der Gate-Isolierschicht 150 näher am stöchiometrischen Verhältnis in Bezug auf die Isolierschicht als das Zusammensetzungsverhältnis des Sauerstoffs in der anderen Isolierschicht. Insbesondere in dem Fall, in dem Siliziumoxid (SiO_x) sowohl für die Gate-Isolierschicht 150 als auch für die Isolierschicht 180 verwendet wird, ist das Zusammensetzungsverhältnis von Sauerstoff in dem als Gate-Isolierschicht 150 verwendeten Siliziumoxid näher am stöchiometrischen Verhältnis von Siliziumoxid als das Zusammensetzungsverhältnis von Sauerstoff in dem als Isolierschicht 180 verwendeten Siliziumoxid. Als Gate-Isolierschicht 150 kann beispielsweise eine Schicht verwendet werden, in der bei der Auswertung mittels Elektronen-Spin-Resonanz (ESR) keine Defekte zu beobachten sind.

[0070] Als Metalloxidschicht 130 kann das in der laminierten Struktur 1 beschriebene Material der Metalloxidschicht 130 verwendet werden. Als Metalloxidschicht 130 wird zum Beispiel ein Metalloxid verwendet, das Aluminium als Hauptbestandteil enthält. Als Metalloxidschicht 130 wird beispielsweise eine anorganische Isolierschicht wie Aluminiumoxid (AlO_x), Aluminiumoxynitrid (AlO_xN_y), Aluminiumnitridoxid (AlN_xO_y) oder Aluminiumnitrid (AlN_x) verwendet. Die „Metalloxidschicht, die Aluminium als Hauptbestandteil enthält“ bedeutet, dass der Anteil des Aluminiums in der Metalloxidschicht 130 1% oder mehr der gesamten Metalloxidschicht 130 beträgt. Der Anteil des in der Metalloxidschicht 130 enthaltenen Aluminiums kann 5% oder mehr und 70% oder weniger, 10% oder mehr und 60% oder weniger, oder 30% oder mehr und 50% oder weniger der gesamten Metalloxidschicht 130 betragen. Bei dem Verhältnis kann es sich um ein Massenverhältnis oder um ein Gewichtsverhältnis handeln.

[0071] Als Oxidhalbleiterschicht 140 kann eine Oxidhalbleiterschicht mit Kristallinität verwendet werden. In einem kristallinen Oxidhalbleiter ist die Wahrscheinlichkeit, dass sich eine Sauerstofflücke bildet, geringer als in einem amorphen Oxidhalbleiter.

[3. Verfahren zur Herstellung einer laminierten Struktur 1 und eines Dünnschichttransistors 10]

[0072] Als nächstes wird ein Verfahren zur Herstellung einer laminierten Struktur 1 und des Dünnschichttransistors 10 beschrieben. **Fig. 4** ist ein Flussdiagramm, das das Verfahren zur Herstellung der laminierten Struktur 1 und des Dünnschichttransistors 10 gemäß einer Ausführungsform der vorliegenden Erfindung zeigt. **Fig. 5** bis **Fig. 12** sind Querschnittsansichten, die ein Verfahren zur Herstellung der laminierten Struktur 1 und des Dünnschichttransistors 10 gemäß einer Ausführungsform der vorliegenden Erfindung zeigen.

[0073] Zunächst wird das Verfahren zur Herstellung der laminierten Struktur 1 gemäß einer Ausführungsform der vorliegenden Erfindung beschrieben. Wie in **Fig. 4** und **Fig. 5** gezeigt, wird die Gate-Elektrode 105 als unteres Gate auf dem Substrat 100 gebildet, und die Gate-Isolierschichten 110 und 120 werden auf der Gate-Elektrode 105 gebildet („Untere GI/GE-Bildung“ in Schritt S3001 von **Fig. 4**). Beispielsweise wird Siliziumnitrid als Gate-Isolierschicht 110 gebildet. Als Gate-Isolierschicht 120 wird z. B. Siliziumoxid gebildet. Die Gate-Isolierschichten 110 und 120 werden durch ein CVD-Verfahren (Chemical Vapor Deposition) aufgebracht.

[0074] Da Siliziumnitrid als Gate-Isolierschicht 110 verwendet wird, kann die Gate-Isolierschicht 110 eine Verunreinigung blockieren, die beispielsweise vom Substrat 100 zur Oxidhalbleiterschicht 140 diffundiert. Das als Gate-Isolierschicht 120 verwendete Siliziumoxid ist ein physikalisches Siliziumoxid, das durch die Wärmebehandlung Sauerstoff freisetzt.

[0075] Wie in **Fig. 4** und **Fig. 6** dargestellt, werden die Metalloxidschicht 130 und die Oxidhalbleiterschicht 140 auf der Gate-Isolierschicht 120 gebildet („OS/MO-Abscheidung“ in Schritt S3002 von **Fig. 4**). Die Metalloxidschicht 130 wird durch das Sputtering-Verfahren oder ein Atomlagenabscheidungsverfahren (ALD) abgeschieden.

[0076] Die Dicke der Metalloxidschicht 130 beträgt beispielsweise 1 nm oder mehr und 100 nm oder weniger, 1 nm oder mehr und 50 nm oder weniger, 1 nm oder mehr und 30 nm oder weniger, oder 1 nm oder mehr und 10 nm oder weniger. In der vorliegenden Ausführungsform wird Aluminiumoxid als Metalloxidschicht 130 verwendet. Aluminiumoxid hat eine hohe Barriereeigenschaft gegenüber Gas. In der vorliegenden Ausführungsform blockiert das als Metalloxidschicht 130 verwendete Aluminiumoxid den aus der Gate-Isolierschicht 120 freigesetzten Wasserstoff und Sauerstoff und verhindert, dass der freigesetzte Wasserstoff und Sauerstoff die Oxidhalbleiterschicht 140 erreicht.

[0077] Anschließend wird die Oxidhalbleiterschicht 140 auf der Metalloxidschicht 130 gebildet. Die Dicke der Oxidhalbleiterschicht 140 beträgt beispielsweise 15 nm oder mehr und 100 nm oder weniger, 15 nm oder mehr und 70 nm oder weniger, oder 15 nm oder mehr und 40 nm oder weniger. Wenn die Dicke der Oxidhalbleiterschicht 140 weniger als 15 nm beträgt, neigt die Oxidhalbleiterschicht 140 dazu, nicht zu kristallisieren. Daher beträgt die Dicke der Oxidhalbleiterschicht 140 vorzugsweise mindestens 15 nm oder mehr. In dem Fall, in dem die Oxidhalbleiterschicht 140 durch das später beschriebene OS-Glühen kristallisiert wird, ist die Oxidhalbleiterschicht 140 nach der Abscheidung und vor dem OS-Glühen vorzugsweise ein Film mit einer geringen Kristallkomponente und ist besonders bevorzugt amorph (Zustand, in dem der Oxid-Halbleiter eine geringe Menge an Kristallkomponenten enthält). Das heißt, ein Abscheidenzustand der Oxidhalbleiterschicht 140 ist vorzugsweise ein Zustand, bei dem die Oxidhalbleiterschicht 140 unmittelbar nach dem Abscheiden so wenig wie möglich kristallisiert.

[0078] Da die im Plasma erzeugten Ionen und die vom Sputtertarget zurückgeworfenen Atome mit dem Substrat kollidieren, erhöht sich die Substrattemperatur während der Abscheidung, selbst wenn die Substrattemperatur zu Beginn des Sputterns Raumtemperatur beträgt. Wenn die Substrattemperatur während der Abscheidung ansteigt, ist es wahrscheinlich, dass unmittelbar nach der Abscheidung Mikrokristalle in der Oxidhalbleiterschicht enthalten sind. Daher die Abscheidung der Oxidhalbleiterschicht vorzugsweise unter Kontrolle der Substrattemperatur durchgeführt. Die Substrattemperatur beträgt beispielsweise 100 °C oder weniger, vorzugsweise 70 °C oder weniger, und noch bevorzugter 50 °C oder weniger. Die Substrattemperatur kann 30°C oder weniger betragen. Die Substrattemperatur kann zum Beispiel durch Kühlen des Substrats gesteuert werden. Darüber hinaus kann die Oxidhalbleiterschicht mit einer Abscheidungsrate abgeschieden werden, bei der die Substrattemperatur eine vorgegebene Temperatur nicht überschreitet. Außerdem kann die Substrattemperatur durch Vergrößerung des Abstands zwischen dem Target und dem Substrat gesteuert werden, so dass das Substrat nicht durch das Sputtertarget beeinflusst wird.

[0079] Außerdem wird die Oxidhalbleiterschicht beim Sputtering-Verfahren unter Bedingungen mit einem Sauerstoffpartialdruck von 10 % oder weniger abgeschieden. Wenn der Sauerstoffpartialdruck hoch ist, enthält die Oxidhalbleiterschicht unmittelbar nach der Abscheidung wahrscheinlich Mikrokristalle aufgrund von zu viel Sauerstoff in der Oxid-Halbleiterschicht. Aus diesem Grund wird die Abscheidung der Oxidhalbleiterschicht vorzugsweise unter Bedingungen durchgeführt, bei denen der Sauerstoffpartialdruck niedrig ist. Beispielsweise ist der Sauerstoffpartialdruck größer als 2 % und 20 % oder weniger, vorzugsweise 3 % oder mehr und 15 % oder weniger und noch bevorzugter 3 % oder mehr und 10 % oder weniger. Wenn die Oxidhalbleiterschicht bei einem Partialdruck von 2 % oder weniger abgeschieden wird, kristallisiert die Oxidhalbleiterschicht auch nach dem Glühvorgang nicht aus.

[0080] Wie in **Fig. 4** und **Fig. 7** gezeigt, wird ein Muster der Oxidhalbleiterschicht 140 gebildet („OS-Musterbildung“ in Schritt S3003 von **Fig. 4**). Obwohl nicht dargestellt, wird eine Resistmaske auf der Oxidhalbleiterschicht 140 gebildet, und die Oxidhalbleiterschicht 140 wird unter Verwendung der Resistmaske geätzt. Das Ätzen der Oxidhalbleiterschicht 140 kann durch Nassätzen oder durch Trockenätzen erfolgen. Das Ätzen kann mit einem sauren Ätzmittel als Nassätzung durchgeführt werden. Als Ätzmittel können zum Beispiel Oxalsäure, PAN, Schwefelsäure, Wasserstoffperoxidlösung oder Flußsäure verwendet werden.

[0081] Nachdem das Muster der Oxidhalbleiterschicht 140 gebildet wurde, wird die Oxidhalbleiterschicht 140 einer Wärmebehandlung (OS-Glühen) unterzogen („OS-Glühen“ in Schritt S3004 von **Fig. 4**). Bei der vorliegenden Ausführungsform wird die Oxidhalbleiterschicht 140 durch das OS-Glühen kristallisiert.

[0082] Beim OS-Glhen wird die Oxidhalbleiterschicht 140 fr eine bestimmte Zeit auf einer vorgegebenen Temperatur gehalten. Die vorbestimmte erreichte Temperatur betrgt 300°C oder mehr und 500°C oder weniger, vorzugsweise 350°C oder mehr und 450°C oder weniger. Darber hinaus betrgt die Haltezeit bei der erreichten Temperatur 15 Minuten oder mehr und 120 Minuten oder weniger, vorzugsweise 30 Minuten oder mehr und 60 Minuten oder weniger. Durch die Durchfhrung des OS-Glhens wird die Oxidhalbleiterschicht 140 kristallisiert, und die Oxidhalbleiterschicht 140 mit der polykristallinen Struktur wird gebildet.

[0083] Durch die Durchfhrung des OS-Glhens diffundiert das in der Metalloxidschicht 130 enthaltene Metallelement in die Oxidhalbleiterschicht 140 whrend des Prozesses der Kristallisation der Oxidhalbleiterschicht 140. Infolgedessen weist die Oxidhalbleiterschicht 140 den Bereich 140a auf, in dem das gleiche Metallelement wie das in der Metalloxidschicht enthaltene Metallelement den Konzentrationsgradienten aufweist, und der Konzentrationsgradient des Metallelements nimmt zu, wenn es sich der Grenzflche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht 140 nhert.

[0084] Wie oben beschrieben, ist das in der Metalloxidschicht 130 enthaltene Metallelement ein Metallelement, das die Bandlcke vergrßert. Wenn das in der Metalloxidschicht 130 enthaltene Metallelement in die Oxidhalbleiterschicht 140 eindiffundiert, wird die Bandlcke in dem Bereich 140a, in dem das Metallelement eindiffundiert ist, vergrßert. Infolgedessen wird der Bereich 140a, in dem das Metallelement in die Oxidhalbleiterschicht 140 diffundiert ist, zu einem Bereich, der wie ein Isolator wirkt.

[0085] Im Dnnschichttransistor wird durch die Verringerung der Dicke der Oxidhalbleiterschicht die Ladungstrgermenge in der Nhe der Grenzflche zur Gate-Isolierschicht erhht und die Wirkung des Rckkanals verringert, so dass die Feldeffektmobilitt tendenziell hoch ist. Mit anderen Worten neigt der Dnnschichttransistor dazu, eine hhere Feldeffektmobilitt zu haben, wenn die Dicke eines Bereichs, der als Kanal der Oxidhalbleiterschicht fungiert, abnimmt. Je kleiner die Dicke der Oxidhalbleiterschicht ist, desto besser. Es besteht jedoch die Tendenz, dass die Oxidhalbleiterschicht nicht zufriedenstellend kristallisiert, selbst wenn der Glhprozess durchgefhrt wird, nachdem die Dicke der Oxidhalbleiterschicht weniger als 15 nm betrgt. Wenn die Oxidhalbleiterschicht nicht gut kristallisiert, verschwinden die Oxidhalbleiterschicht und die Metalloxidschicht whrend des tzprozesses zur spteren Strukturierung der Oxidhalbleiterschicht. Daher ist es schwierig, sowohl eine Verdnnung der Oxidhalbleiterschicht als auch eine gute Kristallisation zu erreichen.

[0086] Gemß der laminierten Struktur 1 nach einer Ausfhrungsform der vorliegenden Erfindung weist die Oxidhalbleiterschicht 140 den Bereich 140a auf, in dem das gleiche Metallelement wie das in der Metalloxidschicht 130 enthaltene Metallelement den Konzentrationsgradienten aufweist. Darber hinaus nimmt der Konzentrationsgradient des Metallelements zu, wenn es sich der Grenzflche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 nhert.

[0087] Die Oxidhalbleiterschicht 140 hat eine Dicke von mindestens 15 nm oder mehr. In der Oxidhalbleiterschicht 140 ist der Bereich 140a, in dem das gleiche Metallelement wie das in der Metalloxidschicht 130 enthaltene Metallelement den Konzentrationsgradienten aufweist, ein Bereich, der weniger als 14 nm von der Grenzflche mit der Metalloxidschicht 130 in Richtung der Dicke der Oxidhalbleiterschicht 140 entfernt ist. Der Bereich 140a ist ein Bereich, der unmittelbar nach der Abscheidung der Oxidhalbleiterschicht 140 aufgrund des Einflusses der Metalloxidschicht 130 kaum kristallisiert ist. Darber hinaus hat das in der Metalloxidschicht 130 enthaltene Metallelement die Wirkung, die Bandlcke der Oxidhalbleiterschicht 140 zu vergrßern. Daher kann der Bereich 140a in der Oxid-Halbleiterschicht, in dem das Metallelement den Konzentrationsgradienten aufweist, ein Bereich sein, der als Isolator wirkt.

[0088] Wenn die Oxidhalbleiterschicht abgeschieden wird, kann die Oxidhalbleiterschicht 140 mit einer Dicke von 15 nm oder mehr gebildet werden. Daher die Oxidhalbleiterschicht 140 kann zufriedenstellend in den Glhprozess kristallisiert werden, weil der Film. Das heit, dass in der Oxidhalbleiterschicht 140, nachdem der Film mit einer kristallisierbaren Dicke gebildet wurde, das in der Metalloxidschicht 130 enthaltene Metallelement in die Oxidhalbleiterschicht im Ausglhprozess diffundiert wird. Infolgedessen kann in der Oxidhalbleiterschicht 140 der als Isolator wirkende Bereich 140a gebildet werden. Daher kann in der Oxidhalbleiterschicht 140 die Dicke des Bereichs 140b, der als Halbleitermaterial wirkt, erheblich reduziert werden.

[0089] Darber hinaus ist in der Dickenrichtung der Oxidhalbleiterschicht 140 der Bereich 140b von der Oberflche der Oxidhalbleiterschicht 140 bis zum Bereich 140a ein Bereich, in dem das Metallelement keinen Konzentrationsgradienten aufweist. Wie oben beschrieben, kann die Oxidhalbleiterschicht 140 unterschiedliche Bandlcken zwischen dem Bereich 140b (Vorkanalseite) nahe der Gate-Elektrode 160 und dem Bereich

140a (Rückkanalseite) nahe der Metalloxidschicht 130 aufweisen. Infolgedessen kann die Oxidhalbleiterschicht 140 die freien Ladungsträger in dem Bereich 140b nahe der Gate-Elektrode 160 konzentrieren. Daher kann die Feldeffektmobilität des Dünnschichttransistors 10 verbessert werden. Daher wird in der laminierten Struktur 1 gemäß einer Ausführungsform der vorliegenden Erfindung davon ausgegangen, dass die Oxidhalbleiterschicht 140 ebenfalls eine hohe Mobilität aufweist.

[0090] Darüber hinaus kann durch das OS-Glühen das in der Oxidhalbleiterschicht 140 enthaltene Indium in die Metalloxidschicht 130 diffundieren. Infolgedessen weist die Metalloxidschicht 130 einen Bereich auf, der Indium enthält. Das in der Metalloxidschicht 130 enthaltene Indium weist einen Konzentrationsgradienten auf und der Konzentrationsgradient des Indiums nimmt zu, wenn es sich der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 nähert.

[0091] Wie in **Fig. 4** und **Fig. 8** dargestellt, wird ein Muster der Metalloxidschicht 130 gebildet („MO-Musterbildung“ in Schritt S3005 von **Fig. 4**). Die Metalloxidschicht 130 wird unter Verwendung der Oxidhalbleiterschicht 140, die in dem oben beschriebenen Verfahren strukturiert wurde, als Maske geätzt. Das Ätzen der Metalloxidschicht 130 kann durch Nassätzen oder durch Trockenätzen erfolgen. Zum Beispiel wird verdünnte Flußsäure (DHF) als Nassätzung verwendet. Wie oben beschrieben, kann der Fotolithografieprozess entfallen, indem die Metalloxidschicht 130 unter Verwendung der Oxidhalbleiterschicht 140 als Maske geätzt wird.

[0092] Durch die oben genannten Schritte kann die in **Fig. 1** dargestellte laminierte Struktur 1 hergestellt werden. Bei dem Verfahren zur Herstellung der laminierten Struktur 1 kann der Schritt der Bildung der strukturierten Metalloxidschicht 130 weggelassen werden.

[0093] Als nächstes wird ein Verfahren zur Herstellung des Dünnschichttransistors 10 gemäß einer Ausführungsform der vorliegenden Erfindung beschrieben. Bei dem Verfahren zur Herstellung des Dünnschichttransistors 10 wird der Dünnschichttransistor 10 unter Verwendung der oben beschriebenen laminierten Struktur 1 hergestellt.

[0094] Wie in **Fig. 4** und **Fig. 9** dargestellt, wird die Gate-Isolierschicht 150 abgeschieden („GI-Bildung“ in Schritt S3006 von **Fig. 4**). Als Gate-Isolierschicht 150 wird zum Beispiel Siliziumoxid gebildet. Die Gate-Isolierschicht 150 wird durch das CVD-Verfahren gebildet. Die Gate-Isolierschicht 150 kann beispielsweise bei einer Abscheidetemperatur von 350 °C oder höher abgeschieden werden, um eine Isolierschicht mit wenigen Defekten wie oben beschrieben als Gate-Isolierschicht 150 zu bilden. Die Dicke der Gate-Isolierschicht 150 beträgt beispielsweise 50 nm oder mehr und 300 nm oder weniger, 60 nm oder mehr und 200 nm oder weniger, oder 70 nm oder mehr und 150 nm oder weniger. Nach der Abscheidung der Gate-Isolierschicht 150 kann auf einem Teil der Gate-Isolierschicht 150 ein Sauerstoff-Implantationsverfahren durchgeführt werden.

[0095] Die Wärmebehandlung (Oxidationsglühen) wird durchgeführt, um der Oxidhalbleiterschicht 140 mit der auf der Oxidhalbleiterschicht 140 abgeschiedenen Gate-Isolierschicht 150 Sauerstoff zuzuführen („Oxidationsglühen“ in Schritt S3007 von **Fig. 4**). Während des Prozesses von der Abscheidung der Oxidhalbleiterschicht 140 bis zur Abscheidung der Gate-Isolierschicht 150 auf der Oxidhalbleiterschicht 140 entstehen in der oberen Oberfläche 141 und der seitlichen Oberfläche 143 der Oxidhalbleiterschicht 140 eine große Menge an Sauerstofflöchern. Der aus den Gate-Isolierschichten 120 und 150 freigesetzte Sauerstoff wird der Oxidhalbleiterschicht 140 durch die oben beschriebene Oxidationsglühung zugeführt und die Sauerstoff-leerstellen werden repariert.

[0096] Wie in **Fig. 4** und **Fig. 10** dargestellt, wird die Gate-Elektrode 160 abgeschieden („GE-Bildung“ in Schritt S3008 von **Fig. 4**). Die Gate-Elektrode 160 wird durch das Sputtering-Verfahren oder das Atomlagenabscheidungsverfahren abgeschieden und durch den Fotolithografieprozess strukturiert.

[0097] Mit der strukturierten Gate-Elektrode 160 wird der Widerstand des Source-Bereichs S und des Drain-Bereichs D der Oxidhalbleiterschicht 140 reduziert („Widerstandsreduzierung von SD“ in Schritt S3009 von **Fig. 4**). Insbesondere wird eine Verunreinigung in die Oxidhalbleiterschicht 140 von der Seite der Gate-Elektrode 160 über die Gate-Isolierschicht 150 durch eine Ionenimplantation implantiert. Durch die Ionenimplantation werden beispielsweise Argon (Ar), Phosphor (P) und Bor (B) in die Oxidhalbleiterschicht 140 implantiert. Durch die Ionenimplantation wird in der Oxidhalbleiterschicht 140 eine Sauerstofflücke gebildet, wodurch der Widerstand der Oxidhalbleiterschicht 140 verringert wird. Da die Gate-Elektrode 160 oberhalb der Oxidhalbleiterschicht 140 angeordnet ist, die als Kanalbereich CH des Dünnschichttransistors 10 fungiert, wird die Verunreinigung nicht in die Oxidhalbleiterschicht 140 im Kanalbereich CH implantiert.

[0098] Wie in **Fig. 4** und **Fig. 11** gezeigt, werden die Isolierschichten 170 und 180 als Zwischenschichtfilm auf der Gate-Isolierschicht 150 und der Gate-Elektrode 160 gebildet („Zwischenschicht-Filmabscheidung“ in Schritt S3010 von **Fig. 4**). Die Isolierschichten 170 und 180 werden durch das CVD-Verfahren hergestellt. So wird beispielsweise Siliziumnitrid als Isolierschicht 170 und Siliziumoxid als Isolierschicht 180 gebildet. Die für die Isolierschichten 170 und 180 verwendeten Materialien sind nicht auf die oben genannten beschränkt. Die Dicke der Isolierschicht 170 beträgt 50 nm oder mehr und 500 nm oder weniger. Die Dicke der Isolierschicht 180 beträgt 50 nm oder mehr und 500 nm oder weniger.

[0099] Wie in **Fig. 4** und **Fig. 12** dargestellt, werden die Öffnungen 171 und 173 in der Gate-Isolierschicht 150 und den Isolierschichten 170 und 180 gebildet („Kontaktlochbildung“ in Schritt S3011 von **Fig. 4**). Die Oxidhalbleiterschicht 140 Source-Bereich S wird durch die Öffnung 171 freigelegt. Die Oxidhalbleiterschicht 140 im Drain-Bereich D wird durch die Öffnung 173 freigelegt. Die Bildung der Source/Drain-Elektrode 200 auf der Oxidhalbleiterschicht 140 und auf der durch die Öffnungen 171 und 173 freigelegten Isolierschicht 180 („SD-Bildung“ in Schritt S3012 von **Fig. 4**) vervollständigt den in **Fig. 2** dargestellten Dünnschichttransistor 10.

[0100] In dem Dünnschichttransistor 10, der durch das oben beschriebene Herstellungsverfahren hergestellt wird, kann die Dicke der Oxid-Halbleiterschicht, die als Kanal fungiert, erheblich reduziert werden. Infolgedessen ist es möglich, elektrische Eigenschaften mit einer Mobilität von 30 cm²/Vs oder mehr, 35 cm²/Vs oder mehr, 40 cm²/Vs oder mehr oder 50 cm²/Vs oder mehr in einem Bereich zu erhalten, in dem die Kanallänge L des Kanalbereichs CH 2 µm oder mehr und 4 µm oder weniger und die Kanalbreite 2 µm oder mehr und 25 µm oder weniger beträgt.

[Dritte Ausführungsform]

[0101] Ein elektronisches Gerät gemäß einer Ausführungsform der vorliegenden Erfindung wird unter Bezugnahme auf **Fig. 13** beschrieben.

[0102] **Fig. 13** ist eine schematische Darstellung einer elektronischen Vorrichtung 1000 gemäß einer Ausführungsform der vorliegenden Erfindung. Insbesondere zeigt **Fig. 13** ein Smartphone, das ein Beispiel für die elektronische Vorrichtung 1000 ist. Die elektronische Vorrichtung 1000 umfasst eine Anzeigevorrichtung 1100 mit einer gekrümmten Seitenfläche. Die Anzeigevorrichtung 1100 umfasst eine Vielzahl von Pixeln zur Anzeige eines Bildes, und die Vielzahl von Pixeln wird durch eine Pixelschaltung, eine Treiberschaltung und dergleichen gesteuert. Der in der zweiten Ausführungsform beschriebene Dünnschichttransistor 10 ist in der Pixelschaltung und der Ansteuerschaltung enthalten. Da der Dünnschichttransistor 10 eine hohe Feldeffekt-Mobilität aufweist, kann die Reaktionsfähigkeit der Pixelschaltung und der Ansteuerungsschaltung verbessert werden und als Ergebnis kann die Leistung der elektronischen Vorrichtung 1000 verbessert werden.

[0103] Darüber hinaus ist die elektronische Vorrichtung 1000 gemäß der vorliegenden Ausführungsform nicht auf ein Smartphone beschränkt. Die elektronische Vorrichtung 1000 umfasst zum Beispiel auch ein elektronisches Gerät mit einer Anzeigevorrichtung wie eine Uhr, ein Tablet, ein Notebook, ein Auto-Navigationssystem oder ein Fernsehgerät. Darüber hinaus kann die in der ersten Ausführungsform beschriebene Oxidhalbleiterschicht oder der in der zweiten Ausführungsform beschriebene Dünnschichttransistor 10 auf jede elektronische Vorrichtung angewendet werden, unabhängig davon, ob eine Anzeigevorrichtung vorhanden ist oder nicht.

[BEISPIELE]

[0104] In der vorliegenden Ausführungsform wird der Dünnschichttransistor 10 gemäß einer Ausführungsform der vorliegenden Erfindung hergestellt und die Ergebnisse der Überprüfung der Konzentration des Metallelements in der Oxidhalbleiterschicht 140 und der Metalloxidschicht 130 werden beschrieben.

[Beispiel A]

[0105] Der Dünnschichttransistor 10 gemäß einer Ausführungsform der vorliegenden Erfindung wurde als Beispiel A hergestellt. Der Dünnschichttransistor 10 wurde gemäß dem in **Fig. 3** gezeigten Sequenzdiagramm hergestellt. In diesem Fall wurde ein Glassubstrat als Substrat, ein Siliziumnitridfilm als Gate-Isolierschicht 110 und ein Siliziumoxidfilm als Gate-Isolierschicht 120 verwendet. Darüber hinaus wurde eine 10 nm dicke Aluminiumoxidschicht als Metalloxidschicht 130 verwendet. Als Oxidhalbleiterschicht 140 wurde ein Oxidhalbleiter mit einem Atomverhältnis von 70 % Indium zu allen in der Schicht enthaltenen Metallele-

menten und einer polykristallinen Struktur von 30 nm verwendet. Als Gate-Isolierschicht 150 wurde eine Siliziumoxidschicht verwendet.

[Vergleichsbeispiel A]

[0106] Als Vergleichsbeispiel wurde ein Dünnschichttransistor ohne die Metalloxidschicht 130 hergestellt. Der Dünnschichttransistor des Vergleichsbeispiels A wurde gemäß dem in **Fig. 3** gezeigten Sequenzdiagramm mit der Ausnahme hergestellt, dass die Metalloxidschicht 130 nicht gebildet wurde. Das heißt, die MO-Abscheidung in Schritt S3003 und die MO-Musterbildung in Schritt S3005 wurden weggelassen. Andere Konfigurationen, Dicken, Ablagerungsbedingungen und dergleichen sind ähnlich wie in Beispiel A.

[0107] Der Dünnschichttransistor 10 gemäß Beispiel A und der Dünnschichttransistor gemäß Vergleichsbeispiel A wurden im Querschnitt mittels STEM (Rastertransmissionselektronenmikroskopie) untersucht. **Fig. 14** ist ein STEM-Bild in der Nähe des Kanalbereichs des Dünnschichttransistors in Beispiel A und **Fig. 15** ist ein STEM-Bild in der Nähe des Source-Bereichs des Dünnschichttransistors in Beispiel A. **Fig. 16** ist ein STEM-Bild in der Nähe des Kanalbereichs des Dünnschichttransistors in Vergleichsbeispiel A und **Fig. 17** ist ein STEM-Bild in der Nähe des Source-Bereichs des Dünnschichttransistors in Vergleichsbeispiel A.

[0108] Nachfolgend werden die Ergebnisse der Elementaranalyse beschrieben, die mit Hilfe der energiedispersiven Röntgenspektroskopie (EDX) im Beobachtungsgebiet von **Fig. 14** bis **Fig. 17** durchgeführt wurde.

[0109] Die Ergebnisse der EDX-Analyse der Bestandteile entlang der geraden Linien, die in den STEM-Bildern in **Fig. 14** bis **Fig. 17** dargestellt sind, sind in **Fig. 18** bis **Fig. 21** dargestellt.

[0110] **Fig. 18** zeigt die Ergebnisse der EDX-Analyse von Al in der Nähe des Kanalbereichs des Dünnschichttransistors in Beispiel A. **Fig. 19** zeigt die Ergebnisse der EDX-Analyse von Al in der Nähe des Source-Bereichs des Dünnschichttransistors in Beispiel A. In **Fig. 18** und **Fig. 19** hat eine Grenzfläche zwischen der Aluminiumoxidschicht und der Oxidhalbleiterschicht eine Tiefe (Tiefe) in der Nähe von 80 nm. Die Grenzfläche zwischen der Aluminiumoxidschicht und der Oxidhalbleiterschicht ist durch eine gepunktete Linie gekennzeichnet. Darüber hinaus sind die Dicke der Aluminiumoxidschicht und die Dicke der Oxidhalbleiterschicht durch gepunktete Linien auf der Basis von 80 nm angegeben.

[0111] Wie in **Fig. 18** und **Fig. 19** gezeigt, ist zu erkennen, dass Al den Konzentrationsgradienten im Kanalbereich und im Source-Bereich des Dünnschichttransistors in Beispiel A aufweist. Aus **Fig. 18** und **Fig. 19** ist zu erkennen, dass der Bereich, in dem Al den Konzentrationsgradienten aufweist, ein Bereich ist, der weniger als 15 nm von der Grenzfläche mit der Metalloxidschicht 130 in Dickenrichtung der Oxidhalbleiterschicht 140 entfernt ist. Darüber hinaus wird in Richtung der Dicke der Oxidhalbleiterschicht 140 festgestellt, dass der Bereich von etwa 15 nm von der Oberfläche der Oxidhalbleiterschicht 140 ein Bereich ist, in dem Al keinen Konzentrationsgradienten aufweist.

[0112] Als nächstes werden in Beispiel A die Ergebnisse beschrieben, die durch die Anpassung des durch die EDX-Analyse erhaltenen Al-Profiles mit der durch Formel (2) dargestellten Gauß-Funktion, der durch Formel (3) dargestellten komplementären Fehlerfunktion und der durch Formel (4) dargestellten Lorentz-Funktion erzielt wurden.

[0113] **Fig. 20** ist ein Diagramm, das durch Anpassen des Profils von Al, das durch die EDX-Analyse im Kanalbereich von Beispiel A erhalten wurde, mit der Gauß-Funktion erhalten wurde. **Fig. 21** ist ein Diagramm, das durch Anpassen des Profils von Al, das durch die EDX-Analyse in der Quellregion von Beispiel A erhalten wurde, mit der Gauß-Funktion erhalten wurde. **Fig. 22** ist ein Diagramm, das durch Anpassen des Profils von Al, das durch die ESX-Analyse in der Kanalregion von Beispiel A erhalten wurde, mit der komplementären Fehlerfunktion erhalten wurde. **Fig. 23** ist ein Diagramm, das durch Anpassen des Profils von Al, das durch die EDX-Analyse in der Quellregion von Beispiel A erhalten wurde, mit der komplementären Fehlerfunktion erhalten wurde. **Fig. 24** ist ein Diagramm, das durch Anpassen des Profils von Al, das durch die EDX-Analyse in der Kanalregion von Beispiel A erhalten wurde, mit der Lorentz-Funktion erhalten wurde. **Fig. 25** ist ein Diagramm, das durch Anpassen des Profils von Al, das durch die EDX-Analyse in der Quellregion von Beispiel A erhalten wurde, mit der Lorentz-Funktion erhalten wurde.

[0114] In **Fig. 20** bis **Fig. 25** ist die Anpassungsfunktion in Beispiel A durch eine durchgezogene Linie dargestellt. Die positive Richtung des Abstands ist eine Richtung von der Grenzfläche zwischen der Metalloxid-

schicht 130 und der Oxidhalbleiterschicht 140 in Richtung der Oxidhalbleiterschicht 140, und die negative Richtung des Abstands ist eine Richtung von der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 in Richtung der Metalloxidschicht 130.

[0115] Der Wert c (Skalenparameter oder Halbwertsbreite), der durch Anpassung der Als-Konzentrationen im Kanalbereich und im Source-Bereich unter Verwendung der einzelnen Anpassungsfunktionen berechnet wurde, ist in Tabelle 1 aufgeführt. Tabelle 2 zeigt die Dicke Δd , die aus dem berechneten Wert c auf der Grundlage von $\Delta d = 3c$ umgerechnet wurde.

[Tabelle 1]

	Wert c in der Anpassungsfunktion		
	Gaußsche Funktion	Ergänzende Funktion	Lorentzfunktion
Kanalbereich	4nm	4nm	4nm
Source-Bereich	4nm	4nm	4nm

[Tabelle 2]

	Dicke Δd umgerechnet vom Wert c		
	Gaußsche Funktion	Ergänzende Funktion	Lorentzfunktion
Kanalbereich	12nm	12nm	12nm
Quellenbereich	12nm	12nm	12nm

[0116] Wie in Tabelle 2 gezeigt, betrug die Dicke Δd des Bereichs mit dem Konzentrationsgradienten von Al in der Oxidhalbleiterschicht von Beispiel A 12 nm, wenn eine der Anpassungsfunktionen verwendet wurde. Wie in der ersten Ausführungsform erläutert, wirkt nicht die gesamte Dicke Δd des Bereichs mit dem Konzentrationsgradienten von Al wie ein Isolator. In diesem Fall ist ein Bereich mit einer Dicke, die $c = 4$ nm entspricht, ein Bereich, der wie ein Isolator wirkt. Das heißt, es ist zu erkennen, dass der Bereich mit der Dicke von der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht bis 4 nm dem Bereich 140a entspricht. Mit anderen Worten ist der Bereich 5 nm oder mehr von der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht ein Bereich, der als Halbleiter wirkt.

[0117] Fig. 26 zeigt die EDX-Analyseergebnisse von Indium im Kanalbereich des Dünnschichttransistors in Beispiel A. Fig. 27 zeigt die EDX-Analyseergebnisse von Indium in der Nähe des Source-Bereichs des Dünnschichttransistors in Beispiel A. In Fig. 26 und Fig. 27 hat die Grenzfläche zwischen der Aluminiumoxidschicht und der Oxidhalbleiterschicht in Beispiel A eine Tiefe von etwa 80 nm. Die Grenzfläche zwischen der Aluminiumoxidschicht und der Oxidhalbleiterschicht ist durch eine gepunktete Linie gekennzeichnet. Darüber hinaus sind die Dicke der Aluminiumoxidschicht und die Dicke der Oxidhalbleiterschicht durch gestrichelte Linien auf der Basis von 80 nm angegeben.

[0118] Wie in Fig. 26 und Fig. 27 gezeigt, enthält die Metalloxidschicht 130 im Dünnschichttransistor von Beispiel A Indium, das in der Oxidhalbleiterschicht 140 enthalten ist. Es ist zu erkennen, dass das in der Metalloxidschicht 130 enthaltene Indium einen Konzentrationsgradienten aufweist und der Konzentrationsgradient des Indiums zunimmt, wenn es sich der Grenzfläche zwischen der Metalloxidschicht 130 und der Oxidhalbleiterschicht 140 nähert.

[0119] Wie oben beschrieben, hat die Oxidhalbleiterschicht in dem Dünnschichttransistor gemäß der Ausführungsform der vorliegenden Erfindung den Bereich, in dem das gleiche Metallelement wie das in der Metalloxidschicht enthaltene Metallelement den Konzentrationsgradienten aufweist, und der Konzentrationsgradient des Metallelements nimmt zu, wenn es sich der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht nähert. Dies deutet darauf hin, dass die Oxidhalbleiterschicht gut kristallisiert werden kann und dass die Dicke, die als Kanal wirkt, erheblich reduziert werden kann. Infolgedessen kann die Ladungsträgerdichte in dem Bereich, der als Kanal fungiert, erhöht werden. Daher wird davon ausgegangen, dass die Feldeffekt-Mobilität des Dünnschichttransistors stark erhöht werden kann.

[0120] Jede der oben beschriebenen Ausführungsformen der vorliegenden Erfindung kann in geeigneter Weise kombiniert und implementiert werden, solange keine Widersprüche entstehen. Darüber hinaus sind die Hinzufügung, Streichung oder konstruktive Änderung von Komponenten oder die Hinzufügung, Streichung oder Zustandsänderung von Prozessen, wie sie vom Fachmann auf der Grundlage der einzelnen Ausführungsformen angemessen sind, ebenfalls in den Anwendungsbereich der vorliegenden Offenbarung einbezogen, solange sie mit dem Kern der vorliegenden Erfindung versehen sind.

[0121] Ferner wird davon ausgegangen, dass, auch wenn die Wirkung ist anders als die von jedem der oben beschriebenen Ausführungsformen, die Wirkung offensichtlich aus der Beschreibung in der Spezifikation oder leicht vorhergesagt von Personen gewöhnlich auf dem Gebiet der Technik ist offensichtlich von der vorliegenden Erfindung abgeleitet.

BEZUGSZEICHENLISTE

[0122] 1: laminierte Struktur, 10: Dünnschichttransistor, 11: Basisisolierschicht, 100: Substrat, 105, 160: Gate-Elektrode, 110, 120, 150: Gate-Isolierschicht, 130: Metalloxidschicht, 140: Oxidhalbleiterschicht, 140a: Bereich, 140b: Bereich, 141: obere Fläche, 142: untere Fläche, 143: Seitenfläche, 170, 180: Isolierschicht, 171, 173: Öffnung, 200: Source-/Drain-Elektrode, 201: Source-Elektrode, 203: Drain-Elektrode, 1000: elektronische Vorrichtung, 1100: Anzeigevorrichtung

Patentansprüche

1. Eine laminierte Struktur, umfassend:

eine Basisisolierschicht;

eine Metalloxidschicht, die auf der Basisisolierschicht angeordnet ist;

und

eine Oxidhalbleiterschicht in Kontakt mit der Metalloxidschicht, die eine polykristalline Struktur aufweist;

wobei die Oxidhalbleiterschicht einen ersten Bereich enthält, in dem das gleiche Metallelement wie das in der Metalloxidschicht enthaltene Metallelement einen Konzentrationsgradienten aufweist und der Konzentrationsgradient der Metalloxidschicht zunimmt, wenn er sich der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht nähert.

2. Die laminierte Struktur nach Anspruch 1, wobei

die Oxidhalbleiterschicht eine Dicke von mindestens 15 nm oder mehr hat, und

der erste Bereich ein Bereich ist, der weniger als 14 nm von der Grenzfläche mit der Metalloxidschicht in Richtung der Dicke der Oxidhalbleiterschicht entfernt ist.

3. Die laminierte Struktur nach Anspruch 1, wobei

die Oxidhalbleiterschicht eine Dicke von mindestens 15 nm hat, und

die Oxidhalbleiterschicht einen zweiten Bereich auf einer Seite aufweist, die die Metalloxidschicht nicht berührt, die keinen Konzentrationsgradienten des Metallelements aufweist, und

der zweite Bereich in Kontakt mit dem ersten Bereich steht und eine Dicke von 1 nm oder mehr in der Dickenrichtung der Oxidhalbleiterschicht aufweist.

4. Die laminierte Struktur nach Anspruch 1, wobei

die Oxidhalbleiterschicht Indium und mindestens ein oder mehrere Metallelemente außer Indium enthält, und

die Metalloxidschicht einen Bereich hat, der Indium enthält.

5. Laminierte Struktur nach Anspruch 1, wobei der Oxidhalbleiterschicht einen Bereich enthält, in dem das Verhältnis von Indium zu Indium und mindestens einem Metallelement 50 % oder mehr beträgt.

6. Die laminierte Struktur nach Anspruch 1, wobei das in der Metalloxidschicht enthaltene Indium einen Konzentrationsgradienten aufweist und der Konzentrationsgradient des Indiums zunimmt, je mehr es sich der Grenzfläche zwischen der Metalloxidschicht und der Oxidhalbleiterschicht nähert.

7. Die laminierte Struktur nach Anspruch 1, wobei die Metalloxidschicht ein Metalloxid mit einer Bandlücke von 4,0 eV oder mehr enthält.

8. Die laminierte Struktur nach Anspruch 1, wobei die Metalloxidschicht ein oder mehrere Metallelemente enthält, die aus Aluminium (Al), Magnesium (Mg), Calcium (Ca), Scandium (Sc), Gallium (Ga), Germanium (Ge), Strontium (Sr), Nickel (Ni), Tantal (Ta), Yttrium (Y), Zirkonium (Zr), Barium (Ba), Hafnium (Hf), Kobalt (Co) und Elementen auf Lanthanoidbasis ausgewählt sind.

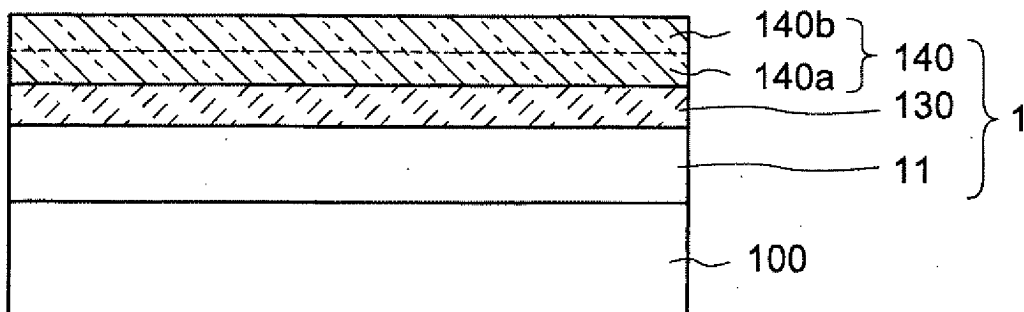
9. Die laminierte Struktur nach Anspruch 1, wobei die Oxidhalbleiterschicht eine Kristallstruktur vom Bixbyit-Typ hat.

10. Ein Dünnschichttransistor, der Folgendes umfasst:
die laminierte Struktur nach Anspruch 1;
eine Gate-Isolierschicht, die auf der Oxidhalbleiterschicht angeordnet ist; und
eine Gate-Elektrode, die auf dem Gate-Isolierfilm so angeordnet ist, dass sie mindestens einen Teil der Oxidhalbleiterschicht überlappt.

Es folgen 27 Seiten Zeichnungen

Anhängende Zeichnungen

FIG. 1



10

FIG. 2

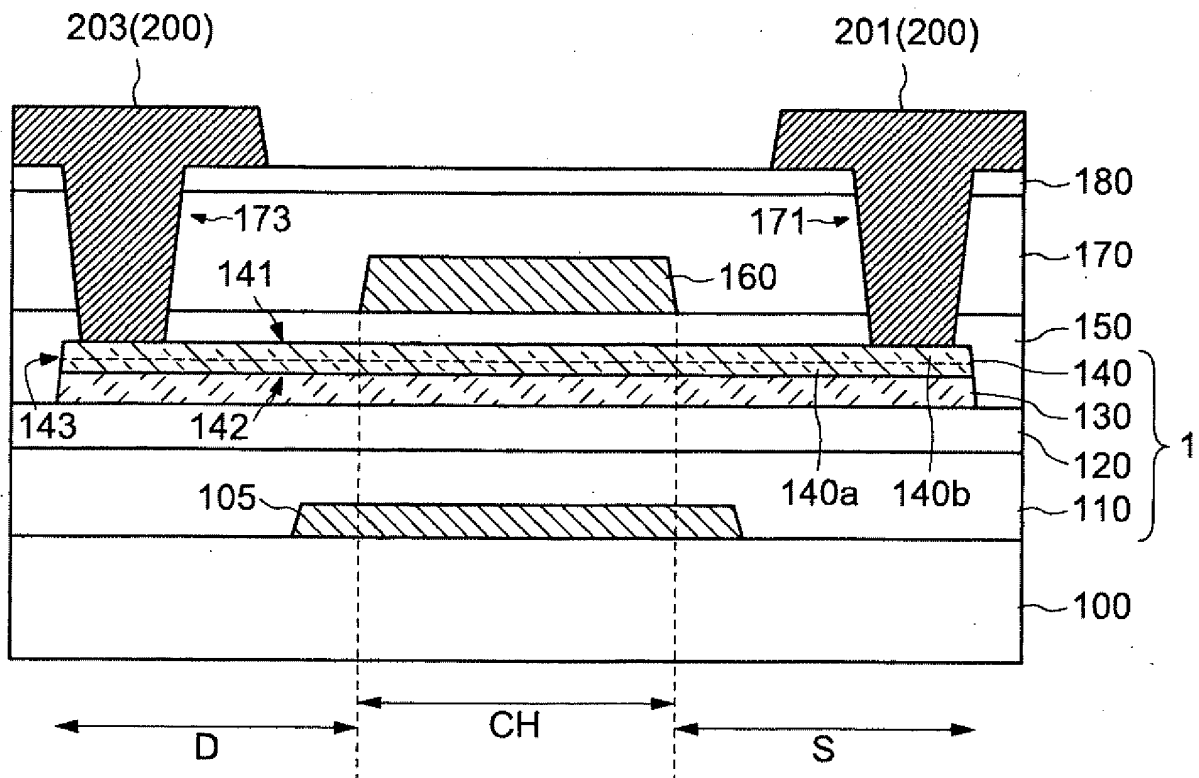


FIG. 3

10

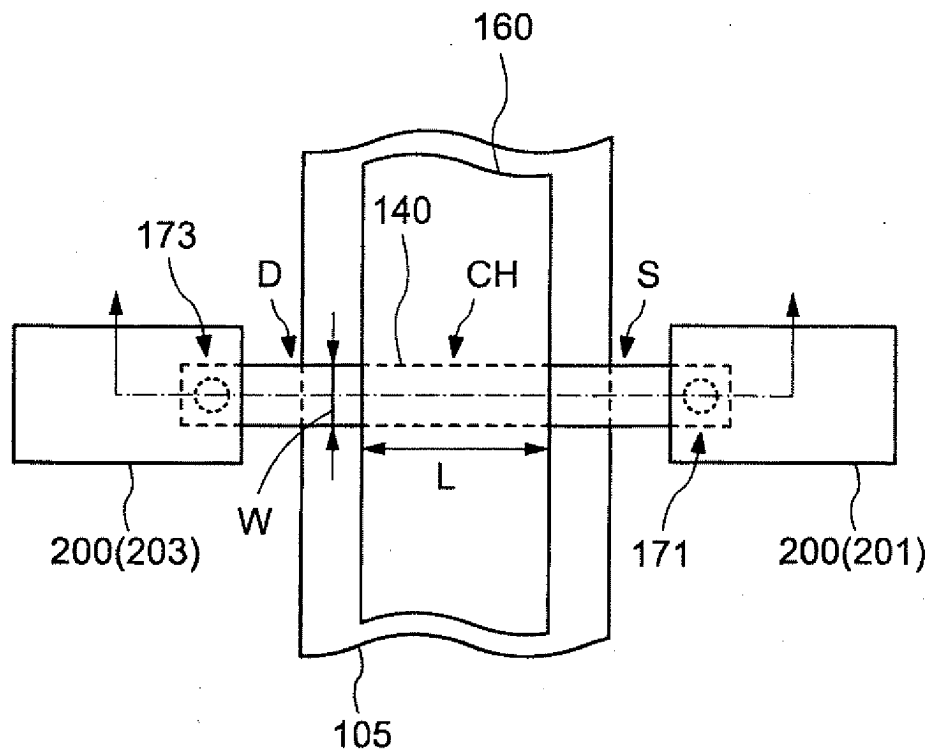


FIG. 4

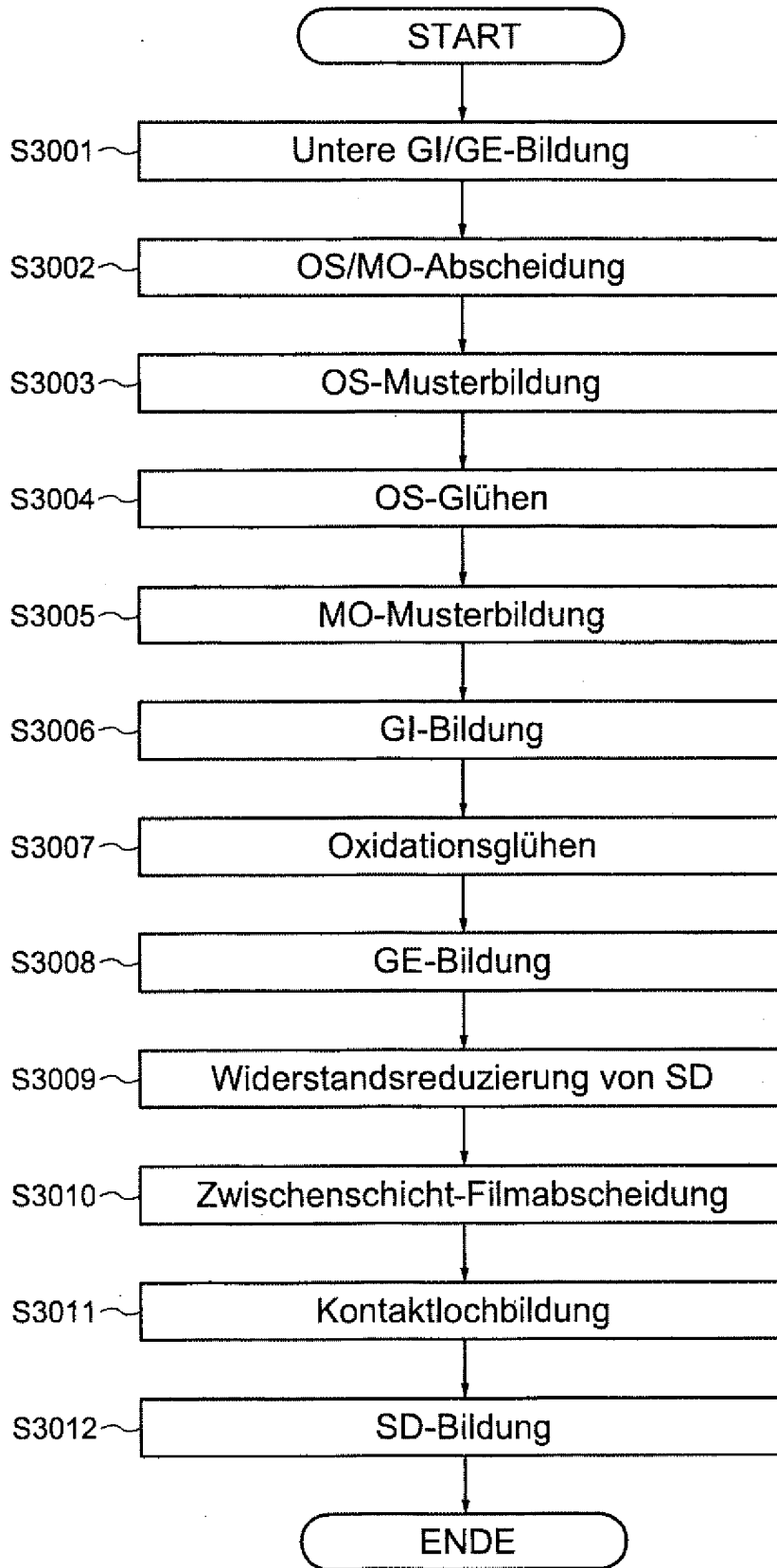


FIG. 5

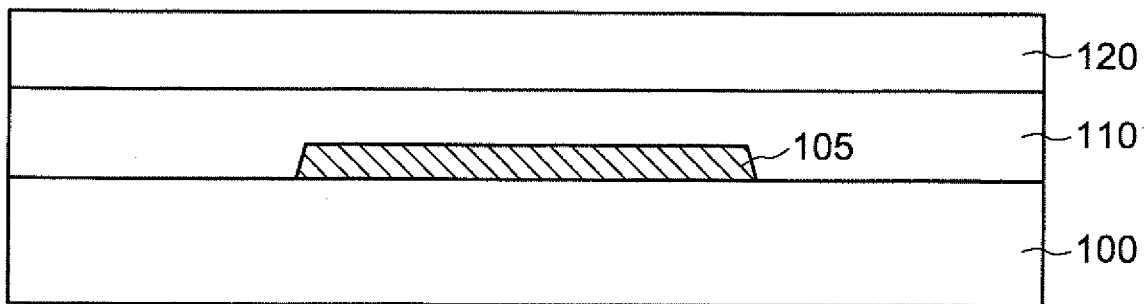


FIG. 6

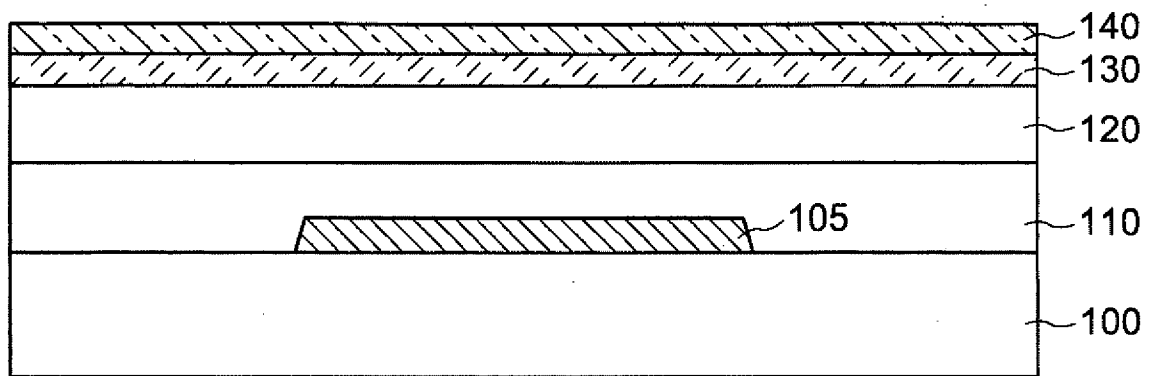


FIG. 7

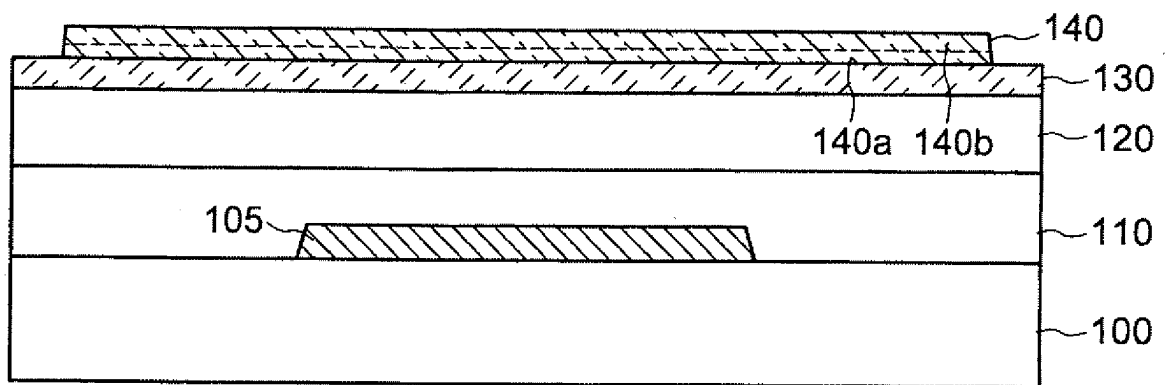


FIG. 8

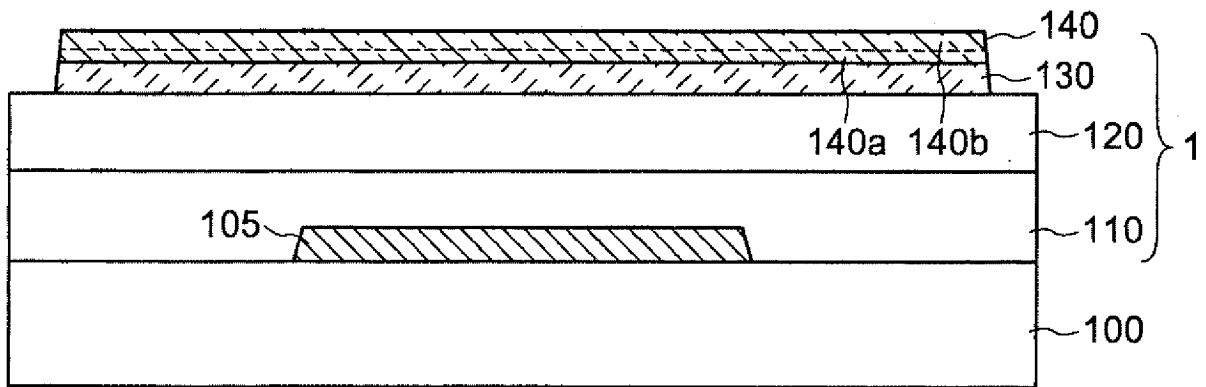


FIG. 9

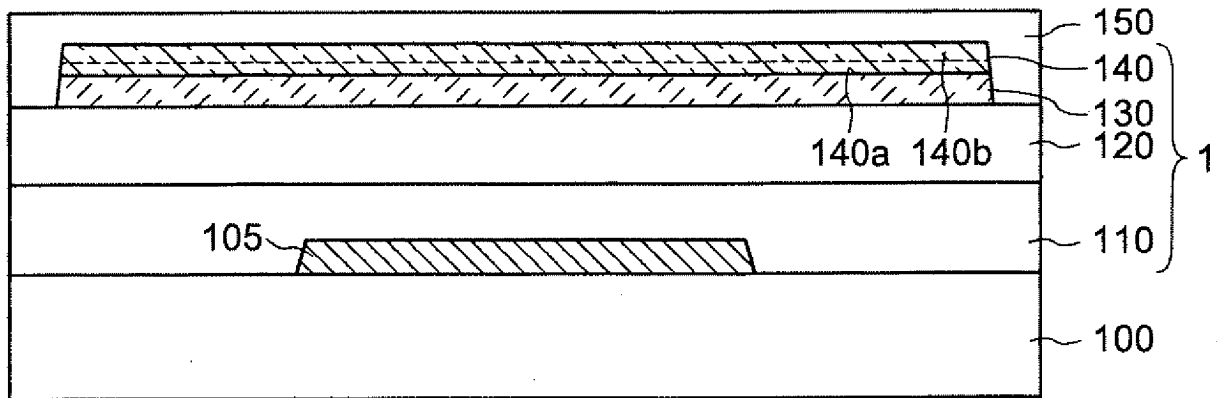


FIG. 10

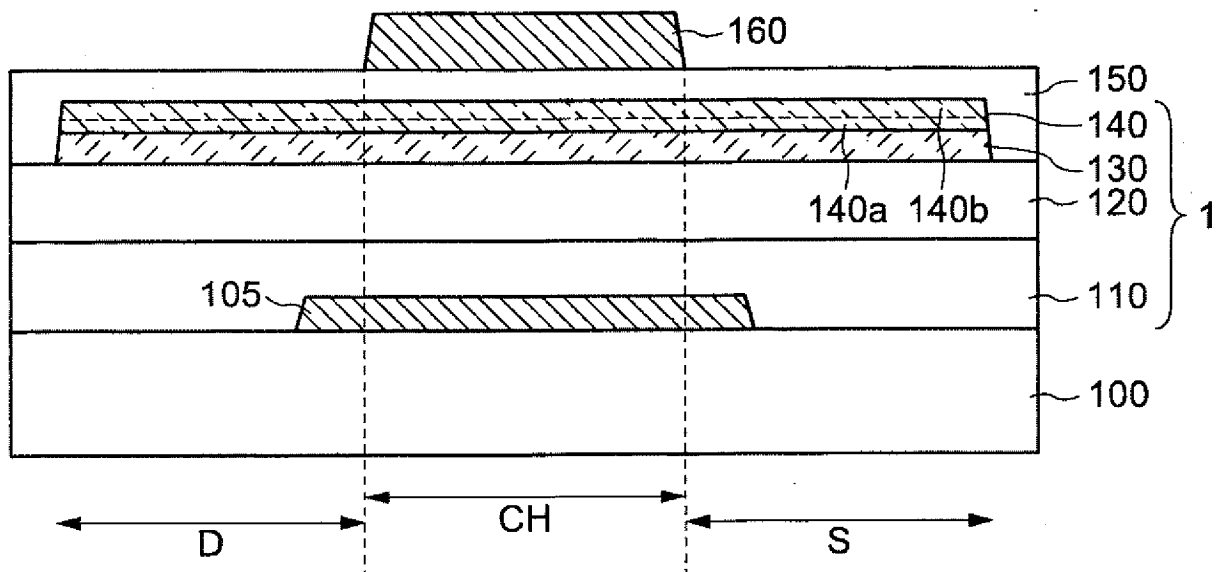


FIG. 11

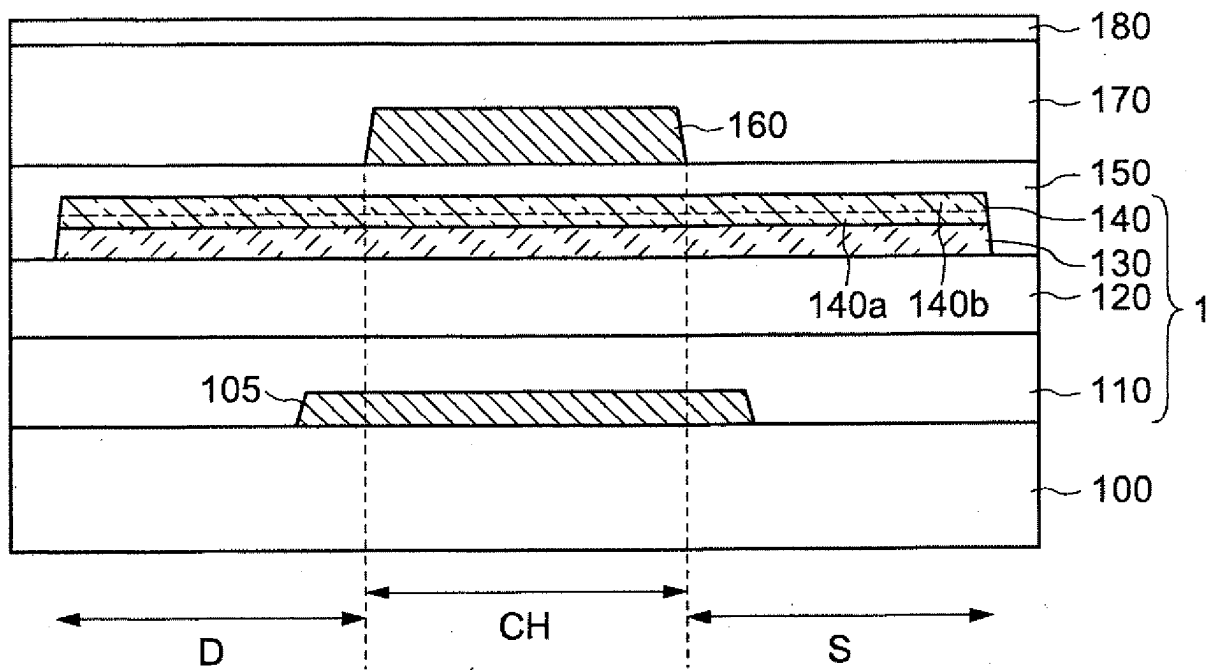


FIG. 12

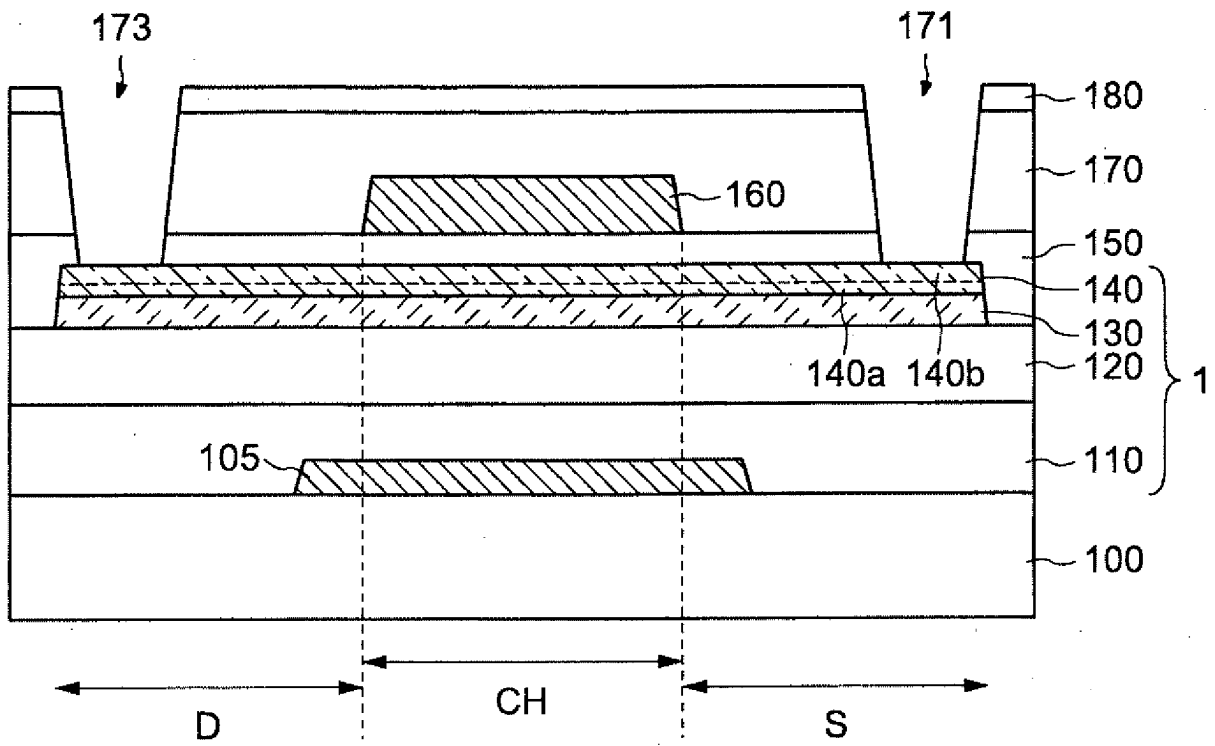


FIG. 13

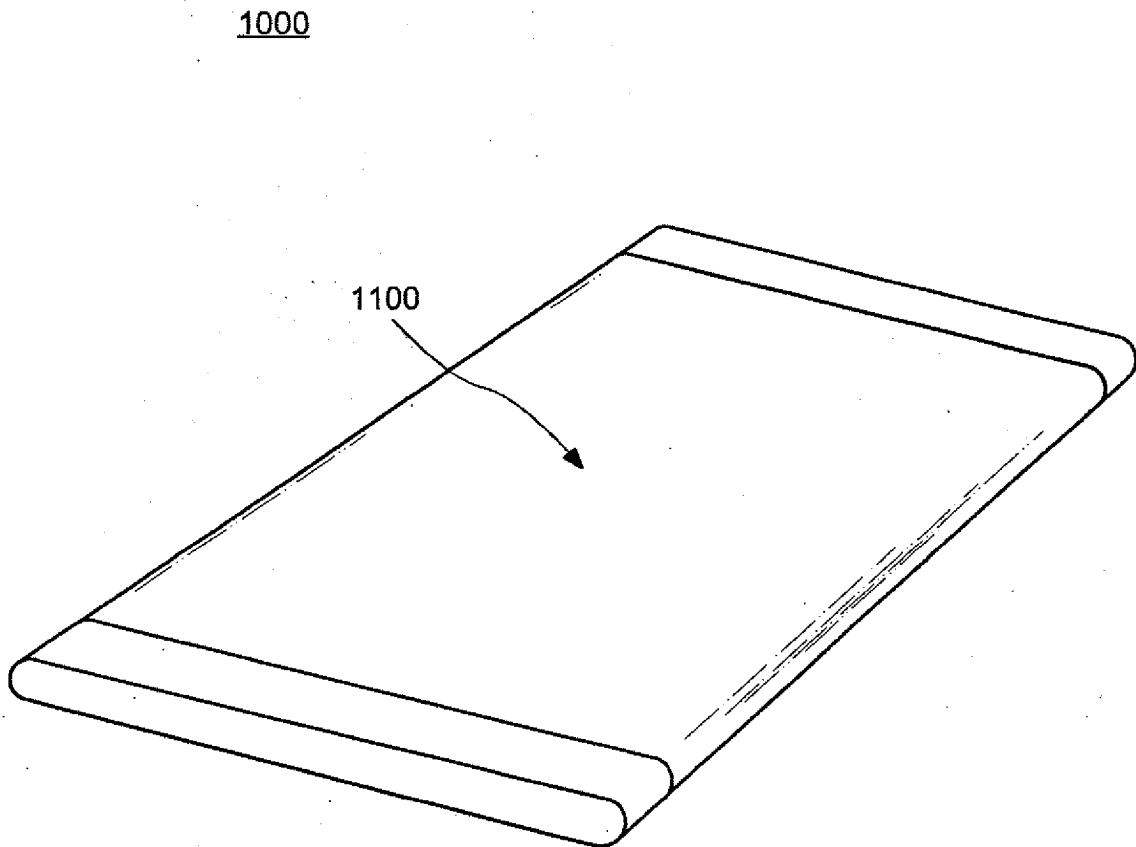


FIG. 14

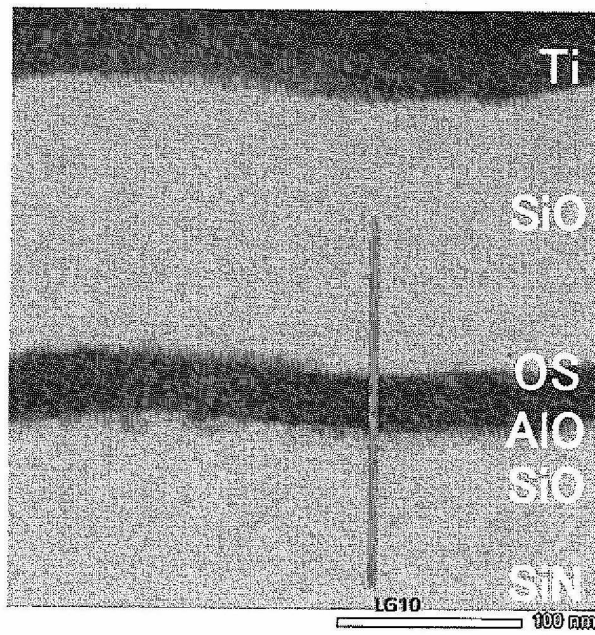


FIG. 15

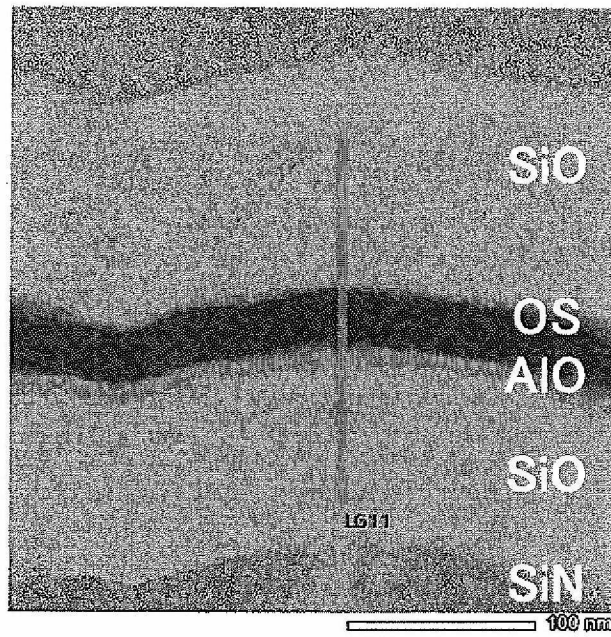


FIG. 16

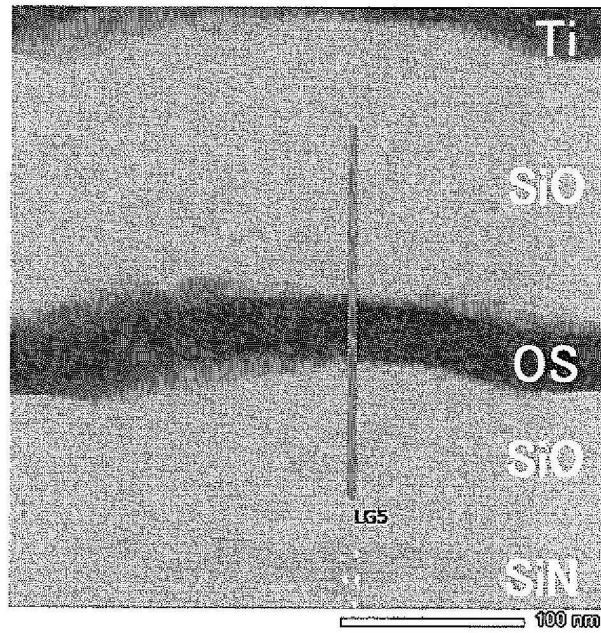


FIG. 17

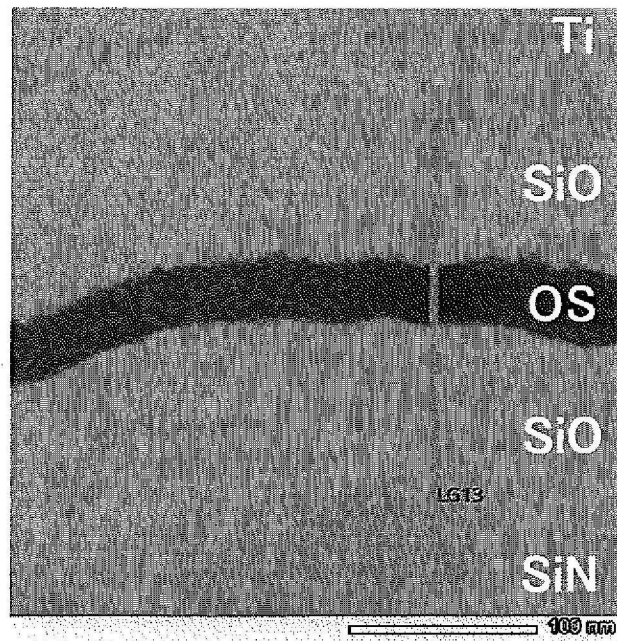


FIG. 18

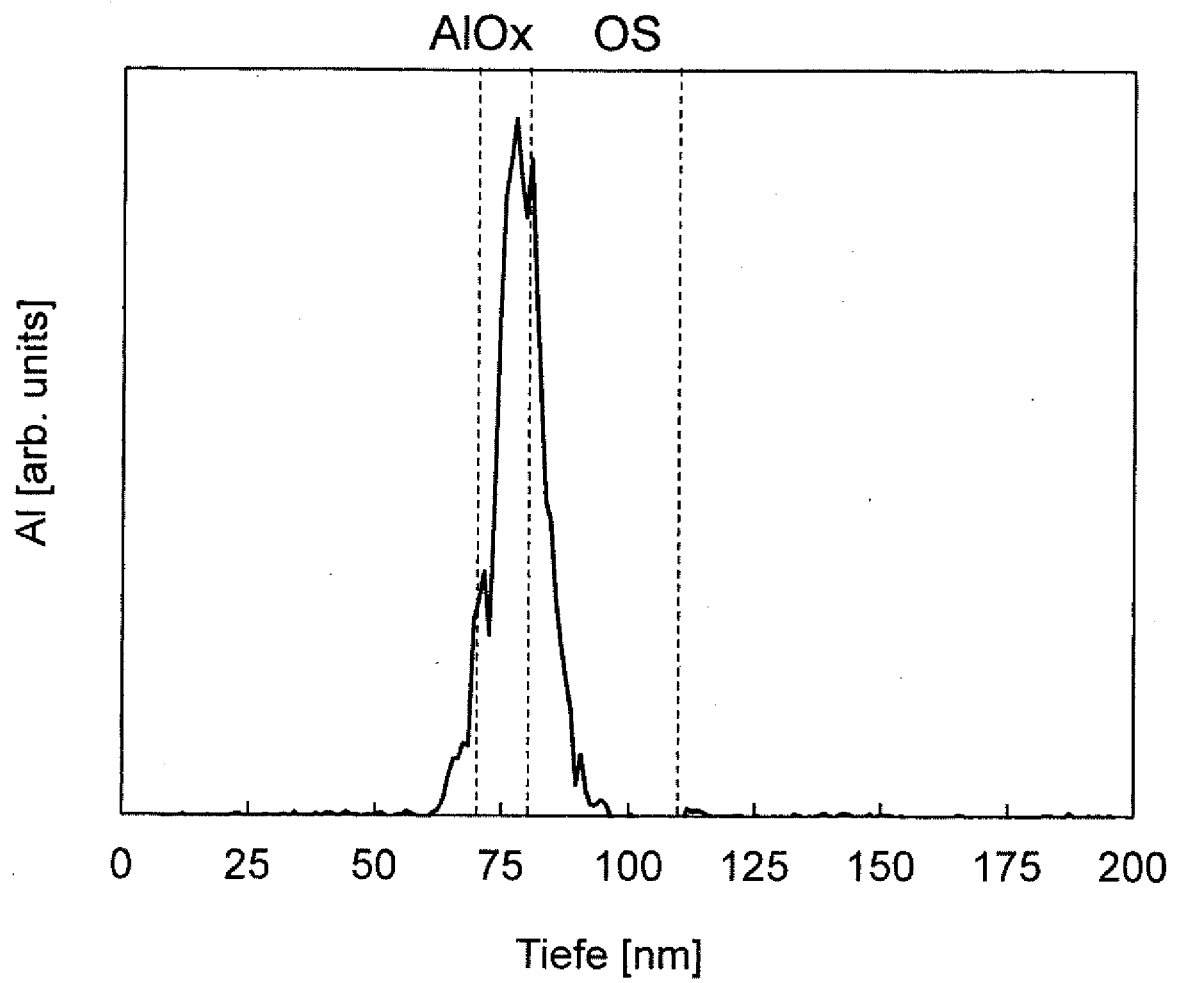


FIG. 19

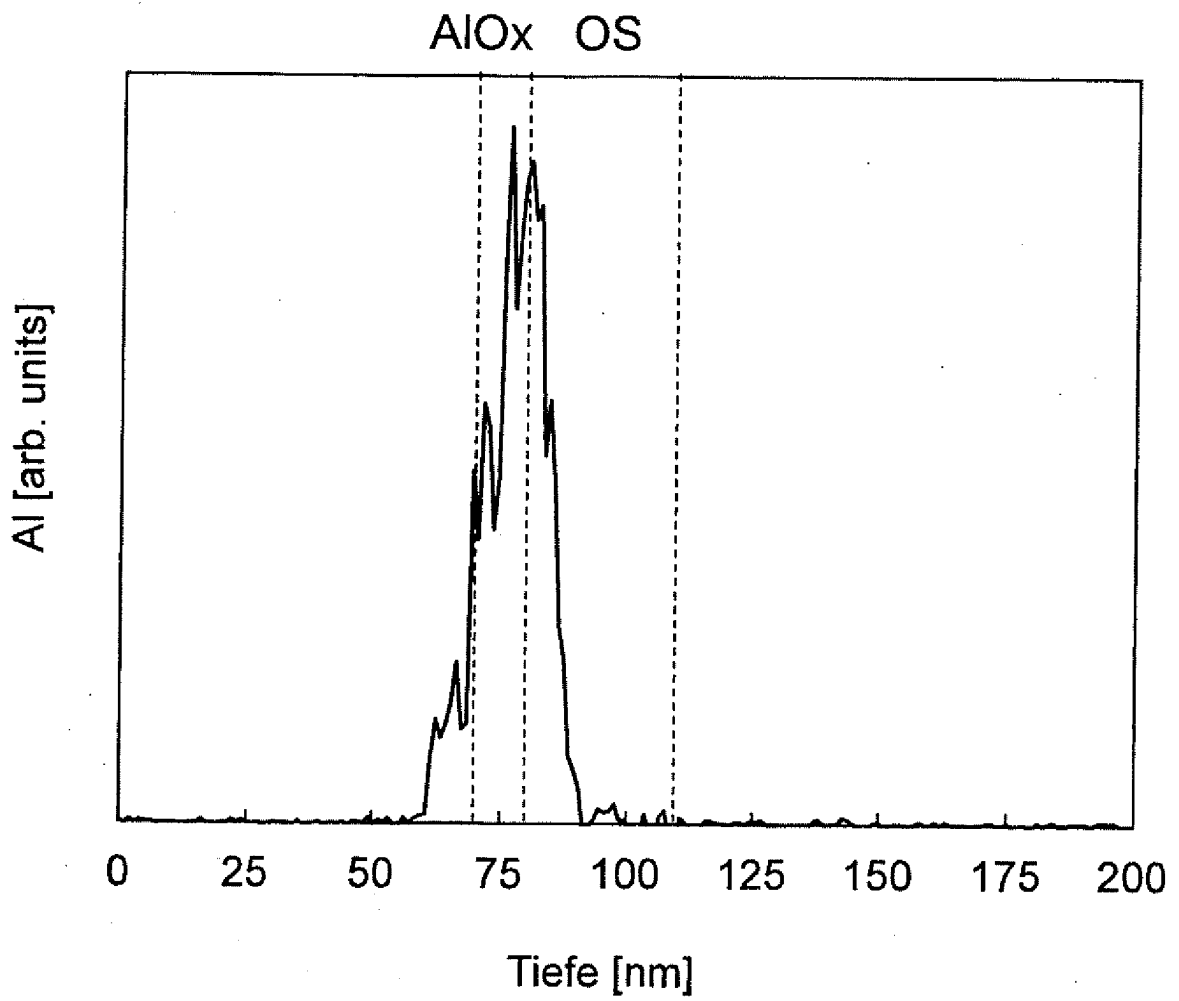


FIG. 20

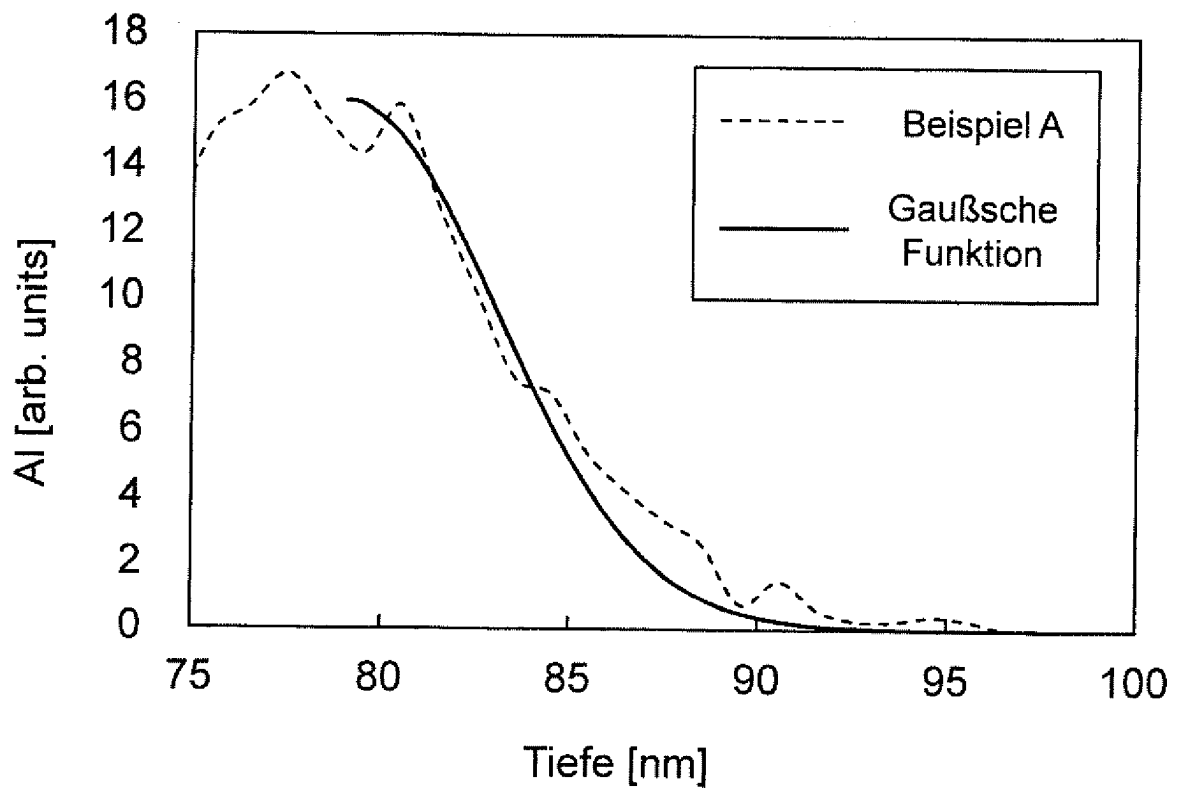


FIG. 21

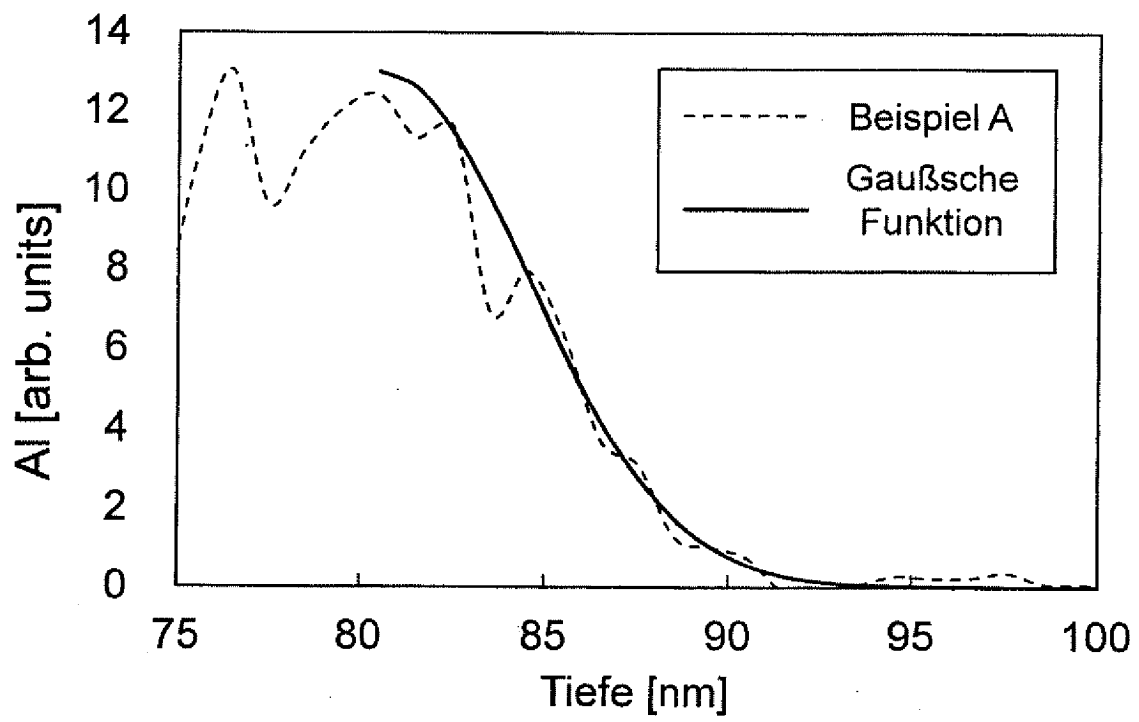


FIG. 22

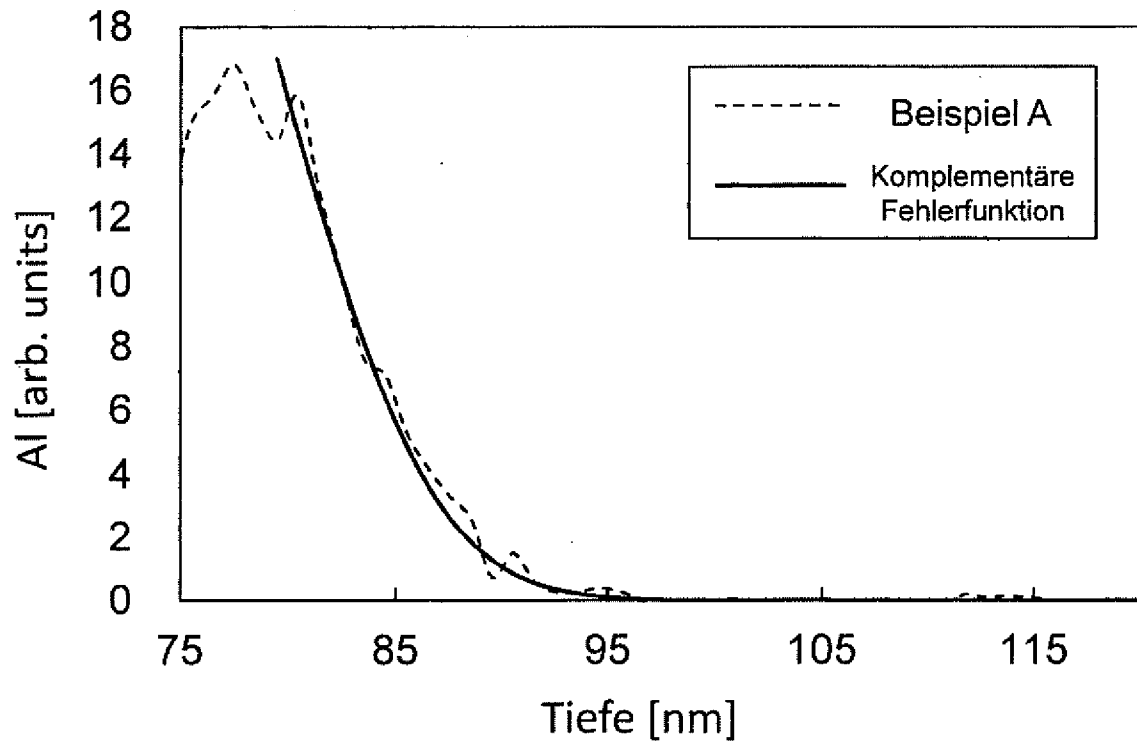


FIG. 23

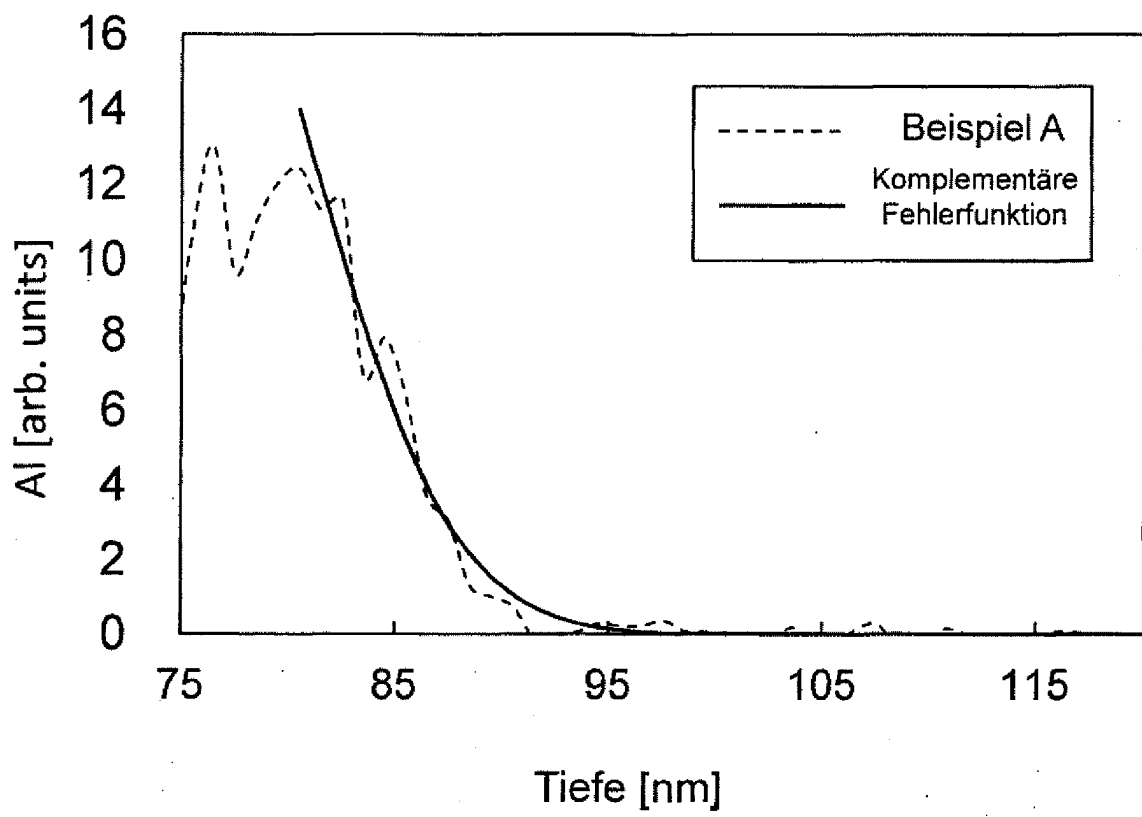


FIG. 24

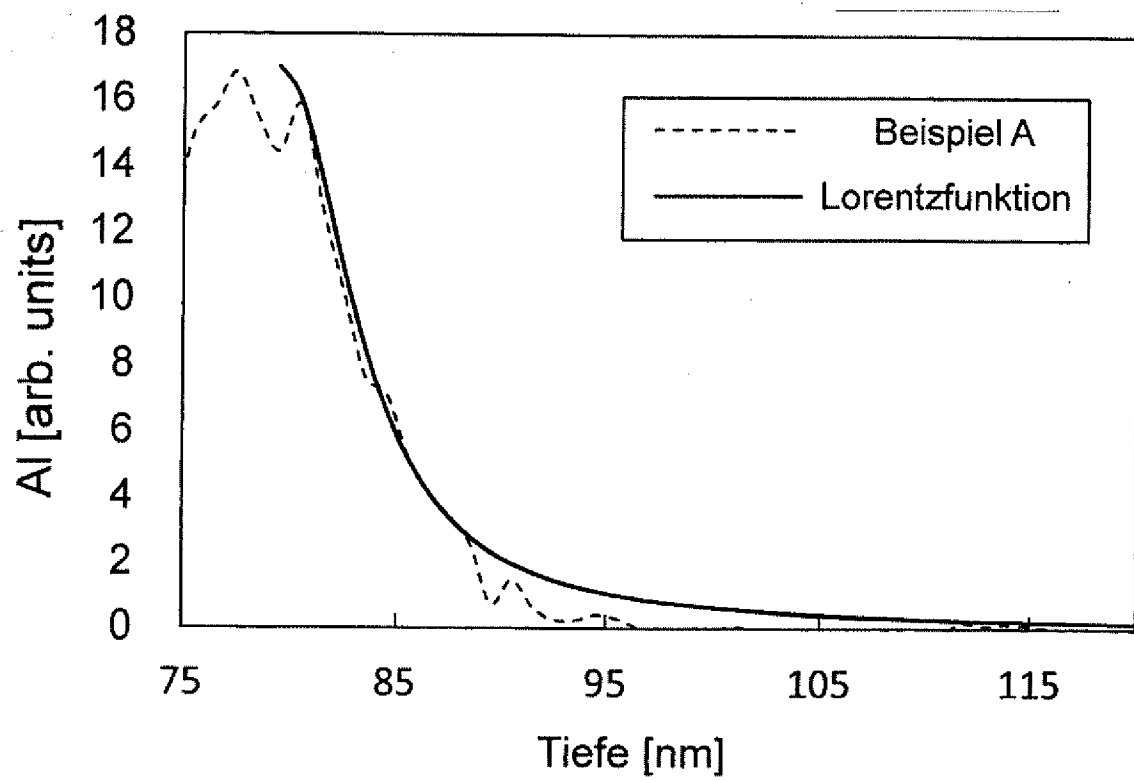


FIG. 25

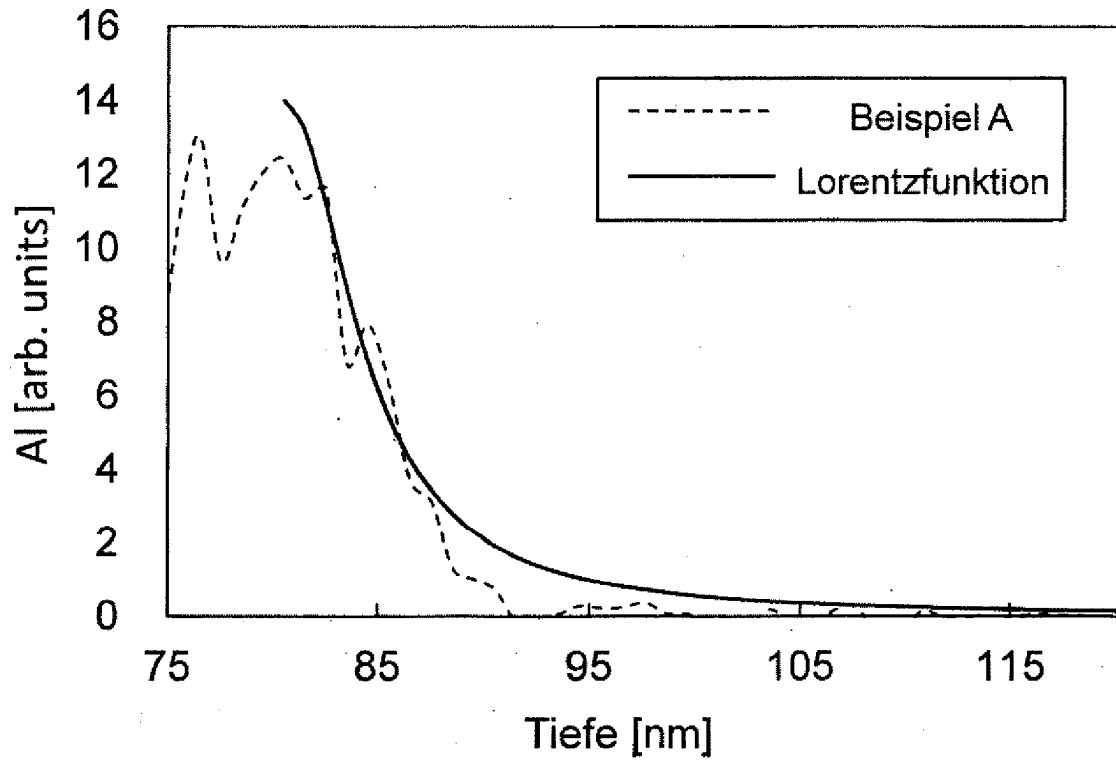


FIG. 26

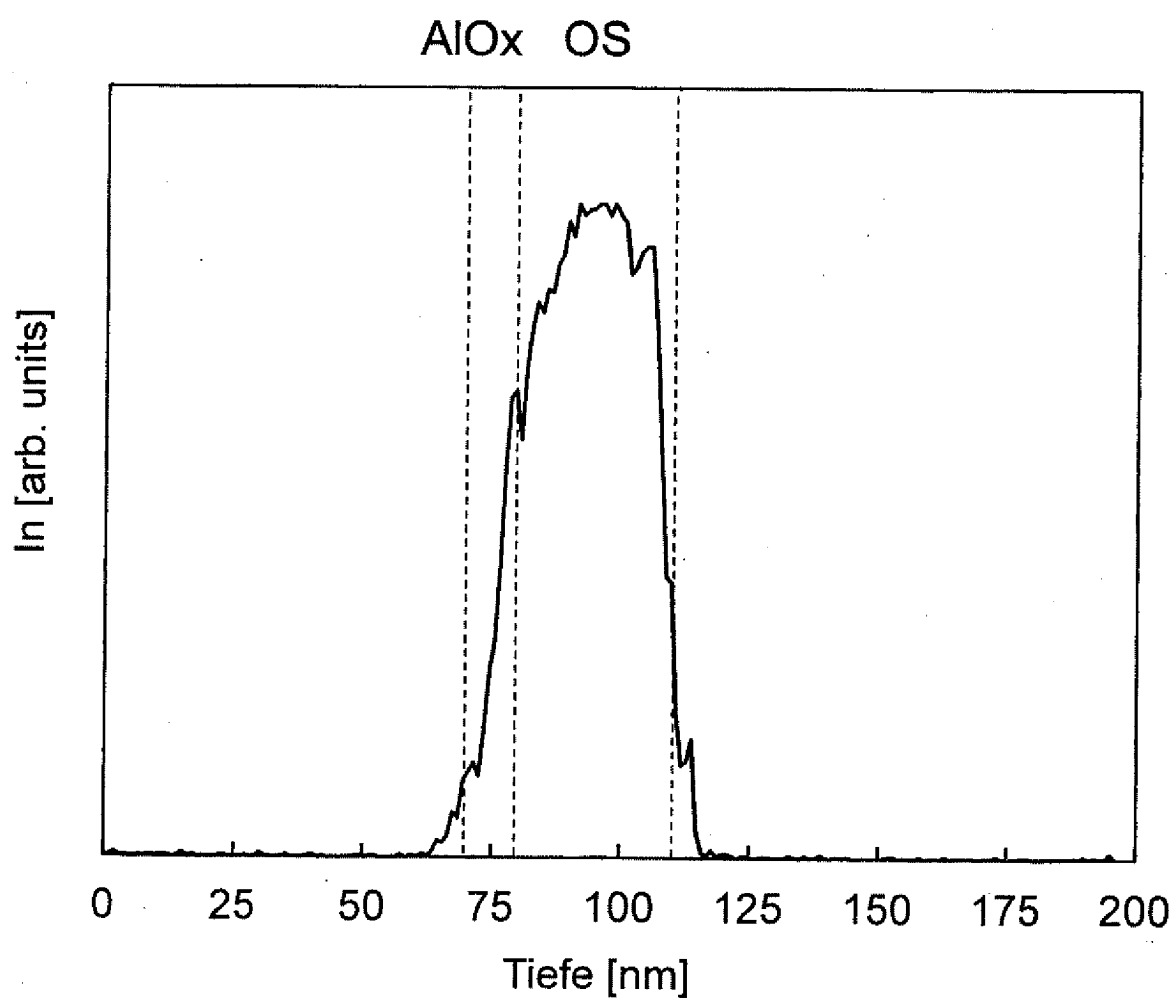


FIG. 27

