

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-194301
(P2004-194301A)

(43) 公開日 平成16年7月8日(2004.7.8)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H03F 3/45	H03F 3/45	5J500
H03D 1/18	H03D 1/18	
H03F 3/68	H03F 3/68	

審査請求 未請求 請求項の数 21 O L (全 42 頁)

(21) 出願番号	特願2003-385970 (P2003-385970)	(71) 出願人	000003609 株式会社豊田中央研究所 愛知県愛知郡長久手町大字長湫字横道4-1番地の1
(22) 出願日	平成15年11月14日(2003.11.14)	(71) 出願人	000004260 株式会社デンソー 愛知県刈谷市昭和町1丁目1番地
(31) 優先権主張番号	特願2002-346862 (P2002-346862)	(74) 代理人	100087723 弁理士 藤谷 修
(32) 優先日	平成14年11月29日(2002.11.29)	(72) 発明者	宇田 尚典 愛知県愛知郡長久手町大字長湫字横道4-1番地の1 株式会社豊田中央研究所内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	林 宏明 愛知県愛知郡長久手町大字長湫字横道4-1番地の1 株式会社豊田中央研究所内

最終頁に続く

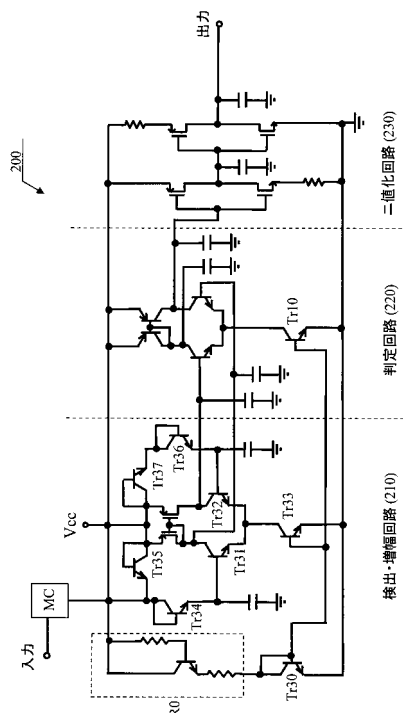
(54) 【発明の名称】 起動信号出力回路及び判定回路

(57) 【要約】

【課題】 小型、高感度、低消費電力で、更には、使用可能な温度範囲の広い起動信号出力回路を実現すること。

【解決手段】 特定周波数の高周波電力(RF)を入力して直流電位(DC)を出力するRF/DC変換回路を有する起動信号出力回路において、高周波電力を検知する検知ダイオードを有して成る倍電圧検波回路と、前述の差動対トランジスタTrL, TrRに相当するトランジスタTr31, Tr32を有する差動増幅器と、カレントミラー回路とを有する検出・増幅部を備え、差動対トランジスタの一方Tr31(TrL)のベース電流を検知ダイオードを流れる電流の直流成分と略一致させ、更に、差動対トランジスタTr31, Tr32(TrR)を流れる電流の合計をカレントミラー回路で略一定に規定した。倍電圧検波回路は差動増幅器と巧く組み合わせて検出・増幅部210に具備した。

【選択図】 図13



【特許請求の範囲】

【請求項 1】

特定周波数の高周波電力 (RF) を入力して直流電位 (DC) を出力する RF / DC 変換回路を有する起動信号出力回路であって、

前記高周波電力を検知する検知ダイオード Q1 と、

前記検知ダイオード Q1 が出力する電流の直流成分 I_{Q1} を増幅するトランジスタ TrL と、

前記トランジスタ TrL を回路要素として含むカレントミラー回路とを備えた検出・増幅部を有し、

前記トランジスタ TrL のベース電流 I_B は、前記直流成分 I_{Q1} と略一致し、

前記トランジスタ TrL のエミッタ電流 I_E は、前記カレントミラー回路によって制限されている

ことを特徴とする起動信号出力回路。

10

【請求項 2】

前記カレントミラー回路は、

エミッタ端子が所定の接地点または給電点に接続され、かつ、所定の負荷が与えられることにより、前記起動信号出力回路の全体の電流量を決定する基準トランジスタと、

エミッタ端子が前記基準トランジスタのエミッタ端子に接続され、かつ、前記基準トランジスタとベース端子同士が接続されることにより、前記基準トランジスタとそれぞれ略同量の電流を通す複数の従属トランジスタと

を有する

ことを特徴とする請求項 1 に記載の起動信号出力回路。

20

【請求項 3】

差動増幅器を有し、

前記トランジスタ TrL は、前記差動増幅器の信号入力部に配置される差動対トランジスタの一方を構成しており、

前記差動増幅器を流れる電流の合計は、前記カレントミラー回路によって略一定に規定されている

ことを特徴とする請求項 1 または請求項 2 に記載の起動信号出力回路。

【請求項 4】

前記高周波電力を検知しない非検知ダイオード Q2 を、前記検知ダイオード Q1 に対して少なくとも論理的には略対称形に備え、

前記起動信号出力回路に前記高周波電力が入力されていない時に、

前記非検知ダイオード Q2 のカソード端子は、前記検知ダイオード Q1 のカソード端子電圧と同じ電圧を前記差動対トランジスタのもう片方のトランジスタ TrR のベース端子に出力する

ことを特徴とする請求項 3 に記載の起動信号出力回路。

30

【請求項 5】

前記差動増幅器を中心とする差動回路の全体的回路形式を略対称形に構成した

ことを特徴とする請求項 4 に記載の起動信号出力回路。

40

【請求項 6】

前記差動増幅器の負荷は、

2 つの MOSFET から成るカレントミラー回路構成のアクティブ負荷である

ことを特徴とする請求項 3 乃至請求項 5 の何れか 1 項に記載の起動信号出力回路。

【請求項 7】

前記 MOSFET は何れも、

ゲート長が $1 \mu\text{m}$ 以上であり、

ゲート幅が $2 \mu\text{m}$ 以上である

ことを特徴とする請求項 6 に記載の起動信号出力回路。

【請求項 8】

50

前記検知ダイオードQ1の前記高周波電力が入力される第1端子側に、前記高周波電力を効率よく入力するためのマッチング回路が接続されている

ことを特徴とする請求項1乃至請求項7の何れか1項に記載の起動信号出力回路。

【請求項9】

前記特定周波数に対してスタブ又は共振器の両極間がショートになる様に、前記検知ダイオードQ1の前記高周波電力が出力される第2端子側に、前記スタブ又は前記共振器が接続されている

ことを特徴とする請求項1乃至請求項8の何れか1項に記載の起動信号出力回路。

【請求項10】

前記検知ダイオードQ1は、ベースとコレクタとを直接接続して前記検知ダイオードQ1の前記高周波電力が入力される第1端子とし、エミッタを前記検知ダイオードQ1の前記高周波電力が出力される第2端子としたNPN形又はPNP形のトランジスタから構成されている

ことを特徴とする請求項1乃至請求項9の何れか1項に記載の起動信号出力回路。

【請求項11】

前記検出・増幅部は、

前記検知ダイオードQ1のアノード端に、

前記高周波電力の入力部に位置するコンデンサC1の出力端と、

アノード端が高周波的に接地されたダイオードD1のカソード端と

を接続し、かつ、

前記検知ダイオードQ1のカソード端に、

一端が高周波的に接地されたコンデンサC2の他端を接続する

ことにより構成される倍電圧検波回路を有する

ことを特徴とする請求項1乃至請求項10の何れか1項に記載の起動信号出力回路。

【請求項12】

CMOSを用いて構成された二値化回路を後段に有し、

前記二値化回路は、前記起動信号出力回路の出力信号を二値化する

ことを特徴とする請求項1乃至請求項11の何れか1項に記載の起動信号出力回路。

【請求項13】

論理的に略対象形の差動増幅器を有して成り、入力レベルを基準電位と比較する判定回路において、

前記差動増幅器の負荷部を構成しつつ、前記差動増幅器を流れる電流を規定する、少なくとも論理的には略対称形に相對峙した1対の負荷抵抗 R_a 、 R_b に関して、

前記高周波電力の入力の有無に伴って入力レベルが変動する入力変動側の前記負荷抵抗 R_a を、判定基準入力側の前記負荷抵抗 R_b よりも小さく設定したことを特徴とする判定回路。

【請求項14】

前記負荷抵抗 R_a と前記負荷抵抗 R_b との差分 $R(R_b - R_a > 0)$ を任意に調整することにより、入力電位に対する出力電位の感度を自在に設定した

ことを特徴とする請求項13に記載の判定回路。

【請求項15】

論理的に略対象形の差動増幅器を有して成り、入力レベルを基準電位と比較する判定回路において、

前記差動増幅器を流れる電流を規定する、前記差動増幅器の負荷部が、

カレントミラー回路構成で、負荷が非対称のアクティブ負荷から構成されている

ことを特徴とする判定回路。

【請求項16】

前記アクティブ負荷は、

2つのバイポーラトランジスタから成る

ことを特徴とする請求項15に記載の判定回路。

10

20

30

40

50

【請求項 17】

前記差動増幅器は、2つのトランジスタをダーリントン接続することにより構成した増幅部を計2組、少なくとも論理的には略対称形に相對峙させて有することを特徴とする請求項13乃至請求項16の何れか1項に記載の判定回路。

【請求項 18】

CMOSを用いて構成された二値化回路を後段に有し、前記二値化回路は、前記判定回路が出力した判定結果を二値化することを特徴とする請求項13乃至請求項17の何れか1項に記載の判定回路。

【請求項 19】

特定周波数の高周波電力(RF)を入力して直流電位(DC)を出力するRF/DC変換回路を有する起動信号出力回路であって、請求項13乃至請求項18の何れか1項に記載の判定回路を有することを特徴とする起動信号出力回路。 10

【請求項 20】

請求項13乃至請求項18の何れか1項に記載の判定回路を有することを特徴とする請求項1乃至請求項13の何れか1項に記載の起動信号出力回路。

【請求項 21】

スタブ、共振器、インダクタ、又は平滑コンデンサ等を用いて構成される低域フィルタ、又は低域増幅回路を具備することにより、前記検知ダイオードQ1の検出電位(v)に対する前記直流電位(DC)の伝達関数に関して、周波数に対し特に直流近傍で急峻に単調減少する狭帯域のローパスフィルタ特性が与えられていることを特徴とする請求項1乃至請求項12、或いは請求項19又は請求項20の何れか1項に記載の起動信号出力回路。 20

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、特定周波数の高周波電力(RF)を入力して直流電位(DC)を出力するRF/DC変換回路を有する起動信号出力回路と、その起動信号出力回路等に非常に有用な判定回路に関する。 30

ただし、上記の直流電位(DC)とは、上記の高周波電力(RF)の波形の包絡線によって決定される波形のレベル(振幅)が略一定、或いは略一定以上である期間に生じる検知ダイオードからの検出電位に基づいて生成される出力電位を意味している。

【0002】

したがって、上記の高周波電力(RF)が断続的に到来したり、或いはその到来が周期的であったりした場合には、上記の直流電位(DC)の波形も周期的と成り得るが、例えばその様に上記の直流電位(DC)が周期的或いは間欠的に変動する場合においても、勿論、本発明の有用性は普遍である。

即ち、上記の直流電位(DC)は、検出対象の高周波電力(RF)の電力レベル自身が変動したり間欠したりする場合には、それに伴って変動したり間欠したりするが、以下、その様な電位も、上記の直流電位(DC)に含むものとする。 40

【0003】

本願発明の起動信号出力回路を有する移動体通信機に適する分野は、ETC、スマートプレート、LAN、監視システム、或いは、車両等のキーフリーシステム等を挙げることができる。

【背景技術】

【0004】

特許文献等の下記の諸文献の内、特許文献1乃至特許文献3は、ダイオード検波による高周波検出技術に係わる。図36、図37は、従来の高周波検出回路を例示する回路図である。高周波電力を直流に変換するためには、例えば図36、或いは図37のダイオード 50

Dが奏する半波整流作用を利用するが、この時、低消費電力を考慮して、直流バイアスを例えば約 $1\ \mu\text{A}$ 程度にまで絞っておくためには、 3V の電源を用いた場合、図36、図37の何れの場合も、そこに用いる抵抗としては、数Mオーダーの抵抗が必要となる。

【0005】

図38は、従来の一般的或いは代表的な起動信号出力回路の構成を例示する回路図であり、図37の検波回路と一般的な差動増幅器とを組み合わせ用いた回路構成を有する。この様な従来装置に関しては、例えば、上記の特許文献4や特許文献5等にもその応用が見られる。図38の回路構成では、図37のキャパシタ C_{00} は、マッチング回路(MC)の中に信号伝達線路上に直列に配置されている。

【0006】

また、他方、入力電位の高低を判定する従来判定回路としては、例えば、上記の特許文献1に記載されている回路等が一般にも広く知られている。図39に、その従来判定回路(検波および検出回路)を示す。この回路図は、超音波距離測定装置の検出部を示すものである。例えば本図39-Bに例示される様に、この様な従来判定処理は、mAオーダーの電流を必要とするオペアンプを使って構成された比較器によって実行されている。

【特許文献1】特許第2561023号公報

【特許文献2】特許第2605827号公報

【特許文献3】特開平4-291167号公報

【特許文献4】特許第3202624号公報

【特許文献5】特開平10-56333号公報

【非特許文献1】井上誠一著、「作って学ぶ電子回路工作入門」、総合電子出版

【非特許文献2】伊東規之、「テキストブック電子回路」、日本理工出版会

【非特許文献3】伊藤信之、「RF CMOS回路設計技術」、トリケップス

【非特許文献4】鈴木憲次、「高周波回路の設計・製作」、CQ出版社

【発明の開示】

【発明が解決しようとする課題】

【0007】

しかしながら、電池動作などを前提とする時、mAオーダーの電流を必要とするオペアンプを採用していたのでは、所望の低消費電力化は難しい。また、例えば、周知のヘテロダイン検波を実施すれば、 -60dBm 程度の低レベルの高周波電力を検波することができるが、この様な装置においては、発信機やLAN、ミキサ等を常時動作させていなければならないので、待機時間中の消費電力を抑制することは難しく、やはり目的の低消費電力化にならない。

一方、ダイオードによる従来検知方式では、検知感度を高くすることが難しい。

即ち、これらの事情が、検波回路の高感度化と低消費電力化との両立を難しくしている主な要因であると考えられる。

【0008】

また、より適用範囲の幅広い起動信号出力回路を製造し実用化するためには、上記の諸問題の他にも、更に、以下の2つの問題をも解決することが必要であると考えられる。

(1) 温度環境への適応性の問題

起動信号出力回路を例えばETCやスマートプレート等に利用する際の温度環境としては、 $-30\sim+60$ 程度の温度範囲において適用可能であることが望ましい。

【0009】

(a) 電源電圧の低下に対する耐性

図40は、市販されているリチウム電池の放電温度特性を例示するグラフである。この電池は、円筒形の二酸化マンガンリチウム電池であり、公称電圧は 3V で、想定される連続標準負荷は 20mA 、使用温度範囲は $-40\sim+70$ °である。このグラフには、放電負荷を 60 にして、約30時間にわたって出力電位を測定した結果が示されているが、例えばこの様に、乾電池の出力電圧は、温度に大きく依存し、電池の使用状況によって

10

20

30

40

50

は、出力電圧は常温の初期電圧よりも著しく低下することがある。

したがって、電池動作を考える場合、特に寒冷地等での電池使用などをも目的の起動信号出力回路に対して想定する場合には、電源電圧の低下に関する強い耐性が要求されることが判る。

【0010】

一方、回路動作を考えると、起動信号出力回路では、検知ダイオードのDC成分を増幅する必要から、従来例(図38)のダイオード検出部の出力点P1とアンプの入力点P2とは直接接続する必要がある。このため、検知ダイオードとアンプとのバイアスは独立にはできない。従って、電池から与えられる電源電圧 V_{cc} が低下した場合にも、検知出力を一定に保つためには、ダイオード検出部の出力点P1の電位と、アンプ側の入力点P2の電位と、そのアンプに用いるバイアス電圧 V_{bb} とを常時バランスよく維持しながら、電源電圧の経時的低下と共に低下させる必要がある。

10

【0011】

例えば、図38の起動信号出力回路900において、ある電源電圧 V_{cc} で、ダイオード検出部やアンプが適切に動作する様に、 $R1$ 、 $R2$ の抵抗値等を適当に設定しても、電源電圧 V_{cc} が低下してしまえば、バイアス状態も変化する。

しかし、この時、ダイオード検出部のバイアスと同様に、アンプ部のバイアスも適度にバランス良く下がらなければ、電源電圧 V_{cc} が大きく低下した場合に、起動信号出力回路900は回路全体として適切には動作しない。言い換えれば、このような電源の出力電圧の低下に関する問題に対処可能な柔軟な対応機構(バランス作用)を持っていない従来構成の回路(例：図38の起動信号出力回路900等)は、時として誤動作する恐れがある。

20

或いは、正確な動作が可能であっても、その際の電源電圧の適正範囲は狭くなるので、電池を電源とした場合には、使用可能な時間が短くなる。

【0012】

(b) ノイズに対する耐性

また、高温環境においては、例えばMOSFETを回路に使用した際にしばしば見られる様に、熱雑音やフリッカーノイズなどが回路内部に発生し易くなるため、回路内部で発生するノイズに対しても、一定の耐性を備えておく必要がある。即ち、例えば上記の様な幅広い温度環境においても、感度の高い起動信号出力回路を実現するためには、これらの内部ノイズに関しても高いS/N比を確保しておく必要がある。

30

【0013】

(2) 判定回路の消費電力の問題

RFからDCに変換した後、オン/オフ(信号が到来したか否か)を判定する判定回路が必要であるが、このような判定回路を追加することは、前述の図39-Bの回路構成等からも判る様に、消費電力の増加につながる。即ち、所望の起動信号出力回路の全体を、常時低電圧、低電流で動作させることは容易ではない。

【0014】

例えば、RF/DC変換器を作製する際に想定し得る、mAオーダーの電流を必要とする周辺装置としては、バイアス電圧を確保するためのDC-DCコンバータや、レギュレータ、或いは、RF/DC変換器が出力した結果を増幅・二値化するためのオペアンプや、電圧比較器等が考えられる。しかし、これらの周辺装置をも常時動作させておかななくてはならない装置構成を採用していたのでは、結局のところ装置全体としては、極めて消費電力の低い起動信号出力回路を構成することはできない。

40

また、このような問題は、電池駆動の場合などに、特に表面化或いは顕在化する。したがって、回路全体としての消費電力を低く抑制するためには、起動信号出力回路は単独で独自の低消費電力の判定回路を備える必要があるものと考えられる。

【0015】

更に、大対抗の問題にも注意が必要である。例えば図37の様に、数M程度の大抵抗をICチップ上で実現すると、抵抗素子が長くなるので、大きなスペースが必要となる。

50

その結果、抵抗素子のグランドに対する対峙面積が大きくなり、チップ上の抵抗と基板内のグランド間に寄生容量と寄生抵抗を生じ、高周波電力は基板にリークすることとなる。よって、このような単純な構成では、例えば5.8GHz、-60dBmといった低レベルの高周波電力をダイオードで直流に変換することができない。

【0016】

また、ダイオード検波に関するその他の問題点としては、例えば、負荷抵抗が大きくなる場合、ダイオードのアノード/カソード間の印加電圧が小さくなることによって、高周波電力を直流に変換できなくなる問題や、更には、たとえ高周波電力を直流に変換できた場合でも、ダイオードの出力電位変動が、バイアスの変動によるものか、或いは高周波電力の直流変換によって生成されたものなのか、区別がつかなくなってしまうなどの問題も挙げることができる。

10

【0017】

本発明は、上記の課題を解決するために成されたものであり、その目的は、小型、高感度、低消費電力の起動信号出力回路を実現することである。

また、本発明の更なる目的は、電池駆動する場合においても、使用可能な温度範囲の広い起動信号出力回路を実現することである。

ただし、上記の個々の目的は、本発明の個々の手段の内の少なくとも何れか1つによって、個々に達成されれば十分なのであって、本願の個々の発明は、上記の全ての課題を同時に解決し得る手段が存在することを必ずしも保証するものではない。

【課題を解決するための手段】

20

【0018】

上記の課題を解決するためには、以下の手段が有効である。

即ち、本発明の第1の手段は、特定周波数の高周波電力(RF)を入力して直流電位(DC)を出力するRF/DC変換回路を有する起動信号出力回路において、高周波電力を検知する検知ダイオードQ1と、この検知ダイオードQ1が出力する電流の直流成分 I_{Q1} を増幅するトランジスタTrLと、このトランジスタTrLを回路要素として含むカレントミラー回路とを備えた検出・増幅部を設け、このトランジスタTrLのベース電流 I_B を上記の直流成分 I_{Q1} と略一致させ、トランジスタTrLのエミッタ電流 I_E をカレントミラー回路によって制限することである。

【0019】

30

また、本発明の第2の手段は、上記の第1の手段のカレントミラー回路において、エミッタ端子が所定の接地点または給電点に接続され、かつ、所定の負荷が与えられることにより、その起動信号出力回路の全体の電流量を決定する基準トランジスタと、エミッタ端子が基準トランジスタのエミッタ端子に接続され、かつ、基準トランジスタとベース端子同士が接続されることにより、基準トランジスタとそれぞれ略同量の電流を通す複数の従属トランジスタとを備えることである。

【0020】

また、本発明の第3の手段は、上記の第1または第2の手段において、差動増幅器を備え、その差動増幅器の信号入力部に配置される差動対トランジスタの一方を上記のトランジスタTrLで構成し、この差動増幅器を流れる電流の合計をカレントミラー回路によって略一定に規定することである。

40

【0021】

また、本発明の第4の手段は、上記の第3の手段において、高周波電力を検知しない非検知ダイオードQ2を、上記の検知ダイオードQ1に対して少なくとも論理的には略対称形に備え、その起動信号出力回路に前記高周波電力が入力されていない時に、その非検知ダイオードQ2のカソード端子から、差動対トランジスタのもう片方のトランジスタTrRのベース端子に、検知ダイオードQ1のカソード端子電圧と同じ電圧を出力することである。

ただし、ここで言う「少なくとも論理的には略対称形」とは、回路が物理的にも略対称形である必要性は必ずしもなく、回路形式が回路図上において略対称的であれば十分であ

50

ることを意味するものである。

【0022】

また、本発明の第5の手段は、上記の第4の手段において、上記の差動増幅器を中心とする差動回路の全体的回路形式を略対称形に構成することである。

【0023】

また、本発明の第6の手段は、上記の第3乃至第5の何れか1つの手段において、差動増幅器の負荷として、2つのMOSFETから成るカレントミラー回路構成のアクティブ負荷を採用することである。

【0024】

また、本発明の第7の手段は、上記の第6の手段において、2つのMOSFETの何れについても、ゲート長を1 μ m以上、ゲート幅を2 μ m以上にすることである。 10

【0025】

また、本発明の第8の手段は、上記の第1乃至第7の何れか1つの手段において、検知ダイオードQ1の高周波電力が入力される第1端子側に、高周波電力を効率よく入力するためのマッチング回路を接続することである。

【0026】

また、本発明の第9の手段は、上記の第1乃至第8の何れか1つの手段において、特定周波数に対してスタブ又は共振器の両極間がショートになる様に、検知ダイオードQ1の高周波電力が出力される第2端子側に、スタブ又は共振器を接続することである。

【0027】

また、本発明の第10の手段は、上記の第1乃至第9の何れか1つの手段において、ベースとコレクタとを直接接続して検知ダイオードQ1の高周波電力が入力される第1端子とし、エミッタを検知ダイオードQ1の高周波電力が出力される第2端子としたNPN形又はPNP形のトランジスタから上記の検知ダイオードQ1を構成することである。 20

【0028】

また、本発明の第11の手段は、上記の第1乃至第10の何れか1つの手段において、検知ダイオードQ1のアノード端に、高周波電力の入力部に位置するキャパシタC1の出力端と、アノード端が高周波的に接地されたダイオードD1のカソード端とを接続し、かつ、検知ダイオードQ1のカソード端に、一端が高周波的に接地されたキャパシタC2の他端を接続することにより構成される倍電圧検波回路を上記の検出・増幅部に備えること 30

【0029】

ただし、上記のキャパシタC1は、上記の検出・増幅部と所定のマッチング回路との間に配置しても良いし、上記の検出・増幅部の高周波電力入力部として構成しても良いし、或いは、所定のマッチング回路の一部として構成しても良い。この様な判別は、どこまでがマッチング回路であり、どこからが検出・増幅部であるかと言う単なる定義(区分け)の問題に帰着するに過ぎない。

【0030】

また、本発明の第12の手段は、上記の第1乃至第11の何れか1つの手段において、CMOSを用いて構成された二値化回路を上記の起動信号出力回路の後段に設け、この二値化回路により、上記の起動信号出力回路の出力信号を二値化することである。 40

【0031】

また、本発明の第13の手段は、論理的に略対象形の差動増幅器を有して成り、入力レベルを基準電位と比較する判定回路において、差動増幅器の負荷部を構成しつつ、差動増幅器を流れる電流を規定する、少なくとも論理的には略対称形に相對峙した1対の負荷抵抗Ra, Rbに関して、高周波電力の入力の有無に伴って入力レベルが変動する入力変動側の負荷抵抗Raを判定基準入力側の負荷抵抗Rbよりも小さく設定することである。

【0032】

また、本発明の第14の手段は、上記の第13の手段において、負荷抵抗Raと負荷抵抗Rbとの差分 $R (R b - R a > 0)$ を任意に調整することにより、入力電位に対す 50

る出力電位の感度を自在に設定することである。

【0033】

また、本発明の第15の手段は、論理的に略対象形の差動増幅器を有して成り、入力レベルを基準電位と比較する判定回路において、差動増幅器を流れる電流を規定する、差動増幅器の負荷部を、カレントミラー回路構成で負荷が非対称のアクティブ負荷から構成することである。

【0034】

また、本発明の第16の手段は、上記の第15の手段において、上記のアクティブ負荷を2つのバイポーラトランジスタから構成することである。

【0035】

また、本発明の第17の手段は、上記の第13乃至第16の何れか1つの手段において、上記の差動増幅器に、2つのトランジスタをダーリントン接続することにより構成した増幅部を計2組、少なくとも論理的には略対称形に相對峙させて備えることである。

【0036】

また、本発明の第18の手段は、上記の第13乃至第17の何れか1つの手段において、CMOSを用いて構成された二値化回路を上記の判定回路の後段に備え、この二値化回路で、上記の判定回路が出力した判定結果を二値化することである。

【0037】

また、本発明の第19の手段は、特定周波数の高周波電力(RF)を入力して直流電位(DC)を出力するRF/DC変換回路を有する起動信号出力回路において、上記の第13乃至第18の何れか1つの手段に基づいて構成された判定回路を備えることである。

【0038】

また、本発明の第20の手段は、上記の第1乃至第12の何れか1つの手段において、請求項13乃至請求項18の何れか1項に記載の判定回路を備えることである。

【0039】

また、本発明の第21の手段は、上記の第1乃至第12の何れか1つの手段、或いは上記の第19または第20の手段において、スタブ、共振器、インダクタ、又は平滑キャパシタ等を用いて構成される低域フィルタ、又は低域増幅回路を具備することにより、検知ダイオードQ1の検出電位(v)に対する直流電位(DC)の伝達関数に関して、周波数に対し特に直流近傍で急峻に単調減少する狭帯域のローパスフィルタ特性を与えること

である。

以上の本発明の手段により、前記の課題を効果的、或いは合理的に解決することができる。上記の本発明の手段によって得られる効果は以下の通りである。

【発明の効果】

【0040】

本発明の最も大きな特徴部分としては、差動増幅器のバイアス電圧やバイアス電流を規定するダイオードを用いて検知ダイオードを兼ねる回路構成を採用すること(請求項3)により、差動増幅器の中に検波回路を巧く組み込んだ点(：主要な特徴1)や、或いは、カレントミラー回路を使って検波回路のバイアス電流を巧く絞り込んだ点(：主要な特徴2)等を挙げることができる。

以下、各請求項の記載順序に従い、上記の主要な特徴1の作用・効果の説明に先立って、まず、本発明の第1及び第2の手段により具現される上記の主要な特徴2に付いて、先に説明する。

【0041】

本発明の第1の手段によれば、検知ダイオードQ1とトランジスタTrLに流れるバイアス電流は、カレントミラー回路により決定される一定の電流により安定して制御されている。即ち、単一の電源電圧からカレントミラー回路によって安定して供給される電流によって上記の各回路要素は動作するので、電源電圧が低下して、バイアス電流が低下しても、各回路要素には相対的に低下したバイアス電流が供給される。この結果、動作可能な電源電圧の下限値をより低下させることができる。よって、温度変化に対して強くなり、

10

20

30

40

50

動作可能時間を長くすることができる。

【0042】

さらに、トランジスタTrLのベース電流が検知ダイオードQ1を流れる電流となるように、トランジスタTrLと検知ダイオードQ1とを接続しているため、検知ダイオードQ1を流れるバイアス電流をトランジスタTrLを流れる電流の電流増幅率分の1に減少させることができる。即ち、トランジスタTrLを流れる電流をカレントミラー回路により小さい値に制限することによって、検知ダイオードQ1のバイアス電流をその電流値の1/ という極めて小さい値に制御することができ、しかもカレントミラー回路によって安定した制御が可能となる。この結果、検知ダイオードQ1のVI特性における非線形性のより大きい領域を使用できるため、高周波電力を整流した値が大きくなる。即ち、検出感度を向上させることができる。

10

【0043】

また、この構成により検知ダイオードQ1のバイアス電流を極めて小さくすることは、検知ダイオードQ1の負荷抵抗を極めて大きくしたことと等価である。そして、この負荷抵抗が検知ダイオードQ1とトランジスタTrLとの接続関係により実現されているのであるから、微小面積で大きな負荷抵抗が構成できたことになり、感度を低下させる原因となる浮遊容量を低減することが可能となる。

したがって、本発明の第1の手段によれば、問題の寄生成分を有する前述のMオーダの面積の抵抗を用いる必要がなくなり、よって、上記の高周波リークの問題を解消することも可能になる。

20

【0044】

上記の本発明の第1の手段は、例えば上記のカレントミラー回路において、エミッタ端子が所定の接地点または給電点に接続され、かつ、所定の負荷が与えられることにより、その起動信号出力回路の全体の電流量を決定する基準トランジスタと、エミッタ端子が基準トランジスタのエミッタ端子に接続され、かつ、基準トランジスタとベース端子同士が接続されることにより、基準トランジスタとそれぞれ略同量の電流を通す複数の従属トランジスタとを備えること（本発明の第2の手段）により、実現することができる。

【0045】

例えば、図1のトランジスタTr6はカレントミラー回路の一部を構成しており、そのカレントミラー回路の電流を決定している。以下、この様なトランジスタ（Tr6）をそのカレントミラー回路の「基準トランジスタ」と呼ぶ。また、例えば図1のトランジスタTr5, Tr9, Tr11等の様に、そのカレントミラー回路において基準トランジスタ（Tr6）にしたがって略同量の電流を通すトランジスタを、以下、そのカレントミラー回路の「従属トランジスタ」と呼ぶ。

30

【0046】

以下、前述の主要な特徴1に付いて説明する。

本発明の第3の手段によれば、差動増幅器を設けて、トランジスタTrLを差動増幅器の差動対トランジスタの一方として、差動増幅器を流れる電流の合計を、カレントミラー回路により一定に制御しているため、第1の手段と同様に、カレントミラー回路により検知ダイオードQ1とトランジスタTrLを含む差動増幅器を流れるバイアス電流を安定して制御することが可能となる。よって、差動増幅器には単一の電源電圧でバイアス電流をカレントミラー回路により安定して供給できる結果、各回路要素のバイアスが電源変動に対して一様に変化することになる。したがって、第1の手段と同一の効果を奏する。また、差動増幅器を用いることで、検知ダイオードQ1により整流された直流電圧を電源電圧に応じて変化する参照電圧との差として検出することが可能となり、高周波信号の検出感度が向上すると共に、電源変動に対する検出の安定度が向上する。

40

【0047】

また、本発明の第4の手段によれば、差動増幅器に参照電圧を与えるのに、高周波電力を検知しない非検知ダイオードQ2を検知ダイオードQ1に対して回路的に対象に差動増幅器に接続しているため、高周波信号が検出されていない期間では、差動出力を零基準と

50

することが可能となる。また、検知ダイオードQ1による検知電圧と参照電圧とが、電源電圧の変動や温度変動に対して、両者が同様に変化するので、両者の差に基づいて決定される差動出力にはその変動成分が含まれないことになり、検出精度が向上する。また、この結果、動作可能な電源電圧の下限値をより低下させることができる。

【0048】

言い換えれば、本発明の第4の手段によれば、検出・増幅部（検波・増幅回路）に差動増幅器を導入した場合に、高周波電力が到来していない時の差動対トランジスタの両バイアス電位を常時ほぼ一致させることができる。このため、両バイアス電位に対する電源電圧のドリフトの悪影響を確実に排除することができる。

【0049】

ただし、この様な差動増幅器を中心とする回路構成は、必ずしも図2に例示される様に対称構成にする必要はない。例えば、上記の図2の差動増幅器を中心とする回路構成においては、破線で囲まれた部分（平滑キャパシタCaと共振器Reso）が、本発明の第5の手段に基づいて、左右対称に配置されているが、差動対トランジスタの右側のトランジスタTrRのベース端子に接続してある平滑キャパシタCaや共振器Resoは、必ずしも必要なものではない。

【0050】

ここで本質的に重要なことは、高周波電力が到来していない時の両差動対トランジスタの両バイアス電位を概ね一致させておくことである。勿論、理想的には、両者は略一致していることが望ましいが、回路が正常に動作する範囲内であれば十分である。これらのバイアス電位を与える給電経路上に直列に配された抵抗を有する素子の抵抗値を、例えば用いる素子を左右対称的に構成する（本発明の第5の手段）等して、ほぼ一致させておけば、高周波電力が到来していない時の両差動対トランジスタの両バイアス電位が必然的にほぼ一致する。

【0051】

また、その様な抵抗を有する各素子の抵抗値は厳密には温度依存性をもつが、バイアス電位を与える給電経路上の抵抗値を決定する各素子を左右対称に配しておけば、両差動対トランジスタの両バイアス電位が、高周波電力が到来していない時には必然的に常時同電位となるので、出力電位の差分（（検出側DC）-（参照用DC））の符号が、電源電位の降下などのドリフト要因によって不当に逆転する等の上記の様な不都合が、確実に回避

【0052】

また、本発明の第5の手段によれば、差動増幅器を中心として構成される検出・増幅部（検波・増幅回路）を設計することが、非常に簡単になる。また、本発明の第5の手段によれば、回路の対称性によって、上記の第4の手段に基づく作用・効果を必然的に得ることができる。

【0053】

また、本発明の第6の手段によれば、大面積の大きな抵抗等を用いることなく、上記の差動増幅器の負荷を効果的に構成することができる。

また、この様な構成よれば、検出電位入力側と比較参照側の各差動対トランジスタに向う電流（負荷電流）を常時同量に制御することができる。

【0054】

また、MOSFETに付いては、フリッカー雑音が大きいことがよく知られており、特に、製造プロセスにおける製法以外でこれを下げる対策としては、ゲート長及びゲート幅を大きくすることが有効であることが、例えば上記の非特許文献3などからも分かっている。即ち、本発明の第7の手段によれば、効果的にMOSFETのフリッカー雑音を効果的に抑制することができる。

【0055】

また、本発明の第8の手段や第9の手段にしたがって、例えば、検知ダイオードをマッチング回路と共振器等で挟んだ構成等を採用すること等により、検知ダイオードの高周波

10

20

30

40

50

電力が入力される第1端子側に、所望の高周波電力を高率良く印加することができる。

【0056】

また、本発明の第10の手段によれば、回路構成の自由度を大きく確保することができる。即ち、本発明は、PNP形のトランジスタを検知ダイオード等に用いても実施することができる応用範囲の広いものである。

例えば、図1には、NPN形のトランジスタを検知ダイオードや基準トランジスタや従属トランジスタに採用した回路形式を例示してあるが、PNP形のトランジスタを略同様に検知ダイオードや基準トランジスタや従属トランジスタに用い、かつ、給電点と接地点とを入れ換えるなどの回路構成の変更を行えば、電流が流れる方向が図1のものとは逆転したカレントミラー回路を構成することも可能である。その様な場合には、基準トランジスタのエミッタ端子は所定の給電点に接続することにより、同様に所望の起動信号出力回路を構成することができる。

10

【0057】

また、本発明の第11の手段によれば、例えば非特許文献4にも例示説明が有る様に、検知ダイオードを回路要素の一つ(昇圧ダイオード)とした昇圧回路(倍電圧整流回路)による倍電圧整流作用により、高い検出感度を得ることができる。

【0058】

また、本発明の第12の手段によれば、二値化回路が低消費電力に構成できるので、起動信号出力回路全体としても、低消費電力のものを実現することができる。言い換えれば、本発明によれば、二値化回路よりも前段の検出・増幅部等の回路を低消費電力構成で高性能化できるので、高レベルの直流電位入力を要するCMOS回路を後段の二値化回路に用いることも可能となる。

20

【0059】

また、本発明の第13の手段によれば、判定回路において、高周波電力の到来(検出)の有無に伴って変動する2出力における、判定基準電位と検出電位との間の大小関係を、その有無に基づいて大きく反転させることが可能又は容易となる。したがって、この様な設定に従えば、検出感度を高めたり誤検出の確立を大幅に減らしたりすることが可能又は容易となる。

また、これらの設定に従えば、起動信号出力回路全体におけるトランジスタの使用個数や消費電力を効果的に抑制することが可能又は容易となる。

30

【0060】

また、本発明の第14の手段によれば、入力電位に対する出力電位の感度を自在に設定することができる。このオフセット(差分 $R = R_b - R_a > 0$)は、大きくし過ぎると検出感度を鈍くしてしまい、小さくし過ぎるとノイズにより誤検出が起こり易くなる。このオフセット(差分 R)の値は、所望の高周波電力の標準とすべき強度(標準的な検出レベル)に対応する検出電位 v の $1/3 \sim 2/3$ 程度に相当する値に設定することが望ましい。

【0061】

また、以上の判定回路は、RF/DC変換回路を有する起動信号出力回路に極めて有効な判定手段を与えるものであるので、本発明の第19或いは第20の手段によれば、非常に低消費電力の起動信号出力回路を構成することが可能又は容易となる。

40

【0062】

また、本発明の第21の手段によれば、周波数に対し、特に直流近傍のみが低域濾波及び増幅されるため、その他のノイズ等が効果的に除去でき、よって、従来のダイオード検波よりも感度を大幅に引き上げることができる。

これらの構成を低消費電力のアナログ回路で実現する場合、上記の伝達関数は、通常、周波数に対して単調減少関数となる。

【発明を実施するための最良の形態】

【0063】

以下、本発明を具体的な実施例に基づいて説明する。

50

ただし、本発明の実施形態は、以下に示す個々の実施例に限定されるものではない。

【実施例 1】

【0064】

図 1 は、本実施例における起動信号出力回路 100 の回路図である。この起動信号出力回路 100 は、特定周波数の高周波電力 (RF) を入力して直流電位 (DC) を出力する RF/DC 変換回路を有している。

【0065】

< 起動信号出力回路 100 全体の機能概要 >

この起動信号出力回路 100 では、まず、入力電力 (高周波) を、マッチング回路と検知ダイオード Q1 とローパスフィルタ (Reso, Ca) を経由させて DC 化し、これを差動対トランジスタの TrL で増幅し、これにより、差動対トランジスタの TrL, TrR の各コレクタ端子間の電位差を増幅する。TrR のベース端子の電位は、本発明の第 5 の手段を用いて内部的に設定する。

次段の判定回路 120 では、検出・増幅部 110 にてこの様に検出され増幅されて出力される直流電位に対して、閾値 (オフセット) が設定される。出力された直流電位がこの閾値 (オフセット) を超えると出力段 (判定結果二値化回路 130) が飽和して、電源電圧と略同等レベル又は略同等オーダーの励起電位 (= 起動信号) を得ることができる。

【0066】

< 起動信号出力回路 100 全体の構成概要 >

この起動信号出力回路 100 のトランジスタ Tr6 はカレントミラー回路の一部を構成しており、そのカレントミラー回路の電流を決定する。前にも断わったが、この様なトランジスタ (Tr6) をカレントミラー回路の「基準トランジスタ」と呼ぶ。この起動信号出力回路 100 は、主に、検出・増幅部 110、判定回路 120、判定結果二値化回路 130、LC フィルタ部 140 等から構成されており、上記の様にカレントミラー回路を利用しているので、用意すべき電源電圧は、例えば電池等で提供することができる図中の正電位 Vcc だけであり、その他の電位を提供するための特別なバイアス電源回路等は何ら必要ない。

【0067】

図 1 の起動信号出力回路 100 は、複数個の従属トランジスタを有する多連出力形を成しており、トランジスタ Tr9, Tr11, Tr13, Tr20 等も、トランジスタ Tr5 と同様に、トランジスタ Tr6 を基準トランジスタとする従属トランジスタである。

また、この起動信号出力回路 100 は、検知精度を高くするために、検出ダイオード Q1 により出力された電位の殆ど直流成分だけが、回路全体を通して増幅される様に設計されている。

【0068】

(各段の構成)

1. 前段 (検出・増幅部 110)

図 2 は、起動信号出力回路 100 の検出・増幅部 110 の回路図であり、図 1, 図 2 の起動信号出力回路 100 のアウトラインを構成するカレントミラー回路は、1つの基準トランジスタ (Tr6) に従う複数個の従属トランジスタ (Tr5, Tr9, ...) を有する多連出力形を成している。

【0069】

また、検知ダイオード Q1 の高周波電力が入力される第 1 端子側には、高周波電力を効率よく入力するためのマッチング回路 MC が接続されている。このマッチング回路 MC は、周知の構成のものであり、例えば後述の実施例 5 (図 35) に例示されている様な公知の構成のもので良いし、その他にも、この様なマッチング回路としては、周知或いは任意の適当な形態のものを使用して良い。

【0070】

この検出・増幅部 110 では、差動増幅器の差動対トランジスタ TrL のバイアス電圧を規定するダイオードが、検知ダイオードが兼ねている点などが非常に特徴的である。

電源 V_{cc} と接地間に負荷抵抗 R_0 とトランジスタ T_{r6} の直列接続が配置されている。ただし、この抵抗 R_0 は例えば図 35 の様に、トランジスタと抵抗を組み合わせ形成しても良い。また、電源 V_{cc} と接地間にトランジスタ T_{r5} と、そのトランジスタの負荷であるトランジスタ T_{rL} と T_{rR} とを構成要素とする差動増幅器との直列接続が配設されている。

【0071】

一方、トランジスタ T_{rL} のベースには、トランジスタのダイオード接続によって形成される検知ダイオード Q_1 のエミッタが接続されている。ただし、「トランジスタのダイオード接続」とは、コレクタ端子とベース端子とが互いに直接接続されたトランジスタの接続形態のことを言う。また、検知ダイオード Q_1 のコレクタは抵抗 r_L を介して電源 V_{cc} に接続されている。同様に、トランジスタ T_{rR} のベースには、非検知ダイオード Q_2 のエミッタが接続され、非検知ダイオード Q_2 のコレクタは抵抗 r_R を介して電源 V_{cc} に接続されている。また、差動対トランジスタ (T_{rL} , T_{rR}) のベース端子 (A 点近傍) には、平滑キャパシタ C_a や共振器 $Reso$ が接続されており、差動対トランジスタ (T_{rL} , T_{rR}) のベース端子に接続されていない、それら (C_a , $Reso$) の他端は、それぞれ接地されている。

ただし、共振器 $Reso$ は、高周波を検出する上で必ずしも必要なものではない。特に、非検知ダイオード側 (Q_2 側) の共振器 $Reso$ は、なくとも特段差し支えない。

【0072】

この検出・増幅部 110 の主な特徴点は、以下の通りである。

(1) カレントミラー回路の基準電流 I_{ref} (= T_{r6} のコレクタ電流) と従属電流 I_c (= T_{r5} のコレクタ電流) とは、カレントミラー回路の作用により、略一致することが保証される。即ち、トランジスタ T_{r5} 、 T_{r6} のバイアス電圧は等しいので、両トランジスタを流れる各電流量は、それらの負荷に係わらずほぼ一致する。この電流 I_c を、抵抗 R_0 を用いて μA オーダーにすると、上記の周辺回路 (差動回路) の構成に従って、 T_{rL} のベース電流 I_{dia} や T_{rR} のベース電流 I_{dib} は、トランジスタ T_{rL} の電流増幅率に対して I_c / β となり、よって必然的に数十 nA のオーダーとなるので、自動的に低いバイアス電流が差動対トランジスタ (T_{rL} , T_{rR}) に印加できる。また図 38 の数 M オーダーの大きな抵抗 R_2 に対応する抵抗は、トランジスタ T_{rL} のベース端子からの入力インピーダンスで構成でき、これも必然的に高抵抗となる。

【0073】

(2) 検知ダイオード Q_1 のカソード側の点 A に共振器 ($Reso$) を接続することにより、検出すべき所定の高周波 (RF) の周波数に対して図 2 の点 A がアースに対してショートとなる様に設定し、更に、検知ダイオード Q_1 の第 1 端子側 (アノード側) にマッチング回路 MC を備えることで、検知ダイオード Q_1 の入力端に高周波電力が最大に供給されるようにした。素子 C_a は、DC 化のための平滑コンデンサである。

【0074】

(3) 差動対トランジスタ T_{rL} (検知側) や差動対トランジスタ T_{rR} (非検知側) 等を有して成る差動増幅回路の電流を、基準トランジスタ T_{r6} を有して成るカレントミラー回路により定め、従属トランジスタ T_{r5} を流れる電流の略半分を構成する電流 I_{dia} は、検知ダイオード Q_1 を流れる電流の直流成分と略一致する様に周辺回路 (差動回路) を構成した。

NPN 形トランジスタで構成される検知ダイオード Q_1 と、これと同様に構成された非検知ダイオード Q_2 は、電源電位 V_{cc} のドリフトの悪影響を防ぐため略対称形に配置されている。

【0075】

言い換えれば、この検出・増幅部 110 は、電源電圧 V_{cc} の揺らぎの影響を防ぐため、参照バイアスをつくる非検知ダイオード Q_2 のカソード側の直流電位と検知ダイオード Q_1 のカソード側の直流電位との差分に基づいて、高周波信号を検知できる様に構成されている。即ち、本図 2 右端の参照用 DC (参照用の直流電位) と検出側 DC (= 参照用 DC

10

20

30

40

50

+ v) との差値 v は、上記の参照バイアスをつくる非検知ダイオード Q_2 のカソード側の直流電位と検知ダイオード Q_1 のカソード側の直流電位との差分に基づいて出力されるものである。即ち、差値 v が 0 ならば、差動増幅器の差動出力も、理想的には、ほぼ 0 となる。

【0076】

したがって、本起動信号出力回路 100 (図 1) においては、前述の図 38 で言う所のダイオード検出部の出力点 P_1 の電位と、アンプ側の入力点 P_2 の電位と、そのアンプに用いるバイアス電圧 V_{bb} との各電位間のバランスをとる様なバランス作用が、自動的に確保できる。このため、直流電源の電圧 V_{cc} の変動に伴う悪影響を排除しつつ、検知ダイオード Q_1 によって RF 信号を検知し、差動対トランジスタ Tr_L (検出電位側) や従属トランジスタ Tr_5 がもつ抵抗成分とコンデンサ C_a の平滑作用等によって、検知ダイオード Q_1 で検出された電位を直流化することができる。

10

【0077】

上記の直流バイアス状態において、高周波信号が受信されると、その高周波信号は、マッチング回路 M_C と、検知ダイオード Q_1 と共振器 R_{eso} (或いは、平滑キャパシタ C_a) を介して接地に流れる。この時、検知ダイオード Q_1 は nA 程度のバイアス電流でバイアスされているので、高周波信号の略正領域の半波分が、検知ダイオード Q_1 を通過でき、各周期の半波電流が平滑キャパシタ C_a により蓄積されて、平滑化される。これにより高周波信号から直流信号を得ることができる。

この様に、検知ダイオード Q_1 のバイアス電流が極めて小さいということは、節電と共に、半波整流の効率を向上させることができ、検出感度を飛躍的に向上させることができる。

20

【0078】

以下、図 2 を用いて、本実施例 1 の検出・増幅部 110 の動作を数式を用いて定量的に、更に詳しく説明する。カレントミラー回路を利用した、検出・増幅回路の基本的な以下の動作原理に付いては、後述の実施例 2 においても本実施例 1 と基本的に同じである。

本図 2 の検出・増幅回路 110 の差動対トランジスタの非検知側のトランジスタ Tr_R のベース電流は、非検知ダイオード Q_2 を流れる電流の直流成分と略一致している。即ち、検出・増幅回路 110 は、検知側と対称的に非検知側も構成されている。

【0079】

この様なカレントミラー回路を利用した回路構成により、図 2 の基準電流 I_{ref} と従属電流 I_c とは同量になる ($I_{ref} = I_c$)。また、細部においては例えば、2 つの MOSFET から成る素子 FE_1 , FE_2 もカレントミラー構成をしているため、それぞれから出力される電流 I_a と電流 I_b とは同量になる ($I_a = I_b = I_{ref} / 2$)。

30

【0080】

一方、マッチング回路を通して高周波が入力されると、その高周波は、検知ダイオード Q_1 によって整流されるので、これにより、A 点の電位が上昇する。その結果、 Tr_L に流れる直流電流 I_a は、 I_a 増加する。また、B 点の電位は、ダイオード接続された FE_1 による電圧降下の電圧分だけ電源電圧 V_{cc} より低下した一定値となるので、電流 I_a は全てトランジスタ Tr_L を流れることになる。また、差動増幅器のアクティブ負荷を構成する 2 つの MOSFET (FE_1 , FE_2) についても、カレントミラー回路が構成されているため、電流 I_a と反対側 (FE_2 側) の電流 I_b に付いても同様に I_a 増加する。また、図 2 の記号 I_d は、差動対トランジスタ Tr_R のコレクタ電流を表している。この電流 I_d は、以下の様に、高周波入力時には、上記の電流 I_b とは一致しない。

40

(電流の方程式)

$$I_a = I_b,$$

$$I_{ref} = I_c = I_a + I_d = \text{一定}$$

... (1)

【0081】

この時、従属トランジスタ Tr_5 のコレクタ電流 I_c は、上記のカレントミラー回路の作用により電流 I_{ref} と常時同量であるため増加しない。

50

したがって、高周波入力がある時には、電流 I_a , I_b は、上記の通りそれぞれ a だけ増え、電流 I_d は式 (1) から判る様に a だけ減る。このため、高周波入力がある時には、図中の I_{outb} は、 $2a$ だけ増える。言い換えれば、高周波入力がある時には、C 点の電位は、 I_{outb} が $2a$ だけ増える様に上昇する。これがこの検出・増幅回路 110 の基本原理である。

【0082】

また、以上の実施例 1 (図 2) の様に、非検知ダイオード Q_2 の直流電位 (カソード端電位) と、上記の検知ダイオード Q_1 の直流電位 (カソード端電位) との差分に基づいて、所望の高周波を効率よく高精度に検知することができる。また、この様な構成に従えば、電源電位 (V_{cc}) が降下した場合にも、差動増幅器の差動対トランジスタ (例 : 図 2 の Tr_L , Tr_R) の両バイアス電位がバランス良く下がるため、出力電位の差分 ((検出側 DC) - (参照用 DC)) の符号が、電源電位の降下により、不当に逆転する等の不都合が回避できる。よって、この作用により、電源電圧のドリフトによる検出誤りを効果的に防止することができる。

10

【0083】

2. 次段 (判定回路 120)

次段の差動増幅器 (判定回路 120) における判定基準の設定は、抵抗値 R_a , R_b を適当に調整することにより自在に設定することができ、これにより、出力感度や反転幅を調整或いは最適化することができる。

【0084】

図 3 は、本実施例の起動信号出力回路 100 の判定回路 120 の回路図である。ベース端子が図 2 の C 点に接続されたトランジスタ Tr_7 の負荷抵抗 R_a (入力変動側) は、高周波入力の有無に係わらずベース電位が殆ど変化しないトランジスタ Tr_8 の負荷抵抗 R_b (判定基準入力側) よりも若干小さく設定してあり、これによって、高周波入力が無い時の本図 3 の点 a の電位は、高周波入力が無い時の本図 3 の点 b の電位よりも、若干高く設定されている。つまりオフセットをかけている。

20

【0085】

即ち、図 3 では次式 (2) , (3) の様に設定されている。

(各抵抗)

$$r_c = 45 \text{ K} ,$$

$$r_a = 4 \text{ K} ,$$

$$r_b = 5 \text{ K}$$

... (2)

30

(合成抵抗)

$$R_a = 45 \text{ K} + 4 \text{ K} = 49 \text{ K} ,$$

$$R_b = 45 \text{ K} + 5 \text{ K} = 50 \text{ K}$$

... (3)

【0086】

例えばこの様な設定に従えば、RF 入力レベルが小さい場合や、或いは RF 入力が無い場合、図 3 の a 点の電位の方が、b 点の電位よりも高いので、次段の判定結果二値化回路 130 (図 1) のトランジスタ Tr_{18} がオン状態となる。よって、これらの作用に基づき、RF 入力レベルが小さい場合や、或いは RF 入力が無い場合には、図 1 の E 点の電位をほとんど 0 V 付近にまで低くできる。

40

逆に、RF 入力レベルが大きい場合には、図 3 の a 点の電位が低下し b 点の電位が上昇するので、b 点の電位は a 点の電位よりも高くなり、その結果、トランジスタ Tr_{15} , Tr_{17} がオン状態となり、また逆に、同時に、トランジスタ Tr_{18} , Tr_{19} はオフ状態になるため、結局、RF 入力レベルが大きい場合には、図 1 の E 点の直流電位は電源電圧 V_{cc} 近くまで上がる。

【0087】

この様な構成に従えば、起動信号出力回路を搭載する IC の内部で、適当な比較基準電位 (参照電位) を生成することができる。したがって、外部で比較基準電位を生成するための外部回路や、その参照電位を導入するための配線が必要ない。即ち、この様な構成に

50

従えば、IC内部に基準のオフセットをつくることのできるため、IC化（半導体回路の集積化）を容易に促進することができる。

【0088】

3. 終段（判定結果二値化回路130，LCフィルタ部140）

増幅と出力の直流電位を変換する働きが終段である。終段を飽和レベルまでふらすことで、最終出力は、信号が来た場合には、 V_{cc} 近くのレベルが、こない場合あるいは基準以下のレベルである場合は、0V近傍の電圧を出力する。

図41は、起動信号出力回路100の判定結果二値化回路130に類似した公知の二値化回路の回路図である。この回路図は、「Analysis and Design of Analog Integrated Circuit Second Edition Paul R.Gray, Robert G.Meyer, Jahn Wiley & Sons」から抜粋したものであるが、例えば、このような二値化回路等は本発明の実際のアプローチにおいて有用である。 10

【0089】

（起動信号出力回路全体の評価）

図4は、入力電力（高周波電力）の強度に対する起動信号出力回路100の出力電圧を例示するグラフである。このグラフから、 -60 dBm 以上出力は飽和レベルにあがり、所望の高周波電力（約 5.8 GHz ）が到来したことが検知できていることが判る。また、 -65 dBm 以下では検出していない。

起動信号出力回路100の出力電位の上記の飽和レベルは、電源電圧 V_{cc} が約 2.7 V の時に約 2.4 V であり、電源電圧 V_{cc} が約 1.7 V の時に約 1.5 V である。 20

【0090】

一方、図5には、 $R_a = R_b = 50\text{ K}$ に設定した際の比較用の起動信号出力回路100の入力電力に対する出力電圧を例示する。

これは、前記の式(2)において、 $r_c = 45\text{ K}$, $r_a = r_b = 5\text{ K}$ と設定した場合に相当するケースを具現するものであるが、この場合、上記の高周波電力が到来していないと判定される場合においても、出力電圧が約 1 V と高い。例えばこのような比較例からも判る様に、差分 $R (R_b - R_a > 0)$ を適度に設定することにより、二値化回路の出力の振り幅を大きく確保することができる。

【0091】

図6、図7は、起動信号出力回路100の電源電圧 V_{cc} に対する諸特性を例示するグラフである。図6は、起動信号出力回路100の、電源電圧 V_{cc} に対する出力電位（出力電圧（V））を表している。このグラフから、 $V_{cc} = 1.6\text{ V}$ であれば、検出結果の二値化後の出力電位の間（検出/無検出）に十分な電位差を確保可能なことが判る。 30

【0092】

また、図7は、起動信号出力回路100の、電源電圧 V_{cc} に対する電源電流の値を表している。例えば、起動信号出力回路100が、 $V_{cc} = 1.6\text{ V}$ で作動する場合、電源電流は、 $20\text{ }\mu\text{ A}$ となり、回路全体の消費電力は、 $32\text{ }\mu\text{ W}$ となる。即ち、このような回路構成に従えば、判定回路まで備えた超低消費電力の起動信号出力回路を構成できることが判る。

【0093】

また、図8は、起動信号出力回路100における検知ダイオードの検出電位（ v ）の周波数に対する伝達関数（伝達比）を例示するグラフである。例えば、この様に、上記の起動信号出力回路100の構成に従えば、検知ダイオードの検出電位の直流成分が他の周波数に比べて圧倒的に効率よく増幅されることが判る。 40

【0094】

このような構成に従えば、周波数に対し、特に直流近傍のみが低域濾波及び増幅されるため、その他のノイズ等が効果的に除去でき、よって、従来のダイオード検波よりも感度を大幅に引き上げることができる。

言い換えれば、これらの構成を低消費電力のアナログ回路で実現する場合、上記の伝達関数は、通常、周波数に対して単調減少関数となる。 50

【 0 0 9 5 】

〔 実施例 1 の評価と課題 〕

上記の実施例 1 においては、例えば M O S F E T でのチャネル雑音などの様な装置内部で発生するノイズ（内乱）に対する耐性に関する考慮が、必ずしも十分とは言えない。

このため、上記の起動信号出力回路 1 0 0 を使用すると、例えば高温動作環境下などにおいては S / N 比が劣化して、時に誤判定が生じる状況などが考えられ得る。即ち、上記の実施例 1 においては、検出・増幅回路の出力および、判定回路の出力レベルが必ずしも十分ではなく、検出感度が十分にはとれない場合が考えられ得る。

【 0 0 9 6 】

実施例 1 において、S / N 比を必ずしも十分には確保することができないと考える主な理由としては、検出・増幅回路 1 1 0 では検知振幅が小さく、また、M O S F E T のフリッカー雑音が大きいこと等が挙げられる。また、判定回路 1 2 0 では、抵抗負荷であったため、十分増幅できないこと等も、必ずしも望ましい形態とは言えない。

【 0 0 9 7 】

これらの S / N 比に係わる因果関係を検証するために、我々は、上記の発明（実施例 1）に基づいて構成された起動信号出力回路 1 0 0（図 9）の検波動作に関するシミュレーションを実施した。

図 1 0 - A は判定回路 1 2 0 の入力直流電位を示すグラフであり、図 1 0 - B は判定回路 1 2 0 の入力ノイズのスペクトル（計算値）を示すグラフである。また、図 1 1 - A は判定回路 1 2 0 の出力直流電位を示すグラフであり、図 1 1 - B は判定回路 1 2 0 の出力ノイズのスペクトルを示すグラフである。また、図 1 2 - A は図 1 0 - A , B の条件を前提として判定回路 1 2 0 の入力波形をモデル化したグラフであり、更に、図 1 2 - B は、図 1 1 - A , B の条件下で、高周波が到来していない時の判定回路 1 2 0 の出力側の S / N 比をモデル化したグラフである。

即ち、図 1 2 - A は、検出増幅部の出力に、図 1 0 - B 相当のノイズがのった場合のシミュレーション波形である。また、図 1 2 - B は、高周波が入力されていない時時の、判定回路の出力端子の判定レベル差に相当する電圧幅の矩形波に、判定回路出力でのノイズがのった場合をシミュレーションした波形である。

【 0 0 9 8 】

本シミュレーションでは、5 . 8 G H z 、 - 6 0 d B m の入力信号が、幅 7 8 1 μ s e c , 周期 2 . 3 4 3 m s e c の A S K 変調を受けた波形を入力としている。図 9 の起動信号出力回路 1 0 0 の中段（判定回路 1 2 0）は、抵抗負荷を用いた構成であるため、図中の V 2 o u t a , V 2 o u t b の双方には、図 1 1 - B に示す様なレベルのノイズがそれぞれ現れる。したがって、図 1 2 - B から判る様に、図 9 の起動信号出力回路 1 0 0 の中段（判定回路 1 2 0）における比較結果（判定回路の出力信号）では、S / N 比がかなり小さく、発生するノイズ電圧（図 1 0 - B）の大きさによっては、誤判定の可能性があることが判明した。

【 実施例 2 】

【 0 0 9 9 】

図 1 3 から図 2 4 までの図面を用いて例示される本実施例 2 は、これらの課題を解決するために成されたものであり、その解決手段として、例えば、検出・増幅回路に倍電圧検波回路を利用できるように変形したり、ゲートの大きい M O S F E T を用いて S / N 比を上げたり、或いは、トランジスタで構成したアクティブ負荷を判定回路に導入して大きな振幅が得られる様にしたりした。また、更なる低消費電力化が実施できる様に、C M O S を利用した二値化回路との組み合わせなどをも考えた。

【 0 1 0 0 】

〔 倍電圧検波回路 〕

図 1 3 は、本実施例 2 の起動信号出力回路 2 0 0 を例示する回路図である。また、図 1 4 は、起動信号出力回路 2 0 0 が備える検出・増幅回路 2 1 0 の回路図である。本実施例 2 では、まず第 1 に、この図 1 3 に示す様に、特定周波数の高周波電力（R F）を入力し

て直流電位 (DC) を出力する RF / DC 変換回路を有する起動信号出力回路において、高周波電力を検知する検知ダイオードを有して成る倍電圧検波回路と、前述の差動対トランジスタ Tr L, Tr R に相当するトランジスタ Tr 3 1, Tr 3 2 を有する差動増幅器と、カレントミラー回路とを有する検出・増幅部を備え、差動対トランジスタの一方 Tr 3 1 (Tr L) のベース電流を検知ダイオードを流れる電流の直流成分と略一致させ、更に、差動対トランジスタ Tr 3 1, Tr 3 2 (Tr R) を流れる電流の合計を、カレントミラー回路によって略一定に規定した。

【0101】

また、上記の倍電圧検波回路とは、倍電圧整流回路を用いて構成された検波回路のことであり、その構成は、上記の第11の手段のところで具体的に示した。この様な倍電圧検波回路は、例えば電源回路などに利用された例が公知であり、上記の非特許文献4にも、その作用に関する詳しい開示がある。図15は、一般的な倍電圧検波回路10の回路図を示すものであるが、本実施例2では、この様な検波回路と等価な回路を、差動増幅器と巧く組み合わせて検出・増幅部210(図14)に具備している。

10

【0102】

より具体的には、例えば上記の実施例1における検出・増幅回路110(図2)が有する2つの抵抗を、例えば図13、図14に例示する様に、2つのダイオード(Tr 3 5, Tr 3 7)でそれぞれ置換した。この様な置換を行うだけで、上記の倍電圧検波回路10と等価の構成を検出・増幅回路に組み込むことができる。この置換(改造)は、実施例1の検出・増幅回路110(図2)に対する改良発明(即ち、本発明の第11の手段)に相当するものと考えて良い。

20

即ち、図14の検出・増幅回路(210)に、前記の倍電圧検波回路が、かつて無い程に巧く組み込んであるというのが我々の主張である。

【0103】

図13、図14のカレントミラー回路の基準トランジスタは、トランジスタ Tr 3 0 であり、その負荷抵抗 R 0 は、図14の図示する様に、抵抗 R 0 0, 抵抗 R 0 1 及びトランジスタ Tr 0 0 から構成されている。

図14の Tr 3 1, Tr 3 2 の負荷は、MOSFET (M 1, M 2) を対称形式にしたアクティブ負荷から成る。トランジスタ Tr 3 1 (Tr L) のベース端子と給電点 (V cc) との間には、給電点側から順にダイオード接続された2つのトランジスタ Tr 3 5, Tr 3 4 が直列に挿入されており、この2つのトランジスタ Tr 3 5, Tr 3 4 の間には、マッチング回路の出力端子が接続されている。また、Tr 3 4 が検知ダイオードに、Tr 3 6 が非検知ダイオードに各々相当する。Tr 3 1 (Tr L) のベース端子には、平滑コンデンサ C b が接続されている。検出・増幅回路210は、マッチング回路との接続点の有無以外の点では、略左右対称に構成されている。

30

【0104】

図15は、一般的に知られている倍電圧検波回路10の回路図である。入力端子の電源電圧が負の半周期の時、ダイオード D 1 が導通し、コンデンサー C 1 が図中の極性に、入力電圧の最大値 V m まで充電される。次の正の半周期には、ダイオード D 1 は導通せず、D 2 (検知ダイオード) が導通する。この時、例えば上記の非特許文献2や非特許文献4等にも記載されている様に、C 1 に充電された電圧 V m とが加わるので、C 2 の端子電圧は約 2 V m まで充電される。

40

【0105】

したがって、このような倍電圧検波回路が使用できれば、上記の実施例1の場合より、より大きな検出信号が得られる。実際、本実施例2の検出・増幅回路210においては、以下に示す等価の対応関係があるので、検出・増幅回路210においては、検出・増幅回路110(図2)の約2倍の高い受信感度が得られる。

< 倍電圧検波回路 1 0 >	< 検出・増幅回路 2 1 0 >
C 1	: C 0 0 (マッチング回路内の容量)
D 1	: T r 3 5 (実施例 1 では抵抗)

50

D 2 : T r 3 4 (検知ダイオード Q 1)
 C 2 : C b
 R L : T r 3 1 (差動対トランジスタ T r L)

【 0 1 0 6 】

より具体的に図 1 4 と図 1 5 の回路を対比して説明すると、ダイオード D 1 はダイオード接続されたトランジスタ T r 3 5 によって具現されている。また、ダイオード D 1 のグランドは電源 (V cc) に対応しており、ダイオード D 2 はダイオード接続されたトランジスタ T r 3 4 に、抵抗 R L はトランジスタ T r 3 1 の入力インピーダンスに、キャパシタ C 1 はマッチング回路中の信号伝達線路に対して直列のキャパシタ C 0 0 に、そして、キャパシタ C 2 は平滑キャパシタ C b に、それぞれ対応している。このように、本発明における倍電圧回検波路は、カレントミラー回路を利用した差動増幅回路の中に、非常に巧く組み込まれた構成をとっている。

10

【 0 1 0 7 】

即ち、実施例 1 の起動信号出力回路 1 0 0 の検出・増幅回路 1 1 0 では抵抗であった部分を、本実施例 2 の検出・増幅回路 2 1 0 においては、ダイオード (T r 3 5) で構成すること等により、事実上倍電圧検波回路が具備できたことになり、これによって、上記実施例 1 が、ダイオード検波回路を差動増幅器に組み込んだのと同様に、本発明では、倍電圧検波回路 (倍電圧整流回路) を差動増幅器に組み込んでいるため、当然、実施例 1 の検出・増幅回路 1 1 0 よりも大きな出力 (感度) がえられる。

【 0 1 0 8 】

(倍電圧検波回路によるその他の利点)

また、既に述べたように、前述の実施例 1 の場合の振幅 (ゲイン) より、本実施例 2 の検出・増幅部 (2 1 0) の振幅の方が大きい。そこで、図 1 3 の様に、適当な増幅回路 (判定回路 2 2 0) を、起動信号出力回路 (2 0 0) の中段に配設すれば、その出力は、C M O S 回路を反転させるのに十分な電位となる。したがって、図 1 3 に示す C M O S 回路で構成された二値化回路 2 3 0 をその後段に設けることが可能となる。この様な増幅器 (判定回路 2 2 0) の後に、C M O S 回路が配設される場合、C M O S 回路の入力インピーダンスが極めて高いので、さらに振幅は大きくなる。即ち、例えば図 4 1 や或いは図 1 などに例示される二値化回路の様なワイドレンジ増幅器 (リミッタ増幅器) を、図 1 3 に例示する様に、C M O S 回路 (二値化回路 2 3 0) に置換することが可能となる。この様な構成に従えば、最終段の増幅器 (二値化回路 1 3 0) を取り除くことができるので、本構成によりさらに低消費電力を抑制することができる。

20

30

【 0 1 0 9 】

更に、上記の回路形式によれば、図 1 4 の T r 3 5 , T r 3 7 が抵抗である場合 (即ち、検出・増幅回路 1 1 0) よりも、適切なバイアス値に印加でき、差動増幅器自身の利得を増加するように働くことが判った。

図 1 6 - A に、実施例 1 の起動信号出力回路 1 0 0 の検出・増幅回路 1 1 0 が備える検波回路と同等の回路図を示す。また、図 1 6 - B には、本実施例 2 の起動信号出力回路 2 0 0 の検出・増幅回路 2 1 0 が備える検波回路の回路図を示す。実施例 1 の図 1 6 - A の回路は、図 1 6 - B に示す本実施例 2 の回路の T r 3 5 を抵抗に置換した場合の回路 (即ち、図 9 の検出・増幅回路 1 1 0 の一部) に相当する。

40

【 0 1 1 0 】

図 1 6 - A の回路図では、例えば電池等で供給される電源 (V cc 3 . 0 v) から、常時 Q 1 と T r L を順次経由する T r L のベース電流は、n A オーダーであるため、上記の抵抗による電圧降下はまったく無視できる。ここで、Q 1 , T r L のベース・エミッタ間の電位差は何れも 0 . 6 V 程度であるので、D 点の電位 V d は「 V cc - 2 × 0 . 6 (v) 」程度となる。以下、特に断らない限り、V cc 3 . 0 v を仮定する。

また、M O S F E T (F E 1) のダイオード接続した場合の閾値を V th とする。この時、B 点の電位は、およそ V b = V cc - V th となり、B D 間の電位差は 1 . 2 - V th となる。V th はプロセスにより種々のものが作製できるが、一般的には 1 . 0 v 前後である。また、

50

起動信号出力回路100では、FE1, TrLは μ Aオーダーの低電流で動作させているため、FE1は V_{th} 近傍で動作する。

これらの動作条件下では、TrLのコレクタ・エミッタ間は0.2V程度となり、TrLが活性動作するには十分でなく、TrLのゲインは低くなる。

【0111】

一方、図16-Bでは、D点の電位 V_d は、「 $V_{cc} - 3 \times 0.6 (v)$ 」程度となるので、BD間の電位差は $1.8 - V_{th}$ となる。また、上記の通り $V_{th} = 1.0v$ なので、この結果、約0.8Vが印加できTr31は活性動作できる。従って、Tr31のゲインは高い。

即ち、Tr35が配設されたことによる電圧降下作用により、図14の検出・増幅回路210のTr31(検知側の差動対トランジスタTrL)のゲインは、実施例1よりも高く設定できる様になったと言える。この様な作用によっても、S/N比を効果的に向上させることができる。

【0112】

〔判定回路1〕

図17は、本発明に係わる起動信号出力回路200の前段(検出・増幅回路210)及び中段(判定回路220)の回路図である。即ち、本図17は、検出・増幅回路210の後に判定回路220を配した回路構成を示している。更に、図18にこの判定回路220が備えるアクティブ負荷(Tr23, Tr24)に対する等価回路の回路図を示す。

【0113】

図17の判定回路220は、2つのトランジスタ(Tr21, Tr22)を対峙させて構成した論理的に略対象形の差動増幅器を有して成り、この差動増幅器を用いて、入力レベル(V_{1outb})を基準電位(V_{1outa})と比較する。この差動増幅器を流れる電流を規定する負荷部(Tr23, Tr24)は、カレントミラー回路構成でありながら実際には負荷が非対称になっている図18のアクティブ負荷から構成されている。即ち、このアクティブ負荷(Tr23, Tr24)は、2つのバイポーラトランジスタ(Tr23, Tr24)から構成されている。また、図13、図17から分かる様に、この判定回路220を流れる電流は、前述の従属トランジスタTr10によって小さく規定・制限されている。

【0114】

上記の様にバイポーラトランジスタで構成されるアクティブ負荷は、図17の判定回路220の様な略対称形を構成してみても、実際には図18に示す様な非対称回路になる。これは、図18の等価回路で示される抵抗 r_c が実際には介在してしまうためであり、その結果b点の電位は、 i_b と r_c とでできる電圧降下分だけa点の電位より下がることになる。そしてa点の電位は、Tr23のベース・エミッタ分(約0.6V)下がるので、凡そ「 $V_{cc} - 0.6v$ 」に固定される。

【0115】

図19にa点、b点の電位変化を示す。本図19のように、凡そ「 $V_{cc} - 0.6v$ 」に固定された基準電位がa点にでき、無信号時ではb点の電位はa点の電位よりも下がっている。しかし、信号が入力されると、b点の電位は上がり、入力信号のレベルが大きいと、a点の電位を超えるようになる。つまり、a点の電位を基準に、信号レベルが比較できることになる。

即ち、図17、図18の様にアクティブ負荷の非対称性を巧く利用すれば、a点、b点の電位の大小関係を、図19に例示する様に、入力信号の有無又は大小に応じて効果的に逆転させることができる。

この様な良好な反転動作を実現するためには、非対称な負荷のバランス(大小関係)を適当に調整する必要がある。

【0116】

〔判定回路2〕

例えば無入力状態のa点の電位を僅かに下げたい場合には、図20のようにTr23側に抵抗Rを入れればよい。言い換えれば、図20は、その様な調整を抵抗 R_{20} で図った、

10

20

30

40

50

判定回路 220 の変形例 (判定回路 220) を例示する回路図である。

また、b 点の無入力状態の電位も同様に、Tr 24 側に抵抗を入れることで、何れの電位も微調整することができる。この様な回路 (例：図 21 の増幅回路 220) では、基準電位と判定回路出力レベルとの差が大きくなるため、各抵抗値の最適化によって S / N 比の向上を容易に図ることができる。

【 0 1 1 7 】

また、図 17、図 18 の a 点では、トランジスタ Tr 23 がダイオード接続されているので、入力があっても電位は増幅しない。従って、ノイズは b 点より大幅に少ない。これに対し、トランジスタ Tr 23、Tr 24 を抵抗で置換する実施例 1 の構成 (図 3 の判定回路 120) を採用する場合、a 点と b 点の双方どちらにも同程度のノイズが乗ることになる。この点でも、本実施例 2 の方が優れていると言える。

10

【 0 1 1 8 】

〔判定回路 3〕

また、図 21 は、図 13 の起動信号出力回路 200 の判定回路の一部を変形することにより得られる起動信号出力回路 203 の回路図である。この起動信号出力回路 203 では、CMOS を使った二値化回路 230 が比較判定回路として働き、一方、中段の増幅回路 220 は、参照電位を後段に出力せずに、単に 1 出力の増幅器として動作する。

(記号)

V1outa : 判定回路の直流入力電位 (参照側)

V1outb : 判定回路の直流入力電位 (検知側)

V2outa : 判定回路の直流出力電位 (検知側)

20

【 0 1 1 9 】

〔起動信号出力回路 203 の評価〕

以下、増幅回路 220 を有する本実施例 2 の起動信号出力回路 203 の S / N 比に関する特性について説明する。

上記の判定回路 3 (: 図 21 の増幅回路 220) を用いた図 21 の起動信号出力回路 203 の有効性 (感度) を検証するために、回路動作のシミュレーションを実施した。本シミュレーションでは、5.8 GHz - 60 dBm のキャリアが、幅 781 μ sec、周期 2.343 msec の ASK 変調を受けた波形で入力電力を与えている。また、電源電圧 V_{cc} は 3V、動作電流は 13.2 μ A を仮定した。これは、後述の実施例 3、4 よりも、優れた超低消費電力を意味するものであるが、図 21 の起動信号出力回路 203 の回路構成により実際に実現される値である。

30

【 0 1 2 0 】

図 22 - A は、増幅回路 220 の入力直流電位を示すグラフであり、また、図 22 - B は、増幅回路 220 の入力ノイズのスペクトル (計算値) を示すグラフである。本実施例 2 の起動信号出力回路 203 では、前段に検出・増幅回路 210 を用いているので、図 22 - A、図 22 - B から、本実施例の検出・増幅回路 210 では、実施例 1 (図 9、図 10) より、高周波を受信した時としていない時とのレベル差が大きく且つノイズが低下していることがわかる。レベル差 (振幅) が大きくなった理由は、倍電圧検波回路の導入による。ノイズが低下している理由は、MOSFET のゲートサイズの変更によるものである。検出・増幅回路 210 の M1、M2 ではゲート幅 5 μ m、ゲート長 10 μ m である。一方、実施例 1 (図 9) の回路の MOSFET においては、ゲート幅は 1.3 μ m で、ゲート長は 0.4 μ m であった。即ち、本実施例 2 の起動信号出力回路 203 の構成では、本発明の第 7 の手段による作用・効果を、例えば前述の非特許文献 3 などに基づいて、過不足無く適度に想定している。

40

【 0 1 2 1 】

図 23 - A は、増幅回路 220 の出力直流電位を示すグラフである。また、図 23 - B に、増幅回路 220 の出力ノイズのスペクトルを示す。増幅回路 220 は、アクティブ負荷を有しており、更に、後段には CMOS を使った二値化回路 230 が配置されているので増幅回路 220 の負荷インピーダンスは高く、図 23 - A のグラフからも判る

50

様に、本実施例 2 の起動信号出力回路 203 は、極めて大きな利得を持っている。

【0122】

図 24 - A は、図 22 - A, B の条件を前提として、増幅回路 220 の入力波形をモデル化したグラフである。ここでは、振幅 7.16 mV の基本波形に 40 nV のノイズが乗った場合をモデル化しており、従来例より、振幅は大きくなりかつ、ノイズの絶対値も下がっている。

図 24 - B は、図 23 - A, B の条件を前提として、高周波を受信していない時の増幅回路 220 の出力特性 (S/N 比) をモデル化したグラフである。これは、振幅 0.49 V の基本波形に $19 \mu\text{V}$ のノイズが乗った状態を表現している。本実施例 2 の起動信号出力回路 203 では、図 24 - B から判る様に、増幅後のノイズの大きさは実施例 1 (図 12 - B) よりも大きい、S/N 比は格段に優れている。

10

【0123】

また、本実施例 2 の起動信号出力回路 203 は、最終段の二値化回路 (リミッタ増幅回路) が、低消費電力化の CMOS を使った二値化回路 230 になっているため、この分さらなる低消費電力化が実現でき、実際に 3 V , $13.2 \mu\text{A}$ と、他の実施例の半分以下の消費電力で動作する。この点でも、本実施例 2 の起動信号出力回路 203 は、大いに優れている。

【実施例 3】

【0124】

判定回路 (例: 図 1 の判定回路 120) において大きな振幅 (ゲイン) を得る方法としては、例えば、先の実施例 1 の図 3 にも詳しく例示した様に適当な負荷抵抗 (r_a , r_b , r_c) を用いる方法等が挙げられるが、その他にも、判定回路の差動増幅器の差動対トランジスタのゲインを上げる方法がある。例えば、判定回路の差動増幅器の差動対トランジスタの部分にダーリントン接続を用いる方法がそれである。

20

【0125】

図 25 は、上記の実施例 1 の判定回路 120 (図 3) をダーリントン接続を用いて構成し直した判定回路 222 を例示している。なお、ここでも実施例 1 と同様に、負荷抵抗の設定は $R_a < R_b$ としているが、これは既に説明した様に、無入力では a 点の電位は b 点の電位より高い必要があるからである。

【0126】

図 26 は、この判定回路 222 を用いて構成した本実施例 3 の起動信号出力回路 202 の回路図である。この起動信号出力回路 202 では、検出・増幅回路に図 14 の倍電圧形式の検出・増幅回路 210 を用いており、後段の二値化回路 130 は実施例 1 (図 1) のものと同じである。

30

この起動信号出力回路 202 に付いても、前述の実施例と同一の条件で、同様のシミュレーションを実施した。ただし、電源電圧 V_{cc} は 3 V , 動作電流は $28.8 \mu\text{A}$ を仮定した。これは超低消費電力を意味するものであるが、図 26 の起動信号出力回路 202 の回路構成により実際に実現される値である。

【0127】

図 27 - A に、判定回路 222 の入力直流電位を示す。また、図 27 - B には、判定回路 222 の入力ノイズのスペクトル (計算値) を示す。これらのグラフから、検出・増幅回路 210 では、実施例 2 と同様に検出波形もノイズも大幅に改善できていることがわかる。ダーリントン接続の入力インピーダンスは、トランジスタの入力インピーダンスが高いため、検出信号の振幅が先の実施例 2 で説明した図 22 - A のものよりも大きくなっている。

40

【0128】

図 28 - A は、判定回路 222 の出力直流電位を示すグラフであり、図 28 - B は、判定回路 222 の出力ノイズのスペクトルを示すグラフである。これらのグラフから、ノイズの値は従来と同程度があるが、振幅が改善されていることがわかる。

【0129】

50

図29-Aは、図27-A, Bの条件を前提として、判定回路222の入力波形をモデル化したグラフである。これは、振幅76mVの基本波形に40nVのノイズが乗っている状態を表しており、V1outbの波形を表現している。

また、図29-Bは、図28-A, Bの条件を前提として、判定回路222の、高周波を受信していない時の出力特性(S/N比)をモデル化したグラフであり、振幅0.13Vの基本波形に1.85 μ V \times 2のノイズが乗っている状態を表している。即ち、V2outaとV2outbの差(判定回路)にノイズがのった場合に相当する。1.85 μ Vを2倍しているのは、判定回路222ではV2outaとV2outbとで同じレベルのノイズが発生するためである。

これらのグラフから、実施例1より格段にS/N比が向上できていることがわかる。

【実施例4】

【0130】

図30に、実施例2の起動信号出力回路200において、その二値化回路230を、実施例1の二値化回路130で置換することにより得られる本実施例4の起動信号出力回路201の回路図を示す。

即ち、ここでは、検出・増幅回路210には、図16-Bの倍電圧形式の検波回路(倍電圧検波回路)を用い、また、判定回路220の負荷にはバイポーラトランジスタTr23, Tr24を用いて構成したアクティブ負荷(図17、図18)を採用している。ただし、判定回路220の出力形式は2出力形となっており、また、二値化回路130の更に後段に続くローパスフィルタ140に付いては、前述の実施例1のもの(図1)と同じ形式のものを用いている。

【0131】

なお、本実施例4における図中の記号は以下の通りである。

(記号)

V1outa : 判定回路の直流入力電位(参照側)

V1outb : 判定回路の直流入力電位(検知側)

V2outa : 判定回路の直流出力電位(検知側)

V2outb : 判定回路の直流出力電位(参照側)

【0132】

この起動信号出力回路201の有効性を検証するために、回路動作のシミュレーションを実施した。本シミュレーションでは、5.8GHz-60dBmのキャリアが、幅781 μ sec、周期2.343msecのASK変調を受けた波形で入力電力を与えている。また、電源電圧V_{cc}は3V、動作電流は28.8 μ Aを仮定した。これは超低消費電力を意味するものであるが、図30の起動信号出力回路201の回路構成により実際に実現される値である。

【0133】

図31-Aに、判定回路220の入力直流電位を示す。また、図31-Bには、判定回路220の入力ノイズのスペクトル(計算値)を示す。本図31-A, 図31-Bから、図30の検出・増幅回路210では、実施例1(図9、図10)より、振幅が大きく且つノイズが低下していることがわかる。振幅が大きくなった理由は、倍電圧検波回路の導入による。ノイズが低下している理由は、MOSFETのゲートサイズの変更によるものである。検出・増幅回路210のM1, M2ではゲート幅5 μ m, ゲート長10 μ mである。一方、実施例1(図9)の回路のMOSFETにおいては、ゲート幅は1.3 μ mで、ゲート長は0.4 μ mであった。即ち、図31-Bの構成では、本発明の第7の手段による作用・効果を、例えば前述の非特許文献3などに基づいて、過不足無く適度に想定している。

【0134】

図32-Aに、判定回路220の出力直流電位を示す。また、図32-Bには、判定回路220の出力ノイズのスペクトルを示す。これらのグラフからは、振幅は従来より格段に大きくなっているが、ノイズは直流成分で30 μ Vとさほど大きくは増加していないこ

10

20

30

40

50

とが判る。

図 3 3 - A は、図 3 1 - A , B の条件を前提として、判定回路 2 2 0 の入力波形をモデル化したグラフである。よって、振幅 7 . 1 6 m v の基本波形に 4 0 n v のノイズがのっている。これは V 1out b (検出・増幅回路 2 1 0) に乗るノイズに相当する。判定回路 2 2 0 の入力波形では、実施例 1 (図 1 2 - A) より、振幅は大きくなりかつ、ノイズの絶対値も下がっている。

【 0 1 3 5 】

また、図 3 3 - B は、図 3 2 - A , B の条件を前提として、判定回路 2 2 0 の高周波を受信している時の出力特性 (S / N 比) をモデル化したグラフである。よって、振幅 0 . 6 v の基本波形に 3 0 μ v のノイズがのっている。これは、V 2out a と V 2out b の差にノイズがのった場合に相当する。ここでは、実施例 1 (図 1 2 - B) より、電圧差は大きくなる。また、ノイズの絶対値は大きくなっているが、ノイズの影響は小さくなっている。

10

【 0 1 3 6 】

即ち、これらのグラフは、図 1 0 ~ 図 1 2 と同様、ノイズがどれぐらの比になるかをシミュレーションした結果を示すものであるが、このように、検出・増幅回路 2 1 0 においても、判定回路 2 2 0 においても、各々実施例 1 よりも格段にすぐれた結果が得られることが判る。また、判定回路 2 2 0 においては、ノイズの値そのものは従来より大きい、S / N 比では大きく改善できている。

【 実施例 5 】

【 0 1 3 7 】

図 3 4 に、本実施例 5 の起動信号出力回路 3 0 1 の全体の回路図を示す。また、図 3 5 は、この起動信号出力回路 3 0 1 の一部を構成している検波・増幅回路 3 1 0 の回路図である。

20

図 3 5 の起動信号出力回路 3 0 1 のアウトラインを構成するカレントミラー回路においては、1 つの基準トランジスタに従う複数個の従属トランジスタが、並列に多連出力形で編成、配置されている。

【 0 1 3 8 】

例えばこの様な回路構成の場合、基準トランジスタ及び従属トランジスタの各トランジスタのエミッタ端子は、何れもそれぞれ接地 (または給電点接続) されているので、各トランジスタのコレクタ電流は、トランジスタの温度依存特性等を考えなければ、ベース端子の電位 (バイアス電圧) だけで一意に決定される。また、基準トランジスタ及び従属トランジスタの各トランジスタの特性は同じであり、各従属トランジスタのベース端子は、基準トランジスタのベース端子と接続されているので、各従属トランジスタのバイアス電圧は基準トランジスタのバイアス電圧 V_{B-CM} と一致する。

30

【 0 1 3 9 】

したがって、従属トランジスタのコレクタ電流は、基準トランジスタのコレクタ電流と常時同じ流量に制御される。

また、検知ダイオード Q 1 が出力する電流の直流成分 I_{Q1} を増幅するトランジスタ T r L のエミッタ端子は上記の従属トランジスタのコレクタ端子に接続されているので、トランジスタ T r L のエミッタ電流は、従属トランジスタのコレクタ電流と略一致する。

40

【 0 1 4 0 】

この様な回路構成に従えば、本発明の起動信号出力回路の構成要素である全てのトランジスタを単一の電流源によって駆動することができる。したがって、全てのトランジスタのバイアス電圧が、電源電圧の低下に伴って一様に低下する。したがって、本発明の起動信号出力回路は、電源電圧が低下した場合にも安定的に動作し得る。即ち、本発明の起動信号出力回路は、気温の低下やバッテリーの劣化などに対する耐性が強く、電源電圧に対する動作可能範囲が広い。

【 0 1 4 1 】

また、この様な回路構成に従えば、カレントミラー回路の作用を利用して、即ち、基準トランジスタの負荷 R 0 を大きな値に調整・設定することにより、トランジスタ T r L を

50

流れるエミッタ電流を所望の値に十分小さく抑制することが可能となる。したがって、容量や接地抵抗などと等価の作用を供する問題の寄生成分を有するM オーダーの大面積の抵抗を、直接検波回路上に用いる必要がなくなる。即ち、その様な大きな抵抗は、基準トランジスタの負荷として、検波回路の外部に外して間接的に設けておけば良い。これにより、上記の高周波リークの問題を効果的に解消することが可能となる。

即ち、図36や図37等の様な通常のダイオード検波回路では、低電流化しようとする、抵抗値が極めて高くなるなどして集積化に適さないが、以上の様な本発明によれば、トランジスタを用いて集積化(小型化)と低電流化(低消費電力化)を同時に容易に実現できる。

【0142】

言い換えれば、カレントミラー回路の1主要部分を構成する従属トランジスタTr5と、上記のトランジスタTrLがもつ抵抗成分により、図38の従来の起動信号出力回路900の抵抗R2に相当する大きな抵抗成分を事実上生成することができるので、この様な作用を利用して、トランジスタTrLのエミッタ電流 I_E を μA オーダーにまで絞り込むことができる。即ち、この様な構成によれば、トランジスタTrLのベース電流は必然的に数十nAのオーダーとなり、その結果、自動的に低電流のバイアスをTrLに印加することができるのである。

【0143】

例えば、図35の検波・増幅回路310の場合、給電点(V_{CC})から供給されて、ダイオード接続のトランジスタ(D1)、検知ダイオードQ1、トランジスタTrL、従属トランジスタTr5を経由して、接地点にまで常時流れているバイアス電流は、検波・増幅回路310に高周波電力が入力されていない時、上記のトランジスタTrLのベース電流とほぼ一致する。即ち、検知ダイオードQ1とトランジスタTrLとの接続により、高抵抗が実現されている。即ち、本発明によれば、高周波リークの問題を誘発しうる寄生成分を有するM オーダーの大面積の抵抗を直接検波回路上に用いることなく、このベース電流の量を所望の値に効果的に絞り込むことができる。

【0144】

そして、このベース電流の量を効果的に適当な値に絞り込むことにより、必然的に以下の利点を得ることができる。

- (1) 検知ダイオードQ1の整流作用をRF入力(微小電力)に対して最適化できる。
- (2) したがって、検知ダイオードQ1の後段に平滑キャパシタ(或いは更に共振器)等を配置すれば、検知ダイオードQ1から出力される検知電流をトランジスタTrLのベース端子に入力した際に、検知電流の直流近傍の成分(直流成分 I_{Q1})のみを他の周波数よりも相対的に高い利得で効果的に増幅できる。
- (3) 検波回路(検波・増幅回路)の消費電力を効果的に抑制することができる。

【0145】

この様な本発明の第1或いは第2の手段に基づいた作用・効果は、前述の実施例1~実施例4においても、勿論得られているものである。即ち、カレントミラー回路による単一電源化により動作可能なバッテリー電圧の範囲が拡大する。また、直流電位(DC)の増幅部を接続するにあたり、上記の様な構成に基づいて、当該増幅部を低電流化することで帯域制限作用を付与させ、更に、増幅部の前後段にフィルタ回路を設けて帯域制限作用を強化すれば、この帯域制限により、出力する直流電位(DC)近傍の高感度化が図れる。即ち、本発明によれば、増幅部の低消費電力化と高感度化とを両立させることができる。したがって、本発明によれば、大抵抗の接続に伴う高周波リークがない高感度の起動信号出力回路を容易に、しかも低消費電力の回路構成で実現することができる。

【0146】

また、更に、上記の様なカレントミラー回路を用いて複数個の従属トランジスタ(Tr5, Tr9, ...)を並列に多連出力形で配置すれば、例えば増幅回路等の次段或いは更に後段の回路に対しても、同時に、同様の等電流制御を実施することができる。即ち、この様な回路構成によれば、検波・増幅回路以外の後続の回路をも含めた回路全体の各バ

10

20

30

40

50

イアス電圧制御をバランスよく実現（構成、設計）することが非常に容易かつ簡潔になり、回路全体のバイアス電圧や電流がバランスよく安定するので、電源電圧のドリフトによる検出誤りを効果的に防止することが容易になる。

【0147】

本実施例5の起動信号出力回路301（図34、図35）の回路構成の特徴を以下にまとめる。

- （1）検波・増幅回路310は、差動増幅器を使わずに構成されている。
- （2）起動信号出力回路301は、カレントミラー回路を用いて、バランスよく良好に電流制御されている。
- （3）中段の増幅回路320は、実施例2の検波・増幅回路210の回路構成を巧く利用して構成されている。
- （4）中段の増幅回路320の前後には、キャパシタ C_{e1} 、 C_{e2} が、信号伝送路上に直列に挿入されている。
- （5）比較判定を行う二値化回路230の前段に、バッファ325が配設されている。

【0148】

図35は、起動信号出力回路301の検波・増幅回路310の回路図である。図35のマッチング回路MCは、RF入力端からの高周波信号の伝送経路に対して直列に接続配置されたキャパシタ C_{00} と、このキャパシタ C_{00} の出力端に接続され且つ他端が接地されたキャパシタ C_0 と、キャパシタ C_{00} の出力端に接続され且つ他端が閉じていないオープン-halfスタブ S_H と、キャパシタ C_{00} の出力端に接続され且つ上記の伝送路上に直列に配置されたスタブ S とを有して成り、スタブ S の他端がマッチング回路MCの出力端になっている。

【0149】

即ち、マッチング回路MCは内部に直列にキャパシタ C_{00} を有しており、これにより前述の実施例2の検波・増幅回路210と同様に、この検波・増幅回路310には倍電圧検波回路が組み込まれている。また、給電点（ V_{cc} ）から供給されて、ダイオード接続のトランジスタ（D1）、検知ダイオードQ1、トランジスタTrL、従属トランジスタTr5を経由して、接地点にまで常時流れている電流は、上記のトランジスタTrLのベース電流とほぼ一致するが、この点に付いても、前述の検波・増幅回路210と同様に構成されている。

【0150】

この検波・増幅回路310（図35）の動作原理は以下の通りである。

基準トランジスタTr6と従属トランジスタTr5の各ベース端子、及び各エミッタ端子は、それぞれ互いに接続されているので、各コレクタ電流 I_{ref} 、 I_c は等しくなる。RF入力があると、その高周波電力はD1、Q1により倍電圧整流されるので、トランジスタTrLのベース電流 I_{Q1} は増える。したがって、この時抵抗RLを流れる電流 I_e も増加する。しかし、従属トランジスタTr5のコレクタ電流 I_c は、コレクタ電流 I_{ref} に一致する様に常時規定されているので、電流 I_e の増分は、平滑キャパシタCaを充電し、更に、次段の増幅回路（図34の増幅回路320）に流れ込むので、A点の電位は、その分だけ上昇する。

【0151】

また、A点の電位を検波・増幅回路310（図35）の出力電位とする代わりに、トランジスタTrLのエミッタ端子（図35のG点）の電位を検波・増幅回路310の出力電位とする回路構成を採用しても良い。高周波を受信すると、検知ダイオードQ1が出力する電流の直流成分 I_{Q1} により、トランジスタTrLの抵抗が小さくなるので、G点の電位は上昇する。したがって、これを検出信号とすることもできる。

【0152】

また、図35のダイオードD1、検知ダイオードQ1、トランジスタTrL、従属トランジスタTr5、及び抵抗RLで構成される電源-接地間の回路と同じ構成の回路を更に別途用意して、電源-接地間にこの両回路を並列に接続し、この2つの回路の両G点の電

10

20

30

40

50

位差を差動出力する様にしても良い。勿論、この場合には、新たに並列に追加する回路側にはマッチング回路MCは接続しない。したがって、この場合、新たに並列に追加される回路側のダイオードQ1は、非検知ダイオードとして動作する。

【0153】

次に、起動信号出力回路301(図34)の回路中の各段間に配置されるキャパシタ C_{e1} 、 C_{e2} の作用について説明する。

増幅回路320は、前記のキャパシタ C_{e1} を介して、上記の検波・増幅回路310と接続される。増幅回路320の入力インピーダンスとキャパシタ C_{e1} により、増幅回路320に入力可能な信号のカットオフ周波数 f_c が決まる。即ち、キャパシタ C_{e1} は、ハイパスフィルタを生成する作用を奏する。

10

したがって、このカットオフ周波数 f_c を例えば40Hz程度に設定した時に、目的の高周波入力が例えば1/300秒程度の断続周期で間欠的に到来すると、この高周波の到来の断続動作の周波数は、上記のカットオフ周波数 f_c を遥かに上回るのので、この様な場合にも増幅回路320によって、所望の増幅作用を得ることができる。

更に、この様な構成に従えば、低周波ノイズ(例：フリッカーノイズなど)や、不測のDCオフセットなどが、起動信号出力回路の前段から中段に、或いは中段から後段に伝達される現象を効果的に回避或いは緩和することができるので、高いS/N比を得ることができる。

【0154】

バッファ325の入力端は、前記のキャパシタ C_{e2} を介して、上記増幅回路320の出力端と接続される。このキャパシタ C_{e2} は、上記のキャパシタ C_{e1} と概ね同容量のものであり、上記のキャパシタ C_{e1} と同様のハイパスフィルタ生成作用を奏する。

20

バッファ325は、公知の構成であり、二値化回路230は、先の実施例2と同じものである。

例えば、この様に、必ずしも検波・増幅回路(310)に、差動増幅器を導入しなくとも、本発明の第1の手段に基づいて、本発明の作用・効果を得ることができる。

【0155】

〔その他の変形例〕

本発明の実施形態は、上記の形態に限定されるものではなく、その他にも以下に例示される様な変形を行っても良い。この様な変形や応用によっても、本発明の作用に基づいて本発明の効果を得ることができる。

30

(変形例1)

例えば、上記の実施例2において、より望ましくは、検知ダイオードの高周波電力が出力される第2端子側(例：図14のA点)に、受信したい目的の周波数に対して、付加するスタブ又は共振器の両極間がショートになる様に、スタブ又は共振器を接続すると良い。例えば、検知ダイオードをマッチング回路と共振器等で挟んだ構成を採用すること等により、検知ダイオードの高周波電力が入力される第1端子側に、所望の高周波電力を高率良く印加することができる。

より具体的には、例えば、図1、図2の検出・増幅回路に配設される共振回路(Reso)は、本来、上記の検出・増幅回路210などにおいてもあった方が良い。この共振回路(Reso)は、検波対象の高周波に対して、該当部位がショートになる様に設計されるものであり、この共振回路(Reso)の設置により検波感度が向上する。

40

【0156】

また、差動増幅器を低電流動作させた場合に低域濾波の効果があることを利用し、低域フィルタとの組み合わせや、更にこれらの差動増幅器を複数段とすることで、高周波信号の帯域に比較して1/1000以下の帯域だけを伝送増幅するようにすると、本発明において更に効果的である。即ち、高周波の帯域に対し、直流近傍の帯域のみの低域濾波及び増幅するので、従来のダイオード検波よりも感度を大幅に引き上げることができる。

また、高周波成分の不要波を除くためには、伝達関数は周波数に対し単調減少となっていることが望ましい。

50

【 0 1 5 7 】

また、本発明の検知ダイオードとしては、通常の半導体ダイオードは勿論のこと、ダイオードとして作用する素子ならば何れをも用いることができるが、特に、本発明の第 1 1 の手段に従って、上記の N P N 形トランジスタや P N P 形トランジスタ等を採用する場合には、集積回路の小型化や、或いは、回路各部のバイアス電位又はバイアス電流の設計等が容易になる。

【 産業上の利用可能性 】

【 0 1 5 8 】

本発明は、特定周波数の高周波電力 (R F) を入力して直流電位 (D C) を出力する R F / D C 変換回路を有する起動信号出力回路と、その起動信号出力回路等に非常に有用な移動体通信機に適する分野は、 L A N、監視システム、或いは、車両等のキーフリーシステム等を挙げることができる。

しかしながら、本発明は、上記の各実施例等と同様に、必ずしも移動体通信に特化されたものではなく、移動体 - 移動体間や、或いは固定体 - 固定体間などにおいても、勿論、利用することができるものである。

【 0 1 5 9 】

例えば、上記の実施例の他にも、 I T S 等の分野で本発明の応用が大いに期待できる。これらの分野では、例えば、ゲート通過時等にもみ車両番号を通信し、ゲート通過時等以外はそのような通信を行わない極めて低消費電力の、 E T C 車載装置や電子ナンバープレート (スマートプレート) 等が本発明に基づいて実現可能又は実現容易となる。

【 0 1 6 0 】

また、例えば監視システムの分野等においては、例えば入退室時のみ I D 番号を発信する極めて低消費電力の I D カード等も実現可能又は実現容易となる。

以上に断片的に例示される様に、本発明の起動信号出力回路は、各種の通信装置において、本体 (送受信器) を必要時に限って動作させる極めて有用なものであり、その用途は広範囲に及ぶ。

【 0 1 6 1 】

なお、上記の本発明の技術分野は、我が国の現行の電波法に基づいて言及したものであり、その規定に従うものであるので、国、地域若しくは時代の変遷などに伴う電波に関する法規制の変更によっては、その他の応用分野も十分にあり得るものと考えられる。

しかしながら、本発明が特定周波数の高周波電力 (R F) を入力して直流電位 (D C) を出力する R F / D C 変換回路を有する起動信号出力回路に関することに何ら変りはなく、よって、本発明は、それを応用する状態下での規制法 (: 電波法) に従う限りにおいて、その他の任意の応用も可能である。

【 図面の簡単な説明 】

【 0 1 6 2 】

【 図 1 】 実施例 1 の起動信号出力回路 1 0 0 の回路図

【 図 2 】 実施例 1 の起動信号出力回路 1 0 0 の検出・増幅部 1 1 0 の回路図

【 図 3 】 実施例 1 の起動信号出力回路 1 0 0 の判定回路 1 2 0 の回路図

【 図 4 】 起動信号出力回路 1 0 0 の入力電力に対する出力電圧を例示するグラフ

【 図 5 】 比較用の起動信号出力回路 1 0 0 (R a = R b) の入力電力に対する出力電圧を例示するグラフ

【 図 6 】 起動信号出力回路 1 0 0 の電源電圧に対する出力特性を例示するグラフ

【 図 7 】 起動信号出力回路 1 0 0 の電源電圧に対する電源電流を例示するグラフ

【 図 8 】 起動信号出力回路 1 0 0 における検知ダイオードの検出電位 (v) の周波数に対する伝達関数を例示するグラフ

【 図 9 】 起動信号出力回路 1 0 0 の回路図

【 図 1 0 - A 】 実施例 1 の判定回路 1 2 0 の入力直流電位を示すグラフ

【 図 1 0 - B 】 実施例 1 の判定回路 1 2 0 の入力ノイズのスペクトル

(計算値)を示すグラフ

- 【図11-A】実施例1の判定回路120の出力直流電位を示すグラフ
- 【図11-B】判定回路120の出力ノイズのスペクトルを示すグラフ
- 【図12-A】図10-A, Bの条件を前提として、
判定回路120の入力波形をモデル化したグラフ
- 【図12-B】図11-A, Bの条件を前提として、
判定回路120の出力特性(S/N比)をモデル化したグラフ
- 【図13】実施例2の起動信号出力回路200の回路図
- 【図14】実施例2の起動信号出力回路200が備える
検出・増幅回路210の回路図
- 【図15】一般的な倍電圧検波回路10の回路図
- 【図16-A】起動信号出力回路100の検出・増幅回路110
が備える検波回路の回路図
- 【図16-B】起動信号出力回路200の検出・増幅回路210
が備える検波回路の回路図
- 【図17】起動信号出力回路200の前段(検出・増幅回路210)
及び中段(判定回路220)の回路図
- 【図18】判定回路220が備えるアクティブ負荷に対する等価回路の回路図
- 【図19】図17のa点、b点の電位変化を示すグラフ
- 【図20】判定回路220の変形例(判定回路220)を例示する回路図
- 【図21】実施例2の起動信号出力回路203の回路図
- 【図22-A】実施例2の増幅回路220の入力直流電位を示すグラフ
- 【図22-B】実施例2の増幅回路220の入力ノイズのスペクトル
(計算値)を示すグラフ
- 【図23-A】増幅回路220の出力直流電位を示すグラフ
- 【図23-B】増幅回路220の出力ノイズのスペクトルを示すグラフ
- 【図24-A】図22-A, Bの条件を前提として、
増幅回路220の入力波形をモデル化したグラフ
- 【図24-B】図23-A, Bの条件を前提として、
増幅回路220の出力特性(S/N比)をモデル化したグラフ
- 【図25】実施例3の判定回路222を例示する回路図
- 【図26】実施例3の起動信号出力回路202の回路図
- 【図27-A】実施例3の判定回路222の入力直流電位を示すグラフ
- 【図27-B】実施例3の判定回路222の入力ノイズのスペクトル
(計算値)を示すグラフ
- 【図28-A】判定回路222の出力直流電位を示すグラフ
- 【図28-B】判定回路222の出力ノイズのスペクトルを示すグラフ
- 【図29-A】図27-A, Bの条件を前提として、
判定回路222の入力波形をモデル化したグラフ
- 【図29-B】図28-A, Bの条件を前提として、
判定回路222の出力特性(S/N比)をモデル化したグラフ
- 【図30】実施例4の起動信号出力回路201の回路図
- 【図31-A】実施例4の判定回路220の入力直流電位を示すグラフ
- 【図31-B】実施例4の判定回路220の入力ノイズのスペクトル
(計算値)を示すグラフ
- 【図32-A】判定回路220の出力直流電位を示すグラフ
- 【図32-B】判定回路220の出力ノイズのスペクトルを示すグラフ
- 【図33-A】図31-A, Bの条件を前提として、
判定回路220の入力波形をモデル化したグラフ
- 【図33-B】図32-A, Bの条件を前提として、

判定回路 1

10

20

増幅回路 2 2

30

判定回路 2

40

判定回路 2

50

20の出力特性(S/N比)をモデル化したグラフ

【図34】実施例5の起動信号出力回路301の全体の回路図

【図35】実施例5の起動信号出力回路301の検波・増幅回路310の回路図

【図36】従来の高周波検出回路を例示する回路図

【図37】従来の高周波検出回路を例示する回路図

【図38】従来一般的な起動信号出力回路(900)を例示する回路図

【図39-A】従来検波および検出回路を例示する回路図

【図39-B】従来検出回路を例示する回路図

【図40】市販されているリチウム乾電池の温度特性を例示するグラフ

【図41】起動信号出力回路100の判定結果二値化回路130

10

に類似した公知の二値化回路の回路図

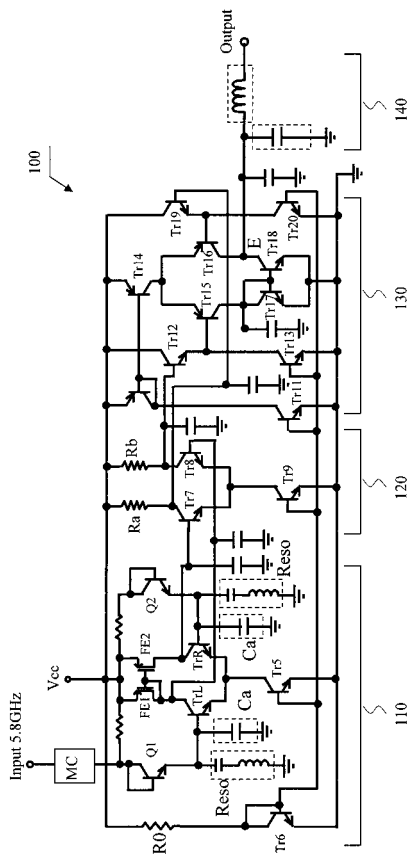
【符号の説明】

【0163】

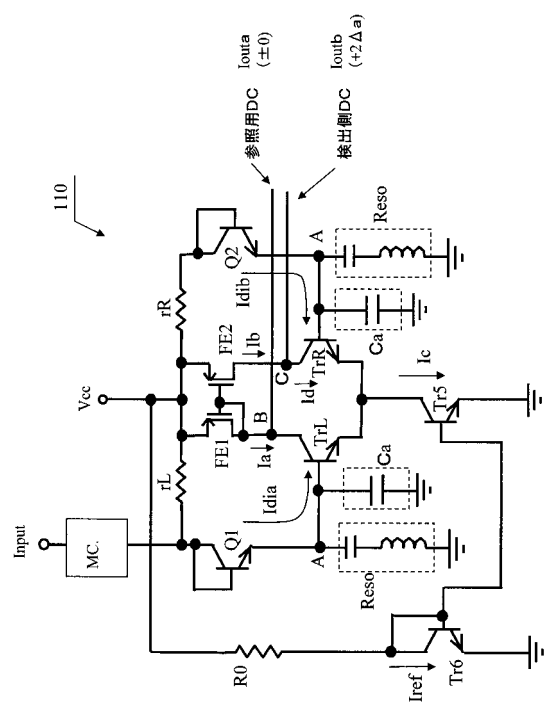
- | | | | |
|----------------------------|---|----------------------------------|----|
| 10 | : | 一般的な倍電圧検波回路 | |
| 100 | : | 起動信号出力回路(実施例1) | |
| 110 | : | 検出・増幅部(実施例1) | |
| 120 | : | 判定回路(実施例1) | |
| 130 | : | 判定結果二値化回路(従来構成) | |
| 140 | : | LCフィルタ部(周知のローパスフィルタ) | |
| 200 | : | 起動信号出力回路(実施例2) | 20 |
| 201 | : | 起動信号出力回路(実施例4) | |
| 202 | : | 起動信号出力回路(実施例3) | |
| 203 | : | 起動信号出力回路(実施例2) | |
| 210 | : | 検出・増幅回路(実施例2) | |
| 220 | : | 判定回路(実施例2) | |
| 220 | : | 判定回路(実施例2) | |
| 220 | : | 増幅回路(実施例2) | |
| 222 | : | 判定回路(実施例3) | |
| 230 | : | 二値化回路(実施例2) | |
| 301 | : | 起動信号出力回路(実施例5) | 30 |
| V _{cc} | : | 電源電圧 | |
| Q ₁ | : | 検知ダイオード | |
| MC | : | マッチング回路 | |
| Tr _L | : | 検出・増幅回路が有する差動増幅器の差動対トランジスタ(検知側) | |
| Tr _R | : | 検出・増幅回路が有する差動増幅器の差動対トランジスタ(非検知側) | |
| Tr _n | : | トランジスタ(n:自然数) | |
| I _{dia} | : | Tr _L のベース電流 | |
| I _{dib} | : | Tr _R のベース電流 | |
| I _{ref} | : | カレントミラー回路の基準電流 | |
| I _c | : | カレントミラー回路の従属電流 | 40 |
| Reso | : | 共振器 | |
| M _n | : | MOSFET(n:自然数) | |
| F _{E_n} | : | MOSFET(n:自然数) | |
| V _b | : | B点の電位 | |
| V _d | : | D点の電位 | |
| R _a | : | 負荷抵抗 | |
| R _b | : | 負荷抵抗 | |
| C _a | : | 平滑キャパシタ | |
| C _b | : | 平滑キャパシタ | |
| V _{louta} | : | 検出・増幅回路の直流出力電位(参照側) | 50 |

- V 1outb : 検出・増幅回路の直流出力電位 (検知側)
- V 2outa : 判定回路の直流出力電位 (参照側)
- V 2outb : 判定回路の直流出力電位 (検知側)

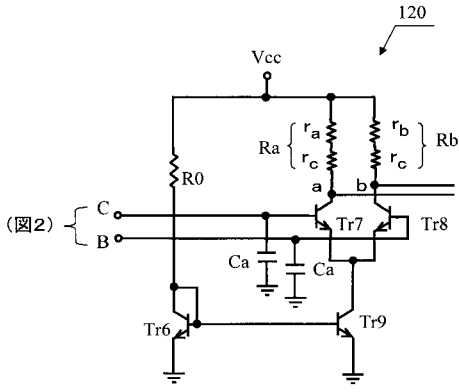
【 図 1 】



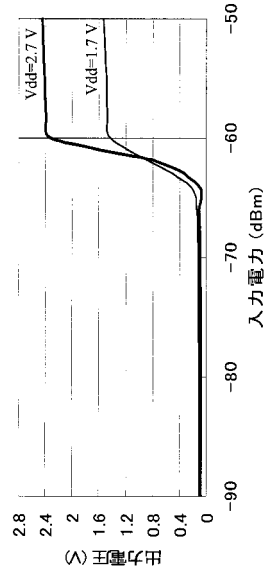
【 図 2 】



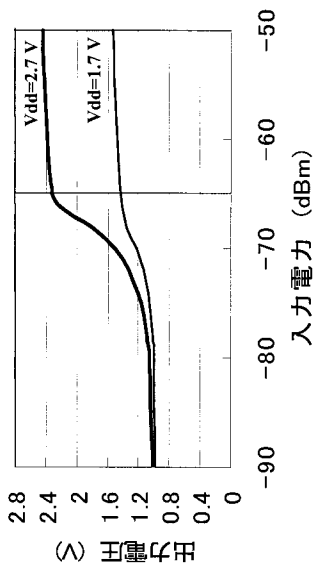
【 図 3 】



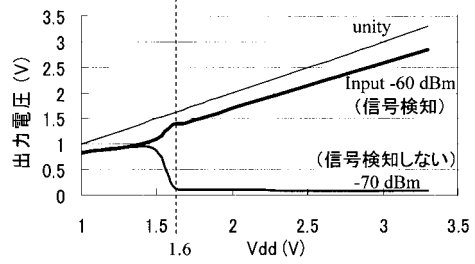
【 図 4 】



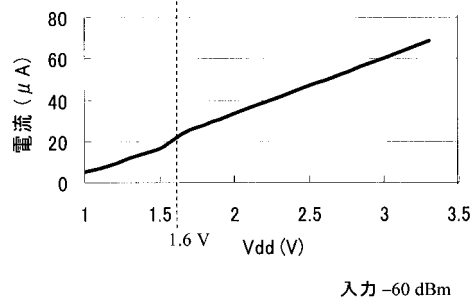
【 図 5 】



【 図 6 】

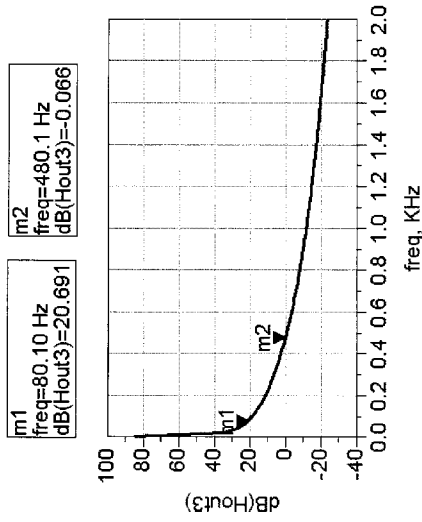


【 図 7 】

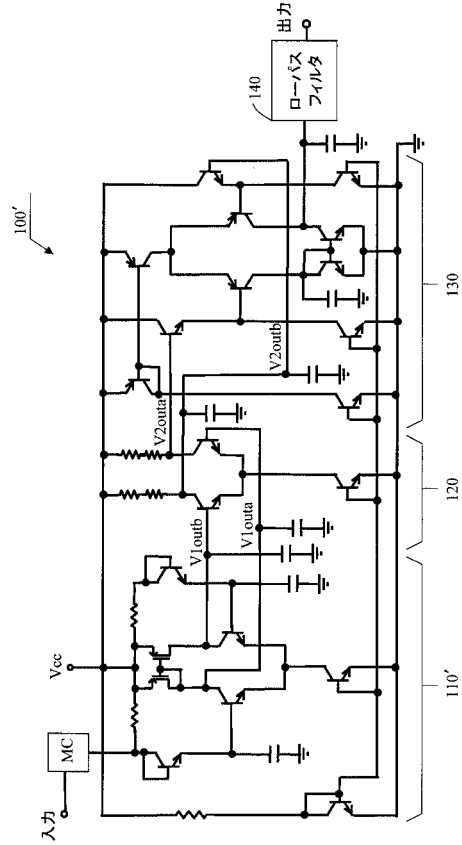


入力 -60 dBm

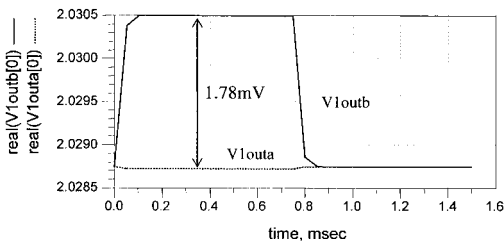
【 図 8 】



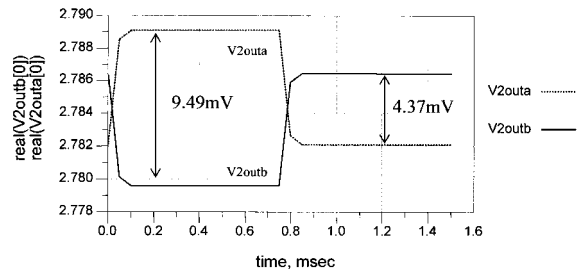
【 図 9 】



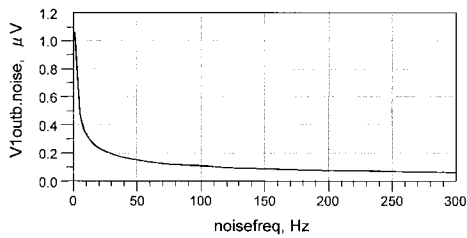
【 図 10 - A 】



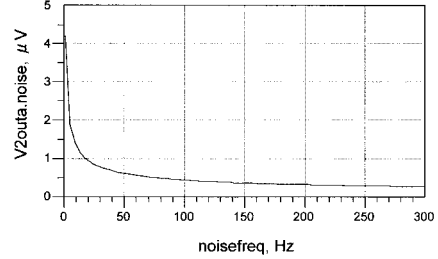
【 図 11 - A 】



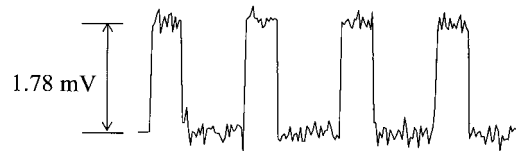
【 図 10 - B 】



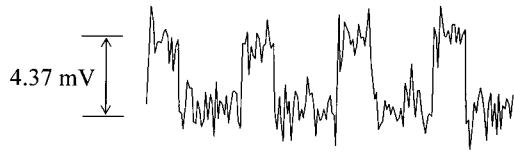
【 図 11 - B 】



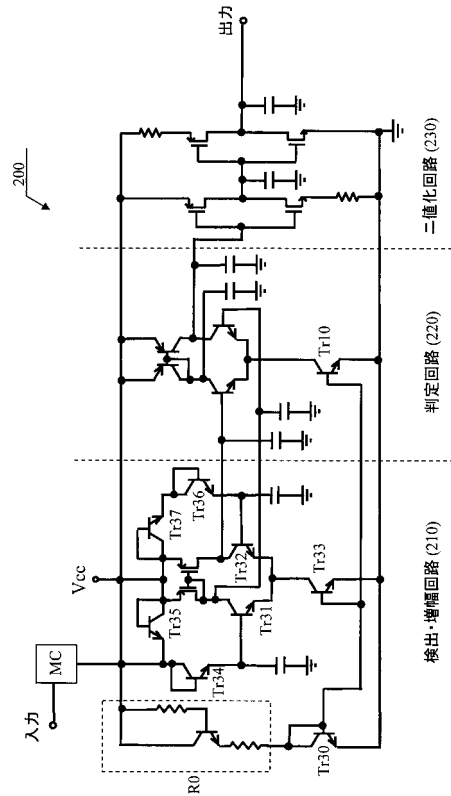
【 図 12 - A 】



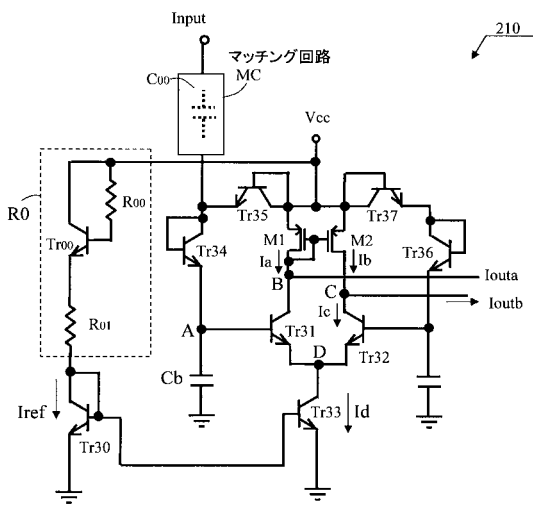
【図 1 2 - B】



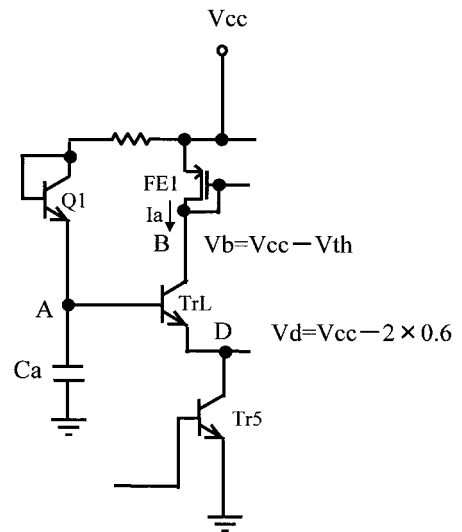
【図 1 3】



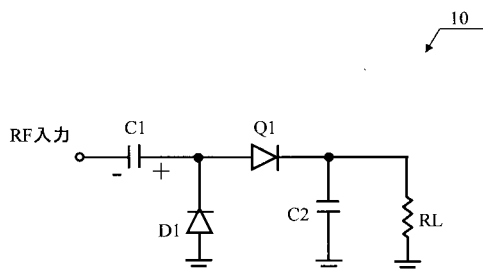
【図 1 4】



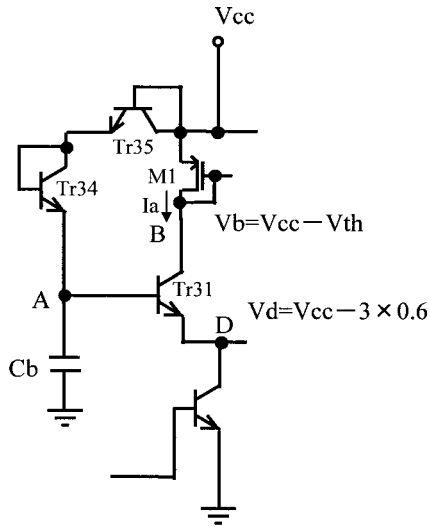
【図 1 6 - A】



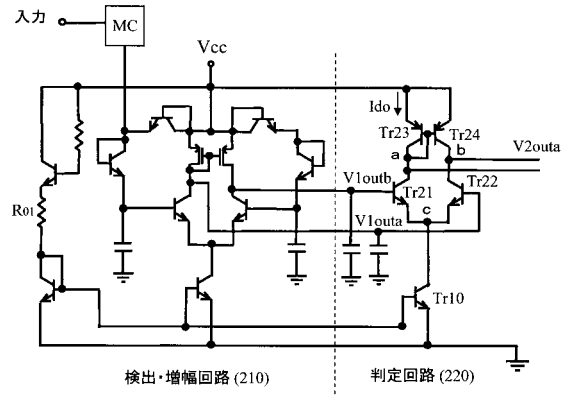
【図 1 5】



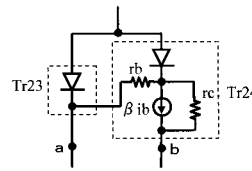
【図16-B】



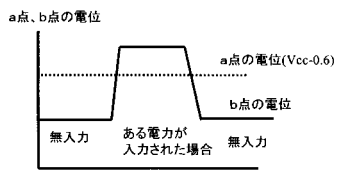
【図17】



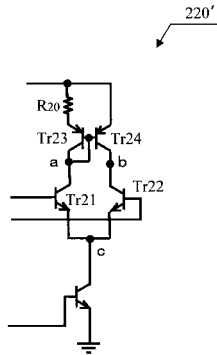
【図18】



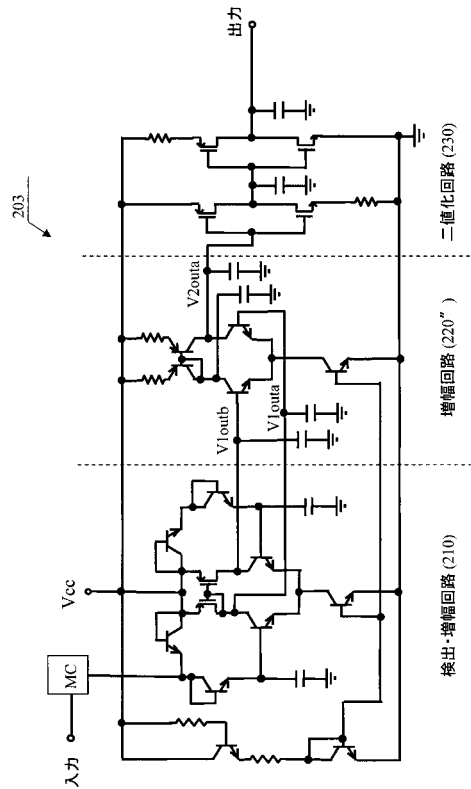
【図19】



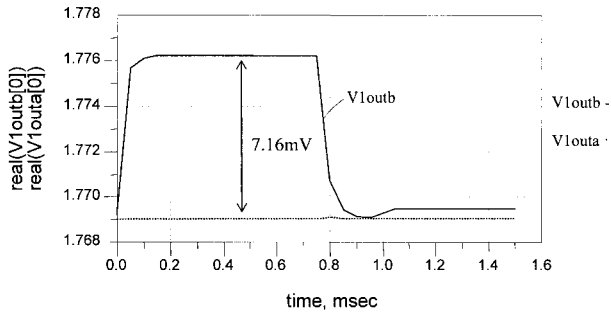
【図20】



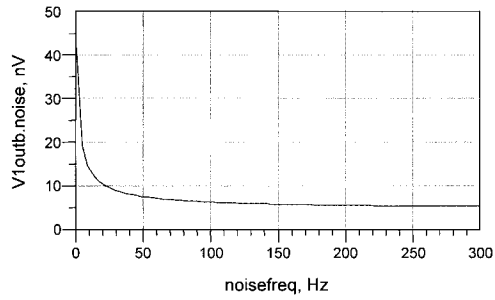
【図21】



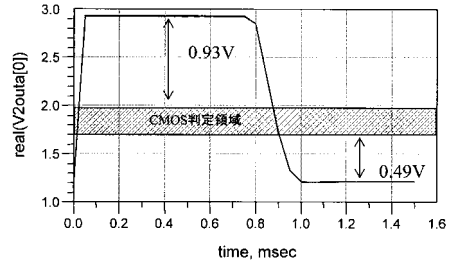
【 図 2 2 - A 】



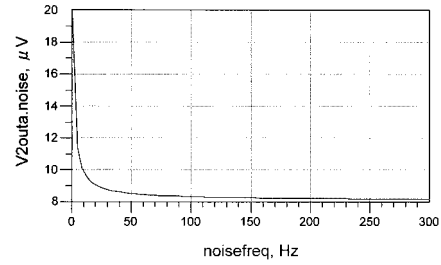
【 図 2 2 - B 】



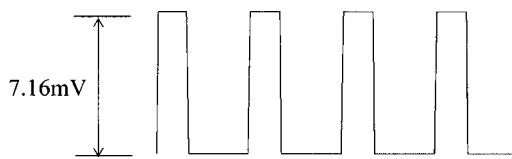
【 図 2 3 - A 】



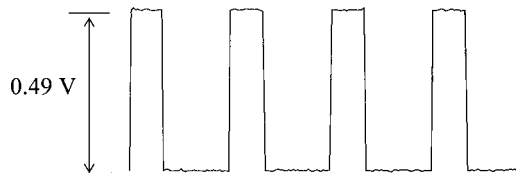
【 図 2 3 - B 】



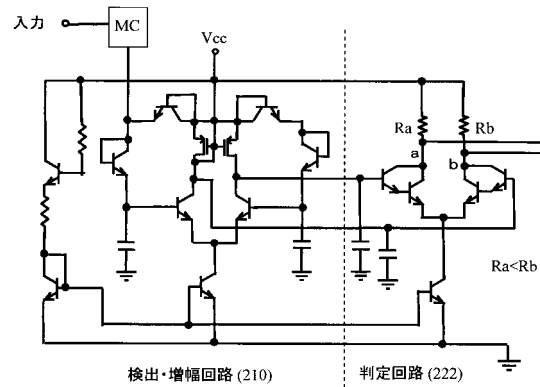
【 図 2 4 - A 】



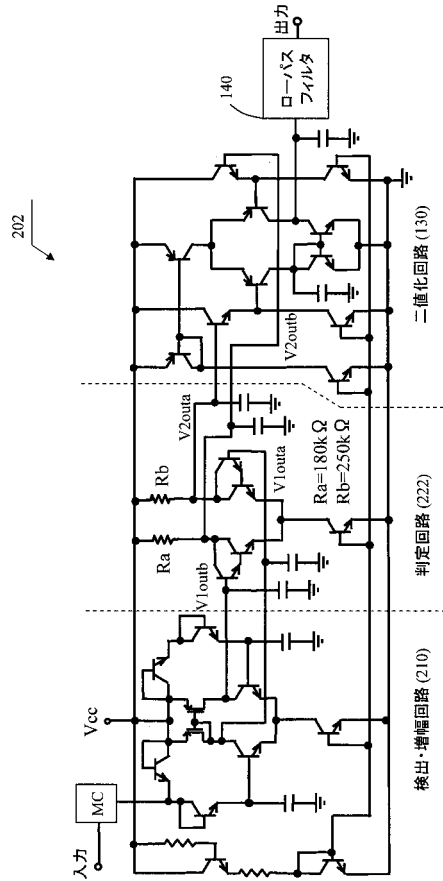
【 図 2 4 - B 】



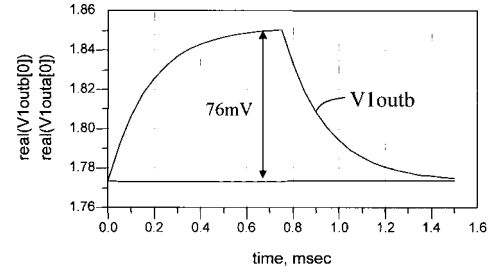
【 図 2 5 】



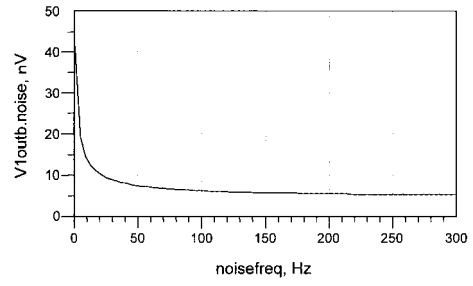
【 図 2 6 】



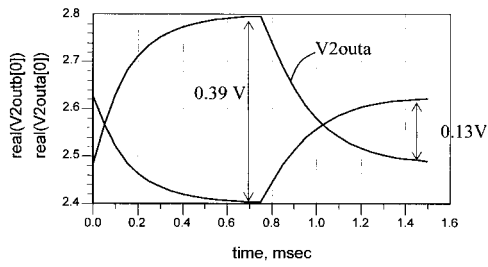
【 図 2 7 - A 】



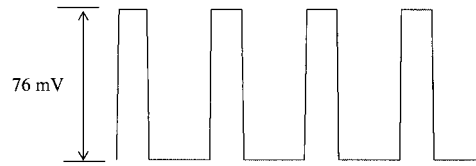
【 図 2 7 - B 】



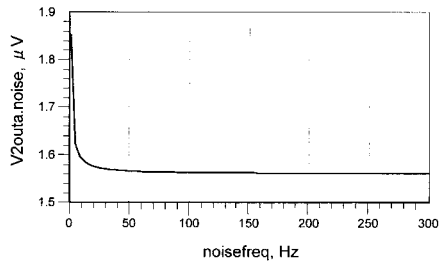
【 図 2 8 - A 】



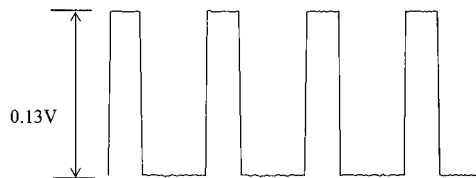
【 図 2 9 - A 】



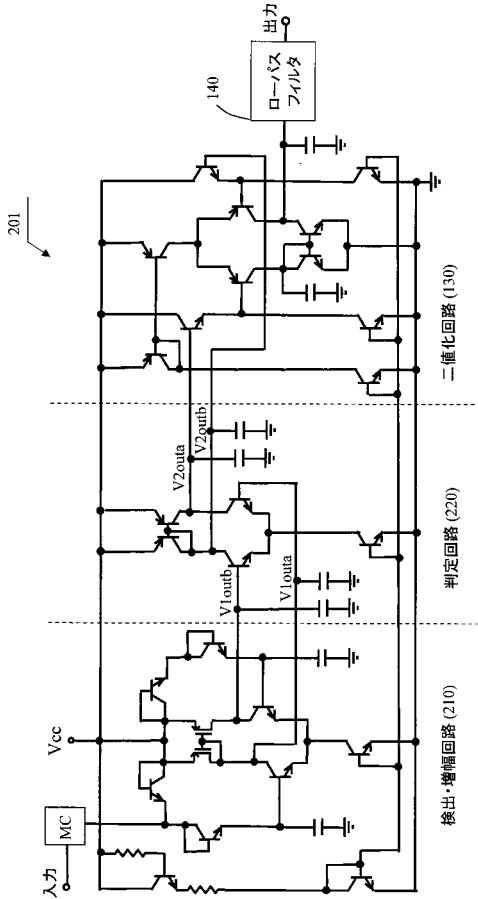
【 図 2 8 - B 】



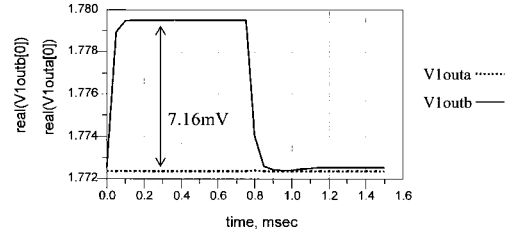
【 図 2 9 - B 】



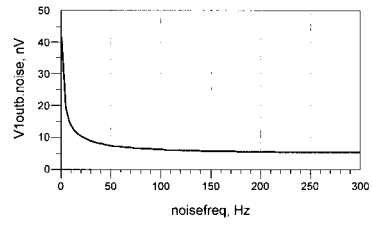
【図 30】



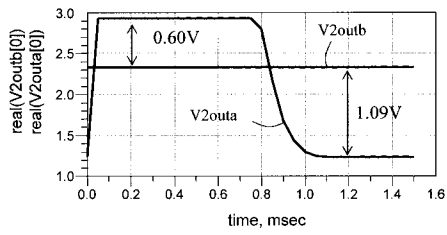
【図 31 - A】



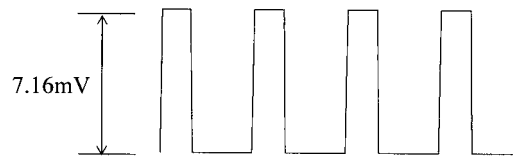
【図 31 - B】



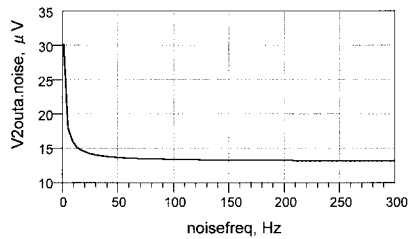
【図 32 - A】



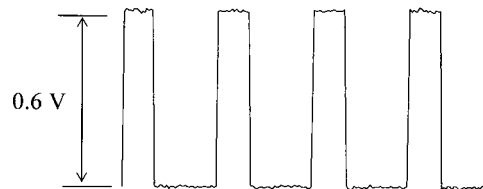
【図 33 - A】



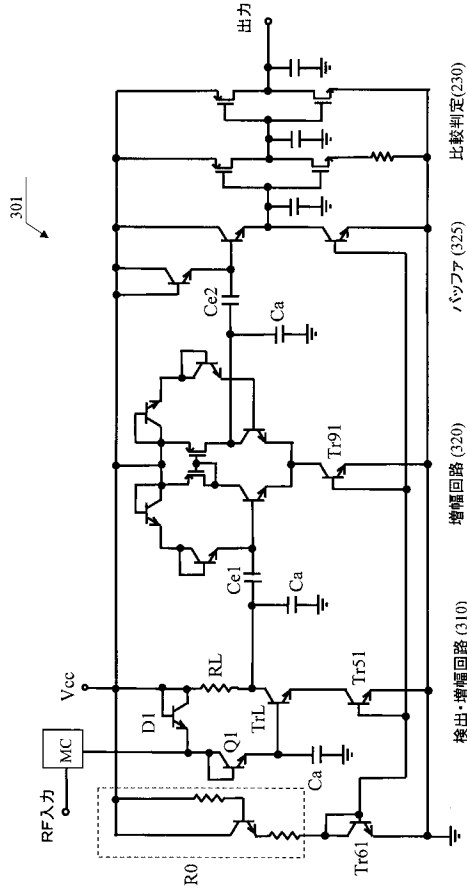
【図 32 - B】



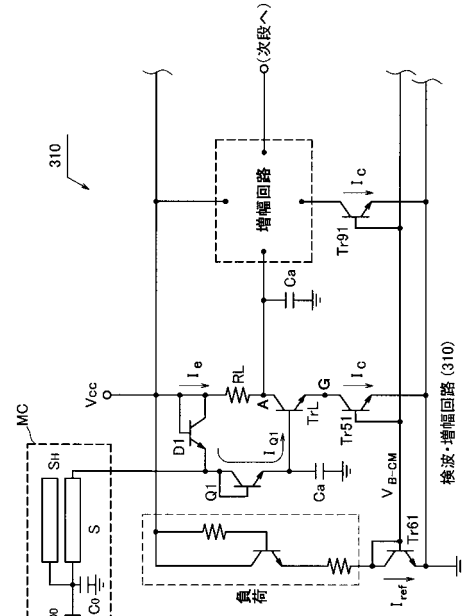
【図 33 - B】



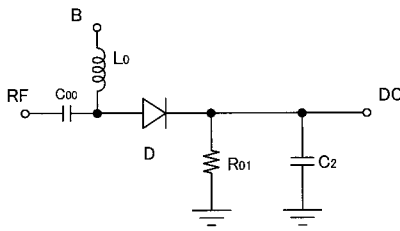
【 図 3 4 】



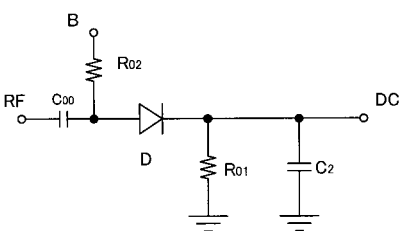
【 図 3 5 】



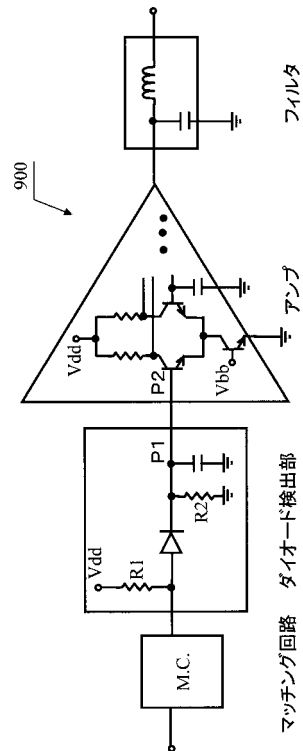
【 図 3 6 】



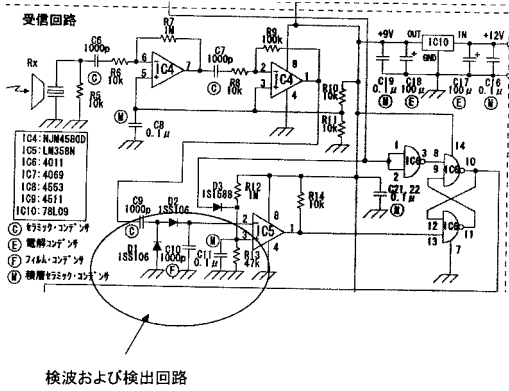
【 図 3 7 】



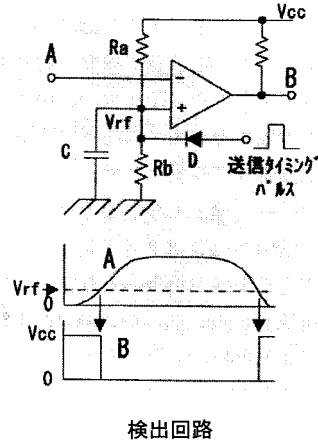
【 図 3 8 】



【図 39 - A】

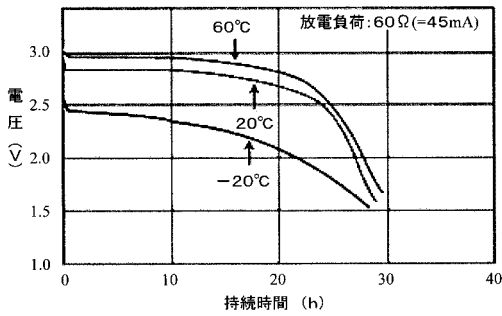


【図 39 - B】



【図 40】

放電温度特性



【図 41】

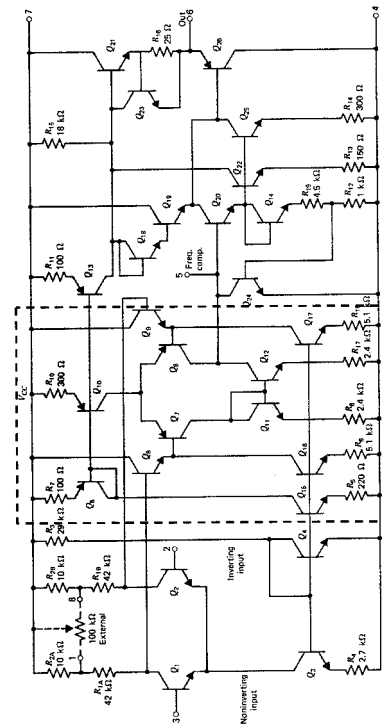


Figure 6.26 Schematic diagram of the 725 low-drift operational amplifier.

フロントページの続き

- (72)発明者 水野 一男
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 木村 竜
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 加後 義行
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 田中 幸臣
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 遠藤 和彦
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

F ターム(参考) 5J500 AA01 AA12 AC36 AC92 AF15 AH02 AH08 AH10 AH17 AH18
AH19 AH25 AH29 AH33 AK02 AK03 AK05 AK09 AK17 AK29
AK42 AK55 AM08 AM21 AT02 AT06 DN01 DN14 DN22 DN23
DP02