

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-129909

(P2005-129909A)

(43) 公開日 平成17年5月19日(2005.5.19)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 31/10	HO 1 L 31/10	4M118
HO 1 L 27/146	HO 1 L 27/14	5FO49
HO 1 L 29/786	HO 1 L 29/78	613Z
		5F110

審査請求 未請求 請求項の数 27 O L (全 29 頁)

(21) 出願番号	特願2004-269801 (P2004-269801)	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成16年9月16日(2004.9.16)	(72) 発明者	小山 潤 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(31) 優先権主張番号	特願2003-327629 (P2003-327629)	(72) 発明者	長多 剛 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(32) 優先日	平成15年9月19日(2003.9.19)	(72) 発明者	松崎 隆徳 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(33) 優先権主張国	日本国(JP)	(72) 発明者	西 和夫 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(31) 優先権主張番号	特願2003-342632 (P2003-342632)		
(32) 優先日	平成15年9月30日(2003.9.30)		
(33) 優先権主張国	日本国(JP)		

最終頁に続く

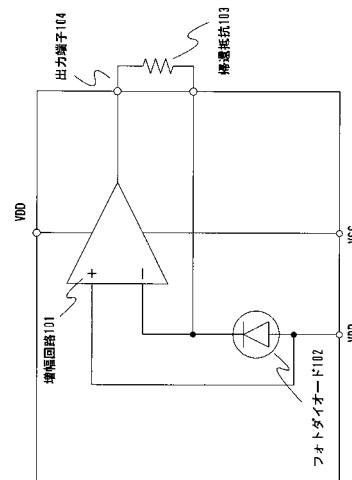
(54) 【発明の名称】 光センサー装置および電子機器

(57) 【要約】

【課題】 アモルファスシリコンフォトダイオードを用いた光センサー装置では、センサー素子の電流能力が小さいため、増幅器ICなどの回路を外部接続し、負荷の駆動能力を高める必要があった。それによって、光センサー装置のコストおよび実装面積を増加させていた。また、プリント基板上でフォトダイオードと増幅器ICを接続するため、ノイズの重畳が問題となっていた。

【解決方法】 本発明は、基板上にアモルファスシリコンフォトダイオードと薄膜トランジスタで構成した増幅器を一体形成し、負荷駆動能力を向上させ、且つ、コストおよび実装面積を低減する。また、ノイズの重畳を低減することができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

光センサー素子と増幅回路を有する光センサー装置において、
前記光センサー素子と前記増幅回路は基板上に一体形成されていることを特徴とした光センサー装置。

【請求項 2】

請求項 1 において、
光センサー素子はアモルファスシリコンを用いたセンサー素子によって構成されていることを特徴とした光センサー装置。

【請求項 3】

請求項 1 において、
光センサー素子はアモルファスシリコンフォトダイオードによって構成されていることを特徴とした光センサー装置。

【請求項 4】

請求項 1 において、光センサー素子はポリシリコンを用いたセンサー素子によって構成されていることを特徴とした光センサー装置。

【請求項 5】

請求項 1 において、
前記光センサー素子はポリシリコンフォトダイオードによって構成されていることを特徴とした光センサー装置。

【請求項 6】

請求項 1 乃至請求項 5 において、
前記増幅回路は薄膜トランジスタで構成されていることを特徴とした光センサー装置。

【請求項 7】

請求項 1 乃至請求項 6 において、
前記増幅回路は演算増幅器であることを特徴とした光センサー装置。

【請求項 8】

請求項 1 乃至請求項 6 において、
前記増幅回路はカレントミラー回路であることを特徴とした光センサー装置。

【請求項 9】

光センサー素子と増幅回路と帰還抵抗を有する光センサー装置において、
前記増幅回路は薄膜トランジスタで構成された演算増幅器であり、
前記光センサー素子と前記増幅回路は基板上に一体形成され、
前記帰還抵抗を前記基板外に有することを特徴とした光センサー装置。

【請求項 10】

光センサー素子と増幅回路と I V 変換抵抗を有する光センサー装置において、
前記増幅回路は薄膜トランジスタで構成された演算増幅器であり、
前記光センサー素子と前記増幅回路は基板上に一体形成され、
前記 I V 変換抵抗を前記基板外に有することを特徴とした光センサー装置。

【請求項 11】

光センサー素子と増幅回路とレベルシフト回路を有する光センサー装置において、
前記増幅回路と前記レベルシフト回路は薄膜トランジスタで構成され、
前記光センサー素子と前記増幅回路と前記レベルシフト回路は基板上に一体形成されることを特徴とした光センサー装置。

【請求項 12】

請求項 11 において、
前記レベルシフト回路は P チャネル型薄膜トランジスタと定電流源によって構成されていることを特徴とした光センサー装置。

【請求項 13】

請求項 11 において、

10

20

30

40

50

前記レベルシフト回路はNチャンネル型薄膜トランジスタと定電流源によって構成されていることを特徴とした光センサー装置。

【請求項14】

請求項11乃至請求項13において、

前記基板上的接続電極端子が4端子であることを特徴とした光センサー装置。

【請求項15】

請求項14において、

前記接続電極端子のうちの2端子が電源端子であることを特徴とした光センサー装置。

【請求項16】

光センサー素子と増幅回路を有する光センサー装置において、前記増幅回路は薄膜トランジスタで構成されたカレントミラー回路であり、前記光センサー素子と前記増幅回路は基板上に一体形成されていることを特徴とした光センサー装置。

10

【請求項17】

請求項16において、前記カレントミラー回路を構成する薄膜トランジスタのゲートが複数から成る、マルチゲート構造によって構成されていることを特徴とした光センサー装置。

【請求項18】

請求項16において、前記カレントミラー回路がカスコード接続で構成されていることを特徴とした光センサー装置。

【請求項19】

20

請求項16において、前記カレントミラー回路がウィルソン型接続で構成されていることを特徴とした光センサー装置。

【請求項20】

請求項16において、前記カレントミラー回路が改良ウィルソン型接続で構成されていることを特徴とした光センサー装置。

【請求項21】

請求項16乃至請求項20において、前記カレントミラー回路を構成する薄膜トランジスタの数、ゲート長、チャンネル幅を変更することで、増幅率を選択することを特徴とした光センサー装置。

【請求項22】

30

請求項16乃至請求項21のいずれか一項に記載の光センサー装置において、前記カレントミラー回路がNチャンネル型薄膜トランジスタによって構成されていることを特徴とした光センサー装置。

【請求項23】

請求項16乃至請求項21のいずれか一項に記載の光センサー装置において、前記カレントミラー回路がPチャンネル型薄膜トランジスタによって構成されていることを特徴とした光センサー装置。

【請求項24】

請求項16において、前記基板上的接続電極端子が2端子であることを特徴とした光センサー装置。

40

【請求項25】

請求項1乃至請求項24のいずれか一項に記載の光センサー装置において、前記光センサー素子および、前記増幅回路はプラスチック基板上に一体形成されていることを特徴とした光センサー装置。

【請求項26】

請求項1乃至請求項24のいずれか一項に記載の光センサー装置において、前記光センサー素子および、前記増幅回路はガラス基板上に一体形成されていることを特徴とした光センサー装置。

【請求項27】

請求項1乃至請求項26のいずれか一項に記載の光センサー装置を備える電子機器。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、光センサー装置に関し、特に薄膜半導体素子で構成された光センサー装置に関する。また、光センサー装置を用いた電子機器に関する。

【背景技術】

【0002】

近年、通信技術の進歩に伴って、携帯電話が普及している。今後は更に動画の伝送やより多くの情報伝達が予想される。一方、パーソナルコンピュータもその軽量化によって、モバイル対応の製品が生産されている。電子手帳に始まったPDAと呼ばれる情報端末も多数生産され普及しつつある。また、表示装置の発展により、それらの携帯情報機器のほとんどにはフラットパネルディスプレイが装備されている。

10

【0003】

このような表示装置では表示装置の周囲の明るさを検出し、その表示輝度を調整することが行なわれている。このように周囲の明るさを検出し、適度な表示輝度を得ることによって、無駄な電力を減らすことが可能である。例えば、携帯電話やパーソナルコンピュータにそのような輝度調整用の光センサー装置が用いられている。(例えば特許文献1)

【0004】

また、プロジェクタを用いた表示装置においては、光センサー装置を用いて、そのコンバージェンス調整を行なっている。コンバージェンス調整とはRGBの各色の映像がずれを生じないように、映像を調整することである。光センサーを用いて、各色の映像の位置を検出して、正しい位置に映像を配置している。(例えば特許文献2)

20

【0005】

ここで用いられる光センサー装置は、アモルファスシリコンフォトダイオードを用いたものが使用されている。アモルファスシリコンフォトダイオードは、単結晶シリコンフォトダイオードに比較して、長波長側、すなわち赤外領域の感度が低いという特徴がある。図13にアモルファスシリコンフォトダイオードと単結晶シリコンフォトダイオードの感度特性の図を示す。アモルファスシリコンフォトダイオードでは、人間の視覚感度と同じように、可視光領域以外では感度が低くなるような特性を持っている。一方、単結晶シリコンフォトダイオードは赤外領域でも感度があるため、赤外光がある場合、視覚感度と異なる反応をしてしまうという問題がある。したがって、アモルファスシリコンフォトダイオードを用いた光センサー装置がこのような場合には適している。

30

【0006】

前述したようなアモルファスシリコンフォトダイオードで構成した光センサー装置には以下のような課題があった。アモルファスシリコンフォトダイオードは前述したように光感度が人間の視覚感度に近いと言う長所がある反面、その出力電流が単結晶シリコンフォトダイオードに比べて小さいという課題があった。したがって、アモルファスシリコンフォトダイオードでは、直接ほかの回路を動かすことが困難であり、図5に示すようにアモルファスフォトダイオード502と外部増幅回路501、帰還抵抗503とを組み合わせ、光センサー装置を構成し、アモルファスフォトダイオード502の出力電流を帰還抵抗503で電圧に変換し、出力端子504から電圧出力として、取り出していた。

40

【特許文献1】特開2003-60744

【特許文献2】特開2003-47017

【発明の開示】

【発明が解決しようとする課題】

【0007】

前述したような従来の光センサー装置では、アモルファスフォトダイオード502と外部増幅回路501、帰還抵抗503とを組み合わせていたため、コストが高い、実装面積が大きいなどの問題点があった。また、アモルファスフォトダイオード502の出力がプリント基板上において、外部増幅回路501と接続されているため、ノイズが重畳しやす

50

いなどの問題点があった。

【課題を解決するための手段】

【0008】

以上のような問題を解決するため、本発明者らは光センサー素子と薄膜トランジスタによる増幅回路を一体形成することを考えた。アモルファスシリコンを用いた光センサー素子（アモルファスシリコンフォトダイオードなど）は通常絶縁基板上に形成される。同様に薄膜トランジスタもまた通常絶縁基板上に形成されるのであるから、両者は共通点が多い。本発明の光センサー装置は光センサー素子と薄膜トランジスタ（以下TFT）で構成した増幅回路を基板上に一体形成することによって、コストを低減し、実装面積を削減することを可能としている。また、光センサー素子と増幅回路が直接、センサー基板上で接続されているため、ノイズが重畳しにくいという特徴を有している。

10

また、アモルファスシリコンのみでなく、ポリシリコンを用いたセンサー素子、たとえばポリシリコンフォトダイオードなどにも本発明は適応できる。

【0009】

以下に本発明の構成を示す。

【0010】

本発明は光センサー素子と増幅回路を有する光センサー装置において、前記光センサー素子と前記増幅回路は基板上に一体形成されていることを特徴としている。

【0011】

本発明は上記において、光センサー素子はアモルファスシリコンを用いたセンサー素子によって構成されていることを特徴としている。

20

【0012】

本発明は上記において、光センサー素子はアモルファスシリコンフォトダイオードによって構成されていることを特徴としている。

【0013】

本発明は上記において、光センサー素子はポリシリコンを用いたセンサー素子によって構成されていることを特徴としている。

【0014】

本発明は上記において、光センサー素子はポリシリコンフォトダイオードによって構成されていることを特徴としている。

30

【0015】

本発明は光センサー素子と増幅回路を有する光センサー装置において、前記増幅回路は薄膜トランジスタで構成され、前記光センサー素子と前記増幅回路は基板上に一体形成されていることを特徴としている。

【0016】

本発明は光センサー素子と増幅回路を有する光センサー装置において、前記増幅回路は薄膜トランジスタで構成された演算増幅器であり、前記光センサー素子と前記増幅回路は基板上に一体形成されていることを特徴としている。

【0017】

本発明は光センサー素子と増幅回路と帰還抵抗を有する光センサー装置において、前記増幅回路は薄膜トランジスタで構成された演算増幅器であり、前記光センサー素子と前記増幅回路は基板上に一体形成され、前記帰還抵抗を前記基板外に有することを特徴としている。

40

【0018】

本発明は光センサー素子と増幅回路とI/V変換抵抗を有する光センサー装置において、前記増幅回路は薄膜トランジスタで構成された演算増幅器であり、前記光センサー素子と前記増幅回路は基板上に一体形成され、前記I/V変換抵抗を前記基板外に有することを特徴としている。

【0019】

本発明は光センサー素子と増幅回路とレベルシフト回路を有する光センサー装置におい

50

て、前記増幅回路と前記レベルシフト回路は薄膜トランジスタで構成され、前記光センサー素子と前記増幅回路と前記レベルシフト回路は基板上に一体形成されることを特徴としている。

【0020】

本発明は上記において、前記レベルシフト回路はPチャンネル型TFTと定電流源によって構成されていることを特徴としている。

【0021】

本発明は上記において、前記レベルシフト回路はNチャンネル型TFTと定電流源によって構成されていることを特徴としている。

【0022】

本発明は上記において、前記基板上的接続電極端子が4端子であることを特徴としている。

10

【0023】

本発明は上記において、前記基板上的接続電極端子が4端子であり、そのうちの2端子が電源端子であることを特徴としている。

【0024】

本発明は光センサー素子と増幅回路を有する光センサー装置において、前記増幅回路は薄膜トランジスタで構成されたカレントミラー回路であり、前記光センサー素子と前記増幅回路は基板上に一体形成されていることを特徴としている。

【0025】

本発明は上記において、カレントミラー回路を構成するTFTのゲートが複数から成る、マルチゲート構造によって構成されることを特徴としている。

20

【0026】

本発明は上記において、カレントミラー回路がカスコード接続で構成されていることを特徴としている。

【0027】

本発明は上記において、カレントミラー回路がウィルソン型接続で構成されていることを特徴としている。

【0028】

本発明は上記において、カレントミラー回路が改良ウィルソン型接続で構成されていることを特徴としている。

30

【0029】

本発明は上記において、カレントミラー回路を構成するTFTの数、ゲート長L、チャンネル幅Wを任意に変更することで、増幅率を選択することができることを特徴としている。

【0030】

本発明は上記において、前記カレントミラー回路がNチャンネル型TFTによって構成されていることを特徴としている。

【0031】

本発明は上記において、前記カレントミラー回路がPチャンネル型TFTによって構成されていることを特徴としている。

40

【0032】

本発明は上記において、前記基板上的接続電気電極が2端子であることを特徴としている。

【0033】

本発明は上記において、前記光センサー素子および前記増幅回路はプラスチック基板上に一体形成されていることを特徴としている。

【0034】

本発明は上記において、

50

前記光センサー素子および前記増幅回路はガラス基板上に一体形成されていることを特徴としている。

【0035】

本発明は、上記の光センサー装置を備える電子機器である。

【発明の効果】

【0036】

前述したように、本発明の光センサー装置では、フォトダイオードと、TFTを用いて構成された増幅回路をセンサー基板上に一体形成することによって、コスト、実装面積を削減することができ、ノイズの重畳を低減することができる。

【発明を実施するための最良の形態】

【0037】

本発明の実施の形態について、図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0038】

また、本発明の実施の形態において、フォトダイオードに逆電圧（逆バイアスともいう）を印加して駆動する例を示す。このため、第2の電極から第1の電極へ電圧を印加する。また、第1の電極は、フォトダイオードのアモルファスシリコン層内のp層側に接する電極であり、第2の電極は、フォトダイオードのアモルファスシリコン層内のn層側に接する電極である。

【0039】

（実施形態1）

図1に本発明の第1の実施形態を示す。本実施形態はTFTで構成された増幅回路101、フォトダイオード102をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路101の非反転入力端子は外部電源VBBに接続されている。外部電源VBBは増幅回路101の高電位側電源VDDと低電位側電源VSSの間の電位を有している。フォトダイオード102の第1の電極は外部電源VBBに接続され、第2の電極は増幅回路101の反転入力端子、および帰還抵抗103の第1の端子に接続されている。また、帰還抵抗103の第2の端子は増幅回路101の出力端子104に接続されている。ここで、帰還抵抗103は増幅回路101の出力電圧のばらつきを低減するため、センサー基板上には形成していないが、ばらつきがあまり問題にならない場合には帰還抵抗103をセンサー基板上に形成することも可能である。

【0040】

フォトダイオード102に光が入力されると、フォトダイオード102の第2の電極から第1の電極に光電流が流れる。これによって、増幅回路101の出力端子104から帰還抵抗103に電流が流れ、帰還抵抗103の両端に電圧が発生する。

本実施形態では増幅回路101の駆動能力を大きく取ることが可能であるため、出力端子104に負荷を接続し、駆動することが可能となる。

【0041】

また、フォトダイオードの向きを図1に示すものと逆に接続したものを図7に示す。図7の光センサー回路は増幅回路701、フォトダイオード702、帰還抵抗703によって構成され、フォトダイオード702の第1の電極が増幅回路701の反転入力端子と帰還抵抗703に接続され、第2の電極が外部電源VBBと増幅回路701の非反転入力端子に接続される。そして、電流は外部電源VBBからフォトダイオード702、帰還抵抗703を介して、増幅回路701の出力端子704に流れる。このようにフォトダイオードの向きはどちらも可能である。

本実施形態では、増幅回路101、701を演算増幅器（オペアンプ）として説明をおこなっているが、増幅回路101、701は演算増幅器には限定されない。

また、フォトダイオードに限らず他の光センサー素子でもよい。

10

20

30

40

50

【0042】

(実施形態2)

図2に本発明の第2の実施形態を示す。本実施形態はTFTで構成された増幅回路201、フォトダイオード202をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路201の非反転入力端子はIV変換抵抗203の第1の端子とフォトダイオード202の第2の電極に接続されている。また増幅回路201の出力端子204は反転入力端子に接続され、増幅回路201はボルテージフォロワとして機能する。また、フォトダイオード202の第1の電極は外部電源VBB2に接続されている。IV変換抵抗203の第2の端子は外部電源VBB1に接続されている。ここで、IV変換抵抗203は出力電圧のばらつきを低減するため、センサー基板上には形成していないが、ばらつきがあまり問題にならない場合にはIV変換抵抗203をセンサー基板上に形成することも可能である。

10

【0043】

フォトダイオード202に光が入力されると、外部電源VBB1より、IV変換抵抗203を介して、フォトダイオード202の第2の電極から第1の電極に光電流が流れる。これによって、IV変換抵抗203の両端に電圧が発生する。

すなわち、光が入力されずフォトダイオード202に電流が流れない場合には、出力端子204にはVBB1と同じ電位が出力され、光が入力されフォトダイオード202に電流が流れるとその電流量に比例して、出力端子204の電位は低下する。

本実施形態では増幅回路201の駆動能力を大きく取ることが可能であるため、出力端子204に負荷を接続し、駆動することが可能となる。

20

【0044】

また、フォトダイオードの向きを図2に示すものと逆に接続したものを図8に示す。図8の光センサー回路は増幅回路801、フォトダイオード802、IV変換抵抗803によって構成され、フォトダイオード802の第1の電極が増幅回路801の非反転入力端子とIV変換抵抗803に接続され、第2の電極が外部電源VBB2に接続される。そして、電流は外部電源VBB2からフォトダイオード802、IV変換抵抗803を介して、外部電源VBB1に流れる。このようにフォトダイオードの向きはどちらも可能である。

本実施形態では、増幅回路201、801を演算増幅器(オペアンプ)として説明をおこなっているが、増幅回路201、801は演算増幅器には限定されない。

30

また、フォトダイオードに限らず他の光センサー素子でもよい。

【0045】

(実施形態3)

図3に本発明の第3の実施形態を示す。本実施形態はTFTで構成された増幅回路301、フォトダイオード302、レベルシフト回路305、306をセンサー基板上に一体形成している。以下その動作について説明をおこなう。レベルシフト回路305の入力は低電位側電源VSSに接続され、その出力は増幅回路301の非反転入力端子に接続されている。レベルシフト回路306の入力はフォトダイオード302の第2の電極および帰還抵抗303の第1の端子に接続され、その出力は増幅回路301の反転入力端子に接続されている。また、帰還抵抗303の第2の端子は増幅回路301の出力端子304に接続されている。フォトダイオード302の第1の電極は低電位側電源VSSに接続される。ここで、帰還抵抗303は増幅回路301の出力電圧のばらつきを低減するため、センサー基板上には形成していないが、ばらつきがあまり問題にならない場合には帰還抵抗303をセンサー基板上に形成することも可能である。

40

【0046】

フォトダイオード302に光が入力されると、フォトダイオード302の第2の電極から第1の電極に光電流が流れる。これによって、増幅回路301の出力端子から帰還抵抗303に電流が流れ、帰還抵抗303の両端に電圧が発生する。

本実施形態では増幅回路301の駆動能力を大きく取ることが可能であるため、出力端

50

子 3 0 4 に負荷を接続し、駆動することが可能となる。

【 0 0 4 7 】

このようなレベルシフト回路を用いることの利点は以下のようなものがある。一体型センサーチップ 6 0 0 の外形図を図 6 に示す。図 6 (A) に示すように、チップ 6 0 0 の上面にはフォトダイオード部 6 0 1 と増幅回路部 6 0 2 が形成される。また図 6 (B) の側面図、図 6 (C) の下面図に示すように、チップの基板 6 0 3 および T F T 形成領域 6 0 4 の下面には接続電極端子 6 0 5 が形成される。このようなセンサーチップではチップ上の 4 点で接続電極端子を構成し、プリント基板などの上を実装をおこなうのが、強度的に望ましい。ところが前述した第 1 の実施形態では端子の数が 5 端子となるため、これを満たさない。

10

【 0 0 4 8 】

また、第 1 の実施形態では、高電位側電源 V D D、低電位側電源 V S S のほかに V B B という電源が必要となる。よって、レベルシフトを用いることによって、図 3 に示すように電源数を削減することが可能となる。

本実施形態では、増幅回路 3 0 1 を演算増幅器 (オペアンプ) として説明をおこなっているが、増幅回路 3 0 1 は演算増幅器には限定されない。

また、フォトダイオードに限らず他の光センサー素子でもよい。

【 0 0 4 9 】

(実施形態 4)

図 4 に本発明の第 4 の実施形態を示す。本実施形態は T F T で構成された増幅回路 4 0 1、フォトダイオード 4 0 2、レベルシフト回路 4 0 5、4 0 6 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。レベルシフト回路 4 0 5 の入力 I V 変換抵抗 4 0 3 の第 1 の端子とフォトダイオード 4 0 2 の第 2 の電極に接続され、その出力は増幅回路 4 0 1 の非反転入力端子に接続されている。レベルシフト回路 4 0 6 の入力出力端子 4 0 4 に接続され、その出力は増幅回路 4 0 1 の反転入力端子に接続されている、そして増幅回路 4 0 1 はボルテージフォロワとして機能する。また、フォトダイオード 4 0 2 の第 1 の電極は増幅回路 4 0 1 の低電位側電源 V S S に接続されている。I V 変換抵抗 4 0 3 の第 2 の端子は外部電源 V B B に接続されている。ここで、I V 変換抵抗 4 0 3 は出力電圧のばらつきを低減するため、センサー基板上には形成していないが、ばらつきがあまり問題にならない場合には I V 変換抵抗 4 0 3 をセンサー基板上に形成することも可能である。

20

30

【 0 0 5 0 】

フォトダイオード 4 0 2 に光が入力されると、フォトダイオード 4 0 2 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、I V 変換抵抗 4 0 3 に電流が流れ、I V 変換抵抗 4 0 3 の両端に電圧が発生する。

すなわち、光が入力されずフォトダイオード 4 0 2 に電流が流れない場合には、出力端子 4 0 4 には V B B と同じ電位が出力され、光が入力されフォトダイオード 4 0 2 に電流が流れるとその電流量に比例して、出力端子 4 0 4 の電位は低下する。

本実施形態では増幅回路 4 0 1 の駆動能力を大きく取ることが可能であるため、出力端子 4 0 4 に負荷を接続し、駆動することが可能となる。

40

【 0 0 5 1 】

このようなレベルシフト回路を用いることの利点は以下のようなものがある。一体型センサーチップの外形図を図 6 に示す。図 6 (A) に示すように、チップの上面にはフォトダイオード部 6 0 1 と増幅回路部 6 0 2 が形成される。また図 6 (B) の側面図、図 6 (C) の下面図に示すように、チップの下面には接続電極 6 0 5 が形成される。このようなセンサーチップではチップ上の 4 点で接続電極端子を構成し、プリント基板などの上を実装をおこなうのが、強度的に望ましい。ところが前述した第 2 の実施形態では端子の数が 5 端子となるため、これを満たさない。

【 0 0 5 2 】

また、第 2 の実施形態では、高電位側電源 V D D、低電位側電源 V S S、外部電源 V B

50

B 1 のほかに V B B 2 という電源が必要となる。よって、レベルシフトを用いることによって、図 4 に示すように電源数を削減することが可能となる。

本実施形態では、増幅回路 4 0 1 を演算増幅器（オペアンプ）として説明をおこなっているが、増幅回路 4 0 1 は演算増幅器には限定されない。

また、フォトダイオードに限らず他の光センサー素子でもよい。

【 0 0 5 3 】

（実施形態 5）

図 1 9 に本発明の第 5 の実施形態を示す。本実施形態は、T F T で構成された増幅回路 1 9 0 1、フォトダイオード 1 9 0 2 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 1 9 0 1 の T F T のソース領域は外部電源 G N D に接続され、Y 側 T F T のドレイン領域は出力端子 1 9 0 4 に接続されている。増幅回路 1 9 0 1 の X 側 T F T ドレイン領域はフォトダイオード 1 9 0 2 の第 1 の電極と接続、第 2 の電極は出力端子 1 9 0 4 と接続されている。

10

【 0 0 5 4 】

フォトダイオード 1 9 0 2 に光が入力されると、フォトダイオード 1 9 0 2 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、増幅回路 1 9 0 1 の X 側 T F T に電流が流れ、その電流を流すのに必要な電圧がゲートに発生する。

Y 側 T F T の並列接続数、ゲート長 L、チャンネル幅 W が X 側 T F T と等しければ、飽和領域において、T F T X 側、Y 側両方のゲート電圧が等しいため同じ電流が流れる。所望の増幅を得るには、例えば " X 側 T F T 数 : Y 側 T F T 数 = 1 : n " とすれば n 倍となる（ただし、他の X 側、Y 側の特性は同じものとする）。

20

【 0 0 5 5 】

また、図 1 9 (A) に示した回路に実装される T F T は N チャンネル型 T F T であるが、P チャンネル型 T F T を用いたものを図 1 9 (B) に示す。図 1 9 (B) の光センサー回路は増幅回路 1 9 0 1、フォトダイオード 1 9 0 2 によって構成され、増幅回路 1 9 0 1 の Y 側 T F T のドレイン領域は外部電源 G N D に接続され、ソース領域は出力端子 1 9 0 4 に接続されている。増幅回路 1 9 0 1 の X 側 T F T のドレイン領域はフォトダイオード 1 9 0 2 の第 2 の電極と接続し、フォトダイオード 1 9 0 2 の第 1 の電極は G N D と接続されている。本実施形態では、フォトダイオードに限らず他の光センサー素子でもよい。

【 0 0 5 6 】

（実施形態 6）

図 2 0 に本発明の第 6 の実施形態を示す。本実施形態は、T F T で構成された増幅回路 2 0 0 1、フォトダイオード 2 0 0 2 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 2 0 0 1 内の T F T は X 側、Y 側両側とも直列に配置されソース領域とドレイン領域が接続され、そのゲートは共通接続され、マルチゲート構造となっている。そして、低電圧側の段のソース領域は外部電源 G N D に接続され、Y 側 T F T 高電圧側の段のドレイン領域は出力端子 2 0 0 4 に接続されている。増幅回路 2 0 0 1 の X 側 T F T 高電圧側段のドレイン領域はフォトダイオード 2 0 0 2 の第 1 の電極と接続、第 2 の電極は出力端子 2 0 0 4 と接続されている。

30

【 0 0 5 7 】

フォトダイオード 2 0 0 2 に光が入力されると、フォトダイオード 2 0 0 2 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、増幅回路 2 0 0 1 の X 側 T F T に電流が流れ、その電流を流すのに必要な電圧がゲートに発生する。

40

X 側、Y 側両方の T F T にかかるゲート電圧が等しいので、Y 側 T F T の並列接続数、ゲート長 L、チャンネル幅 W が X 側 T F T と等しければ、飽和領域において、同じ電流が流れる。所望の増幅を得るには、例えば " X 側 T F T 並列接続数 : Y 側 T F T 並列接続数 = 1 : n " とすれば n 倍となる（ただし、他の X 側、Y 側の特性は同じものとする）。

本実施形態では、増幅回路 2 0 0 1 内の T F T の直列接続は二段として説明をおこなっているが、その段数には限定されない。また、各段の T F T の特性は同じ必要はないが、対応する X 側と Y 側の関係は各段で同じ必要がある。

50

【 0 0 5 8 】

図 2 0 (A) に示した回路に実装される T F T は N チャネル型 T F T であり、図 2 0 (B) に示した回路は P チャネル型 T F T である。本実施形態では、フォトダイオードに限らず他の光センサー素子でもよい。

【 0 0 5 9 】

(実施形態 7)

図 2 1 に本発明の第 7 の実施形態を示す。本実施形態は、T F T で構成された増幅回路 2 1 0 1、フォトダイオード 2 1 0 2 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 2 1 0 1 内の T F T は X 側、Y 側両側とも直列に配置されソース領域とドレイン領域が接続され、そのゲートの接続は X 側 T F T はダイオード接続で、それぞれが直列に接続された構造、Y 側 T F T は向かいの X 側 T F T のゲートと接続されている。そして、低電圧側の段のソース領域は外部電源 G N D に接続され、Y 側 T F T 高電圧側の段のドレイン領域は出力端子 2 1 0 4 に接続されている。増幅回路 2 1 0 1 の X 側 T F T 高電圧側段のドレイン領域はフォトダイオード 2 1 0 2 の第 1 の電極と接続、第 2 の電極は出力端子 2 1 0 4 と接続されている。

10

【 0 0 6 0 】

フォトダイオード 2 1 0 2 に光が入力されると、フォトダイオード 2 1 0 2 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、増幅回路 2 1 0 1 の X 側 T F T に電流が流れ、その電流を流すのに必要な電圧が各ゲートに発生する。

X 側、Y 側両方の T F T にかかるゲート電圧は対応する各段で等しいのため、Y 側 T F T の並列接続数、ゲート長 L、チャンネル幅 W が X 側 T F T と等しければ、飽和領域において、同じ電流が流れる。所望の増幅を得るには、例えば " X 側 T F T 並列接続数 : Y 側 T F T 並列接続数 = 1 : n " とすれば n 倍となる(ただし、他の X 側、Y 側の特性は同じものとする)。

20

本実施形態では、増幅回路 2 1 0 1 内の T F T の直列接続は二段として説明をおこなっているが、その段数には限定されない。また、各段の T F T の特性は同じ必要はないが、対応する X 側と Y 側の関係は各段で同じ必要がある。

【 0 0 6 1 】

図 2 1 (A) に示した回路に実装される T F T は N チャネル型 T F T であり、図 2 1 (B) に示した回路は P チャネル型 T F T である。本実施形態では、フォトダイオードに限らず他の光センサー素子でもよい。

30

【 0 0 6 2 】

(実施形態 8)

図 2 2 に本発明の第 8 の実施形態を示す。本実施形態は、T F T で構成された増幅回路 2 2 0 1、フォトダイオード 2 2 0 2 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 2 2 0 1 内の T F T はウィルソン型カレントミラー回路接続で、低電圧側の段のソース領域は外部電源 G N D に接続され、Y 側 T F T のドレイン領域は出力端子 2 2 0 4 に接続されている。増幅回路 2 2 0 1 の X 側 T F T ドレイン領域はフォトダイオード 2 2 0 2 の第 1 の電極と接続、第 2 の電極は出力端子 2 2 0 4 と接続されている。

40

【 0 0 6 3 】

フォトダイオード 2 2 0 2 に光が入力されると、フォトダイオード 2 2 0 2 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、増幅回路 2 2 0 1 の X 側 T F T に電流が流れ、その電流を流すのに必要な電圧が各ゲートに発生する。ウィルソン型カレントミラー回路は、Y 側 T F T の並列接続数、ゲート長 L、チャンネル幅 W が X 側 T F T と等しければ、飽和領域において、同じ電流が流れる。所望の増幅を得るには、例えば " X 側 T F T 並列接続数 : Y 側 T F T 並列接続数 = 1 : n " とすれば n 倍となる(ただし、他の X 側、Y 側の特性は同じものとする)。

本実施形態では、増幅回路 2 2 0 1 内の T F T の直列接続は二段として説明をおこなっているが、その段数には限定されない。また、各段の T F T の特性は同じ必要はないが、

50

対応する X 側と Y 側の関係は各段で同じ必要がある。

【0064】

図 22 (A) に示した回路に実装される T F T は N チャネル型 T F T であり、図 22 (B) に示した回路は P チャネル型 T F T である。本実施形態では、フォトダイオードに限らず他の光センサー素子でもよい。

【0065】

(実施形態 9)

図 23 に本発明の第 9 の実施形態を示す。本実施形態は、T F T で構成された増幅回路 2301、フォトダイオード 2302 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 2301 内の T F T は改良ウィルソン型カレントミラー回路接続である。図 22 に示したウィルソン型カレントミラー回路との違いは、X 側と Y 側の T F T の数を同じにすることで、対応する各 T F T にかかるソース - ドレイン間電圧を同じにし、このことにより T F T が有限の出力抵抗であっても、X 側、Y 側に両側に流れる電流が等しくなることである。上記、増幅回路 2301 の低電圧側の段のソース領域は外部電源 GND に接続され、Y 側 T F T のドレイン領域は出力端子 2304 に接続されている。増幅回路 2301 の X 側 T F T ドレイン領域はフォトダイオード 2302 の第 1 の電極と接続、第 2 の電極は出力端子 2304 と接続されている。

10

【0066】

フォトダイオード 2302 に光が入力されると、フォトダイオード 2302 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、増幅回路 2301 の X 側 T F T に電流が流れ、その電流を流すのに必要な電圧が各ゲートに発生する。

20

X 側、Y 側両方の T F T にかかるゲート電圧は対応する各段で等しいため、Y 側 T F T の並列接続数、ゲート長 L、チャンネル幅 W が X 側 T F T と等しければ、飽和領域において、同じ電流が流れる。所望の増幅を得るには、例えば " X 側 T F T 並列接続数 : Y 側 T F T 並列接続数 = 1 : n " とすれば n 倍となる (ただし、他の X 側、Y 側の特性は同じものとする)。

本実施形態では、増幅回路 2301 内の T F T の直列接続は二段として説明をおこなっているが、その段数には限定されない。また、各段の T F T の特性は同じ必要はないが、対応する X 側と Y 側の関係は各段で同じ必要がある。

【0067】

図 23 (A) に示した回路に実装される T F T は N チャネル型 T F T であり、図 23 (B) に示した回路は P チャネル型 T F T である。本実施形態では、フォトダイオードに限らず他の光センサー素子でもよい。

30

【実施例 1】

【0068】

図 9 に本発明の第 1 の実施例を示す。本実施例はレベルシフト回路を用いた実施形態 3 を具体化したものである。本実施例は T F T で構成された増幅回路 901、フォトダイオード 902、P チャネル型 T F T 905、906、定電流源 907、908 によって構成された 2 組のレベルシフト回路をセンサー基板上に一体形成している。以下その動作について説明をおこなう。P チャネル型 T F T 905、定電流源 907 によって構成されるレベルシフト回路の入力は低電位側電源 VSS に接続され、その出力は増幅回路 901 の非反転入力端子に接続されている。P チャネル型 T F T 906、定電流源 908 によって構成されるレベルシフト回路の入力はフォトダイオード 902 の第 2 の電極と帰還抵抗 903 の第 1 の端子に接続され、その出力は増幅回路 901 の反転入力端子に接続される。フォトダイオード 902 の第 1 の電極は低電位側電源 VSS に接続される。また、帰還抵抗 903 の第 2 の端子は増幅回路 901 の出力端子 904 に接続されている。ここで、帰還抵抗 903 は増幅回路 901 の出力電圧のばらつきを低減するため、センサー基板上には形成していないが、ばらつきがあまり問題にならない場合には帰還抵抗 903 をセンサー基板上に形成することも可能である。

40

【0069】

50

フォトダイオード 902 に光が入力されると、フォトダイオードの第 2 の電極 902 から第 1 の電極に光電流が流れる。これによって、増幅回路 901 の出力端子 904 から帰還抵抗 903 に電流が流れ、帰還抵抗 903 の両端に電圧が発生する。

本実施例では増幅回路 901 の駆動能力を大きく取ることが可能であるため、出力端子 904 に負荷を接続し、駆動することが可能となる。

本実施例では光センサー装置の接続電極端子を高電位側電源 VDD、低電位側電源 VSS、増幅回路 901 出力端子 904、帰還抵抗 903 - フォトダイオード 902 接続端子の 4 端子にすることができ、前述した実装強度を向上させることができる。また、レベルシフトを用いることによって、電源数を 2 電源にすることが可能となる。

本実施例では、増幅回路 901 を演算増幅器 (オペアンプ) として説明をおこなっているが、増幅回路 901 は演算増幅器には限定されない。 10

また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例 2】

【0070】

図 10 に本発明の第 2 の実施例を示す。本実施例はレベルシフト回路を用いた実施形態 3 を具体化したものである。本実施例は T F T で構成された増幅回路 1001、フォトダイオード 1002、N チャネル型 T F T 1005、1006、定電流源 1007、1008 によって構成された 2 組のレベルシフト回路をセンサー基板上に一体形成している。以下その動作について説明をおこなう。N チャネル型 T F T 1005、定電流源 1007 によって構成されるレベルシフト回路の入力は高電位側電源 VDD に接続され、その出力は増幅回路 1001 の非反転入力端子に接続されている。N チャネル型 T F T 1006、定電流源 1008 によって構成されるレベルシフト回路の入力はフォトダイオード 1002 の第 1 の電極と帰還抵抗 1003 の第 1 の端子に接続され、その出力は増幅回路 1001 の反転入力端子に接続される。フォトダイオード 1002 の第 2 の電極は高電位側電源 VDD に接続される。また、帰還抵抗 1003 の第 2 の端子は増幅回路 1001 の出力端子 1004 に接続されている。ここで、帰還抵抗 1003 は増幅回路 1001 の出力電圧のばらつきを低減するため、センサー基板上には形成していないが、ばらつきがあまり問題にならない場合には帰還抵抗 1003 をセンサー基板上に形成することも可能である。 20

【0071】

フォトダイオード 1002 に光が入力されると、フォトダイオード 1002 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、帰還抵抗 1003 を介して、増幅回路 1001 の出力端子 1004 に電流が流れ、帰還抵抗 1003 の両端に電圧が発生する。 30

本実施例では増幅回路 1001 の駆動能力を大きく取ることが可能であるため、出力端子 1004 に負荷を接続し、駆動することが可能となる。

本実施例では光センサー装置の接続電極端子を高電位側電源 VDD、低電位側電源 VSS、増幅回路 1001 出力端子 1004、帰還抵抗 1003 - フォトダイオード 1002 接続端子の 4 端子にすることができ、前述した実装強度を向上させることができる。また、レベルシフトを用いることによって、電源数を 2 電源にすることが可能となる。

本実施例では、増幅回路 1001 を演算増幅器 (オペアンプ) として説明をおこなっているが、増幅回路 1001 は演算増幅器には限定されない。 40

また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例 3】

【0072】

図 11 に本発明の第 3 の実施例を示す。本実施例は前述した実施形態 4 を具体化したものである。本実施例は T F T で構成された増幅回路 1101、フォトダイオード 1102、T F T 1105、1106、定電流源 1107、1108 によって構成される 2 組のレベルシフト回路のセンサー基板上に一体形成している。以下その動作について説明をおこなう。P チャネル型 T F T 1105 と定電流源 1107 によって構成されるレベルシフト回路に入力は、フォトダイオード 1102 の第 1 の電極と I V 変換抵抗 1103 の第 1 の 50

端子に接続され、その出力は増幅回路 1101 の非反転入力端子に接続される。Pチャネル型 T F T 1106 と定電流源 1108 によって構成されるレベルシフト回路の入力は増幅回路 1101 の出力端子 1104 に接続され、その出力は増幅回路 1101 の反転入力端子に接続される。ここで増幅回路 1101 はボルテージフォロワとして機能する。また、フォトダイオード 1102 の第 2 の電極は高電位側電源 V D D に接続されている。I V 変換抵抗 1103 の第 2 の端子は外部電源 V B B に接続されている。ここで、I V 変換抵抗 1103 は出力電圧のばらつきを低減するため、センサー基板には形成していないが、ばらつきがあまり問題にならない場合には I V 変換抵抗 1103 をセンサー基板に形成することも可能である。

【0073】

フォトダイオード 1102 に光が入力されると、フォトダイオード 1102 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、I V 変換抵抗 1103 に電流が流れ、I V 変換抵抗 1103 の両端に電圧が発生する。

すなわち、光が入力されずフォトダイオード 1102 に電流が流れない場合には、出力端子 1104 には V B B と同じ電位が出力され、光が入力されフォトダイオード 1102 に電流が流れるとその電流量に比例して、出力端子 1104 の電位は上昇する。

本実施例では増幅回路 1101 の駆動能力を大きく取ることが可能であるため、出力端子 1104 に負荷を接続し、駆動することが可能となる。

本実施例では光センサー装置の接続電極端子を高電位側電源 V D D、低電位側電源 V S S、増幅回路 1101 出力端子 1104、I V 変換抵抗 1103 - フォトダイオード 1102 接続端子の 4 端子にすることができ、前述した実装強度を向上させることができる。また、レベルシフトを用いることによって、電源数を 2 電源にすることが可能となる。

本実施例では、増幅回路 1101 を演算増幅器（オペアンプ）として説明をおこなっているが、増幅回路 1101 は演算増幅器には限定されない。

また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例 4】

【0074】

図 12 に本発明の第 4 の実施例を示す。本実施例は前述した実施形態 4 を具体化したものである。本実施例は T F T で構成された増幅回路 1201、フォトダイオード 1202、T F T 1205、1206、定電流源 1207、1208 によって構成される 2 組のレベルシフト回路をセンサー基板に一体形成している。以下その動作について説明をおこなう。Nチャネル型 T F T 1205 と定電流源 1207 によって構成されるレベルシフト回路の入力は、フォトダイオード 1202 の第 2 の電極と I V 変換抵抗 1203 の第 1 の端子に接続され、その出力は増幅回路 1201 の非反転入力端子に接続される。Nチャネル型 T F T 1206 と定電流源 1208 によって構成されるレベルシフト回路の入力は増幅回路 1201 の出力端子 1204 に接続され、その出力は増幅回路 1201 の反転入力端子に接続される。ここで増幅回路 1201 はボルテージフォロワとして機能する。また、フォトダイオード 1202 の第 1 の電極は低電位側電源 V S S に接続されている。I V 変換抵抗 1203 の第 2 の端子は外部電源 V B B に接続されている。ここで、I V 変換抵抗 1203 は出力電圧のばらつきを低減するため、センサー基板には形成していないが、ばらつきがあまり問題にならない場合には I V 変換抵抗 1203 をセンサー基板に形成することも可能である。

【0075】

フォトダイオード 1202 に光が入力されると、フォトダイオード 1202 の第 2 の電極から第 1 の電極に光電流が流れる。これによって、I V 変換抵抗 1203 に電流が流れ、I V 変換抵抗 1203 の両端に電圧が発生する。

すなわち、光が入力されずフォトダイオード 1202 に電流が流れない場合には、出力端子 1204 には V B B と同じ電位が出力され、光が入力されフォトダイオード 1202 に電流が流れるとその電流量に比例して、出力端子 1204 の電位は低下する。

本実施例では増幅回路 1201 の駆動能力を大きく取ることが可能であるため、出力端

10

20

30

40

50

子 1 2 0 4 に負荷を接続し、駆動することが可能となる。

本実施例では光センサー装置の接続電極端子を高電位側電源 V D D、低電位側電源 V S S、増幅回路 1 2 0 1 出力端子 1 2 0 4、I V 変換抵抗 1 2 0 3 - フォトダイオード 1 2 0 2 接続端子の 4 端子にすることができ、前述した実装強度を向上させることができる。また、レベルシフトを用いることによって、電源数を 2 電源にすることが可能となる。

本実施例では、増幅回路 1 2 0 1 を演算増幅器（オペアンプ）として説明をおこなっているが、増幅回路 1 2 0 1 は演算増幅器には限定されない。

また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例 5】

【0076】

図 1 4 は薄膜半導体素子、特に T F T を用いて、増幅回路とくに演算増幅器（以下オペアンプ）回路を作成した場合の等価回路図である。このオペアンプは、T F T 1 4 0 1、T F T 1 4 0 2 で構成される差動回路、T F T 1 4 0 3、T F T 1 4 0 4 で構成されるカレントミラー回路、T F T 1 4 0 5、T F T 1 4 0 9 で構成される定電流源、T F T 1 4 0 6 で構成されるソース接地回路、T F T 1 4 0 7、T F T 1 4 0 8 で構成されるアイドリング回路、T F T 1 4 1 0、T F T 1 4 1 1 で構成されるソースフォロワ回路、位相補償コンデンサ 1 4 1 2 より成り立っている。

【0077】

以下に、図 1 4 のオペアンプ回路の動作を説明する。非反転入力端子に + 信号が入力されると、差動回路を構成する T F T 1 4 0 1、1 4 0 2 のソースには T F T 1 4 0 5 で構成される定電流源が接続されているため、T F T 1 4 0 1 のドレイン電流が T F T 1 4 0 2 のドレイン電流より大きくなり、T F T 1 4 0 3 のドレイン電流は、T F T 1 4 0 4 と T F T 1 4 0 3 がカレントミラー回路を構成するため、T F T 1 4 0 2 のドレイン電流と同じになり、T F T 1 4 0 3 のドレイン電流と T F T 1 4 0 1 のドレイン電流の差電流によって、T F T 1 4 0 6 のゲート電位は低下する方向に変化する。T F T 1 4 0 6 は P チャンネル型 T F T であるので、T F T 1 4 0 6 のゲート電位が下がると、T F T 1 4 0 6 はよりオンする方向に動作し、ドレイン電流が増加する。よって、T F T 1 4 1 0 のゲート電位は上昇し、それに伴い、T F T 1 4 1 0 のソース電位すなわち、出力端子の電位も上昇する。

【0078】

また、非反転入力端子に - 信号が入力されると、T F T 1 4 0 1 のドレイン電流が T F T 1 4 0 2 のドレイン電流より小さくなり、T F T 1 4 0 3 のドレイン電流は、T F T 1 4 0 2 のドレイン電流と同じであるため、T F T 1 4 0 3 のドレイン電流と T F T 1 4 0 1 のドレイン電流の差電流によって、T F T 1 4 0 6 のゲート電位は上昇する方向に変化する。T F T 1 4 0 6 は P チャンネル型 T F T であるので、T F T 1 4 0 6 のゲート電位が上がると、T F T 1 4 0 6 はオフする方向に動作し、ドレイン電流が減少する。よって、T F T 1 4 1 0 のゲート電位は低下し、それに伴い、T F T 1 4 1 0 のソース電位すなわち、出力端子の電位も低下する。このように非反転入力端子の信号と同相の信号が、出力端子より出力される。

【0079】

反転入力端子に + 信号が入力されると、T F T 1 4 0 1 のドレイン電流が T F T 1 4 0 2 のドレイン電流より小さくなり、T F T 1 4 0 3 のドレイン電流は、T F T 1 4 0 2 のドレイン電流と同じであるため、T F T 1 4 0 3 のドレイン電流と T F T 1 4 0 1 の差電流によって、T F T 1 4 0 6 のゲート電位は上昇する方向に変化する。T F T 1 4 0 6 は P チャンネル型 T F T であるので、T F T 1 4 0 6 のゲート電位が上がると、T F T 1 4 0 6 はオフする方向に動作し、ドレイン電流が減少する。よって、T F T 1 4 1 0 のゲート電位は低下し、それに伴い、T F T 1 4 1 0 のソース電位すなわち、出力端子の電位も低下する。

【0080】

また、反転入力端子に - 信号が入力されると、T F T 1 4 0 1 のドレイン電流が T F T

10

20

30

40

50

1402のドレイン電流より大きくなり、TFT1403のドレイン電流は、TFT1402のドレイン電流と同じであるため、TFT1403のドレイン電流とTFT1401のドレイン電流の差電流によって、TFT1406のゲート電位は低下する方向に変化する。TFT1406はPチャンネル型TFTであるので、TFT1406のゲート電位が下がると、TFT1406はよりオンする方向に動作し、ドレイン電流が増加する。よって、TFT1410のゲート電位は上昇し、それに伴い、TFT1410のソース電位すなわち、出力端子の電位も上昇する。このようにして、反転入力端子の信号と逆相の信号が出力端子より出力される。

【0081】

この例では、差動回路をNチャンネル型TFT、カレントミラー回路をPチャンネル型TFTで作成しているが、本発明では、それには限定されず逆であっても良い。また、回路形式もこのような回路形式には限定されることはなく、増幅回路としての機能を満たすものであれば使用可能である。

また、本実施例は前述した実施形態、実施例と組み合わせて使用することが可能である。

【実施例6】

【0082】

以下に本発明の光センサー装置の構造の一例について説明する。図17はフォトダイオードと増幅回路が一体形成されている光センサー装置を示しており、プリント基板等に実装する時に貼り付ける面方向から見た図である。

【0083】

基板1701上に増幅回路1702及びフォトダイオード1703が形成され、その上部に接続電極端子1704が形成されている。接続電極端子1704はコンタクトホール1705を介して増幅回路1702及びフォトダイオード1703と接続されている。

【0084】

増幅回路1702とフォトダイオード1703が接続されている部分1706の拡大図を線で示している。TFT1707はソース又はドレイン領域1708、1709及びチャンネル形成領域（ここでは図示しない）及びソース又はドレイン電極1710、1711及びゲート電極1712で構成されている。

【0085】

ゲート電極1712上には層間絶縁膜（ここでは図示しない）が形成され、その上部の配線1713はコンタクトホール1714を介してゲート電極1712と接続されている。そして配線1713上にフォトダイオード1703の第1の電極1715が形成されている。

【0086】

次に、フォトダイオードと増幅回路が一体形成されている光センサー装置の断面図18(A)を用いて増幅回路1702のTFT1707とフォトダイオード1703が電氣的に接続されている様子をより詳しく説明する。図18(A)は図17の線A-A'の断面図であり図17と共通する部分は共通の符号を用いている。基板1701上に接して下地絶縁膜1801が形成され、下地絶縁膜1801上にはTFT1707及びフォトダイオード1703が形成されている。

【0087】

半導体層1802はチャンネル形成領域である。このチャンネル形成領域の紙面表及び裏側にソース又はドレイン領域1708、1709が形成されている。半導体層1802上にはゲート絶縁膜1803を介してゲート電極1712が形成され、その上部に第1層間絶縁膜1804及び第2層間絶縁膜1805が形成されている。

【0088】

TFT1707のゲート電極1712はコンタクトホール1714を介して配線1713によりフォトダイオード1703の第1の電極1715と接続されている。

【0089】

10

20

30

40

50

フォトダイオード1703の第1の電極1715に接するようにP型半導体層1806が形成され、その上に光電変換層1807、N型半導体層1808が積層され、さらにNチャネル型半導体層1808上にフォトダイオード1703の第2の電極1809が形成されている。そしてフォトダイオード1703の第2の電極1809上には第3の層間絶縁膜1810が形成され、フォトダイオード1703の第2の電極1809はコンタクトホール1705を介して接続電極端子1704と接続されている。

【0090】

フォトダイオード1703の第1の電極1715としてはITO(indium tin oxide)等のように透光性かつ導電性を有する物質を用いることで、フォトダイオード1703に入射する光を遮断しないようにすることができる。そしてフォトダイオード1703の第2の電極1809としては、Tiのように光を反射する物質を用いることでP型半導体層1806から入射した光のうち、光電変換層1807で光が吸収されずに光電変換層1807及びN型半導体層1808を通過した光を反射させることで、再び光電変換層1807で反射光を吸収させることができる。P型半導体層1806としてはP型の非晶質珪素膜(a-Si:H)又はいわゆるマイクロクリスタル半導体(μ c-Si:H)、光電変換層1807としては非晶質珪素膜(a-Si:H)、N型半導体層1808としてはN型の非晶質珪素膜(a-Si:H)又はいわゆるマイクロクリスタル半導体(μ c-Si:H)で形成することができる。

【0091】

図18(B)は図17の線B-B'の断面を線A-A'のA側から見た図であり、線B-B'の断面において、第3の層間絶縁膜1810を透かして見た時の様子を示している。

【0092】

TFT1707は半導体層1802、ソース又はドレイン領域1708、1709、ソース又はドレイン電極1710、1711及びゲート電極1712からなり、ゲート電極1712が紙面裏側へ伸びコンタクトホール1714を介して配線1713によりフォトダイオード1703の第1の電極1715と接続されている。そしてフォトダイオード1703の第1の電極1715に接するようにPチャネル型半導体層1806が形成され、その上に光電変換層1807、Nチャネル型半導体層1808が積層され、さらにNチャネル型半導体層1808上にフォトダイオード1703の第2の電極1809が形成されている。そしてフォトダイオード1703の第2の電極1809上には第3の層間絶縁膜1810、接続電極端子1704が形成されている。接続電極端子1704はコンタクトホール(ここでは図示しない)を介してフォトダイオード1703の第2の電極1809と接続されている。

【0093】

なお、本発明は実施例6で示した光センサー装置の構成に限定しているのではない。例えば増幅回路1702としてオペアンプの代わりにカレントミラー回路を備えた構成でも良い。また、光センサー素子も上記の構成に限られずポリシリコンフォトダイオードでも良く、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例7】

【0094】

図24(A)に本発明の第7の実施例を示す。本実施例は実施形態5を具体化したものである。本実施例は、TFTで構成された増幅回路2401、フォトダイオード2402をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路2401のTFTのソース領域は外部電源GNDに接続され、Y側TFTはN列の並列接続を持ち、上記Y側TFTのドレイン領域は出力端子2404に接続されている。増幅回路2401のX側TFTドレイン領域はフォトダイオード2402の第1の電極と接続、第2の電極は出力端子2404と接続されている。

【0095】

フォトダイオード2402に光が入力されると、フォトダイオード2402の第2の電

10

20

30

40

50

極から第1の電極に光電流 I が流れる。これによって、増幅回路 2401 の X 側 T F T に電流 I が流れ、その電流 I を流すのに必要な電圧がゲートに発生する。

Y 側 T F T のゲート長 L 、チャンネル幅 W は X 側 T F T と等しいため、また、X 側 T F T のゲートに Y 側 T F T の各ゲートは接続されているため、Y 側 T F T の各列には電流 I が流れる。この結果、フォトダイオード 2402 に光電流 I が流れると出力端子 2404 に $(1 + N) * I$ の電流が流れる。

【0096】

本実施例では、Nチャンネル型 T F T に関して説明をしたが、Pチャンネル型 T F T でもよい。また、図 24 (A) に示した回路は並列接続数を N 倍にして増幅を行ったが、図 24 (B) に示すように "チャンネル幅 W / ゲート長 L " を N 倍してもよい。また、フォトダイオードに限らず他の光センサー素子でもよい。 10

【実施例 8】

【0097】

図 25 に本発明の第 8 の実施例を示す。本実施例は実施形態 6 を具体化したものである。

本実施例は、T F T で構成された増幅回路 2501、フォトダイオード 2502 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 2501 内の T F T は X 側、Y 側両側とも直列に配置されソース領域とドレイン領域が接続され、そのゲートは共通接続され、マルチゲート構造となっている。そして、低電圧側の段のソース領域は外部電源 G N D に接続され、Y 側 T F T は N 列の並列接続を持ち、上記 Y 側 T F T の高電圧側段のドレイン領域は出力端子 2504 に接続されている。増幅回路 2501 の X 側 T F T の高電圧側段のドレイン領域はフォトダイオード 2502 の第 1 の電極と接続、第 2 の電極は出力端子 2504 と接続されている。 20

【0098】

フォトダイオード 2502 に光が入力されると、フォトダイオード 2502 の第 2 の電極から第 1 の電極に光電流 I が流れる。これによって、増幅回路 2501 の X 側 T F T に電流 I が流れ、その電流を流すのに必要な電圧がゲートに発生する。

Y 側 T F T のゲート長 L 、チャンネル幅 W は X 側 T F T と等しいため、また、X 側 T F T のゲートに Y 側 T F T の各ゲートは接続されているため、Y 側 T F T の各列には電流 I が流れる。この結果、フォトダイオード 2502 に光電流 I が流れると出力端子 2504 に $(1 + N) * I$ の電流が流れる。 30

【0099】

本実施例では、Nチャンネル型 T F T に関して説明をしたが、Pチャンネル型 T F T でもよい。また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例 9】

【0100】

図 26 に本発明の第 9 の実施例を示す。本実施例は実施形態 7 を具体化したものである。

本実施例は、T F T で構成された増幅回路 2601、フォトダイオード 2602 をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路 2601 内の T F T は X 側、Y 側両側とも直列に配置されソース領域とドレイン領域が接続され、そして、低電圧側の段のソース領域は外部電源 G N D に接続され、Y 側 T F T は N 列の並列接続を持ち、上記 Y 側 T F T のドレイン領域は出力端子 2604 に接続され、高電圧側段のドレイン領域は出力端子 2604 に接続されている。増幅回路 2601 の X 側 T F T の高電圧側段のドレイン領域はフォトダイオード 2602 の第 1 の電極と接続、第 2 の電極は出力端子 2604 と接続されている。 40

【0101】

フォトダイオード 2602 に光が入力されると、フォトダイオード 2602 の第 2 の電極から第 1 の電極に光電流 I が流れる。これによって、増幅回路 2601 の X 側 T F T に電流 I が流れ、その電流を流すのに必要な電圧がゲートに発生する。 50

Y側TF Tのゲート長L、チャンネル幅WはX側TF Tと等しいため、また、X側TF TのゲートにY側TF Tの各ゲートは接続されているため、Y側TF Tの各列には電流Iが流れる。この結果、フォトダイオード2602に光電流Iが流れると出力端子2604に $(1+N) \cdot I$ の電流が流れる。

【0102】

本実施例では、Nチャンネル型TF Tに関して説明をしたが、Pチャンネル型TF Tでもよい。また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例10】

【0103】

図27に本発明の第10の実施例を示す。本実施例は実施形態8を具体化したものである。本実施例は、TF Tで構成された増幅回路2701、フォトダイオード2702をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路2701内のTF Tはウィルソン型カレントミラー回路接続で、低電圧側の段のソース領域は外部電源GNDに接続され、Y側TF TはN列の並列接続を持ち、上記Y側TF Tのドレイン領域は出力端子2704に接続されている。増幅回路2701のX側TF Tドレイン領域はフォトダイオード2702の第1の電極と接続、第2の電極は出力端子2704と接続されている。

【0104】

フォトダイオード2702に光が入力されると、フォトダイオード2702の第2の電極から第1の電極に光電流Iが流れる。これによって、増幅回路2701のX側TF Tに電流Iが流れ、その電流を流すのに必要な電圧がゲートに発生する。

Y側TF Tのゲート長L、チャンネル幅WはX側TF Tと等しいため、また、X側TF TのゲートにY側TF Tの各ゲートは接続されているため、Y側TF Tの各列には電流Iが流れる。この結果、フォトダイオード2702に光電流Iが流れると出力端子2704に $(1+N) \cdot I$ の電流が流れる。

【0105】

本実施例では、Nチャンネル型TF Tに関して説明をしたが、Pチャンネル型TF Tでもよい。また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例11】

【0106】

図28に本発明の第11の実施例を示す。本実施例は実施形態9を具体化したものである。本実施例は、TF Tで構成された増幅回路2801、フォトダイオード2802をセンサー基板上に一体形成している。以下その動作について説明をおこなう。増幅回路2801内のTF Tは改良ウィルソン型カレントミラー回路接続で、低電圧側の段のソース領域は外部電源GNDに接続され、Y側TF TはN列の並列接続を持ち、上記Y側TF Tのドレイン領域は出力端子2804に接続されている。増幅回路2801のX側TF Tドレイン領域はフォトダイオード2802の第1の電極と接続、第2の電極は出力端子2804と接続されている。

【0107】

フォトダイオード2802に光が入力されると、フォトダイオード2802の第2の電極から第1の電極に光電流Iが流れる。これによって、増幅回路2801のX側TF Tに電流Iが流れ、その電流を流すのに必要な電圧がゲートに発生する。

Y側TF Tのゲート長L、チャンネル幅WはX側TF Tと等しいため、また、X側TF TのゲートにY側TF Tの各ゲートは接続されているため、Y側TF Tの各列には電流Iが流れる。この結果、フォトダイオード2802に光電流Iが流れると出力端子2804に $(1+N) \cdot I$ の電流が流れる。

【0108】

本実施例では、Nチャンネル型TF Tに関して説明をしたが、Pチャンネル型TF Tでもよい。また、フォトダイオードに限らず他の光センサー素子でもよい。

【実施例12】

10

20

30

40

50

【0109】

絶縁基板上にフォトダイオードなどの光センサー素子と、TFTを一体形成する方法については、公知の方法を使用することが可能である。具体的には特開平11-125841、特開2002-305296、305297などにおいて記載されている方法を用いればよい。

【実施例13】

【0110】

以上のようにして構成される本発明の光センサー装置は各種電子機器の表示部の輝度調整として用いることができる。以下に、本発明の光センサー装置を組み込んだ電子機器について説明する。

10

【0111】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ（ゴーグル型ディスプレイ）、ゲーム機、カーナビゲーション、パーソナルコンピュータ、携帯情報端末（モバイルコンピュータ、携帯電話または電子書籍等）、テレビなどが挙げられる。

【0112】

図16はパーソナルコンピュータであり、本体3201、筐体3202、表示部3203、キーボード3204、外部接続ポート3205、ポインティングマウス3206、光センサー部3207等を含む。もちろん光センサーは図の位置に設けなくても良く、例えば表示部3203が両面発光装置からなり、図の裏面側にも表示が出来る構成ならば、裏面にも光センサー部を設けると良い。

20

【0113】

特にパーソナルコンピュータは近年急速に普及し、用途や使用される場所が様々であることから、使用される場所により外部の明るさが変わり、パーソナルコンピュータの表示に必要とする輝度は異なる。また、持ち歩いて使用する場合にはパーソナルコンピュータはバッテリーの電源に頼ることが多く、長時間の使用を可能とするため消費電力を抑えることは課題の一つである。そこで、本発明の光センサー装置を光センサー部3207に用いることで、外部の明るさを検出し、外部の明るさに応じた輝度で、表示部3203を表示することによって、消費電力の少ないパーソナルコンピュータを構成することができる。さらに表示装置にEL発光素子を用いている場合には本発明により消費電力を抑えることで、発光素子の経時的な劣化を抑制することが出来る。

30

【0114】

図15は携帯電話であり、筐体1501、1502、表示部1503、音声入力部1510、アンテナ1507、操作キー1505、1509、スピーカー1506、ヒンジ1508、バッテリー1511、光センサー部1504などによって構成されている。もちろん光センサーは図の位置に設けなくても良く、例えば表示部1503が両面発光装置からなり、図の裏面側にも表示が出来る構成ならば、裏面にも光センサー部を設けると良い。

【0115】

パーソナルコンピュータと同様に近年携帯電話も急速に普及しており、様々な機能を備えた携帯電話が開発されている。その機能はゲーム、カメラ、インターネットなどであり、これらの機能は表示装置を用いて使用されることが多く、様々な場所で使用される。そのため使用される場所により外部の明るさは変わり、携帯電話の表示に必要とする輝度は異なる。また、携帯電話は、バッテリーの電源に頼ることが多く、長時間の使用を可能とするため、消費電力を抑えることは課題の一つである。そこで、本発明の光センサー装置を光センサー部1504に用いることで、外部の明るさを検出し、外部の明るさに応じた輝度で、表示部1503または操作キー1505、1509を表示することによって、消費電力の少ない携帯電話を構成することができる。さらに表示装置にEL発光素子を用いている場合には本発明により消費電力を抑えることで、発光素子の経時的な劣化を抑制することが出来る。

40

50

【0116】

本実施例の電子機器は実施形態1～9、実施例1～13のどのような組み合わせからなる構成を用いても実現することができる。

【産業上の利用可能性】

【0117】

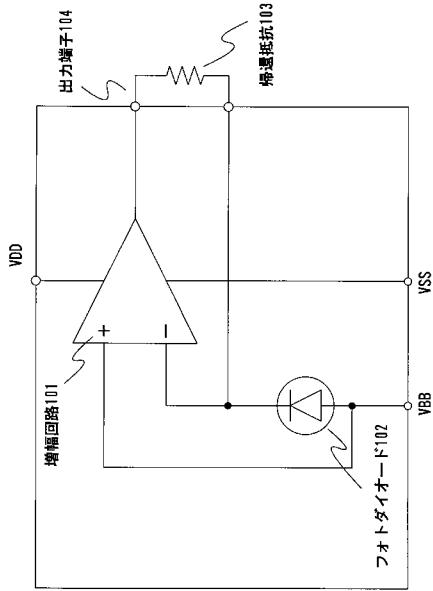
本発明の適用範囲は極めて広く、上記のパーソナルコンピューター、携帯電話に限定されず、あらゆる分野の電子機器に適用することが可能である。

【図面の簡単な説明】

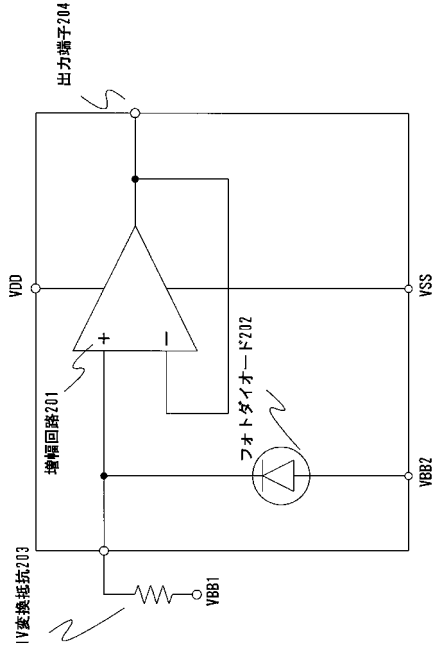
【0118】

- 【図1】本発明の光センサー装置の実施形態を示す図。 10
- 【図2】本発明の光センサー装置の実施形態を示す図。
- 【図3】本発明の光センサー装置の実施形態を示す図。
- 【図4】本発明の光センサー装置の実施形態を示す図。
- 【図5】従来の光センサー装置の実施形態を示す図。
- 【図6】本発明の光センサー装置の外形を示す図。
- 【図7】本発明の光センサー装置の実施形態を示す図。
- 【図8】本発明の光センサー装置の実施形態を示す図。
- 【図9】本発明の光センサー装置の実施例を示す図。
- 【図10】本発明の光センサー装置の実施例を示す図。
- 【図11】本発明の光センサー装置の実施例を示す図。 20
- 【図12】本発明の光センサー装置の実施例を示す図。
- 【図13】フォトダイオードの感度特性を示す図。
- 【図14】本発明に使用する増幅回路の等価回路を示す図。
- 【図15】本発明の光センサー装置を応用した携帯電話を示す図。
- 【図16】本発明の光センサー装置を応用したパーソナルコンピューターを示す図。
- 【図17】本発明の光センサー装置の構造の一例を示す図。
- 【図18】本発明の光センサー装置の断面構造の一例を示す図。
- 【図19】本発明の光センサー装置の実施形態を示す図。
- 【図20】本発明の光センサー装置の実施形態を示す図。
- 【図21】本発明の光センサー装置の実施形態を示す図。 30
- 【図22】本発明の光センサー装置の実施形態を示す図。
- 【図23】本発明の光センサー装置の実施形態を示す図。
- 【図24】本発明の光センサー装置の実施例を示す図。
- 【図25】本発明の光センサー装置の実施例を示す図。
- 【図26】本発明の光センサー装置の実施例を示す図。
- 【図27】本発明の光センサー装置の実施例を示す図。
- 【図28】本発明の光センサー装置の実施例を示す図。

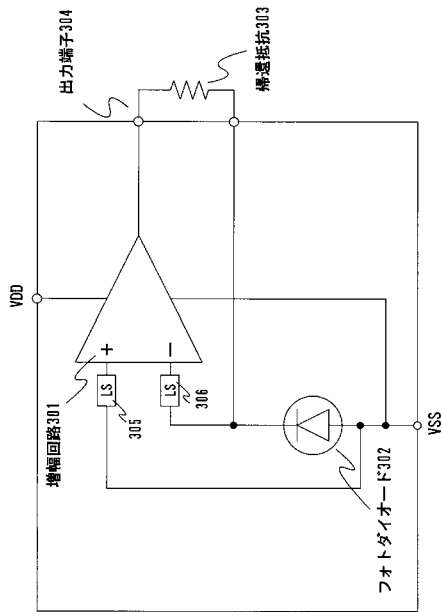
【 図 1 】



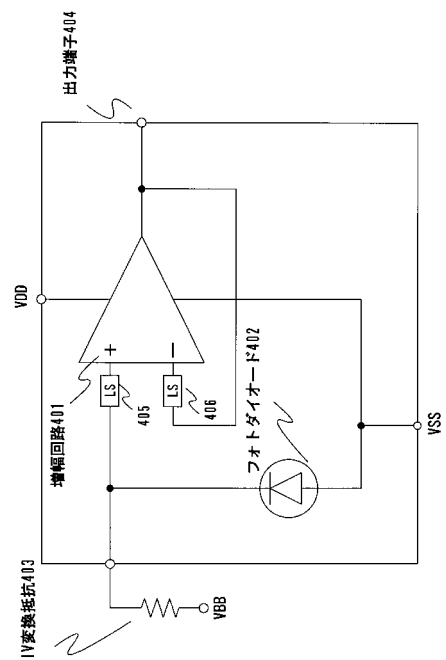
【 図 2 】



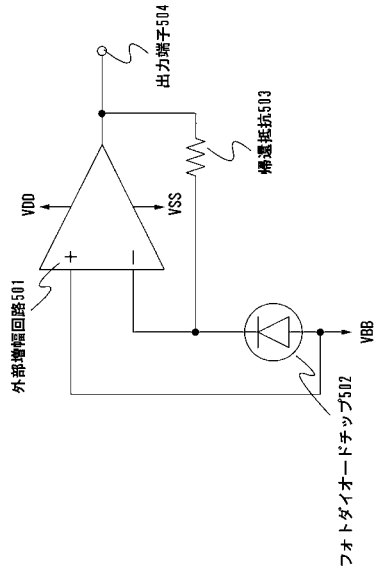
【 図 3 】



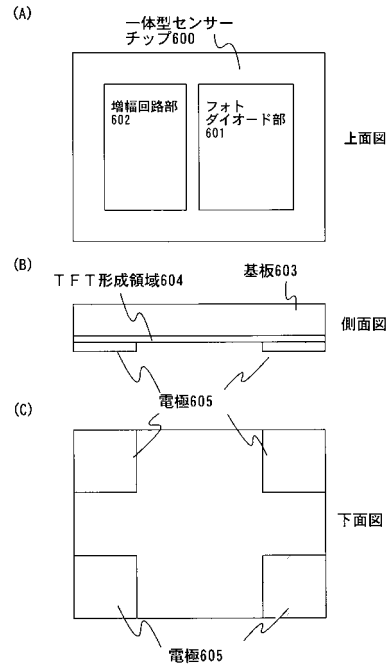
【 図 4 】



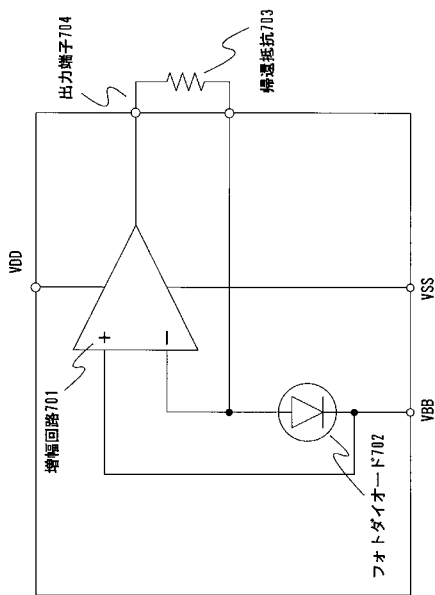
【 図 5 】



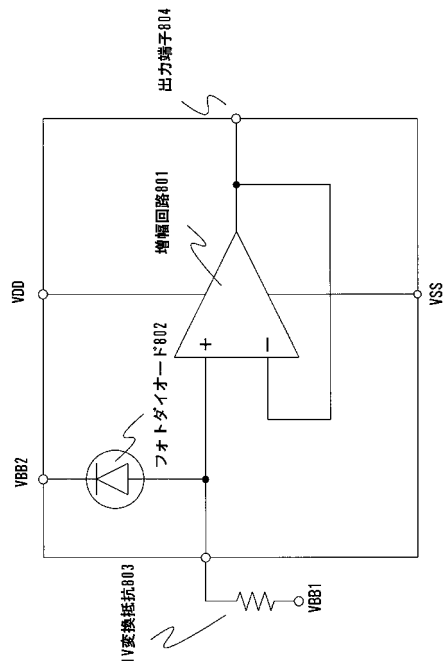
【 図 6 】



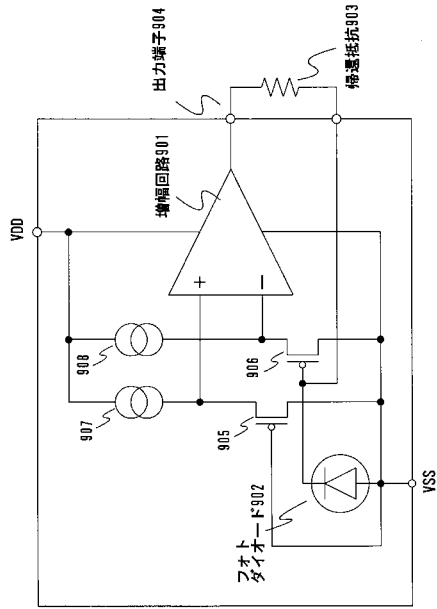
【 図 7 】



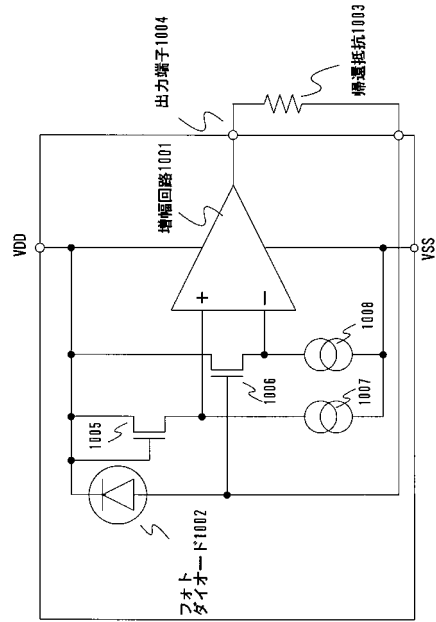
【 図 8 】



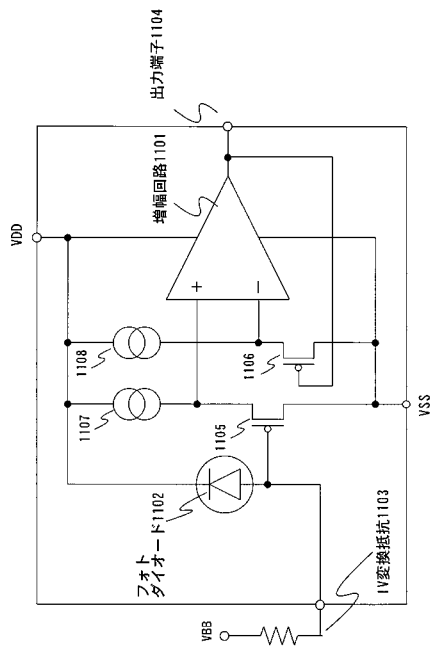
【 図 9 】



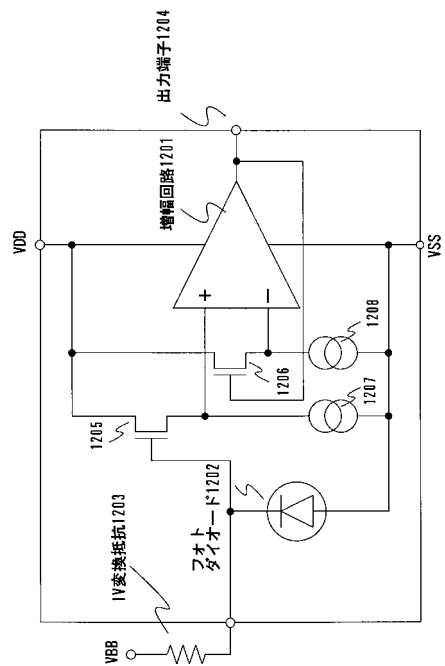
【 図 10 】



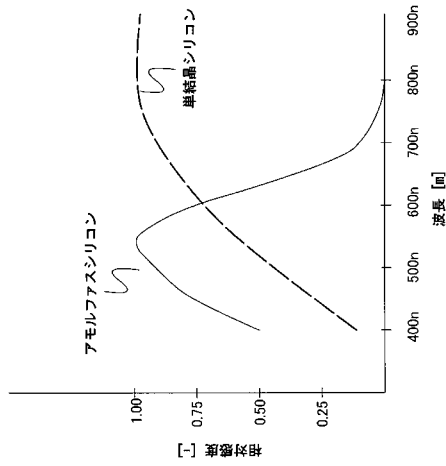
【 図 11 】



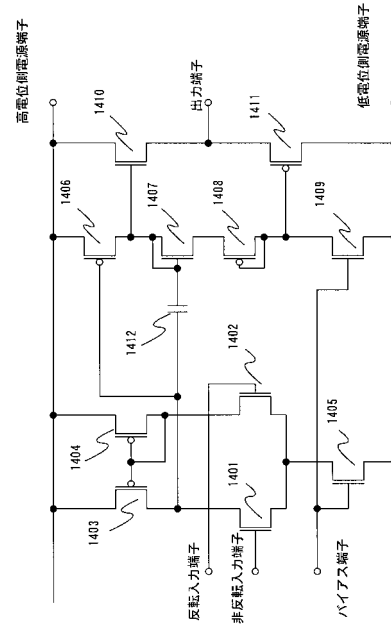
【 図 12 】



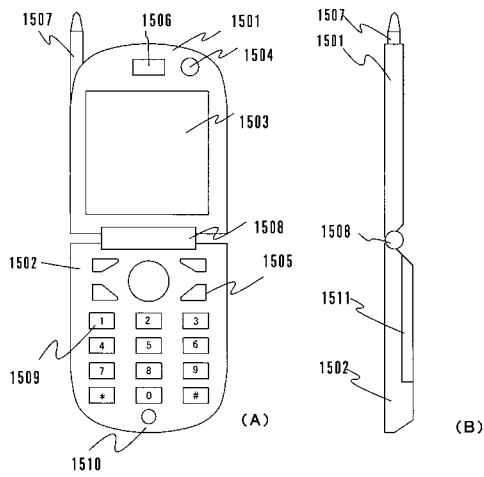
【図13】



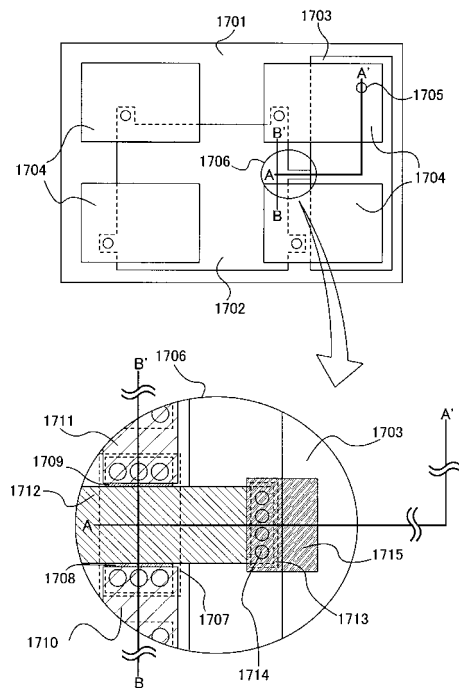
【図14】



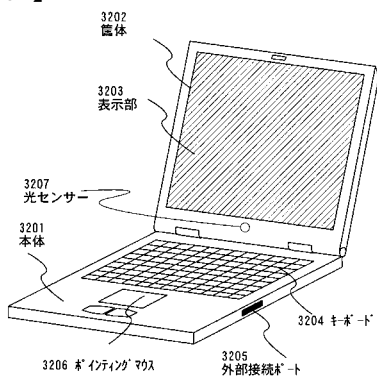
【図15】



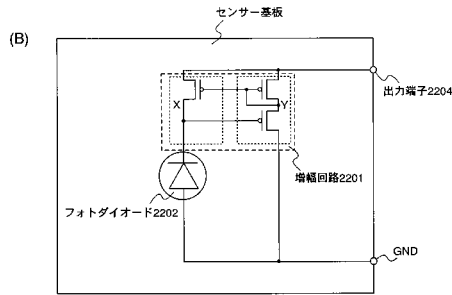
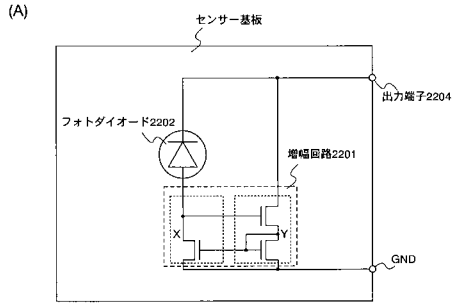
【図17】



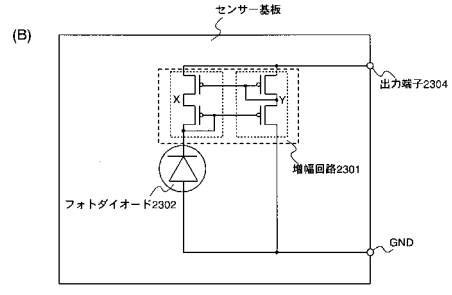
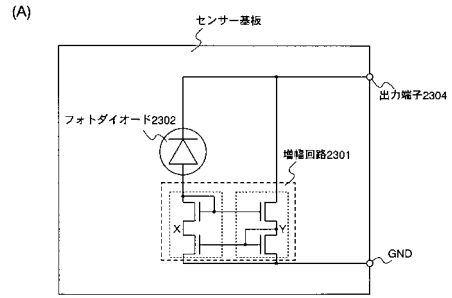
【図16】



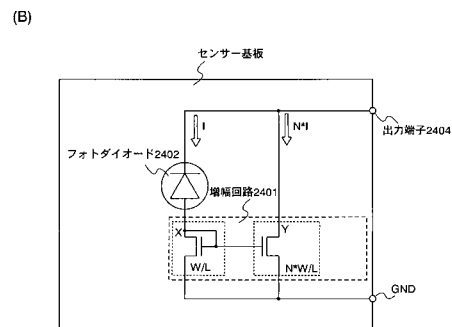
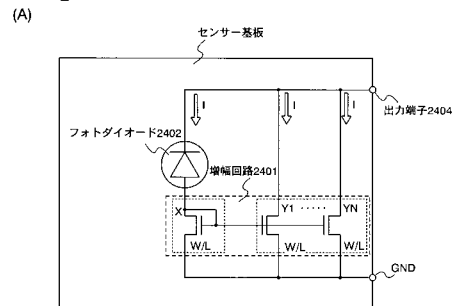
【 図 2 2 】



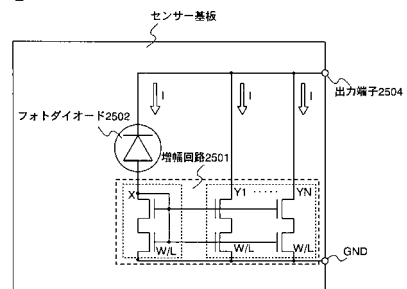
【 図 2 3 】



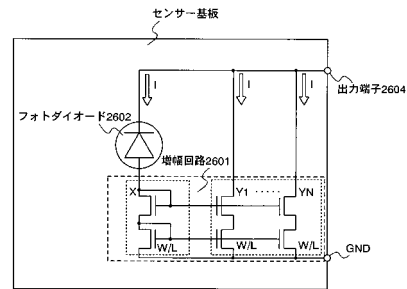
【 図 2 4 】



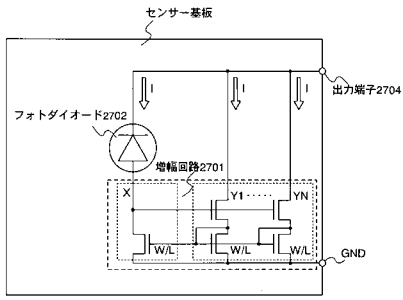
【 図 2 5 】



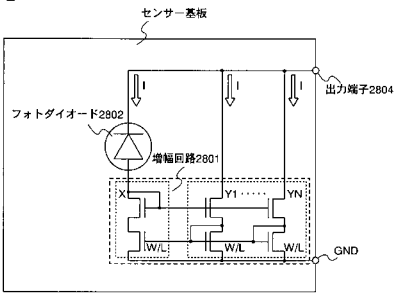
【 図 2 6 】



【 図 27 】



【 図 28 】



フロントページの続き

(72)発明者 丸山 純矢

神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

Fターム(参考) 4M118 AA10 AB01 BA05 CA03 CB06 CB07 CB14 DD09 DD10 FB13

GD15

5F049 MA02 MB05 NA04 NB07 UA12 UA13 UA17 WA03

5F110 AA04 AA30 BB09 CC02 DD01 EE38 NN03 NN71