

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成16年11月25日(2004.11.25)

【公開番号】特開2001-244267(P2001-244267A)

【公開日】平成13年9月7日(2001.9.7)

【出願番号】特願2000-377279(P2000-377279)

【国際特許分類第7版】

H 01 L 21/3205

H 01 L 21/82

H 01 L 27/04

H 01 L 21/822

【F I】

H 01 L 21/88 Z

H 01 L 21/82 L

H 01 L 27/04 D

【手続補正書】

【提出日】平成15年12月5日(2003.12.5)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体基板と、前記半導体基板上に形成された半導体素子と、前記半導体基板上に第1の絶縁膜を介して形成され、前記半導体素子と電気的に接続した第1の配線層と、前記第1の配線層上に第2の絶縁膜を介して形成された第2の配線層と、前記第2の配線層上に第3の絶縁膜を介して形成された第3の配線層とを具備し、前記第1の配線層の配線膜厚は、前記第2の配線層の配線膜厚および前記第3の配線層の配線膜厚よりも小さく、前記第1の配線層と前記第2の配線層との距離は、前記第2の配線層と第3の配線層との距離よりも大きく、前記第2の配線層の少なくとも1対の隣接する配線の電圧振幅および前記第3の配線層の少なくとも1対の隣接する配線の電圧振幅は、前記1の配線層の少なくとも1対の隣接する配線の電圧振幅よりも小さいことを特徴とする半導体装置。

【請求項2】

半導体基板と、前記半導体基板上に形成された半導体素子と、前記半導体基板上に第1の絶縁膜を介して形成され、前記半導体素子と電気的に接続した第1の配線層と、前記第1の配線層上に第2の絶縁膜を介して形成された第2の配線層と、前記第2の配線層上に第3の絶縁膜を介して形成された第3の配線層とを具備し、前記第1の配線層の配線膜厚は、前記第2の配線層の配線膜厚および前記第3の配線層の配線膜厚よりも小さく、前記第1の配線層と前記第2の配線層との距離は、前記第2の配線層と第3の配線層との距離よりも大きく、前記第1の配線層の配線幅は、前記第2の配線層の配線幅および前記第3の配線層の配線幅よりも小さいことを特徴とする半導体装置。

【請求項3】

半導体基板と、前記半導体基板上に形成された半導体素子と、前記半導体基板上に第1の絶縁膜を介して形成され、前記半導体素子と電気的に接続した第1の配線層と、前記第1の配線層上に第2の絶縁膜を介して形成された第2の配線層と、前記第2の配線層上に第3の絶縁膜を介して形成された第3の配線層とを具備し、前記第1の配線層の配線膜厚は、前記第2の配線層の配線膜厚および前記第3の配線層の配線膜厚よりも小さく、前記第

1の配線層と前記第2の配線層との距離は、前記第2の配線層と第3の配線層との距離よりも大きく、前記第1の配線層の配線と前記第2の配線層の配線とは、ねじれ(cross over layout)の関係にあることを特徴とする半導体装置。

【請求項4】

半導体基板と、前記半導体基板上に形成された半導体素子と、前記半導体基板上に第1の絶縁膜を介して形成され、前記半導体素子と電気的に接続した第1の配線層と、前記第1の配線層上に第2の絶縁膜を介して形成された第2の配線層と、前記第2の配線層上に第3の絶縁膜を介して形成された第3の配線層とを具備し、前記第1の配線層の配線膜厚は、前記第2の配線層の配線膜厚および前記第3の配線層の配線膜厚よりも小さく、前記第1の配線層と前記第2の配線層との距離をH1、前記第2の配線層と第3の配線層との距離をH2とすると、

$$H1 \quad 1.7 \times H2$$

となることを特徴とする半導体装置。

【請求項5】

半導体基板と、前記半導体基板上に形成された半導体素子と、前記半導体基板上に第1の絶縁膜を介して形成され、前記半導体素子と電気的に接続した第1の配線層と、前記第1の配線層上に第2の絶縁膜を介して形成された第2の配線層と、前記第2の配線層上に第3の絶縁膜を介して形成された第3の配線層とを具備し、前記第1の配線層の配線膜厚は、前記第2の配線層の配線膜厚および前記第3の配線層の配線膜厚よりも小さく、前記第1の配線層と前記第2の配線層との距離は、前記第2の配線層と第3の配線層との距離よりも大きく、第1の配線層、第2の配線層、および第3の配線層に含まれる配線の少なくとも1つは銅を主成分として含むことを特徴とする半導体装置。

【請求項6】

前記第1の配線層、前記第2の配線層および前記第3の配線層は、他の配線層が介在せずにこの順に積層されていることを特徴とする請求項1、請求項2、請求項3、請求項4、または請求項5に記載の半導体装置。

【請求項7】

前記第1の配線層と前記第2の配線層との距離をH1、前記第2の配線層と第3の配線層との距離をH2とすると、

$$H1 \quad 1.7 \times H2$$

となることを特徴とする請求項1、請求項2、請求項3、または請求項5に記載の半導体装置。

【請求項8】

半導体基板と、前記半導体基板上に形成された半導体素子と、前記半導体基板上に第1の絶縁膜を介して形成され、前記半導体素子と電気的に接続した第1の配線層と、前記第1の配線層上に第2の絶縁膜を介して形成された第2の配線層と、前記第2の配線層上に第3の絶縁膜を介して形成された第3の配線層と、前記第3の配線層上に第4の絶縁膜を介して形成された第4の配線層とを具備し、前記第1の配線層の配線膜厚は、前記第2の配線層の配線膜厚、前記第3の配線層の配線膜厚および前記第4の配線層の配線膜厚よりも小さく、前記第1の配線層と前記第2の配線層との距離は、前記第3の配線層と第4の配線層との距離よりも大きいことを特徴とする半導体装置。

【請求項9】

前記第1の配線層および前記第2の配線層は他の配線層が介在せずにこの順に積層され、前記第3の配線層および前記第4の配線層は他の配線層が介在せずにこの順に積層されていることを特徴とする請求項8に記載の半導体装置。

【請求項10】

前記第1の配線層と前記第2の配線層との距離をH1、前記第3の配線層と第4の配線層との距離をH2とすると、

$$H1 \quad 1.7 \times H2$$

となることを特徴とする請求項8または請求項9に記載の半導体装置。

【請求項 11】

第1の配線層、第2の配線層、第3の配線層および第4の配線層に含まれる配線の少なくとも1つは銅を主成分として含むことを特徴とする請求項8、請求項9または請求項10に記載の半導体装置。

【請求項 12】

前記第1の配線層の配線幅は、前記第2の配線層の配線幅および前記第3の配線層の配線幅よりも小さいことを特徴とする請求項1、請求項3、請求項4、請求項5、請求項8、請求項9、請求項10または請求項11に記載の半導体装置。

【請求項 13】

前記第1の配線層の隣接する配線同士の間隔は、前記第2の配線層の隣接する配線同士の間隔および前記第3の配線層の隣接する配線同士の間隔よりも小さいことを特徴とする請求項1、請求項2、請求項3、請求項4、請求項5、請求項8、請求項9、請求項10または請求項11に記載の半導体装置。

【請求項 14】

前記第1の配線層の配線と前記第2の配線層の配線とは、ねじれ(Crossover layout)の関係にあることを特徴とする請求項1、請求項2、請求項4、請求項5、請求項8、請求項9、請求項10または請求項11に記載の半導体装置。