

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5554014号
(P5554014)

(45) 発行日 平成26年7月23日(2014.7.23)

(24) 登録日 平成26年6月6日(2014.6.6)

(51) Int.Cl.

F 1

H01L 27/12 (2006.01)

H01L 27/12

B

H01L 21/02 (2006.01)

H01L 21/26

F

H01L 21/26 (2006.01)

請求項の数 6 (全 33 頁)

(21) 出願番号 特願2009-126714 (P2009-126714)
 (22) 出願日 平成21年5月26日 (2009.5.26)
 (65) 公開番号 特開2010-16356 (P2010-16356A)
 (43) 公開日 平成22年1月21日 (2010.1.21)
 審査請求日 平成24年3月27日 (2012.3.27)
 (31) 優先権主張番号 特願2008-146914 (P2008-146914)
 (32) 優先日 平成20年6月4日 (2008.6.4)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (74) 代理人 100082669
 弁理士 福田 賢三
 (74) 代理人 100095337
 弁理士 福田 伸一
 (74) 代理人 100095061
 弁理士 加藤 恭介
 (72) 発明者 田中 幸一郎
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 審査官 綿引 隆

最終頁に続く

(54) 【発明の名称】半導体基板の作製方法

(57) 【特許請求の範囲】

【請求項 1】

単結晶半導体基板の一表面上にイオンを照射して、該単結晶半導体基板中に損傷領域を形成し、

前記単結晶半導体基板の一表面上に絶縁層を形成し、

絶縁表面を有する基板の表面と前記絶縁層の表面とを接触させて、前記絶縁表面を有する基板と前記単結晶半導体基板とを貼り合わせ、

加熱処理を施すことにより、前記損傷領域において前記単結晶半導体基板を分離して前記絶縁表面を有する基板上に半導体層を形成し、

前記半導体層の一表面上に、前記半導体層表面の平坦性を変化させない条件で400nm以上700nm以下の波長域において連続的なスペクトラルを有するフラッシュランプからの光を照射して、欠陥を修復することを特徴とする半導体基板の作製方法。

【請求項 2】

単結晶半導体基板の一表面上にイオンを照射して、該単結晶半導体基板中に損傷領域を形成し、

前記単結晶半導体基板の一表面上に第1の絶縁層を形成し、

絶縁表面を有する基板の一表面上に第2の絶縁層を形成し、

前記第2の絶縁層の表面と前記第1の絶縁層の表面とを接触させて、前記絶縁表面を有する基板と前記単結晶半導体基板とを貼り合わせ、

加熱処理を施すことにより、前記損傷領域において前記単結晶半導体基板を分離して前

10

20

記絶縁表面を有する基板上に半導体層を形成し、

前記半導体層の一表面上に、前記半導体層表面の平坦性を変化させない条件で400nm以上700nm以下の波長域において連続的なスペクトルを有するフラッシュランプからの光を照射して、欠陥を修復させることを特徴とする半導体基板の作製方法。

【請求項3】

単結晶半導体基板の一表面上に絶縁層を形成し、

前記絶縁層の一表面上にイオンを照射して、前記単結晶半導体基板中に損傷領域を形成し、

絶縁表面を有する基板の表面と前記絶縁層の表面とを接触させて、前記絶縁表面を有する基板と前記単結晶半導体基板とを貼り合わせ、

加熱処理を施すことにより、前記損傷領域において前記単結晶半導体基板を分離して前記絶縁表面を有する基板上に半導体層を形成し、

前記半導体層の一表面上に、前記半導体層表面の平坦性を変化させない条件で400nm以上700nm以下の波長域において連続的なスペクトルを有するフラッシュランプからの光を照射して、欠陥を修復させることを特徴とする半導体基板の作製方法。

【請求項4】

単結晶半導体基板の一表面上に第1の絶縁層を形成し、

前記第1の絶縁層の一表面上にイオンを照射して、前記単結晶半導体基板中に損傷領域を形成し、

絶縁表面を有する基板の一表面上に第2の絶縁層を形成し、

前記第2の絶縁層の表面と前記第1の絶縁層の表面とを接触させて、前記絶縁表面を有する基板と前記単結晶半導体基板とを貼り合わせ、

加熱処理を施すことにより、前記損傷領域において前記単結晶半導体基板を分離して前記絶縁表面を有する基板上に半導体層を形成し、

前記半導体層の一表面上に、前記半導体層表面の平坦性を変化させない条件で400nm以上700nm以下の波長域において連続的なスペクトルを有するフラッシュランプからの光を照射して、欠陥を修復させることを特徴とする半導体基板の作製方法。

【請求項5】

請求項1乃至4のいずれか一において、

前記フラッシュランプの光の照射前又は照射後に、前記半導体層に対して平坦化処理を施すことを特徴とする半導体基板の作製方法。

【請求項6】

請求項1乃至5のいずれか一において、

前記フラッシュランプからの光の照射時間は、10μs以上100ms以下であることを特徴とする半導体基板の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

技術分野は、半導体基板の作製方法に関するものである。

【背景技術】

【0002】

近年、バルク状のシリコン基板に代わり、SOI(Silicon On Insulator)基板を使った半導体装置が開発されている。絶縁層上に形成された薄い単結晶シリコン層の特長を生かすことで、半導体装置中のトランジスタ同士を完全に分離して形成することができ、またトランジスタを完全空乏型とすることができますため、高集積、高速駆動、低消費電力など付加価値の高い半導体集積回路が実現できる。

【0003】

SOI基板を製造する方法の1つに、いわゆる水素イオン注入剥離法が知られている。該方法における代表的な工程を以下に示す。

【0004】

10

20

30

40

50

はじめに、シリコン基板に水素イオンを注入することによって、表面から所定の深さに損傷領域を形成する。次に、ベース基板となる別のシリコン基板を酸化して酸化珪素膜を形成する。その後、損傷領域が形成されたシリコン基板と、別のシリコン基板の酸化珪素膜とを密着させて、2枚のシリコン基板を貼り合わせる。そして、加熱処理を行うことにより、損傷領域において一方のシリコン基板を分離する。

【0005】

上記方法はベース基板としてシリコン基板を用いるものであるが、これを応用した例として、ガラス基板上に単結晶シリコン層を形成する方法が知られている（例えば、特許文献1参照）。なお、特許文献1では、イオン注入によって形成された欠陥や、剥離面の段差を除去するために、剥離面を機械研磨している。

10

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平11-097379号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

上記のように、単結晶半導体基板にイオンを照射する方法を用いて単結晶半導体層を形成する場合には、イオンの照射により、単結晶半導体層中の欠陥が増大することになる。単結晶半導体層中にこのような欠陥が多数存在する場合には、例えば、ゲート絶縁層との界面に欠陥の準位が形成されやすくなるなど、作製した半導体素子の特性が低下する。また、単結晶半導体層中に欠陥が多数存在する場合には、そもそも単結晶半導体本来の特性を得ることができない。

20

【0008】

上記の問題を解消する方法としては、例えば、加熱処理（熱平衡状態での加熱）による再結晶化を挙げることができる。しかしながら、高温（例えば800以上）での加熱処理は、ガラス基板上に形成した単結晶半導体層に対する処理としては適当でない。ガラス基板には耐熱温度の問題があるためである。

【0009】

上記方法に代わるものとしては、例えば、単結晶半導体層に対してレーザ光を照射する方法がある。レーザ光を照射することにより、単結晶半導体層のみを選択的に溶融させて、欠陥を低減することができる。なお、上記のレーザ光としては、主としてパルス発振レーザ光が用いられる。パルス発振レーザ光は、連続発振レーザ光と比較して溶融に必要な光強度を得やすいというメリットを有している。

30

【0010】

ここで、単結晶半導体層に対してレーザ光を照射する場合には、レーザ光の端部が照射される領域において単結晶半導体層の特性が低下するという問題がある。これは、当該領域において溶融領域と非溶融領域とが混在することになり、溶融領域と非溶融領域との境界において、結晶構造に歪みが生じやすくなるためである。そして、このような歪みが生じる結果、半導体層表面には凸状物（突起物）が発生し、また、結晶粒界が形成されることになる。この問題を解決するための方法として、例えば、単結晶半導体層全面を溶融できるように、レーザ光の照射面積を大きくすることが考えられるが、大面積の半導体層を一様に溶融できる光強度のレーザ光を得ることは極めて困難である。

40

【0011】

上述の問題点に鑑み、本明細書等（少なくとも明細書、特許請求の範囲、および図面を含む）において開示する発明の一態様では、半導体基板の生産性を低下させることなく、半導体層の特性を向上することを目的の一とする。または、半導体層の面内ばらつきを抑制し、半導体層の特性を均一にすることを目的の一とする。

【課題を解決するための手段】

【0012】

50

開示する発明の一態様では、半導体層の表面にフラッシュランプからの光を照射して、該半導体層中の欠陥を修復させる。また、この際、半導体層を溶融させない（又は、半導体層表面の平坦性を変化させない）。上記フラッシュランプからの光の照射時間（パルス幅）は、 $10 \mu s$ 以上（好ましくは $10 \mu s$ 以上 $100 ms$ 以下、より好ましくは $100 \mu s$ 以上 $10 ms$ 以下）とする。また、上記フラッシュランプからの光は、可視域（少なくとも $400 nm$ 以上 $700 nm$ 以下）において連続的なスペクトルを有する光（いわゆる白色光）であることが好ましい。

【0013】

開示する発明の一態様である半導体基板の作製方法の一は、単結晶半導体基板の一表面上にイオンを照射して、該単結晶半導体基板中に損傷領域を形成し、単結晶半導体基板の一表面上に絶縁層を形成し、絶縁表面を有する基板の表面と絶縁層の表面とを接触させて、絶縁表面を有する基板と単結晶半導体基板とを貼り合わせ、加熱処理を施すことにより、損傷領域において単結晶半導体基板を分離して絶縁表面を有する基板上に半導体層を形成し、半導体層の一表面上に、半導体層を溶融させない条件でフラッシュランプからの光を照射して、欠陥を修復させることを特徴としている。10

【0014】

開示する発明の一態様である半導体基板の作製方法の他の一は、単結晶半導体基板の一表面上にイオンを照射して、該単結晶半導体基板中に損傷領域を形成し、単結晶半導体基板の一表面上に第1の絶縁層を形成し、絶縁表面を有する基板の一表面上に第2の絶縁層を形成し、第2の絶縁層の表面と第1の絶縁層の表面とを接触させて、絶縁表面を有する基板と単結晶半導体基板とを貼り合わせ、加熱処理を施すことにより、損傷領域において単結晶半導体基板を分離して絶縁表面を有する基板上に半導体層を形成し、半導体層の一表面上に、半導体層を溶融させない条件でフラッシュランプからの光を照射して、欠陥を修復させることを特徴としている。20

【0015】

開示する発明の一態様である半導体基板の作製方法の他の一は、単結晶半導体基板の一表面上に絶縁層を形成し、絶縁層の一表面上にイオンを照射して、単結晶半導体基板中に損傷領域を形成し、絶縁表面を有する基板の表面と絶縁層の表面とを接触させて、絶縁表面を有する基板と単結晶半導体基板とを貼り合わせ、加熱処理を施すことにより、損傷領域において単結晶半導体基板を分離して絶縁表面を有する基板上に半導体層を形成し、半導体層の一表面上に、半導体層を溶融させない条件でフラッシュランプからの光を照射して、欠陥を修復させることを特徴としている。30

【0016】

開示する発明の一態様である半導体基板の作製方法の他の一は、単結晶半導体基板の一表面上に第1の絶縁層を形成し、第1の絶縁層の一表面上にイオンを照射して、単結晶半導体基板中に損傷領域を形成し、絶縁表面を有する基板の一表面上に第2の絶縁層を形成し、第2の絶縁層の表面と第1の絶縁層の表面とを接触させて、絶縁表面を有する基板と単結晶半導体基板とを貼り合わせ、加熱処理を施すことにより、損傷領域において単結晶半導体基板を分離して絶縁表面を有する基板上に半導体層を形成し、半導体層の一表面上に、半導体層を溶融させない条件でフラッシュランプからの光を照射して、欠陥を修復させることを特徴としている。40

【0017】

上記において、「溶融させない条件」とは、溶融に起因する体積移動を生じない条件を指し、体積移動が生じない程度の瞬間的な溶融が生じる条件や、微視的な結合の組み替えが生じる条件などを除外するものではない。この意味において、上記「半導体層を溶融させない条件で」との記載を、「半導体層表面の平坦性を変化させない条件で」と置き換えることもできる。つまり、フラッシュランプからの光の強度を、半導体層表面の凹凸が変化しない程度に抑えておけば良い。

【0018】

なお、上記において、フラッシュランプの光の照射前又は照射後に、半導体層に対して平50

坦化処理を施すと良い。ここで、平坦化処理としては、エッチング処理を用いることができる。又は、特性のばらつきを誘起しない限度において、レーザ光の照射処理を用いても良い。

【0019】

また、上記において、フラッシュランプからの光の照射時間は、 $10 \mu s$ 以上であることが好ましい。そして、フラッシュランプからの光は、 $400 nm$ 以上 $700 nm$ 以下の波長域において連続的なスペクトルを有することが好ましい。このようなフラッシュランプとして、例えば、キセノンランプを用いることができる。

【0020】

なお、上記において、フラッシュランプからの光を照射する際に、絶縁表面を有する基板の温度を 300 以上に保つことが好ましい。10

【発明の効果】

【0021】

開示する発明の一態様では、フラッシュランプからの光（以下、フラッシュランプ光とも呼ぶ。）を用いて、非溶融で半導体層の欠陥を修復している。このため、レーザ光を用いて溶融させる場合と比較して、生産性を飛躍的に向上させることができる。また、非溶融とすることにより、溶融領域と非溶融領域の発生に起因する結晶粒界などが生じないため、半導体層の面内ばらつきを低減し、半導体層の特性を良好且つ均一なものとすることができます。また、炉などを用いる熱平衡状態での加熱と比較して、極めて短時間に、効率的に処理を行うことができる。つまり、良好且つ均一な特性の大面積基板を極めて効率良く提供することができる。なお、レーザ光を照射して半導体層の特性を向上させる場合には、通常、 $0.5 mm \times 300 mm$ 程度のビームスポットを有する線状のパルスレーザ光を用いる。これは、半導体層の部分溶融が可能な程度の光強度が求められるためである。これに対して、本発明ではフラッシュランプ光により、大面積を一度に処理することが可能である。20

【0022】

なお、非溶融により特性の良い半導体層の形成を実現できるのは、上記の半導体層として、単結晶半導体基板から分離される半導体層（以下では便宜的に「準单結晶半導体層」と呼ぶことがある。）を用いているためである。単結晶半導体基板から分離される半導体層（準单結晶半導体層）の基本的な構造は単結晶半導体層と同様であり、欠陥が多いという点においてのみ、単結晶半導体とは異なると言える。つまり、欠陥を効果的に修復することができれば、非溶融の欠陥修復プロセスを用いる場合であっても、単結晶半導体と同様の極めて高い特性を得ることができるのである。30

【0023】

なお、レーザ光を照射する場合など、半導体層の溶融が必要なプロセスにおいては、その最適なパワー密度の範囲が狭いことが問題となるが、開示する発明の一態様では半導体層を溶融させる必要がないため、最適なパワー密度の範囲が広く、半導体基板の作製プロセスにおいて極めて有利である。

【図面の簡単な説明】

【0024】

【図1】半導体基板の製造方法について説明する図である。

【図2】半導体基板の製造方法について説明する図である。

【図3】半導体基板の製造方法について説明する図である。

【図4】半導体基板の製造方法について説明する図である。

【図5】半導体基板の製造方法について説明する図である。

【図6】半導体基板の製造方法について説明する図である。

【図7】フラッシュランプの照射方法について説明する図である。

【図8】半導体装置の作製工程を示す図である。

【図9】半導体装置の作製工程を示す図である。

【図10】半導体装置の平面図及び断面図である。

10

20

30

40

50

【図11】ラマンピークのフラッシュランプ光強度依存性及びラマンピークの半値全幅のフラッシュランプ光強度依存性を示す図である。

【図12】フラッシュランプ光を照射する前のシリコン層の表面凹凸の様子を示す図である。

【図13】フラッシュランプ光を照射した後のシリコン層の表面凹凸の様子を示す図である。

【図14】ランプ光を照射した場合の様子を示す図である。

【発明を実施するための形態】

【0025】

以下、実施の形態について、図面を用いて詳細に説明する。但し、発明は以下に示す実施の形態の記載内容に限定されず、本明細書等において開示する発明の趣旨から逸脱することなく形態および詳細を様々に変更し得ることは当業者にとって自明である。また、異なる実施の形態に係る構成は、適宜組み合わせて実施することが可能である。なお、以下に説明する発明の構成において、同一部分または同様な機能を有する部分には同一の符号を用い、その繰り返しの説明は省略する。また、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指すものとする。

10

【0026】

(実施の形態1)

本実施の形態では、開示する発明の一態様である半導体基板の作製方法について、図1及び2を参照して説明する。

20

【0027】

はじめに、ベース基板100を用意する(図1(A)参照)。ベース基板100としては、絶縁表面を有する基板、例えば、液晶表示装置などに使用される可視光透過性を有するガラス基板などを用いることができる。ガラス基板としては、歪み点が580以上(好ましくは、600以上)であるものを用いると良い。また、ガラス基板は無アルカリガラス基板であることが好ましい。無アルカリガラス基板には、例えば、アルミニノシリケートガラス、アルミニノホウケイ酸ガラス、バリウムホウケイ酸ガラスなどのガラス材料が用いられている。

【0028】

なお、ベース基板100としては、ガラス基板の他、セラミック基板、石英基板、サファイア基板などの絶縁表面を有する基板、珪素などの半導体材料でなる基板、金属やステンレスなどの導電体でなる基板などを用いることもできる。

30

【0029】

本実施の形態においては示さないが、ベース基板100の表面に絶縁層を形成しても良い。該絶縁層を設けることにより、ベース基板100に不純物(アルカリ金属やアルカリ土類金属など)が含まれている場合であっても、当該不純物が半導体層へ拡散することを防止できる。絶縁層は単層構造でも良いし積層構造でも良い。絶縁層を構成する材料としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化アルミニウム、窒化アルミニウム、酸化窒化アルミニウム、窒化酸化アルミニウムなどを挙げることができる。

【0030】

40

なお、本明細書等において、酸化窒化物とは、その組成において、窒素よりも酸素の含有量(原子数)が多いものを示し、例えば、酸化窒化シリコンとは、酸素が50原子%以上70原子%以下、窒素が0.5原子%以上15原子%以下、シリコンが25原子%以上35原子%以下、水素が0.1原子%以上10原子%以下の範囲で含まれるものという。また、窒化酸化物とは、その組成において、酸素よりも窒素の含有量(原子数)が多いものを示し、例えば、窒化酸化シリコンとは、酸素が5原子%以上30原子%以下、窒素が20原子%以上55原子%以下、シリコンが25原子%以上35原子%以下、水素が10原子%以上25原子%以下の範囲で含まれるものという。但し、上記範囲は、ラザフォード後方散乱法(RBS: Rutherford Backscattering Spectrometry)や、水素前方散乱法(HFS: Hydrogen Forward

50

Scattering)を用いて測定した場合のものである。また、構成元素の含有比率の合計は100原子%を超えない。

【0031】

次に、単結晶半導体基板110を用意する(図1(B)参照)。単結晶半導体基板110としては、例えば、シリコン、ゲルマニウム、シリコンゲルマニウム、炭化シリコンなどの第4属元素でなる半導体基板を用いることができる。もちろん、ガリウムヒ素、インジウムリンなどの化合物半導体でなる基板を用いてもよい。本実施の形態においては、単結晶半導体基板110として、単結晶シリコン基板を用いることとする。単結晶半導体基板110のサイズや形状に制限は無いが、例えば、8インチ(200mm)、12インチ(300mm)、18インチ(450mm)といった円形の半導体基板を、矩形に加工して用いると良い。その他、用途に応じて、20インチを超える半導体基板を用いることも可能である。なお、本明細書において、単結晶とは、結晶構造が一定の規則性を持って形成されており、どの部分においても結晶軸が同じ方向を向いているものをいう。

【0032】

単結晶半導体基板110を洗浄した後、単結晶半導体基板110表面に絶縁層112を形成する。絶縁層112を設けない構成とすることもできるが、後のイオン照射の際の単結晶半導体基板110の汚染、単結晶半導体基板110表面の損傷、単結晶半導体基板110表面のエッチング等を防ぐためには、絶縁層112を設けることが好ましい。絶縁層112の厚さは1nm以上400nm以下程度にすると良い。

【0033】

絶縁層112を構成する材料としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化ゲルマニウム、窒化ゲルマニウム、酸化窒化ゲルマニウム、窒化酸化ゲルマニウムなどの、珪素またはゲルマニウムを組成に含む絶縁材料を挙げることができる。また、酸化アルミニウム、酸化タンタル、酸化ハフニウムなどの金属の酸化物、窒化アルミニウムなどの金属の窒化物、酸化窒化アルミニウムなどの金属の酸化窒化物、窒化酸化アルミニウムなどの金属の窒化酸化物を用いてもよい。絶縁層112の形成方法としては、CVD法、スパッタ法、単結晶半導体基板110の酸化(又は窒化)による方法などがある。

【0034】

次に、絶縁層112を介して、電界で加速されたイオンでなるイオンビーム130を単結晶半導体基板110に照射し、単結晶半導体基板110の表面から所定の深さの領域に、損傷領域114を形成する(図1(C)参照)。損傷領域114が形成される領域の深さは、イオンビーム130の加速エネルギーとイオンビーム130の入射角によって制御することができる。ここで、損傷領域114は、イオンの平均侵入深さと同程度の深さの領域に形成されることになる。

【0035】

上述の損傷領域114が形成される深さにより、単結晶半導体基板110から分離される半導体層の厚さが決定される。損傷領域114が形成される深さは、単結晶半導体基板110の表面から20nm以上500nm以下であり、好ましくは30nm以上200nm以下である。

【0036】

イオンを単結晶半導体基板110に照射する際には、イオン注入装置又はイオンドーピング装置を用いることができる。イオン注入装置では、ソースガスを励起してイオンを生成し、生成されたイオンを質量分離して、所定の質量を有するイオンを被処理物に照射する。イオンドーピング装置は、プロセスガスを励起してイオンを生成し、生成されたイオンを質量分離せずに被処理物に照射する。なお、質量分離装置を備えているイオンドーピング装置では、イオン注入装置と同様に、質量分離を伴うイオン照射を行うこともできる。

【0037】

イオンドーピング装置を用いる場合のイオンの照射工程は、例えば、加速電圧が5kV以上100kV以下(好ましくは30kV以上80kV以下)、ドーズ量が 6×10^{15} ions/cm²以上 4×10^{16} ions/cm²以下、ビーム電流密度が2μA/cm²

10

20

30

40

50

²以上（好ましくは5 μA/cm²以上、より好ましくは10 μA/cm²以上）の条件で行うことができる。

【0038】

イオンドーピング装置を用いる場合、イオンの照射工程のソースガスには水素を含むガスを用いることができる。該ガスを用いることにより、イオンとしてH⁺、H₂⁺、H₃⁺を生成することができる。該ガスをソースガスとして用いる場合には、H₃⁺を多く照射することが好ましい。具体的には、イオンビーム130に、H⁺、H₂⁺、H₃⁺の総量に対してH₃⁺が70%以上（好ましくは80%以上）含まれるようにする。このようにH₃⁺の割合を高めておくことで、損傷領域114に1×10²⁰atoms/cm³以上の濃度で水素を含ませることが可能である。H₃⁺の割合を高めて局所的に多量のイオンを含ませることにより、損傷領域114からの剥離が容易になる。また、H₃⁺を多く照射することで、H⁺、H₂⁺を照射するよりもイオンの照射効率が向上する。つまり、照射にかかる時間を短縮することができる。10

【0039】

イオン注入装置を用いる場合には、質量分離により、H₃⁺が照射されるようになることが好ましい。もちろん、H⁺やH₂⁺を照射してもよい。ただし、イオン注入装置を用いる場合には、イオンを選択して照射することになるため、イオンドーピング装置を用いる場合と比較して、イオンの照射効率は低いものになる。

【0040】

イオン照射工程のソースガスには水素を含むガスの他に、ヘリウムやアルゴンなどの希ガス、フッ素ガスや塩素ガスに代表されるハロゲンガス、フッ素化合物ガス（例えば、BF₃）などのハロゲン化合物ガスから選ばれた一または複数種類のガスを用いることができる。ソースガスにヘリウムを用いる場合には、質量分離を行わなくとも、He⁺イオンの割合が高いイオンビーム130を作り出すことができる。このようなイオンビーム130を用いることで、損傷領域114を効率よく形成することができる。20

【0041】

また、複数回のイオン照射工程を行うことで、損傷領域114を形成することもできる。この場合、イオン照射工程毎にソースガスを異ならせても良いし、同じソースガスを用いてもよい。例えば、ソースガスとして希ガスを用いてイオンを照射した後、水素を含むガスをソースガスとして用いてイオンを照射することができる。また、初めにハロゲンガス又はハロゲン化合物ガスを用いてイオン照射を行い、次に、水素ガスを含むガスを用いてイオン照射を行うこともできる。30

【0042】

上記の損傷領域114を形成した後、絶縁層112を除去し、新たに絶縁層116を形成する（図1（D）参照）。ここで、絶縁層112を除去するのは、上記のイオン照射の際に、絶縁層112が損傷する可能性が高いためである。なお、絶縁層112の損傷が問題とならない場合には絶縁層112を除去する必要はない。この場合、絶縁層112上に新たに絶縁層116を形成しても良いし、絶縁層116を形成しない構成としても良い。

【0043】

絶縁層116を構成する材料としては、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、酸化ゲルマニウム、窒化ゲルマニウム、酸化窒化ゲルマニウム、窒化酸化ゲルマニウムなどの、珪素またはゲルマニウムを組成に含む絶縁材料を挙げることができる。また、酸化アルミニウム、酸化タンタル、酸化ハフニウムなどの金属の酸化物、窒化アルミニウムなどの金属の窒化物、酸化窒化アルミニウムなどの金属の酸化窒化物、窒化酸化アルミニウムなどの金属の窒化酸化物を用いてもよい。絶縁層116の形成方法としては、CVD法、スパッタ法、単結晶半導体基板110の酸化（又は窒化）による方法などがある。なお、本実施の形態において、絶縁層116は単層構造で示しているが、開示する発明の一態様はこれに限定して解釈されない。2層以上の積層構造とすることもできる。

【0044】

絶縁層116は、貼り合わせに係る層であるから、その表面は、高い平坦性を有すること50

が好ましい。例えば、表面の算術平均粗さが 0.6 nm 以下（好ましくは 0.3 nm 以下）、二乗平均平方根粗さが 0.7 nm 以下（好ましくは 0.4 nm 以下）の層を形成する。このような絶縁層 116 としては、例えば、有機シランガスを用いて化学気相成長法により形成される酸化珪素膜を用いることができる。なお、以下では説明の便宜上、図 1 (D) に示す構造を基板 140 と呼ぶこととする。

【0045】

その後、上記のベース基板 100 と基板 140 を貼り合わせる（図 1 (E) 参照）。具体的には、ベース基板 100 及び基板 140（絶縁層 116）の表面を超音波洗浄（周波数が 50 kHz 乃至 5 MHz の、いわゆるメガソニック洗浄を含む。）などの方法で洗浄し、親水基を付加する薬液（オゾン水や、アンモニア水と過酸化水素水（と水）との混合溶液など。その他の酸化剤でも良い。）を用いて処理した後、ベース基板 100 の表面と基板 140 の表面とを密着させて圧力をかける。なお、ベース基板 100 及び基板 140 の表面に施す処理としては、薬液処理以外にも、例えば酸素プラズマ処理などを挙げることができる。10

【0046】

貼り合わせにはファン・デル・ワールス力や水素結合などが関与していると考えられているため、これらの原理を最大限に利用する方法を用いることが好ましい。例えば、貼り合わせを行う前に、上述のようにベース基板 100 及び基板 140 の表面に親水基を付加する薬液を用いた処理や、酸素プラズマ処理などを施して、その表面を親水性にすると良い。該処理によって、ベース基板 100 及び基板 140 の表面に親水基が付加されるため、貼り合わせ界面に多数の水素結合を形成することができるようになる。つまり、貼り合わせの強度を向上させることができる。20

【0047】

なお、貼り合わせの際の雰囲気は、大気雰囲気、窒素雰囲気のような不活性雰囲気、酸素やオゾンを含む雰囲気、または減圧雰囲気とすることができる。不活性雰囲気中や、酸素やオゾンを含む雰囲気中で貼り合わせを行うことにより、ベース基板 100 及び基板 140 の表面に付加された親水基を有効に利用した貼り合わせが可能である。一方で、減圧雰囲気において貼り合わせを行うことも可能である。この場合には、雰囲気中の汚染物による影響を低減することができるため、貼り合わせに係る界面を清浄に保つことができる。また、貼り合わせの際の空気の閉じ込めを低減することもできる。30

【0048】

本実施の形態においては、一のベース基板 100 に対して一の基板 140 を貼り合わせて半導体層を形成する工程を示しているが、開示する発明の一態様はこれに限定されない。例えば、一のベース基板 100 に対して複数の基板 140 を貼り合わせ、複数の半導体層を形成しても良い。

【0049】

次に、貼り合わせられたベース基板 100 及び基板 140 に対して加熱処理を施して、貼り合わせを強固なものとする。当該加熱処理は、可能な限り貼り合わせ直後に行うようする。貼り合わせ後、加熱処理前に基板の搬送を行う場合には、ベース基板 100 の撓みなどにより基板 140 が剥離する可能性が極めて高くなるためである。40

【0050】

上記加熱温度は、ベース基板の耐熱温度以下、かつ、基板 140 の分離（損傷領域 114 における分離）が生じない温度とする必要がある。例えば、150 以上 450 以下、好ましくは 200 以上 400 以下とすることができる。処理時間は、好ましくは 1 分以上 10 時間以下（より好ましくは 3 分以上 3 時間以下）であるが、処理速度と貼り合わせ強度との関係から最適な条件を適宜設定することができる。本実施の形態においては、200、2 時間の加熱処理を施す。なお、基板の貼り合わせに係る領域にのみマイクロ波を照射することで、局所的に加熱することも可能である。

【0051】

次に、基板 140 を絶縁層 116 及び半導体層 118 と、単結晶半導体基板 142 とに分50

離する（図1(F)参照）。基板140の分離は、加熱処理により行う。該加熱処理の温度は、ベース基板100の耐熱温度を目安にすることができる。例えば、ベース基板100としてガラス基板を用いる場合には、加熱温度は400以上650以下とすることが好ましい。なお、上記加熱温度の上限は、ベース基板100の耐熱性に応じて適宜設定することが可能である。例えば、ベース基板100が750までの熱処理に耐えるのであれば、750以下の温度で加熱処理を行えばよい。本実施の形態においては、600、2時間の加熱処理を施すこととする。

【0052】

上述のような加熱処理を施すことで、損傷領域114に形成された微小な空孔の体積変化が生じ、損傷領域114に亀裂が生ずる。その結果、損傷領域114において単結晶半導体基板110が分離する。絶縁層116はベース基板100と貼り合わせられているので、ベース基板100上には単結晶半導体基板110から分離された半導体層118が残存することになる。また、この加熱処理で、ベース基板100と絶縁層116の接合界面が加熱されるため、接合界面に共有結合が形成され、ベース基板100と絶縁層116の結合力が一層向上する。なお、上記単結晶半導体基板142は、その表面を平坦化した後、再度利用することができる。

【0053】

以上により、ベース基板100上に半導体層118を有する半導体基板が形成される（図2(A)参照）。該半導体基板は、ベース基板100上に、絶縁層116、半導体層118が順に積層された構成となっている。

【0054】

上述のようにして形成された半導体層118には、イオン照射工程や分離工程による欠陥が存在する。このように半導体層118に欠陥が多い状態では、単結晶半導体としての特性を発揮することができず、また、半導体層118とゲート絶縁層との界面における局在準位密度が高くなるなど、半導体素子の性能及び信頼性に悪影響を与えることになる。そのため、半導体層118の欠陥低減処理を行う。

【0055】

本実施の形態において、半導体層118の欠陥低減は、半導体層118にフラッシュランプ光132を照射することで実現される。より具体的には、半導体層118の全面にフラッシュランプ光132を照射する（図2(B)参照）。この際、フラッシュランプ光の光強度は、半導体層118を溶融させない程度（又は、半導体層表面の平坦性を変化させない程度）とする。例えば、半導体層118の厚さが100nm程度であれば、0.1J/cm²以上300J/cm²以下（好ましくは、1J/cm²以上30J/cm²以下）程度とすればよい。なお、フラッシュランプ光の最適な光強度は半導体層118の厚さなどによって異なるから、ここで示した光強度に限定して解釈する必要はない。上記フラッシュランプ光の照射時間（パルス幅）は、10μs以上（好ましくは10μs以上100ms以下、より好ましくは100μs以上10ms以下）とする。また、フラッシュランプ光132を照射する際のベース基板100の温度は、300以上（より好ましくは500以上）に保っておくと良い。これにより、欠陥の修復を効果的に行うことができる。

【0056】

なお、本実施の形態においては、フラッシュランプ光132を半導体層118の上方（ベース基板とは反対側）から照射する例を示しているが、本発明はこれに限定されるものではない。半導体層118の下方（ベース基板側）から照射することもできる。この場合、半導体層118には、ベース基板100などを透過したフラッシュランプ光132が照射されることになる。また、フラッシュランプ光132を半導体層118の上方及び下方から照射しても良い。半導体層118の上下からフラッシュランプ光132を照射することで、欠陥の修復を一層効果的に実現することができる。なお、半導体層118には、イオン照射工程や分離工程などによって所定の表面凹凸（Ra（算術平均粗さ）で5nm以上50nm以下程度）が存在する。このため、半導体層118の上方からフラッシュランプ

10

20

30

40

50

光 1 3 2 を照射する場合には、上記凹凸の反射防止効果により半導体層 1 1 8 表面での反射が抑制され、効果的な欠陥修復を実現することができる。なお、フラッシュランプ光 1 3 2 の照射効率を向上させるために、意図的に、表面凹凸がより大きくなる条件でイオン照射工程や分離工程などを行っても良い。

【 0 0 5 7 】

フラッシュランプ光 1 3 2 は、例えば、可視域（少なくとも 4 0 0 nm 以上 7 0 0 nm 以下）において連続的なスペクトルを有する光（いわゆる白色光）であることが好ましい。このようなフラッシュランプ光を用いることで、半導体層 1 1 8 が厚い場合であっても、十分な深さにまでフラッシュランプ光 1 3 2 を到達させることができる。つまり、欠陥の修復を良好に行うことができる。

10

【 0 0 5 8 】

なお、フラッシュランプ光 1 3 2 の照射は、真空又は減圧雰囲気で行うことが好ましいが、これに限られない。フラッシュランプ光 1 3 2 を照射する場合には、レーザ光を照射する場合とは異なり、半導体層 1 1 8 は溶融しない。このため、レーザ光を用いる場合ほど表面酸化などの問題は深刻ではなく、真空又は減圧雰囲気以外であっても、十分に良好な半導体層が得られる。この点においても、フラッシュランプ光 1 3 2 を用いる方法は、レーザ光を用いる方法と比較して有利であると言える。

【 0 0 5 9 】

もちろん、大気雰囲気や、その他の雰囲気においてフラッシュランプ光 1 3 2 を照射しても良い。例えば、窒素やアルゴンのような不活性雰囲気でフラッシュランプ光 1 3 2 を照射することもできる。不活性雰囲気中でフラッシュランプ光 1 3 2 を照射するには、気密性のあるチャンバー内でフラッシュランプ光 1 3 2 を照射し、このチャンバー内の雰囲気を制御すればよい。

20

【 0 0 6 0 】

上記フラッシュランプ光の光源であるフラッシュランプについて特に限定はないが、例えば、キセノンランプ、ハロゲンランプ、高圧 UV ランプ、超高圧 UV ランプなどを用いることができる。特に、キセノンランプ（キセノンフラッシュランプ）は、大光量の繰り返し発光が容易であることから、本発明には極めて適していると言える。なお、図 2 (B) においては、複数のフラッシュランプを平行に配置して、そのそれぞれに反射板を設ける例を示しているが、フラッシュランプ（及び反射板）の配置や構成はこれに限定されない。例えば、複数のフラッシュランプを平行に配置した後、一又は複数の大型の反射板をフラッシュランプの上方（又は下方）に配置して、フラッシュランプ光の照射効率を向上させても良い。また、フラッシュランプの数や大きさについても、適宜設定することができる。

30

【 0 0 6 1 】

なお、上記フラッシュランプ光は、その照射時間が通常のランプ光と比較して十分に短い。例えば、フラッシュランプ光の照射時間（パルス幅）は、例えば、 $10 \mu s$ 以上 $100 m s$ 以下（好ましくは $100 \mu s$ 以上 $10 m s$ 以下）であるのに対して、通常のランプ光の照射時間は概ね $0.5 s$ 以上である。この照射時間の相違により、開示する発明の一態様では、ランプ光を照射する場合と比較して極めて良好な半導体基板を得ることができるのである。

40

【 0 0 6 2 】

図 1 4 に、通常のランプ光を照射した場合と、フラッシュランプ光を照射した場合の効果の違いを模式的に示す。図 1 4 (A) は通常のランプ光を照射した場合を、図 1 4 (B) はフラッシュランプ光を照射した場合を示している。また、図中において、太い実線の矢印は、光によって生じた熱が伝導する様子を示している。

【 0 0 6 3 】

図 1 4 (A) に示すように、通常のランプ光 1 3 4 を照射する場合には、その照射時間が長く、発生する熱量が大きくなるため、半導体層 1 1 8 で発生した熱の多くが絶縁層 1 1 6 を通じてベース基板 1 0 0 へと伝導する。この場合、ベース基板 1 0 0 が熱の影響によ

50

り溶融してしまう可能性がある。また、溶融しないとしても、プロセスが許容できない程度にまでベース基板 100 が変形してしまう可能性があり、また、ベース基板 100 中の可動イオンが半導体層 118 中に移動してしまう可能性もある。

【 0064 】

一方、図 14 (B) に示すように、フラッシュランプ光 132 を照射する場合には、その照射時間が短く、発生する熱量も小さいため、半導体層 118 で発生した熱はベース基板 100 にはほとんど伝導しない。このように、フラッシュランプ光を照射することにより、ベース基板 100 への熱伝導に起因する不具合を抑制することができる。この点において、通常のランプ光照射と、フラッシュランプ光照射が持つ技術的な意義は大きく異なっている。

10

【 0065 】

以上のように、フラッシュランプ光 132 を半導体層 118 に照射することで、欠陥が修復された半導体層 120 を有する半導体基板 150 を得ることができる（図 2 (C) 参照）。なお、半導体層 120 は、欠陥が修復されたことにより、単結晶半導体に近い状態となっている。

【 0066 】

なお、上述のようにフラッシュランプ光 132 を照射した後には、表面の平坦化処理や半導体層の薄膜化処理を行っても良い。これにより、作製される半導体素子の特性を一層向上させることができるとある。表面の平坦化、半導体層の薄膜化には、例えば、ドライエッチング若しくはウエットエッチングの一方を用いたエッチング処理（エッチバック処理）、又はこれら双方を組み合わせたエッチング処理（エッチバック処理）を適用することができる。又は、特性のばらつきを誘起しない限度において、レーザ光の照射処理を用いても良い。

20

【 0067 】

なお、上記表面の平坦化処理や半導体層の薄膜化処理は、フラッシュランプ光 132 の照射後に行うことには限られない。例えば、フラッシュランプ光 132 の照射前に平坦化処理などを行ってもよい。この場合には、半導体層表面の凹凸や欠陥がある程度除去されるから、フラッシュランプによる欠陥の修復がより効果的なものとなる。また、フラッシュランプ光 132 の照射前及び照射後の両方に上記処理を適用しても良い。また、フラッシュランプ光 132 の照射と上記処理を交互に繰り返しても良い。このように、フラッシュランプ光の照射と上記の処理を組み合わせて用いることにより、半導体層表面の凹凸、欠陥等を著しく低減することができる。

30

【 0068 】

開示する発明の一態様では、フラッシュランプ光を用いて、非溶融で半導体層の欠陥を修復している。これにより、半導体層全面を一度に処理することが可能である。このため、レーザ光を用いる場合と比較して、生産性を飛躍的に向上させることができる。また、非溶融とすることにより、溶融領域と非溶融領域の発生に起因する結晶粒界などが生じないため、半導体層の面内ばらつきを低減し、半導体層の特性を良好且つ均一なものとすることができる。また、炉などを用いる熱平衡状態での加熱と比較して、極めて短時間に、効率的に処理を行うことができる。つまり、良好且つ均一な特性の大面積基板を極めて効率良く提供することができる。

40

【 0069 】

なお、非溶融により特性の良い半導体層の形成を実現できるのは、上記の半導体層として、単結晶半導体基板から分離される半導体層（準単結晶半導体層）を用いるためである。単結晶半導体基板から分離される半導体層（準単結晶半導体層）の基本的な構造は単結晶半導体と同様であり、欠陥が多いという点においてのみ、単結晶半導体とは異なると言える。つまり、欠陥を効果的に修復することができれば、非溶融の欠陥修復プロセスを用いる場合であっても、単結晶半導体と同様の極めて高い特性を得るのである。

【 0070 】

この欠陥低減という目的において、フラッシュランプ光を用いることは極めて好適である

50

。本発明におけるフラッシュランプ光の照射は非溶融の条件で行われるから、欠陥の修復には、熱的な効果のみでなく、光学的な効果が寄与しているものと考察される。すなわち、バンドギャップ光の吸収による局所的な結合の組み替えによって、欠陥の修復が実現されるのであろう。なお、レーザ光を照射する場合など、半導体層を溶融させる場合には、主として熱的な結合の組み替えが行われていると言える。また、いわゆる R T A (Rapid Thermal Anneal) を用いる場合も、輻射熱による熱的な寄与が大部分である。

【0071】

フラッシュランプ光は、その照射時間（パルス幅）を $10 \mu s$ 以上（好ましくは $10 \mu s$ 以上 $100 ms$ 以下、より好ましくは $100 \mu s$ 以上 $10 ms$ 以下）とすることができるから、欠陥に係る結合を組み替えるための時間としては十分であると言える。また、フラッシュランプからの光はいわゆる白色光であるため、単色光であるレーザ光を用いる場合と比較して、様々な種類の欠陥に作用する。すなわち、半導体層中にエネルギー準位の異なる欠陥が複数存在する場合であっても、効果的に光を吸収させて、結合の組み替えを誘起し、欠陥を修復させることができる。さらに、いわゆる白色光を用いることにより、膜厚に大きく依存せずに欠陥の回復を行うことができるため、その膜厚にかかわらず良好な半導体層を得ることができる。

10

【0072】

さらに、フラッシュランプ光は、その照射時間が通常のランプ光と比較して十分に短いから、ベース基板に与える熱量を十分に低減することができる。これにより、ベース基板の溶融等に起因して生じる不具合を十分に低減することができる。なお、通常のランプ光の照射時間は $0.5 s$ 以上である。

20

【0073】

なお、レーザ光を照射する場合など、半導体層の溶融が必要なプロセスにおいては、その最適なパワー密度の範囲が狭いことが問題となるが、開示する発明の一態様では半導体層を溶融させる必要がないため、最適なパワー密度の範囲が広く、半導体基板の作製プロセスにおいて極めて有利である。

【0074】

（実施の形態 2）

本実施の形態では、実施の形態 1 において示した半導体基板の製造方法の変形例について説明する。具体的には、エッティングによる平坦化処理を適用する場合について、図 3 及び 4 を用いて説明する。なお、本実施の形態に示す半導体基板の製造工程の多くの部分は実施の形態 1 と共通である。よって、以下では実施の形態 1 と重複する部分の説明は省略し、主として相違点についての説明を行うものとする。

30

【0075】

初めに、図 3 に示す方法について説明する。

【0076】

まず、実施の形態 1 などに示した方法に従ってベース基板 100 と基板 140 とを貼り合わせた後に、基板 140 を絶縁層 116 及び半導体層 118 と、単結晶半導体基板 142 とに分離する。これにより、ベース基板 100 上に半導体層 118 を有する半導体基板が形成される（図 3 (A) 参照）。なお、図 3 (A) の構成に至るまでの工程については実施の形態 1 を参照することができるため、詳細な説明は省略する。なお、上記の半導体基板は、ベース基板 100 上に、絶縁層 116、半導体層 118 が順に積層された構成となっている。

40

【0077】

次に、半導体層 118 にフラッシュランプ光 132 を照射する。より具体的には、半導体層 118 の全面にフラッシュランプ光 132 を照射する（図 3 (B) 参照）。この際、フラッシュランプ光の光強度は、半導体層 118 を溶融させない程度（又は、半導体層表面の平坦性を変化させない程度）とする。また、上記フラッシュランプ光の照射時間（パルス幅）は、 $10 \mu s$ 以上（好ましくは $10 \mu s$ 以上 $100 ms$ 以下、より好ましくは 10

50

$0 \mu s$ 以上 $10 ms$ 以下) とする。また、フラッシュランプ光 132 を照射する際のベース基板 100 の温度は、300 以上 (より好ましくは 500 以上) に保つておくと良い。これにより、欠陥の修復を効果的に行うことができる。

【0078】

フラッシュランプ光 132 は、例えば、可視域 (少なくとも $400 nm$ 以上 $700 nm$ 以下) において連続的なスペクトルを有する光 (いわゆる白色光) であることが好ましい。このようなフラッシュランプ光を用いることで、半導体層 118 が厚い場合であっても、十分な深さにまでフラッシュランプ光 132 を到達させることができる。つまり、欠陥の修復を良好に行うことができる。

【0079】

フラッシュランプ光 132 の照射に係るその他の条件については、実施の形態 1 を参照すれば良いため、ここでは省略する。

【0080】

以上のように、フラッシュランプ光 132 を半導体層 118 に照射することで、欠陥が修復された半導体層 120 を有する半導体基板 150 を得ることができる (図 3 (C) 参照)。なお、半導体層 120 は、欠陥が修復されたことにより、単結晶半導体に近い状態となっている。

【0081】

次に、半導体層 120 の平坦化処理を行う。具体的には、例えば、ドライエッチング若しくはウエットエッチングの一方を用いたエッチング処理 (エッチバック処理)、又はこれら双方を組み合わせたエッチング処理 (エッチバック処理) を適用することができる。ドライエッチング処理としては、例えば、エッチングガスとして、塩化硼素、塩化珪素、四塩化炭素などの塩化物ガスや、弗化硫黄、弗化窒素などの弗化物ガス、塩素ガス、酸素ガスなどを用いるエッチング処理を適用することができる。ウエットエッチング処理としては、エッチング液として、例えば、水酸化テトラメチルアンモニウム (tetramethylammonium hydroxide、略称; TMAH) 溶液等を用いるエッチング処理を適用することができる。

【0082】

上述のように、フラッシュランプ光の照射とエッチング処理とを組み合わせて用いることにより、半導体層の欠陥を著しく低減し、かつ半導体層の表面凹凸を十分に低減した半導体層 160 を有する半導体基板 152 を得ることができる (図 3 (D) 参照)。

【0083】

次に、図 4 に示す方法について説明する。

【0084】

まず、上記と同様の方法によって、ベース基板 100 上に半導体層 118 を有する半導体基板を形成する (図 4 (A) 参照)。該半導体基板は、ベース基板 100 上に、絶縁層 116、半導体層 118 が順に積層された構成となっている。

【0085】

次に、半導体層 118 の平坦化処理を行う。具体的には、例えば、ドライエッチング若しくはウエットエッチングの一方を用いたエッチング処理 (エッチバック処理)、又はこれら双方を組み合わせたエッチング処理 (エッチバック処理) を適用することができる。ドライエッチング処理としては、例えば、エッチングガスとして、塩化硼素、塩化珪素、四塩化炭素などの塩化物ガスや、弗化硫黄、弗化窒素などの弗化物ガス、塩素ガス、酸素ガスなどを用いるエッチング処理を適用することができる。ウエットエッチング処理としては、エッチング液として、例えば、水酸化テトラメチルアンモニウム (tetramethylammonium hydroxide、略称; TMAH) 溶液等を用いるエッチング処理を適用することができる。

【0086】

このように、半導体層 118 にエッチング処理を施すことにより、半導体層の表面凹凸を十分に低減した半導体層 126 を得ることができる (図 4 (B) 参照)。

10

20

30

40

50

【 0 0 8 7 】

次に、エッティング処理によって平坦化された半導体層 126 にフラッシュランプ光 132 を照射する（図 4（C）参照）。この際、フラッシュランプ光の光強度は、半導体層 126 を溶融させない程度（又は、半導体層表面の平坦性を変化させない程度）とする。また、上記フラッシュランプ光の照射時間（パルス幅）は、 $10 \mu s$ 以上（好ましくは $10 \mu s$ 以上 $100 ms$ 以下、より好ましくは $100 \mu s$ 以上 $10 ms$ 以下）とする。また、フラッシュランプ光 132 を照射する際のベース基板 100 の温度は、 300 以上（より好ましくは 500 以上）に保っておくと良い。これにより、欠陥の修復を効果的に行うことができる。

【 0 0 8 8 】

フラッシュランプ光 132 は、例えば、可視域（少なくとも $400 nm$ 以上 $700 nm$ 以下）において連続的なスペクトルを有する光（いわゆる白色光）であることが好ましい。このようなフラッシュランプ光を用いることで、半導体層 126 が厚い場合であっても、十分な深さにまでフラッシュランプ光 132 を到達させることができる。つまり、欠陥の修復を良好に行うことができる。

【 0 0 8 9 】

フラッシュランプ光 132 の照射に係るその他の条件については、実施の形態 1 を参照すれば良いため、ここでは省略する。

【 0 0 9 0 】

以上のように、フラッシュランプ光 132 を半導体層 126 に照射することで、欠陥が修復された半導体層 160 を有する半導体基板 152 を得ることができる（図 4（D）参照）。なお、図 4 に示す方法においては、エッティング処理を施した後にフラッシュランプ光 132 を照射している。これにより、半導体層表面の凹凸や欠陥をある程度低減することができるから、フラッシュランプによる欠陥の修復をより効果的に行うことができる。ここで、半導体層 160 は、欠陥が修復されたことにより、単結晶半導体に近い状態となっている。

【 0 0 9 1 】

本実施の形態は、実施の形態 1 と適宜組み合わせて用いることができる。

【 0 0 9 2 】**（実施の形態 3）**

本実施の形態では、本発明の半導体基板の作製方法の別の一例について、図 5 及び 6 を参照して説明する。なお、本実施の形態に示す半導体基板の製造工程の多くの部分は実施の形態 1 と共通である。よって、主として相違点についての説明を行うものとする。

【 0 0 9 3 】

はじめに、ベース基板 100 を用意する（図 5（A）参照）。ベース基板 100 の詳細については、実施の形態 1 を参照することができる。また、単結晶半導体基板 110 を用意する。単結晶半導体基板 110 の詳細についても実施の形態 1 を参照することができる。

【 0 0 9 4 】

次に、上記の単結晶半導体基板 110 に対して各種処理を施して、損傷領域 114、絶縁層 116 を形成する（図 5（B）参照）。各種処理の詳細については実施の形態 1 を参照すればよい。なお、損傷領域 114 はイオンが高濃度に含まれた領域であり、該領域において単結晶半導体基板 110 を分離することが可能になる。このため、損傷領域 114 が形成される深さにより、単結晶半導体基板 110 から分離される半導体層の厚さが決定されることになる。本実施の形態においては、損傷領域 114 を単結晶半導体基板 110 の表面から $50 nm$ 以上 $300 nm$ 以下の深さに形成する。また、単結晶半導体基板 110 に、損傷領域 114 及び絶縁層 116 が形成された構造を基板 140 と呼ぶこととする。

【 0 0 9 5 】

その後、上記のベース基板 100 と基板 140 とを貼り合わせる（図 5（C）参照）。そして、貼り合わせられたベース基板 100 及び基板 140 に対して加熱処理を施して、貼り合わせを強化する。詳細については、実施の形態 1 を参照することができる。

10

20

30

40

50

【 0 0 9 6 】

次に、基板 140 を、損傷領域 114 にて、半導体層 118 と単結晶半導体基板 142 とに分離する（図 5（D）参照）。基板 140 の分離は、加熱処理により行う。詳細については実施の形態 1 を参照することができる。

【 0 0 9 7 】

上述のようにして形成された半導体層 118 には、イオン照射工程や分離工程による欠陥が存在する。このように半導体層 118 に欠陥が多い状態では、単結晶半導体としての特性を発揮することができない。そのため、半導体層 118 の欠陥低減処理を行う。

【 0 0 9 8 】

本実施の形態において、半導体層 118 の欠陥低減は、半導体層 118 にフラッシュランプ光 132 を照射することで実現される。より具体的には、半導体層 118 の全面にフラッシュランプ光 132 を照射する（図 5（E）参照）。この際、フラッシュランプ光の光強度は、半導体層 118 を溶融させない程度（又は、半導体層表面の平坦性を変化させない程度）とする。なお、フラッシュランプ光の最適な光強度は半導体層 118 の厚さなどによって異なるから、適宜設定することが好ましい。上記フラッシュランプ光の照射時間（パルス幅）は、 $10 \mu s$ 以上（好ましくは $10 \mu s$ 以上 $100 ms$ 以下、より好ましくは $100 \mu s$ 以上 $10 ms$ 以下）とする。また、フラッシュランプ光 132 を照射する際のベース基板 100 の温度は、 300 以上（より好ましくは 500 以上）に保つておくと良い。これにより、欠陥の修復を効果的に行うことができる。

【 0 0 9 9 】

フラッシュランプ光 132 は、例えば、可視域（少なくとも $400 nm$ 以上 $700 nm$ 以下）において連続的なスペクトルを有する光（いわゆる白色光）であることが好ましい。このようなフラッシュランプ光を用いることで、半導体層 118 が厚い場合であっても、十分な深さにまでフラッシュランプ光 132 を到達させることができる。つまり、欠陥の修復を良好に行うことができる。

【 0 1 0 0 】

なお、フラッシュランプ光 132 の照射は、真空又は減圧雰囲気で行うことが好ましいが、これに限られない。フラッシュランプ光 132 を照射する場合には、レーザ光を照射する場合とは異なり、半導体層 118 は溶融しない。このため、レーザ光を用いる場合ほど表面酸化などの問題は深刻ではなく、真空又は減圧雰囲気以外であっても、十分に良好な半導体層が得られる。この点においても、フラッシュランプ光 132 を用いる方法は、レーザ光を用いる方法と比較して有利であると言える。

【 0 1 0 1 】

もちろん、大気雰囲気や、その他の雰囲気においてフラッシュランプ光 132 を照射しても良い。例えば、窒素やアルゴンのような不活性雰囲気でフラッシュランプ光 132 を照射することもできる。不活性雰囲気中でフラッシュランプ光 132 を照射するには、気密性のあるチャンバー内でフラッシュランプ光 132 を照射し、このチャンバー内の雰囲気を制御すればよい。

【 0 1 0 2 】

上記のフラッシュランプ光の光源であるフラッシュランプについて特に限定はないが、例えば、キセノンランプ、ハロゲンランプ、高圧 UV ランプ、超高圧 UV ランプなどを用いることができる。特に、キセノンランプ（キセノンフラッシュランプ）は、大光量の繰り返し発光が容易であることから、本発明には極めて適していると言える。なお、図 5（E）においては、複数のフラッシュランプを平行に配置して、そのそれぞれに反射板を設ける例を示しているが、フラッシュランプ（及び反射板）の配置や構成はこれに限定されない。また、フラッシュランプの数や大きさについても、適宜設定することができる。

【 0 1 0 3 】

以上のように、フラッシュランプ光 132 を半導体層 118 に照射することで、欠陥が修復された半導体層 120 を有する半導体基板を得ることができる。なお、半導体層 120 は、欠陥が修復されたことにより、単結晶半導体に近い状態となっている。

10

20

30

40

50

【0104】

なお、上述のようにフラッシュランプ光132を照射した後には、表面の平坦化処理などを行っても良い。これにより、作製される半導体素子の特性を一層向上させることが可能である。表面の平坦化などには、例えば、ドライエッチング若しくはウエットエッチングの一方を用いたエッチング処理（エッチバック処理）、又はこれら双方を組み合わせたエッチング処理（エッチバック処理）を適用することができる。又は、特性のばらつきを誘起しない限度において、レーザ光の照射処理を用いても良い。

【0105】

次に、半導体層120上に半導体層122Aをエピタキシャル成長（気相成長、気相エピタキシャル成長）させる（図6（A）参照）。すなわち、半導体層122Aは、半導体層120の結晶性の影響を受けた半導体層である。ここで、半導体層122Aは、半導体層120に合わせて材料を選択し、形成すればよい。半導体層122Aとしてシリコン層を形成する場合には、例えば、シラン系ガス（代表的にはシラン）と水素ガスとの混合ガスを原料として、プラズマCVD法により形成することができる。また、半導体層122Aは、5nm以上500nm以下、好ましくは10nm以上100nm以下程度の厚さとなるように形成する。

10

【0106】

上記原料ガスは、シラン系ガスに対する水素ガスの流量比を50倍以上（好ましくは100倍以上）とする混合ガスである。例えば、シラン（SiH₄）を4sccm、水素を400sccmで混合させて用いれば良い。水素ガスの流量を高めることにより、結晶性の高い半導体層を形成することができる。これにより、半導体層中の水素含有量を低減することができる。

20

【0107】

なお、シラン系ガスとしては、上記のシランを用いることに限定されず、ジシラン（Si₂H₆）その他を用いても良い。また、上記の原料ガスには、希ガスを添加してもよい。

【0108】

プラズマCVD法を用いて半導体層122Aを形成する際のその他の条件は、周波数が10MHz乃至200MHz、電力が5W以上50W以下、チャンバー内圧力が10Pa以上10³Pa以下、電極間隔（平行平板型の場合）が15mm以上30mm以下、ベース基板100の温度が200以上400以下であり、代表的には、それぞれ、60MHz、15W、100Pa、20mm、280である。なお、上記の成膜条件は一例に過ぎず、開示する発明の一態様がこれに限定して解釈されるものではない。ここで重要な点は、半導体層122Aとして結晶性の高い半導体層（又は水素濃度が低い半導体層、水素含有量が小さい半導体層）を形成することであるから、この目的を達成することができれば、どのような形成方法で半導体層122Aを形成しても構わない。

30

【0109】

なお、半導体層122Aのエピタキシャル成長を行う前に、半導体層120表面に形成されている自然酸化層などは除去しておくことが好ましい。これは、半導体層120の表面に酸化層が存在する場合には、半導体層120の結晶性を受けたエピタキシャル成長を行せることができず、半導体層122Aの結晶性が低下してしまうためである。ここで、上記の酸化層の除去は、フッ酸系の薬液などを用いて行うことができる。

40

【0110】

次に、半導体層122A上に半導体層122Bを形成する（図6（B）参照）。ここで、半導体層122Bは、半導体層122Aに合わせて材料を選択し、形成する。また、半導体層122Bは、200nm以上2μm以下（好ましくは400nm以上1μm以下）の厚さとなるように形成する。この場合においても、半導体層122A表面に形成されている酸化層は除去しておくことが好ましい。

【0111】

半導体層122Bは、半導体層122Aと比較して結晶性が低い半導体層とする。または、半導体層122Bは、半導体層122Aと比較して水素濃度が高い半導体層（水素含有

50

量が大きい半導体層)とする。このような半導体層122Bとしては、例えば、非晶質半導体層を形成すればよい。

【0112】

半導体層122Bの形成方法は任意であるが、少なくとも半導体層122Aより成膜速度が高い条件で形成することが好ましい。例えば、シラン系ガス(代表的にはシラン)と水素ガスとの混合ガスを原料として、プラズマCVD法により半導体層122Bを形成する場合には、シラン系ガスに対する水素ガスの流量比を2倍以上20倍以下(好ましくは5倍以上15倍以下)とすればよい。また、周波数を10MHz乃至200MHz、電力を5W以上50W以下、チャンバー内圧力を10Pa以上 10^3 Pa以下、電極間隔(平行平板型の場合)を15mm以上30mm以下、ベース基板100の温度を200以上400以下とすると良い。代表的には、シラン(SiH₄)の流量を25scm、水素の流量を150scm、周波数を27MHz、電力を30W、圧力を66.6Pa、電極間隔を25mm、基板温度を280とする。なお、上記の成膜条件は一例に過ぎず、開示する発明の一態様はこれに限定して解釈されるものではない。10

【0113】

その後、熱処理を行い、固相エピタキシャル成長(固相成長)による半導体層124を形成する(図6(C)参照)。なお、半導体層122Aは半導体層124の下層領域124Aに対応し、半導体層122Bは半導体層124の上層領域124Bに対応する。

【0114】

上記の熱処理は、RTA(Rapid Thermal Anneal)、炉(ファーネス)、ミリ波加熱装置などの熱処理装置を用いて行うことができる。熱処理装置の加熱方式としては抵抗加熱式、ランプ加熱式、ガス加熱式、電磁波加熱式などが挙げられる。レーザビームの照射や、熱プラズマジェットの照射を行っても良い。20

【0115】

一般的に、炉は外熱式であり、チャンバー内と被処理物は熱的に平衡状態となる。一方、RTAは、被処理物に直接エネルギーを与えることで瞬間的な加熱(急速加熱)を行うものであり、チャンバー内と被処理物は熱的に非平衡状態である。RTA装置としては、ランプ加熱式のRTA(LRTA; Lamp Rapid Thermal Anneal)装置、加熱された気体を用いるガス加熱式のRTA(GRTA; Gas Rapid Thermal Anneal)装置、又はランプ加熱式とガス加熱式の両方を備えたRTA装置等が挙げられる。30

【0116】

RTA装置を用いる場合には、処理温度を500以上750以下、処理時間を0.5分以上10分以下とすることが好ましい。炉を用いる場合は、処理温度を500以上650以下、処理時間を1時間以上4時間以下とすることが好ましい。もちろん、処理温度や処理時間は上記のものに限定して解釈する必要はなく、ベース基板の耐熱温度などに応じて適宜設定することができる。

【0117】

以上により、半導体層120と半導体層124の積層構造が形成される。なお、結晶性が高い半導体層が不要である場合には、上記の熱処理工程を省略することもできる。また、上記の熱処理に変えて、非溶融の条件でフラッシュランプ光を照射してもよい。40

【0118】

本実施の形態では、気相成長により半導体層122A(結晶性が高い半導体層、水素濃度が低い半導体層)を形成した後、半導体層122B(結晶性が低い半導体層、水素濃度が高い半導体層)を厚く形成し、その後、固相成長を行うことで半導体層124を形成している。これにより、成膜速度を確保しつつ、半導体層間ににおける剥離の発生を抑制することができる。つまり、生産性良く、且つ、歩留まり良く、所定の厚さを有する単結晶半導体層を形成することができる。

【0119】

このように、半導体層120上に結晶性の高い半導体層122Aと結晶性の低い半導体層50

122Bの積層構造を形成し、その後固相成長させることで剥離の発生が低減されるのは、隣接する層同士の結晶性の差が小さくなることで、界面における原子同士の結合が強化され、密着性が高まることによると考えられる。

【0120】

なお、本実施の形態においては、半導体層120と結晶性が低い半導体層122Bとの間に結晶性が高い半導体層122Aを形成しているが、上述の理由を考えた場合、開示する発明の一態様をこれに限定して解釈する必要はない。つまり、半導体層120と結晶性が低い半導体層122Bとの間に、結晶性が異なる半導体層を複数設ける構成としても良い。例えば、半導体層（本実施の形態における半導体層120）上に、結晶性が高い半導体層を形成し、その上に結晶性がやや高い半導体層を形成し、その上に結晶性が低い半導体層を形成する、といったことも可能である。このような構成とすることで、密着性をより向上させることができる。10

【0121】

また、界面における密着力という観点からは、上記積層構造は、できるだけ大気などに触れないように形成することが好ましい。例えば、半導体層122Aと半導体層122Bを同一のチャンバー内で連続的に成膜すると良い。

【0122】

以上により、厚膜化された半導体層を有する半導体基板を作製することができる。なお、本実施の形態においては半導体層120の表面に平坦化処理を施していないため、半導体層124の表面は、半導体層120の表面の影響を強く受けたものとなっている。したがって、必要がある場合には、半導体層124の表面を平坦化しても良い。20

【0123】

また、本実施の形態では、ベース基板100上に絶縁層116を介して半導体層120及び半導体層124を形成する方法について説明しているが、本発明はこれに限定して解釈されるものではない。例えば、半導体層120の下部に各種の機能を持たせた層（以下、機能層と呼ぶ）を設けても良い。例えば、導電性材料を含む層や、不純物元素を含有する層（不純物元素を含有する半導体層）などを機能層として形成することができる。

【0124】

なお、本実施の形態においては、フラッシュランプ光132を照射して欠陥が低減された半導体層120を形成した後に、半導体層122A及び半導体層122Bを形成している。しかしながら、本発明はこれに限定して解釈されるものではない。例えば、半導体層118上に半導体層122A及び半導体層122Bを形成し、その後、フラッシュランプ光132を照射することも可能である。この場合であっても、半導体層118中の欠陥を十分に低減することができる。30

【0125】

本実施の形態は、実施の形態1又は2と適宜組み合わせて用いることができる。

【0126】

（実施の形態4）

本実施の形態では、フラッシュランプ光の照射例について、図7を参照して説明する。なお、本実施の形態に示す方法は一例に過ぎず、開示する発明の一態様が本実施の形態において示す方法に限定して解釈されるものではない。40

【0127】

はじめに、半導体層200に対して、フラッシュランプ光132の照射領域が大きい場合を示す（図7（A）参照）。この場合、フラッシュランプ光132は、半導体層200の全面を覆うように照射されることになる。このように、半導体層200の全面にフラッシュランプ光を照射することで、フラッシュランプ光の照射に係る時間を最小限に抑えることができる。すなわち、半導体基板を効率的に作製することができる。

【0128】

次に、半導体層200に対して、フラッシュランプ光132の照射領域が小さい場合を示す（図7（B）参照）。なお、図7（B）では、半導体層200を4つの領域に分けて、50

フラッシュランプ光 132 を照射する例について示している。また、フラッシュランプ光が半導体層 200 の全面に照射されるように、フラッシュランプ光の照射領域（A 乃至 D）は一部が重なるように設けられている。

【0129】

本発明では、フラッシュランプ光 132 を非溶融の条件で照射する。このため、レーザ光を照射する場合に問題となる単結晶半導体層の特性ばらつきが生じない。より具体的には、フラッシュランプ光の照射領域が重複する部分と、重複しない部分との比較において、その特性の差は極めて小さい。

【0130】

このように、フラッシュランプ光 132 を重複して照射する場合であっても、その特性の差を十分に小さくすることができるから、極めて均質な半導体層を有する半導体基板を提供することができる。特に、照射領域に重なりが生じるような大面積基板において、本発明の効果は著しい。10

【0131】

本実施の形態は、実施の形態 1 乃至 3 と適宜組み合わせて用いることができる。

【0132】

(実施の形態 5)

本実施の形態では、図 8 乃至 10 を参照して、上述の半導体基板を用いた半導体装置の作製方法について説明する。ここでは、半導体装置の一例として複数のトランジスタからなる半導体装置の作製方法について説明することとする。なお、以下において示すトランジスタを組み合わせて用いることで、様々な半導体装置を形成することができる。20

【0133】

初めに、実施の形態 2 に示す方法を用いて作製した半導体基板を用意する（図 8（A）参照）。なお、本実施の形態においては、実施の形態 2 に示す方法を用いて作製した半導体基板を用いて半導体装置を作製する方法について説明するが、開示する発明の一態様はこれに限定されない。実施の形態 1 などに示す方法を用いて作製した半導体基板を用いても良い。

【0134】

半導体層 1000（実施の形態 2 における半導体層 160 に対応）には、TFT のしきい値電圧を制御するために、硼素、アルミニウム、ガリウムなどの p 型不純物、又はリン、砒素などの n 型不純物を添加しても良い。不純物を添加する領域、および添加する不純物の種類は、適宜変更することができる。例えば、n チャネル型 TFT の形成領域には p 型不純物を添加し、p チャネル型 TFT の形成領域に n 型不純物を添加することができる。上述の不純物を添加する際には、ドーズ量が $1 \times 10^{15} / \text{cm}^2$ 以上 $1 \times 10^{17} / \text{cm}^2$ 以下程度となるように行えばよい。その後、半導体層 1000 を島状に分離して、半導体層 1002、及び半導体層 1004 を形成する（図 8（B）参照）。

【0135】

次に、半導体層 1002 と半導体層 1004 を覆うように、ゲート絶縁層 1006 を形成する（図 8（C）参照）。ここでは、プラズマ CVD 法を用いて、酸化珪素膜を単層で形成することとする。その他にも、酸化窒化珪素、窒化酸化珪素、窒化珪素、酸化ハフニウム、酸化アルミニウム、酸化タンタル等を含む膜を、単層構造又は積層構造で形成することによりゲート絶縁層 1006 としても良い。40

【0136】

プラズマ CVD 法以外の作製方法としては、スパッタリング法や、高密度プラズマ処理による酸化または窒化による方法が挙げられる。高密度プラズマ処理は、例えば、ヘリウム、アルゴン、クリプトン、キセノンなどの希ガスと、酸素、酸化窒素、アンモニア、窒素、水素などガスの混合ガスを用いて行う。この場合、プラズマの励起をマイクロ波の導入により行うことで、低電子温度で高密度のプラズマを生成することができる。このような高密度のプラズマで生成された酸素ラジカル（OH ラジカルを含む場合もある）や窒素ラジカル（NH ラジカルを含む場合もある）によって、半導体層の表面を酸化または窒化す50

ることにより、1 nm以上20 nm以下、望ましくは2 nm以上10 nm以下の絶縁層を半導体層に接するように形成する。

【0137】

上述した高密度プラズマ処理による半導体層の酸化または窒化は固相反応であるため、ゲート絶縁層1006と半導体層1002及び半導体層1004との界面準位密度をきわめて低くすることができる。また、高密度プラズマ処理により半導体層を直接酸化または窒化することで、形成される絶縁層の厚さのばらつきを抑えることが出来る。また、半導体層が結晶性を有するため、高密度プラズマ処理を用いて半導体層の表面を固相反応で酸化させる場合であっても、結晶粒界における不均一な酸化を抑え、均一性が良く、界面準位密度の低いゲート絶縁層を形成することができる。このように、高密度プラズマ処理により形成された絶縁層をトランジスタのゲート絶縁層の一部または全部に用いることで、特性のばらつきを抑制することができる。10

【0138】

他にも、半導体層1002と半導体層1004を熱酸化させることで、ゲート絶縁層1006を形成することができる。熱酸化を用いる場合には、耐熱性の高いベース基板を用いることが好ましい。

【0139】

なお、水素を含むゲート絶縁層1006を形成し、その後、350以上450以下の温度による加熱処理を行うことで、ゲート絶縁層1006中に含まれる水素を半導体層1002及び半導体層1004中に拡散させるようにしても良い。この場合、ゲート絶縁層1006として、プラズマCVD法を用いた窒化シリコン又は窒化酸化シリコンを用いることができる。なお、ゲート絶縁層1006の形成後、水素の拡散処理前のプロセス温度は350以下とする良い。このように、半導体層1002及び半導体層1004に水素を供給することで、半導体層1002中、半導体層1004中、ゲート絶縁層1006と半導体層1002の界面、及びゲート絶縁層1006と半導体層1004の界面における欠陥を効果的に低減することができる。20

【0140】

次に、ゲート絶縁層1006上に導電層を形成した後、該導電層を所定の形状に加工（パターニング）することで、半導体層1002と半導体層1004の上方に電極1008を形成する（図8（D）参照）。導電層の形成にはCVD法、スピッタリング法等を用いることができる。導電層は、タンタル（Ta）、タンクステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、銅（Cu）、クロム（Cr）、ニオブ（Nb）等の材料を用いて形成することができる。また、上記金属を主成分とする合金材料を用いても良いし、上記金属を含む化合物を用いても良い。または、半導体に導電性を付与する不純物元素をドーピングした多結晶珪素など、半導体材料を用いて形成しても良い。30

【0141】

本実施の形態では電極1008を単層の導電層で形成しているが、開示する発明の一態様に係る半導体装置は該構成に限定されない。電極1008は積層された複数の導電層で形成されていても良い。2層構造とする場合には、例えば、モリブデン膜、チタン膜、窒化チタン膜等を下層に用い、上層にはアルミニウム膜などを用いればよい。3層構造の場合には、モリブデン膜とアルミニウム膜とモリブデン膜の積層構造や、チタン膜とアルミニウム膜とチタン膜の積層構造などを採用するとよい。40

【0142】

なお、電極1008を形成する際に用いるマスクは、酸化珪素や窒化酸化珪素等の材料を用いて形成してもよい。この場合、酸化珪素膜や窒化酸化珪素膜等をパターニングしてマスクを形成する工程が加わるが、レジスト材料と比較して、エッチング時におけるマスクの膜減りが少ないため、より正確な形状の電極1008を形成することができる。また、マスクを用いずに、液滴吐出法を用いて選択的に電極1008を形成しても良い。ここで、液滴吐出法とは、所定の組成物を含む液滴を吐出または噴出することで所定のパターンを形成する方法を意味し、インクジェット法などがその範疇に含まれる。50

【0143】

また、ICP (Inductively Coupled Plasma: 誘導結合型プラズマ) エッチング法を用い、エッチング条件 (コイル型の電極層に印加される電力量、基板側の電極層に印加される電力量、基板側の電極温度等) を適宜調節し、所望のテーパー形状を有するように導電層をエッチングすることで、電極1008を形成することもできる。また、テーパー形状は、マスクの形状によって制御することもできる。なお、エッチング用ガスとしては、塩素、塩化硼素、塩化珪素もしくは四塩化炭素などの塩素系ガス、四弗化炭素、弗化硫黄もしくは弗化窒素などのフッ素系ガス又は酸素などを適宜用いることができる。

【0144】

次に、電極1008をマスクとして、一導電型を付与する不純物元素を半導体層1002、半導体層1004に添加する (図9(A)参照)。本実施の形態では、半導体層1002にn型を付与する不純物元素 (例えばリンまたはヒ素) を、半導体層1004にp型を付与する不純物元素 (例えばボロン) を添加する。なお、n型を付与する不純物元素を半導体層1002に添加する際には、p型の不純物が添加される半導体層1004はマスク等で覆い、n型を付与する不純物元素の添加が選択的に行われるようになる。また、p型を付与する不純物元素を半導体層1004に添加する際には、n型の不純物が添加される半導体層1002はマスク等で覆い、p型を付与する不純物元素の添加が選択的に行われるようになる。又は、半導体層1002及び半導体層1004に、p型を付与する不純物元素又はn型を付与する不純物元素の一方を添加した後、一方の半導体層のみに、より高い濃度でp型を付与する不純物元素又はn型を付与する不純物元素の他方を添加するようにもよい。上記不純物の添加により、半導体層1002に不純物領域1010、半導体層1004に不純物領域1012が形成される。

10

【0145】

次に、電極1008の側面にサイドウォール1014を形成する (図9(B)参照)。サイドウォール1014は、例えば、ゲート絶縁層1006及び電極1008を覆うように新たに絶縁層を形成し、垂直方向を主体とした異方性エッチングにより、該絶縁層を部分的にエッチングすることで形成することができる。なお、上記の異方性エッチングにより、ゲート絶縁層1006を部分的にエッチングしてもよい。サイドウォール1014を形成するための絶縁層としては、プラズマCVD法やスパッタリング法等により、珪素、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、有機材料などを含む膜を、単層構造又は積層構造で形成すれば良い。本実施の形態では、膜厚100nmの酸化珪素膜をプラズマCVD法によって形成する。また、エッチングガスとしては、CHF₃とヘリウムの混合ガスを用いることができる。なお、サイドウォール1014を形成する工程は、これらに限定されるものではない。

20

【0146】

次に、ゲート絶縁層1006、電極1008及びサイドウォール1014をマスクとして、半導体層1002、半導体層1004に一導電型を付与する不純物元素を添加する (図9(C)参照)。なお、半導体層1002、半導体層1004には、それぞれ先の工程で添加した不純物元素と同じ導電型の不純物元素をより高い濃度で添加する。なお、n型を付与する不純物元素を半導体層1002に添加する際には、p型の不純物が添加される半導体層1004はマスク等で覆い、n型を付与する不純物元素の添加が選択的に行われるようになる。また、p型を付与する不純物元素を半導体層1004に添加する際には、n型の不純物が添加される半導体層1002はマスク等で覆い、p型を付与する不純物元素の添加が選択的に行われるようになる。

30

【0147】

上記不純物元素の添加により、半導体層1002に、一対の高濃度不純物領域1016と、一対の低濃度不純物領域1018と、チャネル形成領域1020とが形成される。また、上記不純物元素の添加により、半導体層1004に、一対の高濃度不純物領域1022と、一対の低濃度不純物領域1024と、チャネル形成領域1026とが形成される。高

40

50

濃度不純物領域 1016、高濃度不純物領域 1022 はソース又はドレインとして機能し、低濃度不純物領域 1018、低濃度不純物領域 1024 は LDD (Lightly Doped Drain) 領域として機能する。

【0148】

なお、半導体層 1002 上に形成されたサイドウォール 1014 と、半導体層 1004 上に形成されたサイドウォール 1014 は、キャリアが移動する方向（いわゆるチャネル長に平行な方向）の長さが同じになるように形成しても良いが、異なるように形成しても良い。p チャネル型トランジスタとなる半導体層 1004 上のサイドウォール 1014 の長さは、n チャネル型トランジスタとなる半導体層 1002 上のサイドウォール 1014 の長さよりも大きくすると良い。なぜならば、p チャネル型トランジスタにおいてソース及びドレインを形成するために注入されるボロンは拡散しやすく、短チャネル効果を誘起しやすいためである。p チャネル型トランジスタにおいて、サイドウォール 1014 のキャリアが移動する方向の長さをより大きくすることで、ソース及びドレインに高濃度のボロンを添加することが可能となり、ソース及びドレインを低抵抗化することができる。10

【0149】

ソース及びドレインをさらに低抵抗化するために、半導体層 1002 及び半導体層 1004 の一部をシリサイド化したシリサイド層を形成しても良い。シリサイド化は、半導体層に金属を接触させ、加熱処理（例えば、GRTA 法、LRTA 法等）により、半導体層中の珪素と金属とを反応させて行う。シリサイド層としては、コバルトシリサイド又はニッケルシリサイドを用いれば良い。半導体層 1002 や半導体層 1004 が薄い場合には、半導体層 1002、半導体層 1004 の底部までシリサイド反応を進めて良い。シリサイド化に用いることができる金属材料としては、チタン (Ti)、ニッケル (Ni)、タンゲステン (W)、モリブデン (Mo)、コバルト (Co)、ジルコニウム (Zr)、Hf (ハフニウム)、タンタル (Ta)、バナジウム (V)、ネオジム (Nb)、クロム (Cr)、白金 (Pt)、パラジウム (Pd) 等が挙げられる。また、レーザ光の照射などによってもシリサイド層を形成することができる。20

【0150】

上述の工程により、n チャネル型トランジスタ 1028 及び p チャネル型トランジスタ 1030 が形成される。なお、図 9 (C) に示す段階では、ソース電極又はドレイン電極として機能する導電層は形成されていないが、これらのソース電極又はドレイン電極として機能する導電層を含めてトランジスタと呼ぶこともある。30

【0151】

次に、n チャネル型トランジスタ 1028、p チャネル型トランジスタ 1030 を覆うように絶縁層 1032 を形成する（図 9 (D) 参照）。絶縁層 1032 は必ずしも設ける必要はないが、絶縁層 1032 を形成することで、アルカリ金属やアルカリ土類金属などの不純物が n チャネル型トランジスタ 1028、p チャネル型トランジスタ 1030 に侵入することを防止できる。具体的には、絶縁層 1032 を、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、窒化アルミニウム、酸化アルミニウムなどの材料を用いて形成するのが望ましい。本実施の形態では、膜厚 600 nm 程度の窒化酸化珪素膜を、絶縁層 1032 として用いる。この場合、上述の水素化の工程は、該窒化酸化珪素膜形成後に行つても良い。なお、本実施の形態においては、絶縁層 1032 を単層構造としているが、積層構造としても良いことはいうまでもない。例えば、2 層構造とする場合には、酸化窒化珪素膜と窒化酸化珪素膜との積層構造とすることができる。40

【0152】

次に、n チャネル型トランジスタ 1028、p チャネル型トランジスタ 1030 を覆うように、絶縁層 1032 上に絶縁層 1034 を形成する。絶縁層 1034 は、ポリイミド、アクリル、ベンゾシクロブテン、ポリアミド、エポキシ等の、耐熱性を有する有機材料を用いて形成するとよい。また、上記有機材料の他に、低誘電率材料 (low-k 材料)、シロキサン系樹脂、酸化珪素、窒化珪素、酸化窒化珪素、窒化酸化珪素、PSG (リンガラス)、BPSG (リンボロンガラス)、アルミナ等を用いることもできる。ここで、シ50

ロキサン系樹脂とは、シロキサン系材料を出発材料として形成された Si - O - Si 結合を含む樹脂に相当する。シロキサン系樹脂は、置換基に水素の他、フッ素、アルキル基、芳香族炭化水素から選ばれる一を有していても良い。なお、これらの材料で形成される絶縁層を複数積層させることで、絶縁層 1034 を形成しても良い。

【0153】

絶縁層 1034 の形成には、その材料に応じて、CVD 法、スパッタ法、SOG 法、スピノコート、ディップ、スプレー塗布、液滴吐出法（インクジェット法、スクリーン印刷、オフセット印刷等）、ドクターナイフ、ロールコーラー、カーテンコーラー、ナイフコーラー等を用いることができる。

【0154】

次に、半導体層 1002 と半導体層 1004 の一部が露出するように絶縁層 1032 及び絶縁層 1034 にコンタクトホールを形成する。そして、該コンタクトホールを介して半導体層 1002 と半導体層 1004 に接する導電層 1036、導電層 1038 を形成する（図 10 (A) 参照）。導電層 1036 及び導電層 1038 は、トランジスタのソース電極又はドレイン電極として機能する。なお、本実施の形態においては、コンタクトホール開口時のエッチングに用いるガスとして CHF₃ と He の混合ガスを用いたが、これに限定されるものではない。

【0155】

導電層 1036、導電層 1038 は、CVD 法やスパッタリング法等により形成することができる。具体的には、導電層 1036、導電層 1038 として、アルミニウム (Al)、タンゲステン (W)、チタン (Ti)、タンタル (Ta)、モリブデン (Mo)、ニッケル (Ni)、白金 (Pt)、銅 (Cu)、金 (Au)、銀 (Ag)、マンガン (Mn)、ネオジム (Nd)、炭素 (C)、珪素 (Si) 等を用いることができる。また、上記材料を主成分とする合金を用いても良いし、上記材料を含む化合物を用いても良い。また、導電層 1036、導電層 1038 は、単層構造としても良いし、積層構造としても良い。

【0156】

アルミニウムを主成分とする合金の例としては、アルミニウムを主成分として、ニッケルを含むものを挙げることができる。また、アルミニウムを主成分とし、ニッケルと、炭素または珪素の一方または両方を含むものを挙げることができる。アルミニウムやアルミニウムシリコン (Al-Si) は抵抗値が低く、安価であるため、導電層 1036、導電層 1038 を形成する材料として適している。特に、アルミニウムシリコンは、パターニングの際のレジストベークによるヒロックの発生を抑制することができるため好ましい。また、珪素の代わりに、アルミニウムに 0.5% 程度の Cu を混入させた材料を用いても良い。

【0157】

導電層 1036、導電層 1038 を積層構造とする場合には、例えば、バリア膜とアルミニウムシリコン膜とバリア膜の積層構造、バリア膜とアルミニウムシリコン膜と窒化チタン膜とバリア膜の積層構造などを採用するとよい。なお、バリア膜とは、チタンまたはチタンの窒化物、モリブデンまたはモリブデンの窒化物などを用いて形成された膜である。バリア膜の間にアルミニウム膜やアルミニウムシリコン膜を挟むように導電層を形成すると、アルミニウムやアルミニウムシリコンのヒロックの発生をより一層防止することができる。また、還元性の高い元素であるチタンを用いてバリア膜を形成すると、半導体層 1002 と半導体層 1004 上に薄い酸化膜が形成されていたとしても、バリア膜に含まれるチタンが該酸化膜を還元し、導電層 1036 と半導体層 1002、及び導電層 1038 と半導体層 1004 のコンタクトを良好なものとすることができます。また、バリア膜を複数積層するようにして用いても良い。その場合、例えば、導電層 1036、導電層 1038 を、下層からチタン、窒化チタン、アルミニウムシリコン、チタン、窒化チタンのように、5 層構造又はそれ以上の積層構造とすることもできる。

【0158】

また、導電層 1036、導電層 1038 として、WF₆ ガスと SiH₄ ガスから化学気相

10

20

30

40

50

成長法で形成したタングステンシリサイドを用いても良い。また、WF₆を水素還元して形成したタングステンを、導電層1036、導電層1038として用いても良い。

【0159】

なお、導電層1036はnチャネル型トランジスタ1028の高濃度不純物領域1016に接続されている。導電層1038はpチャネル型トランジスタ1030の高濃度不純物領域1022に接続されている。

【0160】

図10(B)に、図10(A)に示したnチャネル型トランジスタ1028及びpチャネル型トランジスタ1030の平面図を示す。ここで、図10(A)は、図10(B)のM-Nにおける断面に対応している。ただし、図10(B)においては、簡単のため、導電層1036、導電層1038、絶縁層1032、絶縁層1034等を省略している。
10

【0161】

なお、本実施の形態においては、nチャネル型トランジスタ1028とpチャネル型トランジスタ1030が、それぞれゲート電極として機能する電極1008を1つずつ有する場合を例示しているが、開示する発明の一態様は該構成に限定されない。開示する発明の一態様によって作製されるトランジスタは、例えば、ゲート電極として機能する電極を複数有し、なおかつ該複数の電極が電気的に接続されているマルチゲート構造を有しても良い。

【0162】

本実施の形態では、エッティング処理及びフラッシュランプ光の照射処理を経た半導体基板を用いている。これによって、高速動作が可能で、サブスレッショルド値が低く、電界効果移動度が高く、低電圧で駆動可能なトランジスタを低いコストで作製することができる。
20

【0163】

本実施の形態は、実施の形態1乃至4と適宜組み合わせて用いることができる。

【実施例1】

【0164】

開示する発明の一態様に係る方法を用いてガラス基板上に形成されたシリコン層の特性を調査した。以下、図11を用いて説明する。

【0165】

まず、上記実施の形態において説明した方法を用いて、ガラス基板上にシリコン層を形成した。本実施例では、厚さ0.7mmのガラス基板上に厚さ120nmのシリコン層を形成し、その後、上記シリコン層に、フラッシュランプ光を照射した。なお、フラッシュランプ光を照射する際のガラス基板の温度は約500であった。
30

【0166】

上記試料に関して、フラッシュランプ光の光強度を変化させたときのラマンスペクトルを観察した。より詳細には、ラマンスペクトルにおけるピーク(ラマンピークとも呼ぶ)のフラッシュランプ光強度依存性(図11(A)参照)とラマンピークの半値全幅のフラッシュランプ光強度依存性(図11(B)参照)を観察した。図11(A)において、横軸はランプパワー(任意単位)であり、縦軸はラマンピークのピーク波数(cm⁻¹)である。また、図11(B)において、横軸はランプパワー(任意単位)であり、縦軸はラマンピークの半値全幅(cm⁻¹)である。ここで、図11(A)の横軸と、図11(B)の横軸は対応している。
40

【0167】

図11(A)より、ランプパワーが9の時のラマンピーク波数の平均値は519.5cm⁻¹乃至519.6cm⁻¹であり、単結晶シリコンに近い値となっている。なお、単結晶シリコンのラマンピーク波数は約520cm⁻¹である。ラマンスペクトルは、入射光に対する散乱光(ラマン散乱光)の波数ずれを測定するものであり、該波数ずれは原子間の振動エネルギーに対応するから、ラマンピークの波数が単結晶シリコンに近づくということは、単結晶シリコンと同様の結合状態が増加しているということになる。つまり、フ
50

ラッシュランプ光を適切な光強度で照射したシリコン層の特性は、単結晶シリコンにより近づくと言える。

【0168】

また、図11(B)より、ランプパワーが9以上の場合には、ラマンスペクトルの半値全幅が 5 cm^{-1} 以下程度となっている。半値全幅が小さいということは、原子間結合の多くが同じ状態にあることを意味するから、フラッシュランプ光を照射したシリコン層は、より単結晶的な特性になっているといえる。一方で、フラッシュランプ光の照射を行わないシリコン層では半値全幅が大きく、原子間結合の状態にはらつきがある。つまり、単結晶シリコンと比較した場合には、結晶性が低い状態であるといえる。

【0169】

以上をまとめると、フラッシュランプ光を適切な強度で照射した場合には、ラマンピークの波数が 519.2 cm^{-1} 以上 520 cm^{-1} 以下程度、ラマンピークの半値全幅は 5 cm^{-1} 以下程度になることが分かった。

【0170】

本実施例は、実施の形態1乃至5と適宜組み合わせて用いることができる。

【実施例2】

【0171】

開示する発明の一態様であるフラッシュランプ光の照射によって、半導体層が溶融しないことを確認した。具体的には、フラッシュランプ光の照射前後における、半導体層の表面凹凸を観察した。以下、図12及び13を用いて説明する。なお、本実施例では実施例1で用いた試料と同じ試料を用いた。

【0172】

まず、フラッシュランプ光を照射する前のシリコン層の表面凹凸の様子を観察した。具体的には、ランダムに選択した3つの領域(No.01、No.02、No.03)において、原子間力顯微鏡(AFM)による表面凹凸の観察を行った(図12(A)参照)。表面凹凸の評価は、Ra(算術平均粗さ)、P-V(最大高低差)、Rms(二乗平均平方根粗さ)を用いて行っている(図12(B)参照)。

【0173】

その後、フラッシュランプ光を照射した後のシリコン層の表面凹凸の様子を観察した。具体的には、ランダムに選択した4つの領域(No.04、No.05、No.06、No.07)についての観察を行った(図13(A)参照)。表面凹凸の評価は、Ra(算術平均粗さ)、P-V(最大高低差)、Rms(二乗平均平方根粗さ)を用いて行っている(図13(B)参照)。なお、シリコン層に照射したフラッシュランプ光の強度は、実施例1におけるランプパワー9に対応する強度であった。

【0174】

図12(B)及び図13(B)から分かるように、フラッシュランプ光の照射前後において、Ra(算術平均粗さ)、P-V(最大高低差)、Rms(二乗平均平方根粗さ)のいずれも大きな相違は見られない。一方で、パルスレーザ光を照射して溶融させたシリコン層の表面は、Raで1nm乃至3nm程度、P-Vで10nm乃至40nm程度、Rmsで1nm乃至5nm程度になることが分かっている。

【0175】

以上により、開示する発明の一態様であるフラッシュランプ光の照射によって、半導体層が溶融しないことが確認された。

【0176】

本実施例は、実施の形態1乃至5、実施例1と適宜組み合わせて用いることができる。

【符号の説明】

【0177】

100 ベース基板

110 単結晶半導体基板

112 絶縁層

10

20

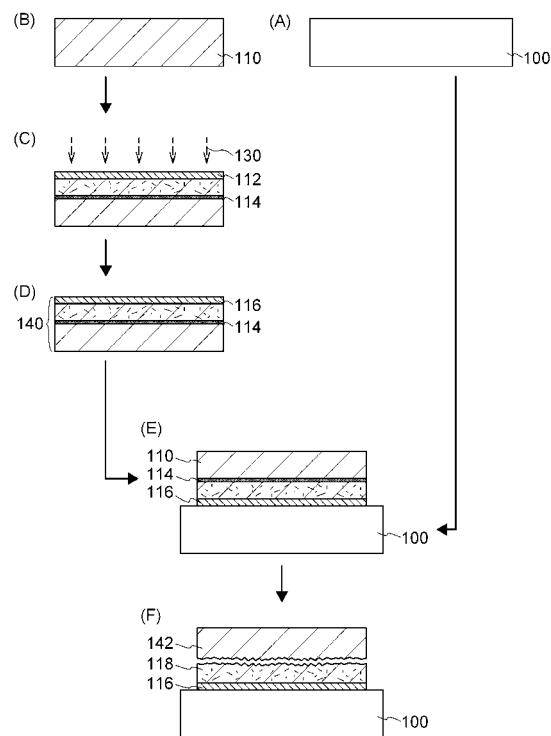
30

40

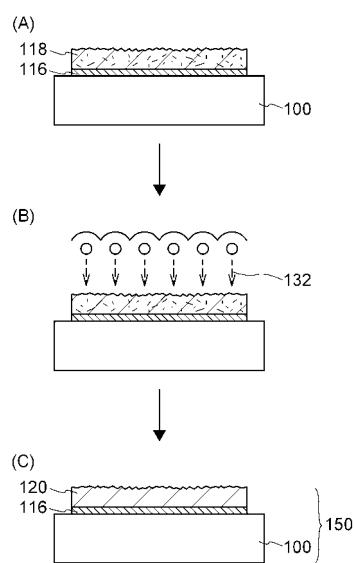
50

1 1 4	損傷領域	
1 1 6	絶縁層	
1 1 8	半導体層	
1 2 0	半導体層	
1 2 2 A	半導体層	
1 2 2 B	半導体層	
1 2 4	半導体層	
1 2 4 A	下層領域	
1 2 4 B	上層領域	
1 2 6	半導体層	10
1 3 0	イオンビーム	
1 3 2	フラッシュランプ光	
1 3 4	ランプ光	
1 4 0	基板	
1 4 2	単結晶半導体基板	
1 5 0	半導体基板	
1 5 2	半導体基板	
1 6 0	半導体層	
2 0 0	半導体層	
1 0 0 0	半導体層	20
1 0 0 2	半導体層	
1 0 0 4	半導体層	
1 0 0 6	ゲート絶縁層	
1 0 0 8	電極	
1 0 1 0	不純物領域	
1 0 1 2	不純物領域	
1 0 1 4	サイドウォール	
1 0 1 6	高濃度不純物領域	
1 0 1 8	低濃度不純物領域	
1 0 2 0	チャネル形成領域	30
1 0 2 2	高濃度不純物領域	
1 0 2 4	低濃度不純物領域	
1 0 2 6	チャネル形成領域	
1 0 2 8	nチャネル型トランジスタ	
1 0 3 0	pチャネル型トランジスタ	
1 0 3 2	絶縁層	
1 0 3 4	絶縁層	
1 0 3 6	導電層	
1 0 3 8	導電層	

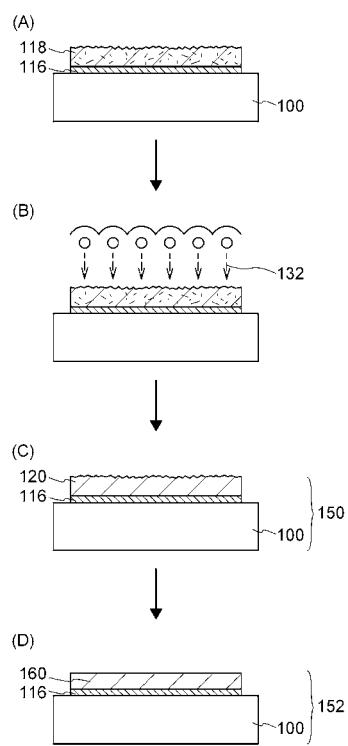
【図1】



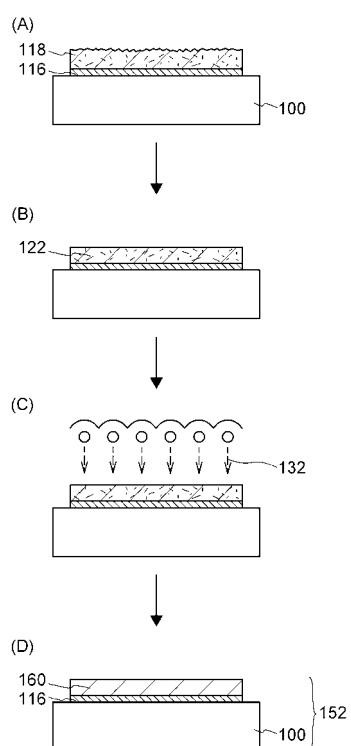
【図2】



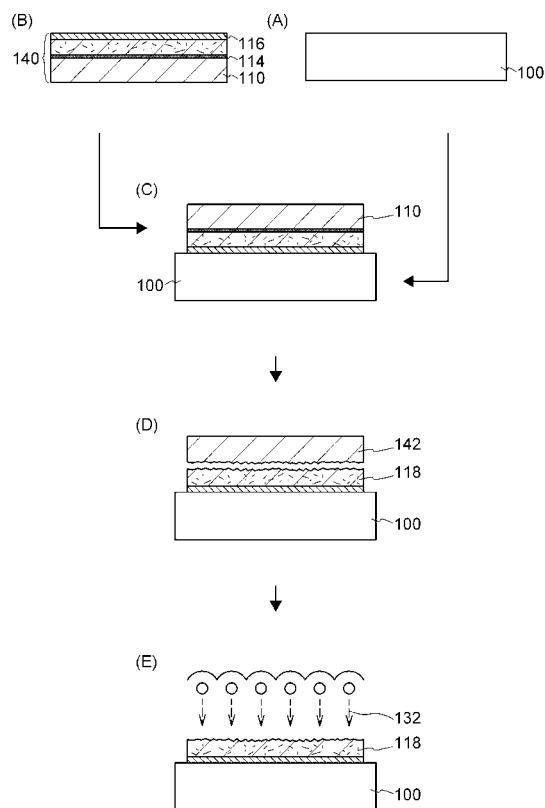
【図3】



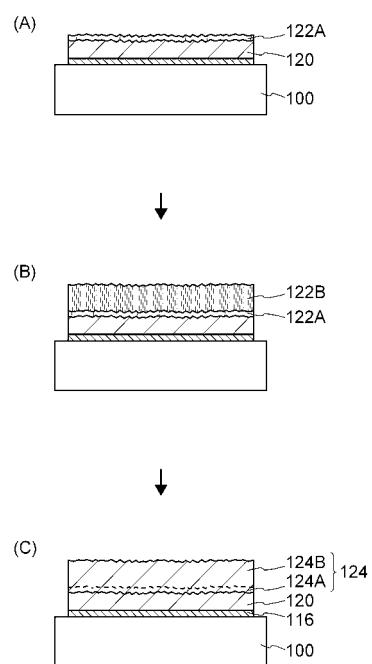
【図4】



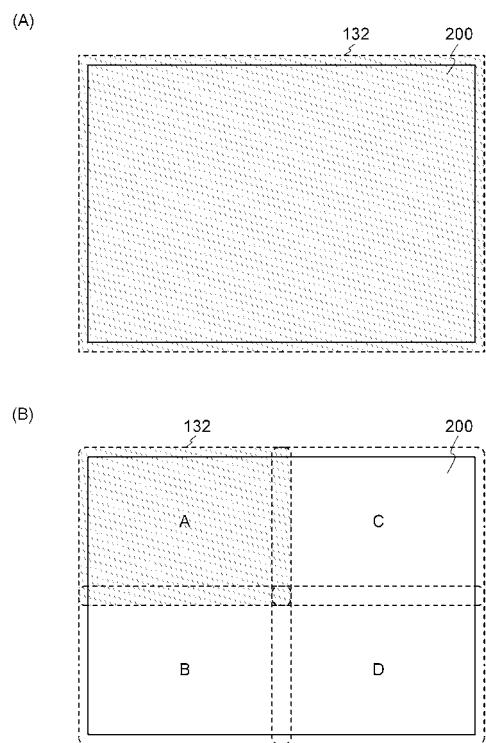
【図5】



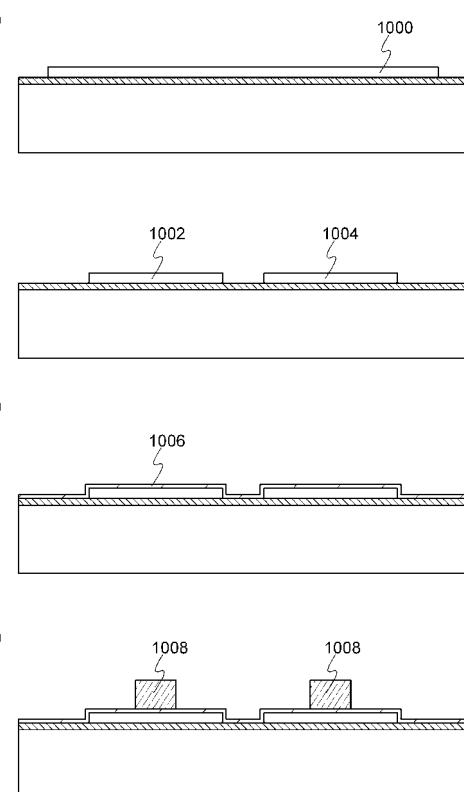
【図6】



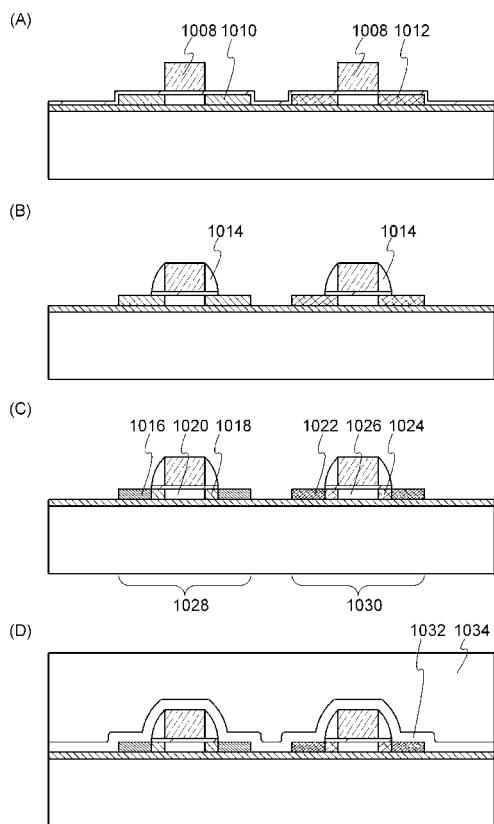
【図7】



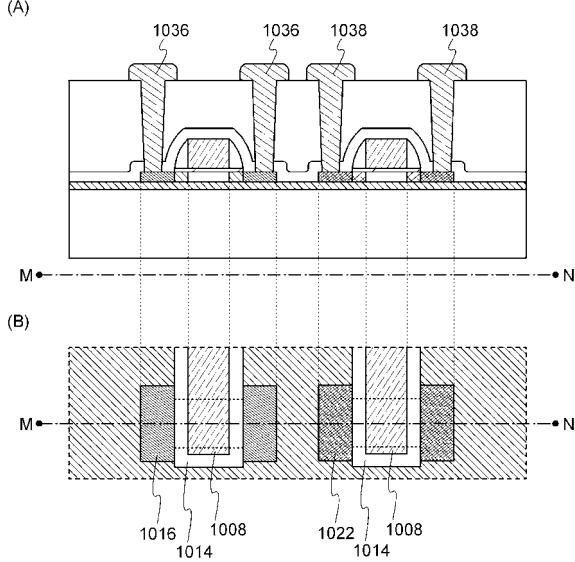
【図8】



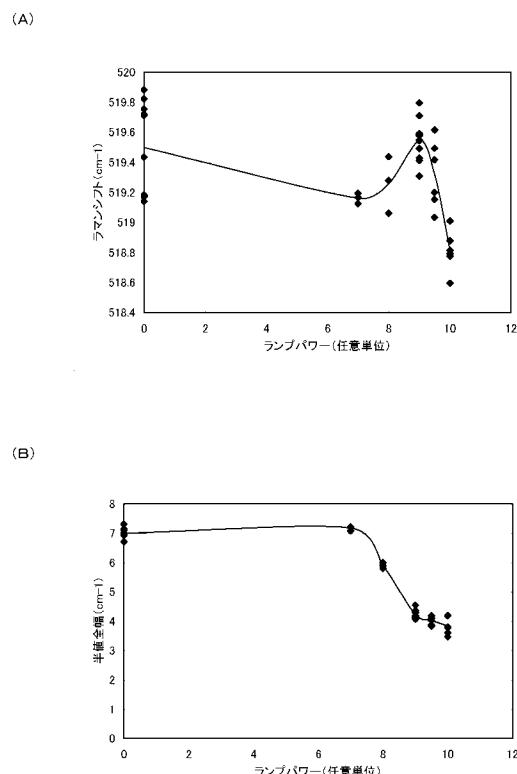
【図9】



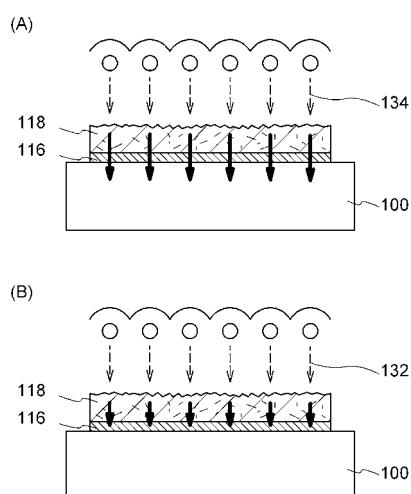
【図10】



【図11】



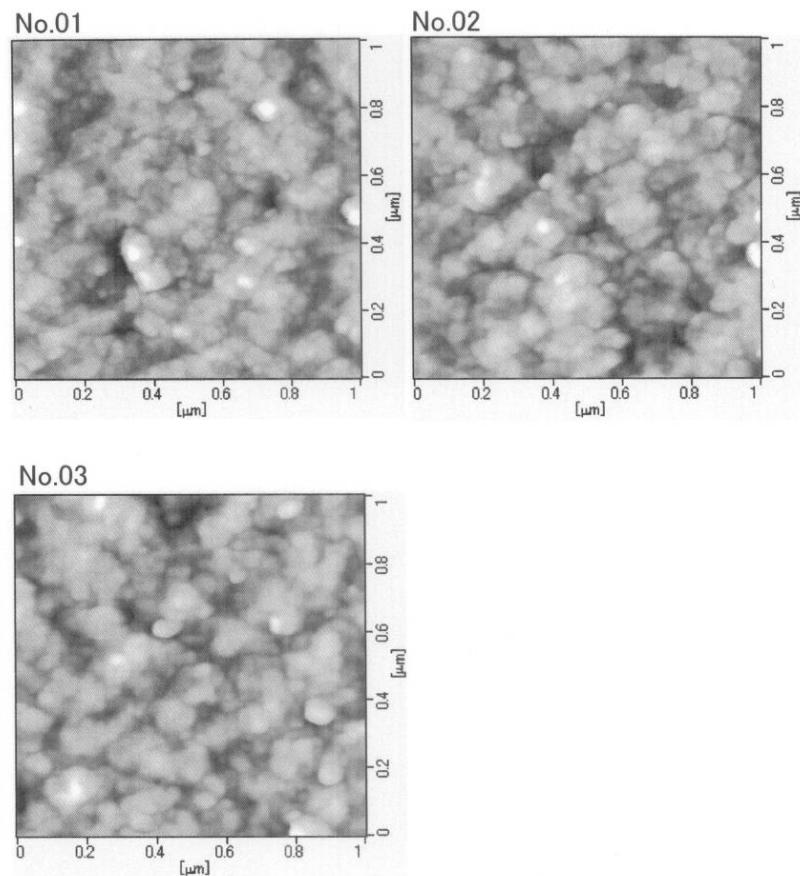
【図14】



【図12】

(A)

未照射



(B)

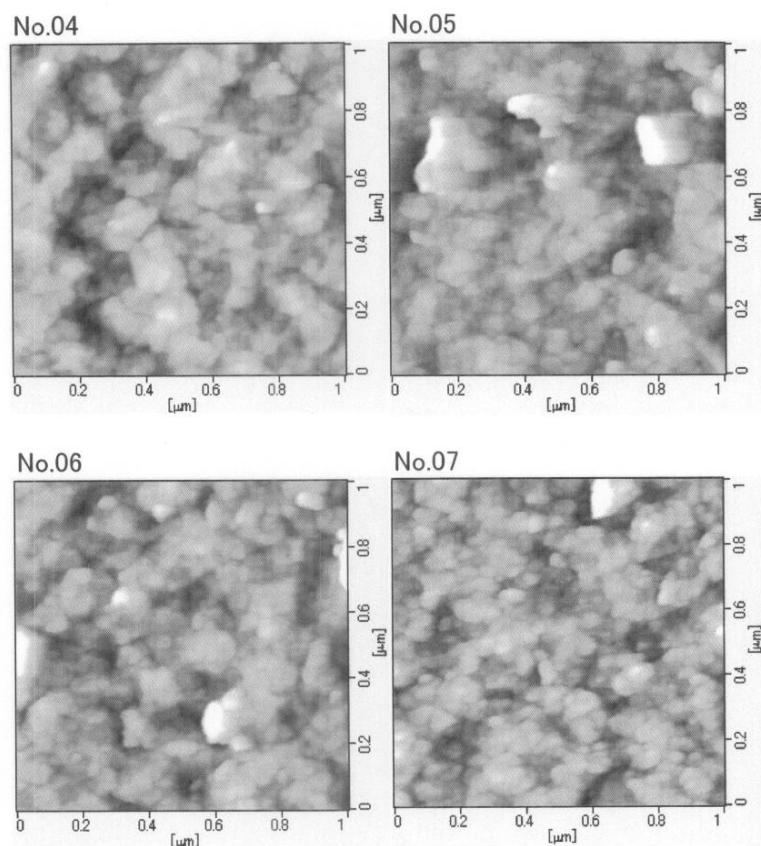
未照射

	Ra [nm]	P-V [nm]	Rms [nm]
No.01	7.013	75.51	8.95
No.02	6.251	61.99	7.851
No.03	5.78	55.13	7.285
平均	6.348	64.21	8.028667

【図13】

(A)

パワ-9



(B)

パワ-9

	Ra [nm]	P-V [nm]	Rms [nm]
No.04	6.545	53.49	8.131
No.05	8.687	98.47	11.47
No.06	7.44	86.41	9.841
No.07	5.796	69.39	7.452
平均	7.117	76.94	9.2235

フロントページの続き

(56)参考文献 特開平10-275905(JP,A)
特開平11-163363(JP,A)
特開平11-097379(JP,A)
特開2000-331899(JP,A)
国際公開第2007/074550(WO,A1)
特開2001-094080(JP,A)
特開2003-209054(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/02
H01L 21/20
H01L 21/26
H01L 21/265
H01L 27/12