

[illegible]

【特許請求の範囲】

【請求項 1】

セグメント電極パターンが形成された第 1 の基板と、
前記第 1 の基板のセグメント電極パターン上方に形成された第 1 の垂直配向膜と、
前記第 1 の基板に対向し、コモン電極パターンが形成された第 2 の基板と、
前記第 2 の基板のコモン電極パターン上方に形成された第 2 の垂直配向膜と、
前記第 1 及び第 2 の基板の間に挟まれ、誘電率異方性が負の液晶を含む液晶層と
を有し、

前記セグメント電極パターンと前記コモン電極パターンとは、ドットマトリクス表示を構成し、ドットマトリクス表示が行われる有効表示エリア内で、該セグメント電極パターンは、第 1 の方向に長く該第 1 の方向と交差する第 2 の方向に並んだ複数の電極を含み、該コモン電極パターンは、該第 2 の方向に長く該第 1 の方向に並んだ複数の電極を含み、該セグメント電極パターン及び該コモン電極パターンの一方の電極がその長手方向に関して該有効表示エリア内で分割され、他方の電極はその長手方向に関して該有効表示エリア内で分割されておらず、前記第 1 及び第 2 の基板のうち、電極が分割されていない側の基板上の垂直配向膜には、ラビング処理が施され、電極が分割されている側の基板上の垂直配向膜には、ラビング処理が施されていない液晶表示素子。

10

【請求項 2】

前記セグメント電極パターン及び前記コモン電極パターンのうち、分割がされた方の電極において、長手方向に分割された間隙の幅が、長手方向と交差する方向に隣接する電極間の間隙の幅以下である請求項 1 に記載の液晶表示素子。

20

【請求項 3】

少なくとも、前記セグメント電極パターン及び前記コモン電極パターンのうち、分割がされていない方の電極において、長手方向と交差する方向に並んだ電極の各々の、ドットマトリクス表示が行われる有効表示エリアの外に出た外部取り出し電極部分に、避雷針が形成されており、該有効表示エリア内で隣接する電極間の間隙の幅よりも、隣接する避雷針間の間隙の幅の方が狭い請求項 1 または 2 に記載の液晶表示素子。

【請求項 4】

前記第 1 及び第 2 の垂直配向膜のうち、ラビング処理が施された方の垂直配向膜における静電気の帯電時間が、ラビング処理が施されていない方の垂直配向膜における静電気の帯電時間よりも短い請求項 1 ~ 3 のいずれか 1 項に記載の液晶表示素子。

30

【請求項 5】

前記ラビング処理により前記液晶層の液晶分子に付与されるプレティルト角が、 $88^{\circ} \sim 89.95^{\circ}$ の範囲内にある請求項 1 ~ 4 のいずれか 1 項に記載の液晶表示素子。

【請求項 6】

前記第 1 及び第 2 の垂直配向膜の表面自由エネルギーが、ともに、 $35 \text{ mN/m} \sim 39 \text{ mN/m}$ の範囲内にある請求項 1 ~ 5 のいずれか 1 項に記載の液晶表示素子。

【請求項 7】

セグメント電極パターンとコモン電極パターンとがドットマトリクス表示を構成する液晶表示素子の製造方法であって、

40

ドットマトリクス表示が行われる有効表示エリア内で、第 1 の方向に長く該第 1 の方向と交差する第 2 の方向に並んだ複数の電極を含むセグメント電極パターンが形成され、該セグメント電極パターンの上方に第 1 の垂直配向膜が形成された第 1 の基板を準備する工程と、

前記有効表示エリア内で、前記第 2 の方向に長く前記第 1 の方向に並んだ複数の電極を含むコモン電極パターンが形成され、該コモン電極パターンの上方に第 2 の垂直配向膜が形成された第 2 の基板を準備する工程と

を有し、

前記セグメント電極パターン及び前記コモン電極パターンの一方の電極は、その長手方向に関して前記有効表示エリア内で分割され、他方の電極は、その長手方向に関して該有

50

効表示エリア内で分割されておらず、さらに、

前記第 1 及び第 2 の基板のうち、電極が分割された側ではなく、電極が分割されていない側の基板上の垂直配向膜に、ラビング処理を施す工程と、

前記第 1 及び第 2 の基板を重ね合わせて、空セルを形成する工程と、

前記空セルに、誘電率異方性が負の液晶を含む液晶材料を注入して液晶層を形成する工程と

を有する液晶表示素子の製造方法。

【請求項 8】

前記ラビング処理を施す工程において、前記セグメント電極パターン及び前記共通電極パターンのうち、分割がされていない方の電極の、前記有効表示エリアの外に出た外部取り出し電極部分同士が短絡されており、さらに、前記ラビング処理を施す工程の後に、該外部取り出し電極部分同士を電氣的に分離する工程を有する請求項 7 に記載の液晶表示素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示素子及びその製造方法に関し、特に、ドットマトリクス表示部を有する液晶表示素子及びその製造方法に関する。

【背景技術】

【0002】

対向する上下基板間に、基板に対して長軸が略垂直となるように棒状液晶分子を配向させる垂直配向型液晶表示素子が用いられている。垂直配向型液晶表示素子は、吸収軸を直交配置した偏光板で上下基板を挟んだ状態で基板法線方向から観察したとき、液晶層における複屈折効果が生じず、吸収軸を直交配置した偏光板と同等の光学特性が得られるので、非常に良好な暗表示を示す。

【0003】

垂直配向型液晶表示素子において、電圧印加時における配向状態を均一にする方法として、SiO_x等を斜方蒸着によって基板表面に堆積させた配向膜を用いる方法や、ポリイミド等の有機高分子材料薄膜を基板表面に成膜後、紫外線照射により基板全面に一様なプレティルト角を付与する方法（特許文献 1 参照）等が提案されている。

【0004】

本願発明者らは、ポリイミド等の有機高分子膜を基板上に成膜した後、ラビング処理することにより、基板全面で均一なプレティルト角を付与できるモノドメイン垂直配向型液晶表示素子の製造方法を開示している（特許文献 2 参照）。この方法では、上下基板両方または片方を、一定の範囲のプレティルト角に設定されるようにラビング処理することにより、ラビング傷の発生を防止することが可能である。

【0005】

ドットマトリクス表示部を含むマルチプレックス駆動液晶表示装置において、ドットマトリクス表示部の表示容量が大きく走査線本数が 32 本以上の場合や、ドットマトリクス表示が行われる有効表示エリアが広い場合や、ドット（画素）サイズが小さい場合等では、明表示時における均一性や、良好な高コントラスト特性を得るために、電極部の抵抗を低くしたり、電気光学特性における急峻性を改善したりする必要がある。

【0006】

ドットマトリクス表示を行うための通常のセグメント電極パターン及び共通電極パターンとして、それぞれ、図 3（A）及び図 3（C）に示すようなものを考える。セグメント電極パターン S E は、図の上下方向に長い短冊状セグメント電極 s a が、左右方向に複数並んで構成され、共通電極パターン C E は、図の左右方向に長い短冊状共通電極 c a が、上下方向に複数並んで構成されている。

【0007】

このような電極パターンの液晶表示素子に対し、明表示の均一性等を改善するための対

10

20

30

40

50

策として、セグメント電極パターンを、図3(B)に示すように、短冊状セグメント電極s aが長手方向(上下方向)に関し略中央で分割され上下に外部取り出し電極s b 1、s b 2が設けられたものに変え、分割された上下電極部分に対しコモン電極を独立に走査して画面上下の表示を行う上下分割駆動法がある。セグメント電極の長さを短くでき、かつマルチプレックス駆動時のデューティ比を走査線総数の半分にすることができるので、表示品位の改善が図られる。

【0008】

また、例えば、ドットマトリクス表示が行われる有効表示エリアが、コモン電極の長手方向に極端に長い形状であるような場合、コモン電極が長くなることに起因して電極抵抗が高くなり、明表示の均一性が損なわれる。このような場合は、コモン電極パターンを、図3(D)に示すように、短冊状コモン電極c aが長手方向(左右方向)に関し略中央で分割され左右に外部取り出し電極c b 1、c b 2が設けられたものに変えることができる。コモン電極の長さを短くできるので、表示品位の改善が図られる。

【0009】

ラビング処理に起因する静電気等により、隣接する短冊状電極間に放電が生じると、電極溶解や配向膜の変質等が生じ、表示品位の低下を招く。有効表示エリア内では、このような放電を抑制したい。

【0010】

各短冊状電極の外部取り出し電極を、ダミー電極によりすべて接続して同電位にすることにより、電極間の放電を防止する技術が提案されている(特許文献3参照)。また、有効表示エリア外の、外部取り出し電極部分に避雷針を形成し、放電を避雷針部分に誘発させることにより、有効表示エリア内での放電を回避する技術が提案されている(特許文献4参照)。

【0011】

【特許文献1】特開平9-211468号公報

【特許文献2】特開2005-234254号公報

【特許文献3】特開平7-318879号公報

【特許文献4】特許第2574775号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

上述のように、短冊状電極を長手方向に分割した場合、分割の間隙部分で放電が生じることがある。分割の間隙部分は有効表示エリア内なので、このような放電に起因して、表示品位の低下が懸念される。

【0013】

本発明の一目的は、ドットマトリクス表示部を含み、対向電極の一方側が長手方向に分割された垂直配向型液晶表示素子であって、表示品位の低下が抑制された液晶表示素子、及びその製造方法を提供することである。

【課題を解決するための手段】

【0014】

本発明の一観点によれば、セグメント電極パターンが形成された第1の基板と、該第1の基板のセグメント電極パターン上方に形成された第1の垂直配向膜と、前記第1の基板に対向し、コモン電極パターンが形成された第2の基板と、前記第2の基板のコモン電極パターン上方に形成された第2の垂直配向膜と、前記第1及び第2の基板の間に挟まれ、誘電率異方性が負の液晶を含む液晶層とを有し、前記セグメント電極パターンと前記コモン電極パターンとは、ドットマトリクス表示を構成し、ドットマトリクス表示が行われる有効表示エリア内で、該セグメント電極パターンは、第1の方向に長く該第1の方向と交差する第2の方向に並んだ複数の電極を含み、該コモン電極パターンは、該第2の方向に長く該第1の方向に並んだ複数の電極を含み、該セグメント電極パターン及び該コモン電極パターンの一方の電極がその長手方向に関して該有効表示エリア内で分割され、他方の

10

20

30

40

50

電極はその長手方向に関して該有効表示エリア内で分割されておらず、前記第 1 及び第 2 の基板のうち、電極が分割されていない側の基板上の垂直配向膜には、ラビング処理が施され、電極が分割されている側の基板上の垂直配向膜には、ラビング処理が施されていない液晶表示素子が提供される。

【 0 0 1 5 】

本発明の他の観点によれば、セグメント電極パターンとコモン電極パターンとがドットマトリクス表示を構成する液晶表示素子の製造方法であって、ドットマトリクス表示が行われる有効表示エリア内で、第 1 の方向に長く該第 1 の方向と交差する第 2 の方向に並んだ複数の電極を含むセグメント電極パターンが形成され、該セグメント電極パターンの上方に第 1 の垂直配向膜が形成された第 1 の基板を準備する工程と、前記有効表示エリア内で、前記第 2 の方向に長く前記第 1 の方向に並んだ複数の電極を含むコモン電極パターンが形成され、該コモン電極パターンの上方に第 2 の垂直配向膜が形成された第 2 の基板を準備する工程とを有し、前記セグメント電極パターン及び前記コモン電極パターンの一方の電極は、その長手方向に関して前記有効表示エリア内で分割され、他方の電極は、その長手方向に関して該有効表示エリア内で分割されておらず、さらに、前記第 1 及び第 2 の基板のうち、電極が分割された側ではなく、電極が分割されていない側の基板上の垂直配向膜に、ラビング処理を施す工程と、前記第 1 及び第 2 の基板を重ね合わせて、空セルを形成する工程と、前記空セルに、誘電率異方性が負の液晶を含む液晶材料を注入して液晶層を形成する工程とを有する液晶表示素子の製造方法が提供される。

【発明の効果】

【 0 0 1 6 】

電極が分割された基板側の垂直配向膜をラビング処理しないことにより、ラビング処理で発生する静電気に起因して、分割された電極の間隙で生じる放電が防止される。また、電極が分割されていない基板側の垂直配向膜をラビング処理することにより、液晶分子の配向制御が良好に行われる。

【発明を実施するための最良の形態】

【 0 0 1 7 】

まず、図 1 及び図 2 を参照して、垂直配向膜の帯電特性について調べた予備実験について説明する。図 1 は、予備実験に用いた液晶表示素子の概略断面図である。

【 0 0 1 8 】

まず、セグメント電極パターン 2 が形成された透明基板 1 (セグメント基板 1) と、コモン電極パターン 1 2 が形成された透明基板 1 1 (コモン基板 1 1) を準備した。セグメント基板 1、コモン基板 1 1 としてガラス基板を用い、セグメント電極パターン 2、コモン電極パターン 1 2 として、インジウムスズ酸化物 (ITO) 膜を用いた。

【 0 0 1 9 】

次に、セグメント電極パターン 2 を覆ってセグメント基板 1 上に絶縁膜 3 を形成し、コモン電極パターン 1 2 を覆ってコモン基板 1 1 上に絶縁膜 1 3 を形成した。絶縁膜 3、1 3 として、ポリシラン系絶縁膜を用いた。

【 0 0 2 0 】

次に、絶縁膜 3 及び 1 3 上に、それぞれ、垂直配向膜 4 及び 1 4 を、フレキソ印刷により形成し、180 で 60 分焼成した。

【 0 0 2 1 】

次に、綿のラビング布により、セグメント基板 1 側の垂直配向膜 4 及びコモン基板 1 1 側の垂直配向膜 1 4 にラビング処理を行った。両基板を重ね合わせてセルを形成したとき、アンチパラレル配向となるように、ラビング方向を設定した。液晶配向が基板面内で均一なモノドメイン配向を得ることができる。

【 0 0 2 2 】

次に、片側の基板上にシール材を印刷し、もう一方の基板上に直径 4 μm のスパーサーピースを散布して、両基板を重ね合わせた後、プレスしながらシールを焼成して、空セルを形成した。本実験で用いた基板は多面取りのものであり、基板をカットすることにより

、１つ分の空セルを取り出した。

【００２３】

次に、誘電率異方性 $\Delta\epsilon$ が負で、比抵抗が $1 \times 10^{14} \Omega \text{cm}$ である液晶材料を、空セルに真空注入して液晶層５を形成した後、封止して液晶セルを完成させた。その後、液晶材料の等方相転移温度以上に加熱する熱処理をした。

【００２４】

さらに、液晶セルの裏表に、偏光板６及び１６を、クロスニコル配置となるように貼り合せた。偏光板６、１６として、（株）ポラテクノ製ヨウ素系偏光板ＳＫＮ１８２４３Ｔを用いた。その後、電極取り出し端子を形成して、液晶表示素子を完成させた。

【００２５】

予備実験では、上下の垂直配向膜４及び１４の材料を変化させて、帯電特性を調べた。垂直配向膜材料として、チッソ石油化学（株）製のポリイミド系垂直配向膜ＰＩ－Ａ、ＰＩ－Ｂ及びＰＩ－Ｃと、日産化学工業（株）製のポリイミド系垂直配向膜ＰＩ－Ｄの４種類を用いた。なお、これら４種類の垂直配向膜の表面自由エネルギーは、どれも、水とジヨードメタンを試液として用いた接触角測定から算出した結果、 $35 \text{ mN/m} \sim 39 \text{ mN/m}$ の範囲内であった。

【００２６】

上下の垂直配向膜材料を揃えた４種類のサンプルを作製した。なお、４種類のサンプルいずれも、ラビング処理に起因するラビング筋は観察されなかった。また、プレティルト角は、いずれも $88.0^\circ \sim 89.95^\circ$ の範囲内であった。

【００２７】

各サンプルの帯電特性を把握するために、次のような実験を行った。液晶セルの外部端子部に 10 kV の静電気を印加し、液晶セルの有効表示エリア内を全点灯させた後、電荷が徐々に放電されて完全な消灯状態に至るまでの時間を測定した。この時間は、液晶セルの帯電時間に対応する。

【００２８】

各サンプルは上下の垂直配向膜材料が揃っており、また、４種類のサンプルで垂直配向膜材料以外の条件は同様としたので、帯電時間の違いは、垂直配向膜材料ごとの帯電特性の違いを表しているものと考えられる。

【００２９】

図２は、各サンプルの帯電時間をまとめた表である。垂直配向膜材料ごとに帯電時間が異なり、特に、ＰＩ－Ａ（ 2320 s ）が、ＰＩ－Ｂ（ 520 s ）、ＰＩ－Ｃ（ 350 s ）、及びＰＩ－Ｄ（ 410 s ）に比べて大幅に長い帯電時間を示した。つまり、ＰＩ－Ａに比べて、ＰＩ－Ｂ、ＰＩ－Ｃ、及びＰＩ－Ｄは大幅に帯電しにくいことがわかった。

【００３０】

基板が帯電したとき、基板上の電極パターン中の隣り合う電極間で生じた電位差による放電に起因して、電極が溶解したり、配向膜が変質したりする不具合が発生し得る。特に、配向膜のラビング処理時に発生する静電気が問題となる。このような不具合に伴い、液晶分子の配向が良好に制御できなくなる。

【００３１】

クロスニコル配置された偏光板で挟まれた電圧無印加状態の液晶セルにおいて、液晶分子が面内で垂直に揃っていれば、全面が暗表示となる。しかし、放電に起因して配向が制御されなくなった部分は、光抜けが生じ白点として認識される。

【００３２】

次に、比較例及び実施例の液晶表示素子について説明する。電極パターンや、ラビング処理方法や、配向膜材料等を変えて、比較例及び実施例の液晶表示素子を作製し、各液晶表示素子について、白点の発生状態を調べた。

【００３３】

まず、第１の比較例の液晶表示素子について説明する。

【００３４】

図 3 (A) は、第 1 の比較例の液晶表示素子のセグメント電極パターンを示す概略平面図である。図の上下方向に長い複数の短冊状セグメント電極 $s a$ が、左右方向に並んで、セグメント電極パターン $S E$ が形成されている。

【 0 0 3 5 】

また、図 3 (C) は、第 1 の比較例の液晶表示素子のコモン電極パターンを示す概略平面図である。図の左右方向に長い複数の短冊状コモン電極 $c a$ が、上下方向に並んで、コモン電極パターン $C E$ が形成されている。

【 0 0 3 6 】

セグメント電極パターン $S E$ とコモン電極パターン $C E$ との重なり部分によりドットマトリクス表示が得られる。ドットマトリクス表示が行われる範囲が、有効表示エリア $D A$ である。短冊状セグメント電極 $s a$ について、有効表示エリアの外に伸びた一方の端部 $s b$ が、外部取り出し電極となる。また、短冊状コモン電極 $c a$ について、有効表示エリアの外に伸びた一方の端部 $c b$ が、外部取り出し電極となる。

【 0 0 3 7 】

短冊状セグメント電極の本数を 6 4 本とし、短冊状コモン電極の本数も 6 4 本とした。有効表示エリア $D A$ 内で、隣接する短冊状セグメント電極間の間隙の幅及び隣接する短冊状コモン電極間の間隙の幅は、それぞれ $20 \mu m$ とした。

【 0 0 3 8 】

上下の垂直配向膜として、 $P I - A$ を用いた。ラビング処理は、セグメント基板側及びコモン基板側の両方について上下方位に行い、上下基板間でアンチパラレル配向となるように組み合わせた。その他の作製条件は、予備実験の液晶表示素子と同様とした。

【 0 0 3 9 】

第 1 の比較例の液晶表示素子の電圧無印加時における外観を観察したところ、有効表示エリア内のドット (画素) 間に複数の白点が発生していることがわかった。ドット間は、隣接電極の間隙部分であり、ラビング処理時の静電気発生に伴う放電に起因する白点と考えられる。

【 0 0 4 0 】

次に、第 2 の比較例の液晶表示素子について説明する。

【 0 0 4 1 】

図 3 (B) は、第 2 の比較例の液晶表示素子のセグメント電極パターンを示す概略平面図である。有効表示エリア $D A$ 内において、短冊状セグメント電極 $s a$ が、長手方向 (上下方向) の略中央で、間隙 $G S$ を隔てて分割されている。

【 0 0 4 2 】

短冊状セグメント電極 $s a$ の分割された上側電極部分について、有効表示エリア $D A$ の上側外に出た端部 $s b 1$ が外部取り出し電極となり、分割された下側電極部分について、有効表示エリア $D A$ の下側外に出た端部 $s b 2$ が外部取り出し電極となる。

【 0 0 4 3 】

短冊状セグメント電極の本数は、分割した電極の上側部分と下側部分を 2 本と数えて、1 2 8 本とした。分割された電極部分間の間隙 $G S$ の幅は $15 \mu m$ とした。有効表示エリア $D A$ 内で、左右方向に隣接する短冊状セグメント電極間の間隙の幅は $20 \mu m$ とした。長手方向に関し分割された間隙 $G S$ の幅 ($15 \mu m$) が、長手方向と交差する方向に隣接する電極間の間隙の幅 ($20 \mu m$) 以下となっている。

【 0 0 4 4 】

第 2 の比較例の液晶表示素子のコモン電極パターンは、第 1 の比較例と同様に、図 3 (C) に示すようなものである。短冊状コモン電極の本数は 6 4 本とした。有効表示エリア $D A$ 内で、隣接する短冊状コモン電極間の間隙の幅は、 $20 \mu m$ とした。

【 0 0 4 5 】

第 1 の比較例と同様に、上下の垂直配向膜として $P I - A$ を用い、ラビング処理はセグメント側及びコモン側の両方について上下方位に行って、上下基板間でアンチパラレル配向となるように組み合わせた。その他の作製条件は、予備実験の液晶表示素子と同様とし

10

20

30

40

50

た。

【 0 0 4 6 】

第 2 の比較例の液晶表示素子の電圧無印加時における外観を観察したところ、第 1 の比較例と同様に、ドット間に複数の白点が発生していることがわかった。さらに、上下方向の中央部の、分割されたセグメント電極の間隙部分に多くの白点を観察された。

【 0 0 4 7 】

第 1 及び第 2 の比較例では、セグメント基板側及びコモン基板側の両方の垂直配向膜をラビング処理した。第 2 の比較例は、セグメント電極を長手方向に分割した。第 2 の比較例では、分割されたセグメント電極の間隙で白点が多く発生しやすいことがわかった。

【 0 0 4 8 】

次に、第 1 の実施例の液晶表示素子について説明する。第 1 の実施例の液晶表示素子では、セグメント電極パターンを、第 2 の比較例と同様に、図 3 (B) に示すような、長手方向に分割されたものとした。第 2 の比較例と同様に、セグメント電極の本数は 1 2 8 本とし、左右方向の隣接電極間の間隙の幅を 2 0 μ m とし、分割された電極の間隙の幅は 1 5 μ m とした。

【 0 0 4 9 】

コモン電極パターンは、第 1 及び第 2 の比較例と同様に、図 3 (C) に示すようなものとした。第 1 及び第 2 の比較例と同様に、コモン電極の本数は 6 4 本とし、隣接電極間の間隙の幅を 2 0 μ m とした。

【 0 0 5 0 】

第 1 及び第 2 の比較例と同様に、上下の垂直配向膜として P I - A を用いた。ただし、ラビング処理は、電極分割がされていないコモン基板側のみ下方位に行い、電極分割がされたセグメント基板側には行わなかった。なお、片側基板のみラビングするときのラビング方向は、両側基板をラビング処理した液晶表示素子と、液晶層中央分子の配向方向が等しくなるように設定している。その他の作製条件は、予備実験の液晶表示素子と同様とした。

【 0 0 5 1 】

第 1 の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、有効表示エリア内のドット間に複数の白点が発生していた。ただし、上下方向の中央部の、分割されたセグメント電極の間隙部分の白点は、第 2 の比較例に比べて減少していた。

【 0 0 5 2 】

第 1 の実施例では、電極分割がされたセグメント基板側のラビング処理を行わなかった。このため、ラビング処理時のセグメント基板の帯電が防止され、セグメント電極の分割間隙部分の白点が減少したと考えられる。

【 0 0 5 3 】

次に、第 2 の実施例の液晶表示素子について説明する。第 2 の実施例の液晶表示素子のセグメント電極パターン及びコモン電極パターンは、第 1 の実施例と同様とした。つまり、セグメント電極パターンは、長手方向に分割されたものを用いた。また、第 1 の実施例と同様に、上下の垂直配向膜として P I - A を用い、ラビング処理はコモン基板側のみに行った。その他の作製条件は、予備実験の液晶表示素子と同様とした。

【 0 0 5 4 】

ただし、第 2 の実施例では、ラビング処理時点の、取り出し電極近傍のコモン電極パターンが、第 1 の実施例と異なる。予備実験で説明したように、実施例では、ラビング処理をし、多面取りの上下基板を重ね合わせて空セルを形成した後に、基板をカットして 1 つ分の空セルを取り出す。

【 0 0 5 5 】

図 4 (A) は、第 2 の実施例における、ラビング処理時のコモン電極パターンの取り出し電極近傍を示す概略平面図である。すべての短冊状コモン電極 c a の外部取り出し電極 c b が、短絡電極 S H を介して短絡されている。

【 0 0 5 6 】

10

20

30

40

50

これにより、コモン基板がラビング処理されるとき、すべての短冊状コモン電極 c a が同電位となるので、放電が防止される。その後、基板のカット時に、短絡電極 S H が切り落とされ、外部取り出し電極 c b 同士が電氣的に分離される。

【 0 0 5 7 】

第 2 の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、有効表示エリア内に白点は一切発生していなかった。

【 0 0 5 8 】

なお、セグメント電極パターンは短絡させない。短絡されている状態では、コモン電極パターンのショートチェックを行うことができない。セグメント電極パターンは短絡させないので、パターン形成後にショートチェックを行うことができる。

10

【 0 0 5 9 】

次に、第 3 の実施例の液晶表示素子について説明する。第 3 の実施例の液晶表示素子のセグメント電極パターン及びコモン電極パターンも、有効表示エリア内については、第 1 の実施例と同様とした。つまり、セグメント電極パターンは、長手方向に分割されたものを用いた。ただし、セグメント電極パターン及びコモン電極パターンの両方とも、外部取り出し電極部分に避雷針を形成した。

【 0 0 6 0 】

また、第 1 の実施例と同様に、上下の垂直配向膜として P I - A を用い、ラビング処理はコモン基板側のみに行った。その他の作製条件は、予備実験の液晶表示素子と同様とした。

20

【 0 0 6 1 】

図 4 (B) は、第 3 の実施例におけるコモン電極パターンの外部取り出し電極近傍を示す概略平面図である。各短冊状コモン電極 c a の外部取り出し電極 c b に、避雷針 C R が形成されている。避雷針 C R は、外部取り出し電極 c b の並ぶ方向に突き出して、各外部取り出し電極 c b の両側に形成されている。

【 0 0 6 2 】

隣接する避雷針間の間隙の幅は、 $10\mu\text{m}$ とした。有効表示エリア内で隣接するコモン電極間の間隙の幅は $20\mu\text{m}$ であり、避雷針間の間隙の幅は、これよりも狭く設定されている。このため、例えばコモン基板のラビング処理時に、隣接電極間で放電が生じるとしても、有効表示エリア内の電極部分間ではなく、避雷針間で生じる。有効表示エリア内の白点発生が抑えられる。

30

【 0 0 6 3 】

セグメント電極パターンについても、コモン電極パターンと同様に、外部取り出し電極部分に避雷針を形成した。何らかの原因で帯電が生じたとき、放電が避雷針に誘発され、有効表示エリア内での白点発生が抑えられる。ただし、避雷針間の放電は、電極の長手方向と交差する方向に隣接する電極間での放電である。電極の長手方向に間隙を隔てて隣接する分割電極部分間の放電ではない。

【 0 0 6 4 】

第 3 の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、有効表示エリア内に白点は一切発生していなかった。

40

【 0 0 6 5 】

次に、第 4 の実施例の液晶表示素子について説明する。第 4 の実施例の液晶表示素子のセグメント電極パターン及びコモン電極パターンも、第 1 の実施例と同様とした。つまり、セグメント電極パターンは、長手方向に分割されたものを用いた。また、第 1 の実施例と同様に、ラビング処理はコモン基板側のみに行った。ただし、垂直配向膜として、ラビング処理を行うコモン基板側に、P I - A に比べて静電気を帯電しにくい（帯電時間の短い）P I - D を用い、ラビング処理を行わないセグメント基板側に、P I - A を用いた。その他の作製条件は、予備実験の液晶表示素子と同様とした。

【 0 0 6 6 】

第 4 の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、有効表示

50

エリア内に白点は一切発生していなかった。

【0067】

コモン基板側に帯電時間の短い垂直配向膜を用いることにより、例えばコモン基板のラビング処理時の放電が抑制されて、白点発生が抑制されたと考えられる。

【0068】

なお、第1の比較例において、上下の垂直配向膜をPI-Aではなく、PI-CまたはPI-Dに変更すると、白点の発生は激減し、ほとんどなくなることが確認されている。このため、白点抑制の観点からは、PI-CやPI-Dといった帯電しにくい垂直配向膜材料のみを用いればよいように思われるが、帯電時間以外の諸物性の選択の幅等を考慮すると、帯電時間の長い材料も使いたい。従って、上下の垂直配向膜に異種材料を適当に組み合わせる技術は有効となる。

10

【0069】

次に、第5～第7の実施例の液晶表示素子について説明する。第1～第4の実施例（及び第2の比較例）では、セグメント電極を長手方向に分割し、コモン電極は長手方向に分割しなかったが、第5～第7の実施例では、コモン電極を長手方向に分割し、セグメント電極は長手方向に分割しない電極パターンとした。

【0070】

図3(D)は、第5～第7の実施例の液晶表示素子のコモン電極パターンである。有効表示エリアDA内において、短冊状コモン電極caが、長手方向（左右方向）の略中央で、間隙GCを隔てて分割されている。

20

【0071】

短冊状コモン電極caの分割された左側電極部分について、有効表示エリアDAの左側外に出た端部cb1が外部取り出し電極となり、分割された右側電極部分について、有効表示エリアDAの右側外に出た端部cb2が外部取り出し電極となる。

【0072】

短冊状コモン電極の本数は、分割した電極の左側部分と右側部分を2本と数えて、128本とした。分割された電極部分間の間隙GCの幅は15 μ mとした。有効表示エリアDA内で、上下方向に隣接する短冊状コモン電極間の間隙の幅は20 μ mとした。

【0073】

第5～第7の実施例の液晶表示素子のセグメント電極パターンは、第1の比較例と同様に、図3(A)に示すようなものである。短冊状セグメント電極の本数は64本とした。有効表示エリアDA内で、隣接する短冊状セグメント電極間の間隙の幅は、20 μ mとした。

30

【0074】

さらに、第5の実施例の液晶表示素子について説明する。第5の実施例では、上下の垂直配向膜としてPI-Aを用い、ラビング処理は、電極分割がされていないセグメント基板側のみ下方位に行い、電極分割がされたコモン基板側には行わなかった。その他の作製条件は、予備実験の液晶表示素子と同様とした。

【0075】

ただし、コモン電極を短絡させた状態でコモン基板のラビング処理を行った第2の実施例に対応して、セグメント電極を短絡させた状態でセグメント基板のラビング処理を行った。第2の実施例と同様に、外部取り出し電極を、短絡電極を介して短絡した状態でラビング処理を行い、その後、短絡電極を切り落として、各電極を電氣的に分離した。第2の実施例と同様に、ラビング処理時の放電が抑制される。

40

【0076】

第5の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、第2の実施例と同様に、有効表示エリア内に白点は一切発生していなかった。

【0077】

次に、第6の実施例の液晶表示素子について説明する。第5の実施例と同様に、上下の垂直配向膜としてPI-Aを用い、ラビング処理はセグメント基板側のみ行った。その他

50

の作製条件は、予備実験の液晶表示素子と同様とした。

【0078】

ただし、第3の実施例と同様に、第6の実施例では、セグメント電極及びコモン電極の外部取り出し電極部分に、避雷針を形成した。隣接する避雷針間の間隙の幅は、 $10\mu\text{m}$ とし、有効表示エリア内の隣接電極間の間隙の幅 $20\mu\text{m}$ よりも狭くした。第3の実施例と同様に、避雷針により、有効表示エリア内での放電が抑制される。

【0079】

第6の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、第3の実施例と同様に、有効表示エリア内に白点は一切発生していなかった。

【0080】

次に、第7の実施例の液晶表示素子について説明する。第5の実施例と同様に、ラビング処理はセグメント基板側のみ行った。ただし、ラビング処理する側に帯電時間の短い垂直配向膜を用いた第4の実施例に対応し、垂直配向膜として、セグメント基板側に、PI-Aに比べて帯電時間の短いPI-Dを用い、コモン基板側に、PI-Aを用いた。その他の作製条件は、予備実験の液晶表示素子と同様とした。

【0081】

第7の実施例の液晶表示素子の電圧無印加時における外観を観察したところ、有効表示エリア内に白点は一切発生していなかった。

【0082】

図5に、第1、第2の比較例及び第1～第7の実施例についてまとめる。以上の検討結果より、セグメント電極及びコモン電極の一方を電極分割した液晶表示素子において、有効表示エリア内での白点発生を抑制するために、以下のような手法が有効と考えられる。

【0083】

第1～第7の実施例のように、ラビング処理は、電極分割がされていない基板側のみに対して行うのが好ましい。第2の比較例のように、電極分割がされた基板側もラビング処理すると、ラビングに伴う放電に起因して、分割された電極の間隙に白点が多く発生する。電極分割がされた基板側はラビング処理しないことにより、分割電極間隙の白点発生が抑制される。片側基板であってもラビング処理を行うことにより、液晶分子の配向制御が良好に行われる。 $88^{\circ}\sim 89.95^{\circ}$ の範囲のプレティルト角を付与することができる。

【0084】

また、さらに、第2及び第5の実施例のように、ラビング処理時には、外部取り出し電極を短絡させておくことにより、ラビングに起因する放電が抑制される。

【0085】

また、さらに、第3及び第6の実施例のように、外部取り出し電極に避雷針を形成し、避雷針に放電を誘発させることにより、有効表示エリア内での放電が抑制される。なお、避雷針は、少なくともラビング処理される側の電極に形成する。

【0086】

また、さらに、第4及び第7の実施例のように、ラビング処理する側に、ラビング処理しない側に比べて、静電気が帯電しにくい（帯電時間の短い）垂直配向膜を用いることにより、両側に帯電しやすい垂直配向膜を用いる場合に比べて、ラビング処理時等の放電が抑制される。

【0087】

なお、上記実施例のように分割された電極構造は、特に、デューティ数1.6以上のマルチプレックス駆動において有効である。なお、フルドットマトリクス表示の液晶表示素子に限らず、ドットマトリクス表示とセグメント表示とが混在する液晶表示素子の、ドットマトリクス表示部分に採用することもできる。

【0088】

以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

10

20

30

40

50

【図面の簡単な説明】

【 0 0 8 9 】

【図 1】図 1 は、予備実験（または第 1、第 2 の比較例、第 1～第 7 の実施例）の液晶表示素子の概略断面図である。

【図 2】図 2 は、予備実験における各サンプルの帯電時間をまとめた表である。

【図 3】図 3（A）は、分割されていないセグメント電極パターンを示す概略平面図であり、図 3（B）は、分割されたセグメント電極パターンを示す概略平面図であり、図 3（C）は、分割されていないコモン電極パターンを示す概略平面図であり、図 3（D）は、分割されたコモン電極パターンを示す概略平面図である。

【図 4】図 4（A）は、第 2 の実施例（第 5 の実施例）におけるラビング処理時のコモン（セグメント）電極パターンの取り出し電極近傍を示す概略平面図であり、図 4（B）は、第 3 の実施例（第 6 の実施例）におけるコモン、セグメント電極パターンの外部取り出し電極近傍を示す概略平面図である。

【図 5】図 5 は、第 1、第 2 の比較例及び第 1～第 7 の実施例についてまとめた表である。

10

【符号の説明】

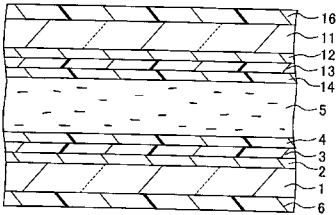
【 0 0 9 0 】

- 1、1 1 透明基板
- 3、1 3 絶縁膜
- 4、1 4 垂直配向膜
- 2 セグメント電極パターン
- 1 2 コモン電極パターン
- 5 液晶層
- 6、1 6 偏光板
- S E セグメント電極パターン
- s a 短冊状セグメント電極
- s b 外部取り出し電極
- G S 分割電極の間隙
- C E コモン電極パターン
- c a 短冊状コモン電極
- c b 外部取り出し電極
- G C 分割電極の間隙
- D A 有効表示エリア
- S H 短絡電極
- C R 避雷針

20

30

【 図 1 】



【 図 2 】

配向膜材料	帯電時間
PI-A	2320s
PI-B	520s
PI-C	350s
PI-D	410s

【 図 3 】

図3 (A)

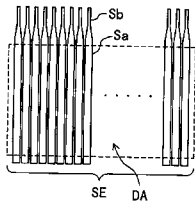


図3 (B)

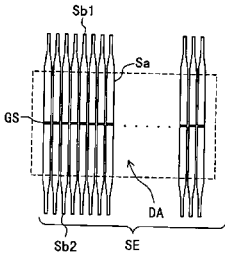


図3 (C)

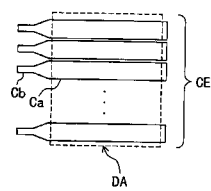
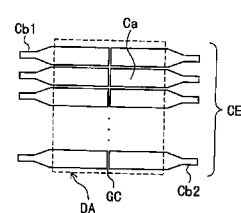


図3 (D)



【 図 4 】

図4 (A)

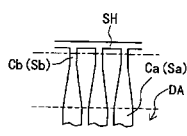
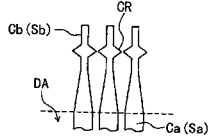


図4 (B)



【 図 5 】

電極分割	ラビング	配向膜	その他	白点
第1の比較例	なし	面側PI-A		ドット間に多数発生
第2の比較例	セグメント側	面側PI-A		ドット間に多数発生
第1の実施例	セグメント側	面側PI-A		分割電極間隙に多く発生
第2の実施例	セグメント側	面側PI-A	ラビング時 コモン電極短絡 発生せず	ドット間に多数発生
第3の実施例	セグメント側	面側PI-A	面側電極短絡 発生せず	分割電極間隙は第2の 比較例に比べて減少
第4の実施例	セグメント側	面側PI-A	面側電極短絡 発生せず	
第5の実施例	コモン側	面側PI-A	ラビング時 セグメント電極短絡 発生せず	
第6の実施例	コモン側	面側PI-A	面側電極短絡 発生せず	
第7の実施例	コモン側	面側PI-A	面側電極短絡 発生せず	