(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년08월18일
(11) 등록번호 10-0976687
(24) 등록일자 2010년08월11일

(51) Int. Cl.
H01J 17/49 (2006.01) *H01J 17/16* (2006.01)
(21) 출원번호 10-2008-0045409
(22) 출원일자 2008년05월16일
심사청구일자 2008년05월16일
(65) 공개번호 10-2008-0103417
(43) 공개일자 2008년11월27일
(30) 우선권주장
JP-P-2007-00137545 2007년05월24일 일본(JP)
(56) 선행기술조사문헌
JP14056773 A*
JP19035655 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
파나소닉 주식회사
일본 오오사카후 가도마시 오오아자 가도마 1006 반치
(72) 발명자
사이토 미츠오
일본 오오사카후 가도마시 오오아자 가도마 1006, 마츠시타 덴끼산교 가부시키가이샤 내
모리타 마사시
일본 오오사카후 가도마시 오오아자 가도마 1006, 마츠시타 덴끼산교 가부시키가이샤 내
(뒷면에 계속)
(74) 대리인
김기종, 서장찬, 최재철

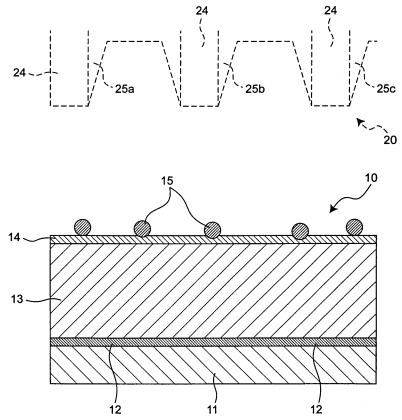
전체 청구항 수 : 총 5 항 심사관 : 최훈영

(54) 플라즈마 디스플레이 패널용 전면판 및 그 제조방법, 및플라즈마 디스플레이 패널

(57) 요 약

PDP용 배면판 격벽의 결함 발생률을 억제하고, 유전체층의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는 PDP용 전면판을 제공하기 위해서, 기판(11)과, 기판 위에 형성된 복수의 전극(12)과, 각각의 전극 및 기판을 피복하도록 형성된 유전체층(13)과, 유전체층을 피복하도록 형성된 유전체 보호층(14)과, 유전체 보호층 위에 분산된 분체 부재(15)를 포함하고, 분체 부재의 적어도 유전체 보호층과 접촉하지 않는 노출 표면에, 두께 10nm~300nm의 어닐층(15a, 15c)을 형성한다.

대 표 도 - 도2



(72) 발명자

마에시마 사토시

일본 오오사카후 가도마시 오오아자 가도마 1006, 마츠시타 덴끼산교 가부시키가이샤 내

야마시타 히데키

일본 오오사카후 가도마시 오오아자 가도마 1006, 마츠시타 덴끼산교 가부시키가이샤 내

후지이 츠토무

일본 오오사카후 가도마시 오오아자 가도마 1006, 마츠시타 덴끼산교 가부시키가이샤 내

가미키하라 노부유키

일본 오오사카후 가도마시 오오아자 가도마 1006, 마츠시타 덴끼산교 가부시키가이샤 내

특허청구의 범위

청구항 1

기판과,

상기 기판 위에 형성된 복수의 전극과,

상기 복수의 전극 각각 및 상기 기판을 피복하도록 형성된 유전체층과,

상기 유전체층을 피복하도록 형성된 유전체 보호층과,

상기 유전체 보호층 위에 분산된 분체(粉體) 부재를 포함하고,

상기 분체 부재의 평균 입경이 0.2㎛ 이상, 또한 3.0㎛ 이하이며,

상기 분체 부재는, 적어도 상기 유전체 보호층과 접촉하지 않는 노출 표면에 두께 10nm ~ 300nm의 어닐층이 형성되어 있는 플라즈마 디스플레이 패널용 전면판.

청구항 2

제1항에 있어서, 상기 분체 부재는, 적어도 상기 유전체 보호층과 접촉하지 않는 노출 표면에, 두께 10nm~100nm의 어닐층이 형성되어 있는 플라즈마 디스플레이 패널용 전면판.

청구항 3

제1항에 있어서, 상기 분체 부재는, 표면 전체에 상기 어닐층이 형성되어 있는 플라즈마 디스플레이 패널용 전면판.

청구항 4

제1항에 있어서, 상기 분체 부재는, 전자선의 조사(照射)에 의해 파장 영역 200nm~300nm 내의 피크를 갖는 음극 발광을 방출하고,

상기 어닐층으로부터 방출되는 음극 발광은, 상기 어닐층의 내측에서 인접하는 내층으로부터 방출되는 음극 발광보다도 발광 강도가 강한 플라즈마 디스플레이 패널용 전면판.

청구항 5

제1항에 있어서, 상기 분체 부재는, 전자선의 조사에 의해 파장 영역 200nm~300nm 내의 피크를 갖는 음극 발광을 방출하고,

상기 유전체 보호층에 접하지 않는 상기 분체 부재의 최상부로부터 방출되는 음극 발광은, 상기 유전체 보호층에 접하는 상기 분체 부재의 저부(底部)로부터 방출되는 음극 발광보다도 발광 강도가 강한 플라즈마 디스플레이 패널용 전면판.

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

명 세 서

발명의 상세한 설명

기 술 분 야

[0001] 본 발명은 분체(粉體) 부재를 구비한 플라즈마 디스플레이 패널용 전면판 및 그 제조방법, 및 플라즈마 디스플레이 패널에 관한 것이다.

배 경 기 술

[0002] 종래, 고품질 텔레비전 화상을 큰 화면으로 표시하기 위한 디스플레이 장치로서, 플라즈마 디스플레이 패널(이하, PDP라고 한다)을 이용한 디스플레이 장치에 대한 기대가 높아지고 있다. 이하, 종래예의 PDP의 구성에 대해서 설명한다.

[0003] 종래예의 PDP는, 전면판(前面板)과 배면판(背面板)을 구비하고 있다.

[0004] 전면판은, 전면 유리 기판과, 전면 유리 기판의 한쪽 면 위에 스트라이프 모양으로 형성된 복수의 표시 전극과, 이들 표시 전극을 피복하는 유전체 유리층과, 유전체 유리층을 피복하는 유전체 보호층으로 구성되어 있다.

[0005] 배면판은, 배면 유리 기판과, 배면 유리 기판의 한쪽 면 위에 스트라이프 모양으로 형성된 복수의 어드레스 전극과, 이들 어드레스 전극을 피복하는 유전체 유리층을 구비하고 있다. 유전체 유리층 위에는, 복수의 격벽이 스트라이프 모양으로 형성되어 있다. 이들 격벽은, 어드레스 전극에 평행이고, 또한, 배면판의 두께 방향에서 보았을 때, 서로 이웃하는 격벽 사이에 어드레스 전극이 위치하도록 배치되어 있다. 서로 이웃하는 격벽의 측면과 유전체 유리층으로 형성되는 홈부에는, 적색, 녹색, 또는 청색의 형광체층이 순차적으로 도포되어 있다.

[0006] PDP는, 전면판(유전체 보호층 형성측)과 배면판(격벽 형성측)이 대향 배치되어, 그 주변부가 밀봉 부재에 의해 밀봉되어 밀폐 구조로 되어 있다. 이 밀폐 구조에 의해 형성된 밀폐 공간에는, 네온(Ne) 및 크세논(Xe) 등의 방전 가스가 봉입되어 방전 공간이 형성되어 있다. 표시 전극-어드레스 전극 간에 소정의 전압이 인가될 때, 방전 공간에는 가스 방전이 발생한다. PDP는, 상기 가스 방전에 의해 생기는 자외선에 의해 형광체층이 여기(勵起)하여 가시광을 발광함으로써, 컬러 영상을 표시할 수 있다.

[0007] 한편, 전면판의 유전체 보호층 위에, 유전체로 구성되는 분체 부재를 분산시킴으로써, 유전체 유리층으로부터 방출되는 초기 전자 방출의 안정성을 크게(좋게) 할 수 있고, 이와 더불어, 유전체 유리층의 벽전하를 유지하는데 필요한 전압을 작게 할 수 있는 것이 알려져 있다.

[0008] 분체 부재는, 예를 들면, 아래와 같이 해서 제조할 수 있다.

[0009] 먼저, 수산화 마그네슘(MgOH)을 열처리하여, 평균 입경 0.2㎛~3.0㎛ 정도의 1차 입자를 생성한다.

[0010] 이어서, 미반응의 수산화 마그네슘(MgOH)의 반응 촉진 및 잔류물의 제거 등을 위해서, 생성한 1차 입자를 더 소성(열처리)한다.

[0011] 이 소성에 의해, 최종적으로 평균 입경 4.0㎛~6.0㎛ 정도로 입경을 조정한다.

[0012] 이렇게 하여 제조된 분체 부재는, 결정 구조가 단결정이며, 그 내부 및 표면은, 점 결함(点缺陷) 및 전위로 대표되는 격자 결함이 매우 적은 상태가 된다.

[0013] 또한, 분체 부재의 평균 입경은, 적당한 크기로 조정할 수 있다.

[0014] 분체 부재의 평균 입경을 크게 하고 싶은 경우에는, 예를 들면, 상기 소성 후의 분체 부재를 더욱 열처리함으로써 실현할 수 있다. 이것에 의해, 분체 부재의 평균 입경을, 몇 십㎛~몇 백㎛ 정도의 크기로 할 수 있다.

[0015] 또한, 평균 입경을 작게 하고 싶은 경우에는, 예를 들면, 얼티마이저를 이용해서 상기 소성 후의 분체 부재를 분쇄함으로써 실현할 수 있다. 이것에 의해, 분체 부재의 평균 입경을, 1차 입자와 동등한 레벨, 즉 0.2㎛~3.0㎛ 정도의 크기로 할 수 있다.

[0016] 분체 부재를 구비한 종래예의 PDP로서는, 예를 들면, 특허문헌 1(일본 공개특허공보 2005-149743호)에 개시된 것이 있다. 특허문헌 1의 PDP에는, 분체 부재의 결정 입경이 5.0㎛ 이하의 입경 분포를 포함하는 교류형(AC형)의 PDP가 개시되어 있다.

발명의 내용

해결 하고자하는 과제

[0017] 종래예의 PDP에 있어서는, 통상, 전면판의 유전체 보호층과 배면판의 격벽의 최상부의 사이에 10㎛~30㎛ 정도의 갭을 형성하여 전면판과 배면판을 배치한다. 이때, 분체 부재의 평균 입경이 5.0㎛ 정도로 설정되어 있으면, 그 입도 분포의 범위 내에서 입경이 큰 것, 혹은 복수의 입자가 서로 겹친 것이, 격벽과 물리적으로 접촉하는 경우가 있다. 이 때문에, 격벽에 결함이 생기기 쉬워져, PDP의 제조시의 생산량이 저하되는 문제가 있다.

[0018] 이 문제를 해소하는 방법으로서는, 분체 부재의 평균 입경을 1차 입자 레벨, 예를 들면, 2.0㎛ 정도까지 작게 하는 것을 생각할 수 있다. 그러나, 분체 부재의 평균 입경을 2.0㎛ 정도로 설정했을 경우에는, 평균 입경 5.0㎛ 정도로 설정했을 경우와 비교하여, 초기 전자 방출의 안정성이 작아지고(나빠지고), 이와 더불어, 벽전하를 유지하는 데 필요한 전압이 커지는 다른 문제가 발생한다.

[0019] 요컨대, 생산량을 향상시키는 것과, 초기 전자 방출의 안정성을 좋게 하는 것과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 하는 것은 상충 관계(trade off)이다.

[0020] 따라서, 본 발명의 목적은, 상기 종래의 문제점을 해결하는 데 있어서, PDP용 배면판 격벽의 결함 발생률을 억제하고, 유전체층의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는, PDP용 전면판 및 그 제조방법, 및 상기 PDP용 전면판을 구비한 PDP를 제공하는 것이다.

과제 해결수단

[0021] 상기 목적을 달성하기 위해서, 본 발명은 아래와 같이 구성한다.

[0022] 본 발명의 제1형태에 의하면, 기판과,

[0023] 상기 기판 위에 형성된 복수의 전극과,

[0024] 상기 각각의 전극 및 상기 기판을 피복하도록 형성된 유전체층과,

[0025] 상기 유전체층을 피복하도록 형성된 유전체 보호층과,

[0026] 상기 유전체 보호층 위에 분산된 분체 부재를 포함하고,

[0027] 상기 분체 부재는, 적어도 상기 유전체 보호층과 접촉하지 않는 노출 표면에, 두께 10nm~300nm의 어닐층이 형성되어 있는 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0028] 본 발명의 제2형태에 의하면, 제1형태에 있어서, 상기 분체 부재는, 적어도 상기 유전체 보호층과 접촉하지 않는 노출 표면에, 두께 10nm~100nm의 어닐층이 형성되어 있는 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0029] 본 발명의 제3형태에 의하면, 제1형태에 있어서, 상기 분체 부재는, 표면 전체에 상기 어닐층이 형성되어 있는 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0030] 본 발명의 제4형태에 의하면, 제1형태에 있어서, 상기 분체 부재는, 전자선의 조사(照射)에 의해 파장 영역 200nm~300nm 내의 피크를 갖는 음극 발광을 방출하고,

[0031] 상기 어닐층으로부터 방출되는 음극 발광은, 상기 어닐층의 내측에서 인접하는 내층으로부터 방출되는 음극 발광보다도 발광 강도가 강한 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0032] 본 발명의 제5형태에 의하면, 제1형태에 있어서, 상기 분체 부재는, 전자선의 조사에 의해 파장 영역 200nm~300nm 내의 피크를 갖는 음극 발광을 방출하고,

[0033] 상기 유전체 보호층에 접하지 않는 상기 분체 부재의 최상부로부터 방출되는 음극 발광은, 상기 유전체 보호층에 접하는 상기 분체 부재의 저부(底部)로부터 방출되는 음극 발광보다도 발광 강도가 강한 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0034] 본 발명의 제6형태에 의하면, 제1형태에 있어서, 상기 분체 부재의 평균 입경이 3.0㎛ 이하인 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0035] 본 발명의 제7형태에 의하면, 제1형태에 있어서, 상기 분체 부재의 평균 입경이 0.2㎛ 이상인 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0036] 본 발명의 제8형태에 의하면, 제1형태에 있어서, 상기 분체 부재의 모재(母材)의 결정 구조가 단결정인 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0037] 본 발명의 제9형태에 의하면, 제1형태에 있어서, 상기 유전체층은, 산화 마그네슘, 산화 칼슘, 산화 스트론튬, 및 산화 바륨 가운데 적어도 1종을 함유하는 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0038] 본 발명의 제10형태에 의하면, 제1형태에 있어서, 상기 분체 부재는, 산화 마그네슘, 산화 칼슘, 산화 스트론튬, 및 산화 바륨 가운데 적어도 1종을 함유하는 플라즈마 디스플레이 패널용 전면판을 제공한다.

[0039] 본 발명의 제11형태에 의하면, 제1형태~제10형태 중 어느 하나의 형태에 기재된 플라즈마 디스플레이 패널용 전면판을 포함하는 플라즈마 디스플레이 패널을 제공한다.

[0040] 본 발명의 제12형태에 의하면, 기판 위에 복수의 전극을 형성하고,

[0041] 상기 각각의 전극 및 상기 기판을 피복하도록 유전체층을 형성하고,

[0042] 상기 유전체층을 피복하도록 유전체 보호층을 형성하고,

[0043] 상기 유전체 보호층 위에 분체 부재를 분산시킨 후, 상기 분체 부재의 노출 표면에 에너지파를 조사하여 10nm~300nm의 어닐층을 형성하는 플라즈마 디스플레이 패널용 전면판의 제조방법을 제공한다.

[0044] 본 발명의 제13형태에 의하면, 제12형태에 있어서, 상기 유전체 보호층 위에 분체 부재를 분산시킨 후, 상기 분체 부재의 노출 표면에 어닐층을 형성하는 대신에, 상기 분체 부재의 표면 전체에 에너지파를 조사하여 10nm~300nm의 어닐층을 형성한 후, 상기 분체 부재를 상기 유전체 보호층 위에 분산시키는 플라즈마 디스플레이 패널용 전면판의 제조방법을 제공한다.

[0045] 본 발명의 제14형태에 의하면, 제12형태에 있어서, 상기 분체 부재의 표면의 어닐은, 플래시 램프 어닐(flash lamp anneal), 레이저 어닐(laser anneal), 래피드 써멀 어닐(rapid thermal anneal) 가운데 어느 하나에 의해 실행되는 플라즈마 디스플레이 패널용 전면판의 제조방법을 제공한다.

효 과

[0046] 본 발명의 플라즈마 디스플레이 패널용 전면판에 의하면, 분체 부재의 적어도 유전체 보호층과 접촉하지 않는 노출 표면에 어닐층이 형성되어 있다. 이것에 의해, 플라즈마 디스플레이 패널용 배면판 격벽의 결함 발생률을 억제하고, 유전체층의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는, 플라즈마 디스플레이 패널용 전면판을 제공할 수 있다.

[0047] 본 발명의 플라즈마 디스플레이 패널용 전면판의 제조방법에 의하면, 유전체 보호층 위에 분체 부재를 분산시킨 후, 상기 분체 부재의 노출 표면에 에너지파를 조사하여 어닐층을 형성하도록 하고 있다. 이것에 의해, 플라즈마 디스플레이 패널용 배면판 격벽의 결함 발생률을 억제하고, 유전체층의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는 플라즈마 디스플레이 패널용 전면판의 제조방

법을 제공할 수 있다.

[0048] 또한, 상기를 대신하여, 분체 부재의 표면 전체에 에너지파를 조사하여 어닐층을 형성한 후, 상기 분체 부재를 유전체 보호층 위에 분산시켜도, 상기와 마찬가지의 효과를 얻을 수 있다.

[0049] 본 발명의 플라즈마 디스플레이 패널에 의하면, 상기 플라즈마 디스플레이 패널용 전면판을 구비하고 있으므로, 플라즈마 디스플레이 패널용 배면판 격벽의 결함 발생률을 억제하고, 유전체층의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는, 플라즈마 디스플레이 패널을 제공할 수 있다.

발명의 실시를 위한 구체적인 내용

[0050] 본 발명의 기술(記述)을 계속하기 전에, 첨부 도면에 있어서 같은 부품에 대해서는 같은 참조부호를 첨부하고 있다.

[0051] 이하, 본 발명의 최선의 실시 형태에 대해서, 도면을 참조하면서 설명한다. 또한, 본 실시형태에 의해 본 발명이 한정되는 것은 아니다.

[0052] (제1실시형태)

[0053] 도 1~도 3을 이용하여, 본 발명의 제1실시형태에 따른 PDP의 구성에 대해서 설명한다. 도 1은 본 발명의 제1실시형태에 따른 PDP(1)의 기본 구성을 모식적으로 나타내는 사시도이다. 또한, 도 1에 있어서는, 도면을 보기 쉽게 하기 위해서, PDP(1)가 구비하는 전면판(10)과 배면판(20)을 서로 분리하여 도시하고 있다. 도 2는 전면판(10)의 일부 확대 단면도이다. 또한, 도 2에 있어서는, 전면판(10)의 배치를 도 1과는 상하 반대로 나타내고 있다. 도 3은 도 2의 일부 확대 단면도이다.

[0054] 도 1에 있어서, PDP(1)는, PDP용 전면판(이하, 전면판이라고 한다)(10)과, 전면판(10)에 대향 배치된 PDP용 배면판(이하, 배면판이라고 한다)(20)을 구비하고 있다. 전면판(10)과 배면판(20)의 사이의 외주부(外周部)에는, 유리 프리트 등의 밀봉 부재(도시하지 않음)가 배치되어 있다. 상기 밀봉 부재에 의해서, PDP(1)가 기밀 밀봉되어, PDP(1)의 내부에 방전 공간이 형성되어 있다. 방전 공간에는, 예를 들면, 네온(Ne), 크세논(Xenon) 등의 방전 가스가 봉입되어 있다. 방전 가스의 봉입은, 방전 공간을 대기압보다 낮은 압력으로 감압하면서 실행된다.

[0055] 전면판(10)은, 붕규산염계 유리 또는 납계 유리 등으로 구성된 전면 유리 기판(11)을 구비하고 있다. 전면 유리 기판(11)은, 플로트(float)법에 의해 평활판 모양으로 형성되어 있다. 전면 유리 기판(11)의 한쪽 면 위에는, 전극의 일례인 띠 모양의 표시 전극(12)이, 서로 평행하게 복수 배열(스트라이프 모양으로 형성)되어 있다. 표시 전극(12)은, 예를 들면, 은(Ag) 또는 크롬(Cr)-구리(Cu)-크롬(Cr) 등에 의해 구성되어 있다.

[0056] 또한, 전면 유리 기판(11)의 한쪽 면 위에는, 각각의 표시 전극(12)을 피복하도록 유전체층의 일례인 유전체 유리층(13)이 형성되어 있다. 유전체 유리층(13)은 0.1㎛~20.0㎛ 정도의 유리 분말을 이용해서 형성되어, 콘덴서로서의 기능을 한다. 유전체 유리층(13) 위에는, 유전체 유리층(13)을 피복하도록 유전체 보호층(14)이 형성되어 있다. 유전체 보호층(14)은, 예를 들면, 산화 마그네슘(MgO)으로 구성되어 있다. 유전체 보호층(14) 위에는, 도 2에 나타낸 바와 같이 유전체로 구성된 분체 부재(15)가 (바람직하게는 균일히) 분산되어 있다. 분체 부재(15)는, 도 3에 나타낸 바와 같이, 유전체 보호층(14)과 접촉하지 않는 노출 표면에 10nm~100nm의 두께로 형성된 어닐(설담금)층(15a)과, 어닐층(15a)에 내측(중심측)에서 인접하는 내층(15b)으로 구성되어 있다. 어닐층(15a)에 대해서는, 나중에 자세하게 설명한다.

[0057] 배면판(20)은, 전면 유리 기판(11)과 마찬가지로 구성된 배면 유리 기판(21)을 구비하고 있다. 배면 유리 기판(21)의 한쪽 면 위에는, 띠 모양의 어드레스 전극(22)이 서로 평행하게 복수 배열되어 있다. 어드레스 전극(22)은, 예를 들면, 산화 인듐 주석(ITO)과, 은(Ag) 또는 크롬(Cr)-구리(Cu)-크롬(Cr)으로 구성되어 있다.

[0058] 또한, 배면 유리 기판(21)의 한쪽 면 위에는, 각각의 어드레스 전극(22)을 피복하도록 유전체 유리층(23)이 형성되어 있다. 유전체 유리층(23) 위에는, 복수의 격벽(24)이 스트라이프 모양으로 형성되어 있다. 이들 격벽(24)은, 어드레스 전극(22)에 평행하고, 또한, 배면판(20)의 두께 방향에서 보았을 때, 서로 이웃하는 격벽(24, 24) 사이에 어드레스 전극(22)이 위치하도록 배치되어 있다. 이것에 의해 격벽(24)은, 상기 방전 공간을 어드레스 전극(22)마다 구획하고 있다.

[0059] 서로 이웃하는 격벽(24, 24)의 측면과 유전체 유리층(23)으로 형성되는 홈부(26)에는 각각, 형광체층(25)이 도포되어 있다. 형광체층(25)은, 적색 형광체층(25a)과, 녹색 형광체층(25b)과, 청색 형광체층(25c)으로

구성되고, 이들은 어드레스 전극(22)과 직교하는 방향으로 순차적으로 형성되어 있다.

[0060] 상기와 같이 구성되는 PDP(1)는, 표시 전극(12)-어드레스 전극(22) 사이에 소정의 전압이 인가됨으로써, 방전 공간에 가스 방전이 발생하여, 그 가스 방전에 의해 생기는 자외선으로부터 형광체층(25)이 여기하여 가시광을 발광함으로써, 컬러 영상을 표시할 수 있다.

[0061] 이어서, 도 1~도 4를 참조하면서, 본 발명의 제1실시형태에 따른 PDP(1)의 제조방법에 대해서 설명한다. 도 4는, PDP(1)의 제조방법을 나타내는 플로 차트(flow chart)이다. 또한, 여기에서는, 발명의 이해를 쉽게 하기 위해서, 각 부재의 재료 및 치수 등을 예시하면서 설명하지만, 본 발명은 이것에 한정되는 것은 아니다.

[0062] 먼저, 분체 부재(15)의 제조방법에 대해서 설명한다. 분체 부재(15)는, 이하의 단계(S1~S3)를 실행함으로써 제조할 수 있다.

[0063] 단계 S1에서는, 수산화 마그네슘(MgOH)을 열처리하여, 평균 입경 0.2㎛~3.0㎛ 정도의 1차 입자를 생성한다.

[0064] 단계 S2에서는, 미반응의 수산화 마그네슘(MgOH)의 반응 촉진, 및 잔류물의 제거 등을 위해서, 정제한 1차 입자를 더 소성(열처리)한다. 이 소성에 의해, 평균 입경 4.0㎛~6.0㎛ 정도로 입경을 조정한다.

[0065] 단계 S3에서는, 소성 후의 분체 부재(15)를 분쇄하여, 평균 입경 2.0㎛ 정도로 입경을 조정한다.

[0066] 이것에 의해, 분체 부재(15)의 제조가 완료된다.

[0067] 이어서, 전면판(10)의 제조방법에 대해서 설명한다. 전면판(10)은, 이하의 단계(S4~S8)를 실행함으로써 제조할 수 있다.

[0068] 단계 S4에서는, 전면 유리 기판(11) 위에 복수의 표시 전극(12)을 스트라이프 모양으로 형성한다.

[0069] 단계 S5에서는, 각각의 표시 전극(12)과 전면 유리 기판(11)을 피복하도록 유전체 유리층(13)을 형성한다.

[0070] 단계 S6에서는, 진공 증착법을 이용하여, 유전체 유리층(13)을 피복하도록 유전체 보호층(14)을 형성한다. 이때, 유전체 보호층(14)의 두께는, 예를 들면, 0.5㎛~1.5㎛ 정도로 한다.

[0071] 단계 S7에서는, 유전체 보호층(14) 위에 스크린 인쇄법을 이용하여, 유기물과 분체 부재(15)의 혼합 페이스트를 도포하고, 그 후, 건조 및 소성해서 분체 부재(15)를 유전체 보호층(14) 위에 분산시킨다. 이때, 사용하는 유기물과 분체 부재(15)의 혼합 페이스트로서는, 예를 들면, 분체 부재(15)의 농도는, 중량비로 대략 0.1%~20.0%인 것으로 한다.

[0072] 단계 S8에서는, 유전체 보호층(14) 위에 분산된 분체 부재(15)의 노출 표면에 에너지파를 조사해서 어닐층(15a)(도 3 참조)을 형성한다(표면 어닐을 실시한다).

[0073] 이것에 의해, 전면판(10)의 제조가 완료된다.

[0074] 분체 부재(15)의 노출 표면에 어닐층(15a)을 형성하는 방법의 일례로서는, 도 5에 나타낸 바와 같은, 크세논 램프(31)를 이용한 플래시 램프 어닐법(이하, FLA법이라고 한다)을 들 수 있다. 이 FLA법을 이용한 어닐층(15a)의 형성 방법의 일례에 대해서, 도 5를 참조하면서 이하에서 설명한다.

[0075] 먼저, 전면판(10)을, 전면 유리 기판(11)을 아래로 해서 기판용 히터(32) 위에 놓는다. 이어서, 기판용 히터(32)를 가열하여, 전면 유리 기판(11)의 온도를 대략 300~500℃ 정도까지 상승시키는 동시에, 전면판(10)의 위쪽에 배치된 크세논 램프(31)에 의해, 밀리초 단위(ms order)의 펄스광(33)을 분체 부재(15)를 향해서 조사한다. 이때, 조사하는 펄스광(33)의 펄스 폭은, 예를 들면, 0.8ms~3.0ms로 설정하고, 그 파워 밀도는, 예를 들면, 10~40mJ/cm^2로 설정한다.

[0076] 이것에 의해, 분체 부재(15)의 노출 표면에 어닐층(15a)(도 3 참조)을 형성할 수 있다.

[0077] 또한, 상기 FLA법에 의해, 전면 유리 기판(11)의 표면 온도는, 고순도의 실리콘 기판의 표면이 융해하는 온도가 약 1400℃이므로, 적어도 1400℃ 이상인 것으로 추측할 수 있다. 종래부터 알려져 있는 실리콘(Si) 반도체의 불순물 도핑 기술 지식으로부터, 전면 유리 기판(11)의 표면 온도가 1000℃ 이상의 고온에 도달했을 때, 그 열에너지가 침투하는 깊이는, 대략 수nm~100nm 정도인 것이 알려져 있다. 이 때문에, 어닐층(15a)은, 분체 부재(15)의 노출 표면으로부터 10nm~100nm 정도의 두께로 형성된다.

[0078] 이어서, 배면판(20)의 제조방법에 대해서 설명한다. 배면판(20)은, 이하의 단계(S9~S12)를 실행하여 제조할 수

있다.

[0079] 단계 S9에서는, 배면 유리 기판(21) 위에 복수의 어드레스 전극(22)을 스트라이프 모양으로 형성한다.

[0080] 단계 S10에서는, 각각의 어드레스 전극(22)을 피복하도록 유전체 유리층(23)을 형성한다.

[0081] 단계 S11에서는, 유전체 유리층(23) 위에 복수의 격벽(24)을 스트라이프 모양으로 형성한다. 이들 격벽(24)은, 어드레스 전극(22)에 평행하고, 또한, 배면판(20)의 두께 방향에서 보았을 때, 서로 이웃하는 격벽(24, 24) 사이에 어드레스 전극(22)이 위치하도록 배치한다.

[0082] 단계 S12에서는, 서로 이웃하는 격벽(24, 24)의 측면과 유전체 유리층(23)으로 형성되는 홈부(26)에 각각, 적색 형광체층(25a), 녹색 형광체층(25b), 및 청색 형광체층(25c)을 순차적으로 도포한다.

[0083] 이것에 의해, 배면판(20)의 제조가 완료된다.

[0084] 또한, 전면판(10)과 배면판(20)의 제조 순서는 불문이다. 즉, 전면판(10)과 배면판(20)은, 동시 병행하여 제조되어도 좋고, 어느 쪽이 먼저 제조되어도 좋다.

[0085] 이어서, 상기와 같이 하여 제조한 전면판(10)과 배면판(20)을 이용하여 PDP(1)를 제조하는 방법에 대해서 설명한다. PDP(1)는, 이하의 단계(S13~S15)를 실행하여 제조할 수 있다.

[0086] 단계 S13에서는, 전면판(10)과 배면판(20)을, 분체 부재(15)와 격벽(24)이 대향하도록 대향 배치하여, 그 외주부를 밀봉 부재(도시하지 않음)에 의해 밀봉하는 동시에, 밀봉에 의해 형성된 밀폐 공간의 공기를 배기하여 감압한다.

[0087] 단계 S14에서는, 감압한 밀폐 공간에 네온(Ne) 및 크세논(Xe) 등의 방전 가스를 봉입하여, 방전 공간을 형성한다.

[0088] 단계 S15에서는, 방전 공간에 소정의 전압을 인가하여 점등할 것인가 아닌가를 관찰하는 점등 시험을 실행한다.

[0089] 이것에 의해, PDP(1)의 제조가 완료된다.

[0090] 이어서, 도 6 및 도 7을 이용하여, 본 발명의 제1실시형태에 따른 PDP(1)와, 제1 및 제2종래예의 PDP의 패널 특성의 비교 결과에 대해서 설명한다. 여기에서는,

[0091] 어닐층(15a)을 형성하지 않고, 평균 입경을 5.0㎛로 설정한 분체 부재를 구비한 PDP를 제1종래예의 PDP로 하고, 어닐층(15a)을 형성하지 않고, 평균 입경을 2.0㎛로 설정한 분체 부재를 구비한 PDP를 제2종래예의 PDP로 하고 있다. 또한, 제1종래예의 PDP와 제2종래예의 PDP와 본 발명의 제1실시형태에 따른 PDP(1)는, 분체 부재에 의한 유전체 보호층의 피복률이 동등하게 설정되어 있다.

[0092] 도 6은, 제1종래예의 PDP와 제2종래예의 PDP와 본 발명의 제1실시형태에 따른 PDP(1)의 패널 특성을 비교한 그래프이다. 여기에서는, 유전체 유리층(13)의 초기 전자 방출의 안정성이 크고, 벽전하를 유지하는 데 필요한 전압이 작을수록, 패널 특성이 양호한 PDP인 것을 의미하고 있다. 즉, 도 6에 있어서, 그래프의 커브가 오른쪽 아래 방향에 위치할수록, 패널 특성이 양호한 PDP인 것을 의미한다. 도 7은, 제1종래예의 PDP와 제2종래예의 PDP와 본 발명의 제1실시형태에 따른 PDP(1)에 있어서, 격벽에 결함이 발생한 비율을 정리한 도면이다.

[0093] 도 6 및 도 7에서 알 수 있듯이, 분체 부재의 평균 입경을 2.0㎛로 한 제2종래예의 PDP에서는, 분체 부재의 평균 입경을 5.0㎛로 한 제1종래예의 PDP보다도, 격벽 결함 발생률을 저감(20.3%→1.8%)할 수 있지만, 패널 특성이 악화된다(초기 전자 방출의 안정성이 작고, 벽전하를 유지하는 데 필요한 전압이 커진다). 한편, 본 발명의 제1실시형태에 따른 PDP(1)(즉, 분체 부재의 평균 입경을 2.0㎛로 해서, 표면에 어닐을 실시한 PDP(1))에서는, 제1종래예의 PDP와 비교하여, 패널 특성을 양호하게 유지한 채, 격벽 결함 발생률을 저감(20.3%→2.3%)할 수 있다.

[0094] 이어서, 제1종래예의 PDP와 제2종래예의 PDP와 본 발명의 제1실시형태에 따른 PDP(1)를 각각 할단(割斷) 하고, 음극 발광법(이하, CL법이라고 한다)을 이용하여, 각각의 분체 부재(15)의 단면에 있어서의 음극 발광(이하, CL 발광이라고 한다)의 발광 강도를 측정한 결과에 대해서, 도 3을 참조하면서 설명한다. 여기에서는, 분체 부재(15)의 최상부 근방의 측정 영역(이하, 최상부(T)라고 한다)과, 저부 근방의 측정 영역(이하, 저부(U)라고 한다)에 있어서, CL 발광의 발광 강도의 측정을 실행하고 있다. 즉, 어닐층(15a)이 형성되어 있는 최상부(T)와, 어닐층(15a)이 형성되어 있지 않은 저부(U)에 있어서, CL 발광의 발광 강도의 측정을 실행하고 있다. 또한, 분체 부재(15)의 CL 발광은, 파장 영역 200nm~300nm 내의 피크를 갖는 것으로 한다. 여기에서는 파장 240nm 부근

에서 피크를 갖는 것으로 하고 있다.

[0095] 또한, 각 측정 영역의 분체 부재(15)의 표면으로부터의 깊이(L)는, 어닐층(15a)의 두께에 거의 대응하도록 대략 10nm～100nm의 범위로 하고 있다. 여기에서는, 각 측정 영역당 10점 정도의 측정을 실행하고 있다. 더 구체적으로는, 분체 부재(15)의 표면으로부터 깊이 방향으로 30nm 정도의 간격으로 3～4개소(예를 들면, 깊이 10nm, 40nm, 70nm, 100nm) 설정하여, 1개소당 3점 정도로 해서 합계 10점 정도의 측정을 실행하고 있다. 또한, 제1 및 제2의 종래예의 PDP에 있어서도, 마찬가지로 하여, 분체 부재의 최상부(Tp1, Tp2) 및 저부(Up1, Up2)에 있어서 음극 발광의 발광 강도의 측정을 실행했다.

[0096] 상기 측정의 결과, 제1종래예의 PDP가 구비하는 분체 부재(평균 입경 5.0㎛)의 최상부(Tp1) 및 저부(Up1)에 있어서의 평균 발광 강도는 거의 같은 강도였다. 그래서, 최상부(Tp1) 및 저부(Up1)에 있어서의 평균 발광 강도를 모두 1.00으로 했을 때, 제2종래예의 PDP가 구비하는 분체 부재(평균 입경 2.0㎛)의 최상부(Tp2) 및 저부(Up2)에 있어서의 발광 강도는, 모두 대략 0.35～0.60이었다.

[0097] 한편, 본 발명의 제1실시형태에 따른 PDP(1)가 구비하는 분체 부재(15)의 최상부(T)의 발광 강도의 분포는 대략 0.80～1.20의 범위에 있고, 저부(U)의 발광 강도의 분포는 대략 0.50～0.65의 범위에 있었다. 즉, 본 발명의 제1실시형태에 따른 PDP(1)의 분체 부재(15)의 최상부(T)는, 제1종래예의 PDP의 분체 부재의 최상부(Tp1)와 거의 동등한 값의 발광 강도를 나타내고, 본 발명의 제1실시형태에 따른 PDP(1)의 분체 부재(15)의 저부(U)는, 제1종래예의 PDP의 분체 부재의 저부(Up1)에 비하여, 강한 발광 강도를 나타냈다.

[0098] 본 발명의 제1실시형태에 의하면, 분체 부재(15)의 노출 표면에 어닐층(15a)을 형성했기 때문에, 격벽(24)의 결함 발생률을 억제하고, 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는 PDP용 전면판 및 그 제조방법, 및 상기 PDP용 전면판을 구비한 PDP를 제공할 수 있다.

[0099] (제2실시형태)

[0100] 도 8～도 10을 이용하여, 본 발명의 제2실시형태에 따른 PDP용 전면판에 대해서 설명한다. 도 8은 본 발명의 제2실시형태에 따른 PDP의 제조방법을 나타내는 플로 차트이다. 도 9는 본 발명의 제2실시형태에 따른 PDP의 분체 부재의 표면 전체에 어닐층을 형성하는 모습을 모식적으로 나타내는 도면이다. 도 10은 본 발명의 제2실시형태에 따른 PDP의 분체 부재의 구성을 나타내는 일부 확대 단면도이다.

[0101] 상기 제1실시형태에 따른 PDP용 전면판의 제조방법에서는, 분체 부재(15)를 유전체 보호층(14) 위에 형성(단계 S7)한 후에, 분체 부재(15)의 노출 표면에 어닐층(15a)을 형성(단계 S8)하도록 했다. 본 발명의 제2실시형태에 따른 PDP용 전면판의 제조방법에서는, 이것을 대신하여, 도 8 및 도 10에 나타낸 바와 같이, 분체 부재(15A)의 표면 전체에 어닐층(15c)을 형성(단계 S20)한 후에, 분체 부재(15A)를 유전체 보호층(14) 위에 형성(단계 S7)하도록 하고 있다. 이 이외의 점에 대해서는, 본 발명의 제2실시형태에 따른 PDP용 전면판의 제조방법은 제1실시형태와 마찬가지이므로, 중복하는 설명은 생략하고, 이하, 서로 다른 분체 부재(15A)의 표면 전체에 어닐층(15c)을 형성하는 방법에 대해서 설명한다.

[0102] 분체 부재(15A)의 표면 전체에 어닐층(15c)을 형성하는 방법의 일례로서는, 상기 제1실시형태와 마찬가지로, 크세논 램프(31)를 이용한 FLA법을 들 수 있다. 이 FAL법을 이용한 어닐층(15c)의 형성 방법의 일례에 대해서, 도 9 및 도 10을 참조하면서 설명한다.

[0103] 먼저, 밀폐 용기(41) 내에 설치한 열전도성이 우수한 대략 테이퍼 모양의 금속 가이드(42)의 내부에, 분체 부재(15A)를 넣는다.

[0104] 이어서, 밀폐 용기(41) 내에 설치된 기판 히터(32)를 구동하여 분체 부재(15A)를 대략 300～500℃로 가열하면서, 자력식 교반기(43)를 구동해서 교반자(44)를 회전시키는 동시에, 팬(45)을 회전시켜서 분체 부재(15A)를 밀폐 용기(41) 내에서 풍력 순환시킨다(도 9 참조).

[0105] 그러는 동안에, 기판 히터(32)의 위쪽에 설치된 크세논 램프(31)에 의해, 밀리초 단위의 펄스광(33)을 분체 부재(15A)를 향해서 1회～10회 정도 조사한다. 이때, 조사하는 펄스광(33)의 펄스 폭은, 예를 들면, 0.8ms～3.0ms로 설정하고, 파워 밀도는 예를 들면 10～40mJ/cm^2로 설정한다.

[0106] 이것에 의해, 도 10에 나타낸 바와 같이, 분체 부재(15A)의 거의 전체 표면에 어닐층(15c)을 형성할 수 있다.

[0107] 상기와 같이 표면 전체에 어닐층(15c)이 형성된 분체 부재(15A)는, 분체 부재(15A)의 농도가, 중량비로 대략 0.1%～20.0%가 되도록 유기물과 혼합되어 혼합 페이스트가 되고, 상기 혼합 페이스트가 유전체 보호층(14) 위

에 도포된 후, 건조 및 소성됨으로써, 유전체 보호층(14) 위에 분산된다.

[0108] 또한, 상기한 바와 같이, 분체 부재(15A)에 열에너지가 침투하는 깊이가 대략 수nm～100nm 정도이기 때문에, 어닐층(15c)은 분체 부재(15A)의 표면으로부터 10nm ～100nm 정도의 두께로 형성된다.

[0109] 또한, 분체 부재(15A)에 전자선을 조사했을 때, 분체 부재(15A)의 어닐층(15c)으로부터 방출되는 CL 발광의 발광 강도는, 제1실시형태와 마찬가지로, 내층(15b)으로부터 방출되는 CL 발광의 발광 강도보다도 강하다.

[0110] 본 발명의 제2실시형태에 의하면, 분체 부재(15A)의 표면 전체에 어닐층(15c)을 형성했기 때문에, 격벽(24)의 결함 발생률을 억제하고, 유전체 유리층(13)의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있는 PDP용 전면판 및 그 제조방법, 및 상기 PDP용 전면판을 구비한 PDP를 제공할 수 있다.

[0111] 또한, 상기 제1실시형태에 따른 PDP용 전면판과, 상기 제2실시형태에 따른 PDP용 전면판에 대하여, 낙하 시험을 실시했을 경우에는, 상기 제1실시형태에 따른 PDP쪽이, 분체 부재(15)의 유전체 보호층(14)으로부터의 박리가 적고, 부착력이 강한 이점이 있는 것으로 생각된다.

[0112] 이어서, 상기 FLA법에 의해 분체 부재(15)의 적어도 노출 표면에 어닐층(15a)(또는 15c)을 형성함으로써 패널 특성을 양화(良化)할 수 있는 이유의 추측을 이하에서 설명한다.

[0113] 먼저, 초기 전자 방출의 안정성이 양화된(커진) 이유의 추측에 대해서 설명한다.

[0114] 분체 부재(15)를 1차 입자 레벨까지 분쇄(단계 S3)하면, 분체 부재(15)의 표면에는, 원자공공(atomic vacancy) 및 전위 등의 격자 결함이 다량으로 도입된다. 상기 격자 결함은, 다양한 종류의 결함으로서 도입되기 때문에, 결과적으로 분체 부재(15)의 표면에 다양한 크기의(혹은, 브로드한) 에너지 준위를 형성한다. 이 다양한 에너지 준위에 전자가 트랩(trap)된다. 이후에, 상기 전자에 전압이 인가되면, 상기 전자는 방전 공간에 방출되어 방전 개시를 담당하는 초기 전자군이 된다.

[0115] 이때, 상기 에너지 준위가 광범위하게 걸쳐 있으면, 상기 전자가 방전 공간에 방출되는 타이밍은, 시간의 편차를 일으키게 된다. 즉, 초기 전자 방출의 안정성이 작아지는(나빠지는) 것으로 생각할 수 있다.

[0116] 이 때문에, 분체 부재(15)의 표면에 어닐층(15a)을 형성(즉, 분체 부재(15)의 적어도 노출 표면을 어닐)하여, 격자 결함의 회복 및 재결정을 재촉하고, 이것에 의해 상기 에너지 준위의 범위를 작게 함으로써, 초기 전자 방출의 안정성을 크게(좋게) 할 수 있다고 생각된다.

[0117] 이어서, 벽전하를 유지하는 데 필요한 전압이 양화된(작아진) 이유의 추측에 대해서 설명한다.

[0118] 분체 부재(15)에 의한 유전체 보호층(14)의 피복률이 동등하면, 분체 부재(15)의 평균 입경이 클수록, 분체 부재(15)의 총 표면적이 커진다. 분체 부재(15)의 총 표면적이 커지면, 분체 부재(15)에 대전하는(트랩되는) 전자의 양이 많아지기 때문에, 벽전하를 유지하는 데 필요한 전압이 커진다.

[0119] 한편, 분체 부재(15)는 유전체 보호층(14)보다도 전자를 자연 방출하기 쉬운 특성을 가지고 있다. 이 때문에, 유전체 보호층(14)에 트랩된 전자가 분체 부재(15)로 이동하기 쉬운 상태가 되면, 상기 전자가 분체 부재(15)를 경유해서 방전 공간으로 자연 방출되기 쉬워진다.

[0120] 그러므로, 분체 부재(15)의 평균 입경을 작게 하여, 분체 부재(15)의 총 표면적을 작게 함으로써, 분체 부재(15)에 트랩되는 전자의 양을 적게 할 수 있어서, 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있다고 생각된다.

[0121] 또한, 분체 부재(15)의 모재의 결정 구조가 단결정인 경우에는, 결정 입자계가 존재하지 않아서, 격자 결함에 의해 생성된 에너지 준위가 초기 전자 방출의 안정성에 미치는 영향이 크다고 생각된다. 따라서, 분체 부재(15)의 모재의 결정 구조가 단결정인 경우에는, 분체 부재(15)의 노출 표면에 어닐층(15a)을 형성하는 효과가, 특히 커진다고 생각된다.

[0122] 또한, 본 발명은 상기 각 실시형태에 한정되는 것이 아니라, 그 외 여러 가지의 형태로 실시할 수 있다. 예를 들면, 본 발명의 제1실시형태에서는, 격자 결함의 회복, 재결정의 진행 정도를 검증하는 데 CL법을 이용했지만, 본 발명은 이것에 한정되지 않는다. 예를 들면, TEM(투과형 전자 현미경)을 이용해서 전위를 관찰하여, 전위 밀도를 산출하는 방법으로, 그것들을 검증하도록 해도 좋다.

[0123] 또한, 상기에서는, 분체 부재(15)의 평균 입경을 2.0㎛로 설정했지만, 본 발명은 이것에 한정되지 않는다. 예를

들면, 분체 부재(15)를 구성하는 부재의 1차 입자와 동등한 크기로 평균 입경을 설정해도, 동등한 효과를 얻을 수 있다. 예를 들면, 분체 부재(15)를 구성하는 부재가 산화 마그네슘(MgO)일 경우, 수산화 마그네슘(MgOH)을 열처리함으로써 생성되는 1차 입자의 평균 입경이, 대략 0.2㎛~3.0㎛이므로, 분체 부재(15)의 평균 입경을 이 범위로 설정해도 좋다.

[0124] 또한, 상기에서는, 유전체 보호층(14) 및 분체 부재(15)를 구성하는 부재로서, 각각 산화 마그네슘(MgO)을 예시했지만, 본 발명은 이것에 한정되지 않고, 전자 방출 특성이 우수한 것이면 좋다. 예를 들면, 유전체 보호층(14) 및 분체 부재(15)는, 각각, 산화 마그네슘(MgO), 산화 칼슘(CaO), 산화 스트론튬(SrO), 및 산화 바륨(BaO) 가운데 적어도 1종을 함유하면 좋다. 이것에 의해, 본 발명과 동등한 효과를 얻을 수 있다. 또한, 분체 부재(15)를, 산화 칼슘(CaO), 산화 스트론튬(S r0), 또는 산화 바륨(BaO)으로 구성하는 경우에 있어서도, 그 평균 입경은, 수산화 마그네슘(MgOH)으로 구성하는 경우와 마찬가지로, 0.2㎛ 이상, 3.0㎛ 이하로 설정하면 좋다.

[0125] 또한, 상기에서는, 분체 부재(15)를, 도 2에 나타낸 바와 같이 유전체 보호층(14) 위에 분산시켰지만, 본 발명은 이것에 한정되지 않는다. 예를 들면, 도 11에 나타낸 바와 같이, 분체 부재(15)가, 유전체 보호층(14)을 관통하여 유전체 유리층(13)에 접촉하도록 배치되어도 좋다. 또한, 이 경우에 있어서도, 어닐층(15a 또는 15c)이 방전 공간에 노출되도록, 분체 부재(15)를 배치할 필요가 있다. 이것에 의해, 본 발명과 동등한 효과를 얻을 수 있다.

[0126] 또한, 상기에서는, 플래시 램프 어닐을 실행함으로써, 분체 부재(15)에 어닐층(15a 또는 15c)을 형성했지만, 본 발명은 이것에 한정되지 않는다. 예를 들면, 레이저 어닐(LA), 또는 래피드 써멀 어닐(RTA) 등을 실행함으로써, 어닐층(15a 또는 15c)을 형성해도 좋다.

[0127] 레이저 어닐에 의하면, 분체 부재(15)의 표면으로부터의 깊이 수nm~100nm 정도의 영역에 열 작용해서, 기판 히터(32)의 어시스트에 의해 분체 부재(15)의 표면을 1000℃ 이상으로 가열하여, 어닐층(15a 또는 15c)을 형성할 수 있다. 레이저 어닐은, 액정 디스플레이의 제조 공정에 있어서, 폴리 실리콘의 개질(改質) 등에 이용되고 있는 실적이 있어, 플래시 램프 어닐에 비하여, 대면적화가 용이함과 더불어 균일성도 우수한 이점이 있다. 또한, 플래시 램프 어닐은, 레이저 어닐에 비하여, 제조시의 택트(tact)가 짧은 이점이 있다.

[0128] 또한, 래피드 써멀 어닐에 의하면, 분체 부재(15)의 표면으로부터의 깊이 수십nm~300nm 정도의 영역에 열작용해서, 기판 히터(32)의 어시스트에 의해 분체 부재(15)의 표면을 1000℃ 이상으로 가열하여, 어닐층(15a 또는 15c)을 형성할 수 있다. 또한, 래피드 써멀 어닐의 경우, 분체 부재(15)의 표면으로부터의 깊이 수십nm~300nm 정도의 영역에 열작용하므로, 어닐층(15a)은 수십nm~300nm 정도의 두께로 형성된다. 래피드 써멀 어닐은, 플래시 램프 어닐이나 레이저 어닐에 비하여, 더욱 대면적화가 용이함과 더불어 균일성도 우수한 이점이 있다. 또한, 래피드 써멀 어닐에서는, 열작용하는 표면 깊이가 깊기 때문에, 분체 부재(15)가 열용량을 가지고 열응집하기 쉬워져, 평균 입경이 커져 버릴 우려가 있다. 이에 반하여, 플래시 램프 어닐은, 열작용하는 표면 깊이가 얕기 때문에, 그러한 우려가 억제되는 이점이 있다.

[0129] 또한, 상기 여러 가지 실시형태 가운데 임의의 실시형태를 적당히 조합함으로써, 각각이 갖는 효과를 나타내도록 할 수 있다. 예를 들면, 분체 부재(15)의 표면 전체에 어닐층(15a)을 얇게(예를 들면, 반의 두께로) 형성한 후, 상기 분체 부재(15)를 유전체 보호층(14) 위에 분산시킨 후에, 상기 분체 부재(15)의 노출 표면에 에너지파를 조사하여 어닐층(15a)을 완전히 형성하도록 해도 좋다. 즉, 어닐층(15a)을, 분체 부재(15)를 유전체 보호층(14) 위에 분산시키기 전과 후의 2단계로 나누어서 형성하도록 해도 좋다.

[0130] 본 발명은, 첨부 도면을 참조하면서 바람직한 실시형태에 관련하여 충분히 기재되어 있지만, 이 기술이 숙련된 사람들에게 있어서는 여러 가지 변형이나 수정은 명백하다. 이와 같은 변형이나 수정은, 첨부한 청구의 범위에 의한 본 발명의 범위에서 벗어나지 않는 한도에서, 그 중에 포함된다고 이해되어야 한다.

[0131] 본 발명에 따른 플라즈마 디스플레이 패널용 전면판 및 그 제조방법, 및 플라즈마 디스플레이 패널은, 플라즈마 디스플레이 패널용 배면판 격벽의 결함 발생률을 억제하고, 유전체층의 초기 전자 방출의 안정성을 크게 함과 더불어 벽전하를 유지하는 데 필요한 전압을 작게 할 수 있으므로, 특히 플라즈마 디스플레이 패널을 이용한 디스플레이 장치에 유용하다.

도면의 간단한 설명

[0132] 본 발명의 이들과 다른 목적과 특징은, 첨부된 도면에 대한 바람직한 실시형태에 관련된 다음 기술(記述)로부터 명백해진다. 이 도면에 있어서는,

[0133] 도 1은 본 발명의 제1실시형태에 따른 플라즈마 디스플레이 패널의 구성을 모식적으로 나타내는 사시도이다.

[0134] 도 2는 본 발명의 제1실시형태에 따른 플라즈마 디스플레이 패널의 전면판의 구성을 모식적으로 나타내는 일부 확대 단면도이다.

[0135] 도 3은 도 2의 일부 확대 단면도이다.

[0136] 도 4는 본 발명의 제1실시형태에 따른 플라즈마 디스플레이 패널의 제조방법을 나타내는 플로 차트이다.

[0137] 도 5는 본 발명의 제1실시형태에 따른 플라즈마 디스플레이 패널의 분체 부재의 노출 표면에 어닐층을 형성하는 모습을 모식적으로 나타내는 도면이다.

[0138] 도 6은 제1종래예, 제2종래예, 및 본 발명의 제1실시형태에 따른 플라즈마 디스플레이의 패널 특성을 나타내는 그래프이다.

[0139] 도 7은 제1종래예, 제2종래예, 및 본 발명의 제1실시형태에 따른 플라즈마 디스플레이 패널의 격벽 결함 발생률을 나타내는 도면이다.

[0140] 도 8은 본 발명의 제2실시형태에 따른 플라즈마 디스플레이 패널의 제조방법을 나타내는 플로 차트이다.

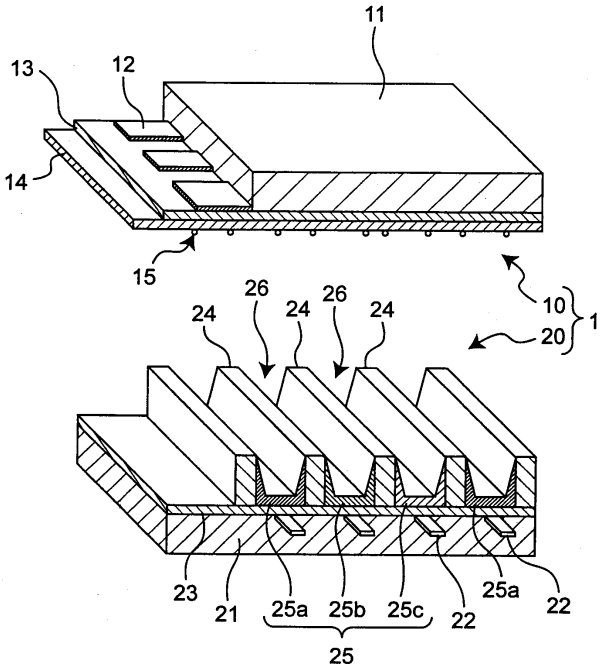
[0141] 도 9는 본 발명의 제2실시형태에 따른 플라즈마 디스플레이 패널의 분체 부재의 표면 전체에 어닐층을 형성하는 모습을 모식적으로 나타내는 도면이다.

[0142] 도 10은 본 발명의 제2실시형태에 따른 플라즈마 디스플레이 패널의 분체 부재의 구성을 나타내는 일부 확대 단면도이다.

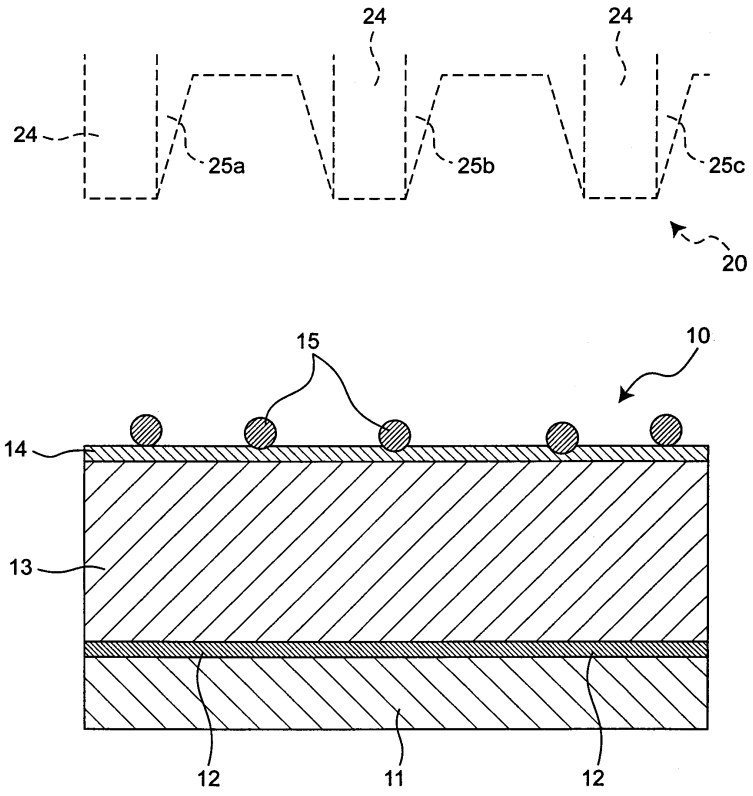
[0143] 도 11은 분체 부재의 다른 형성예를 모식적으로 나타내는 일부 확대 단면도이다.

도면

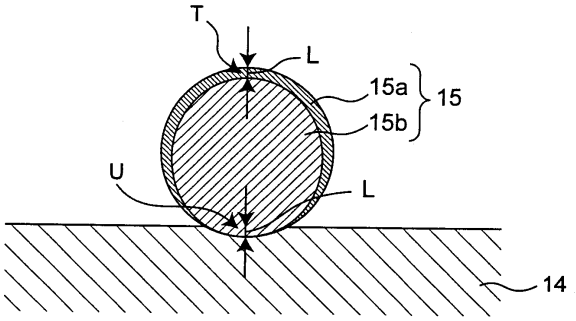
도면1



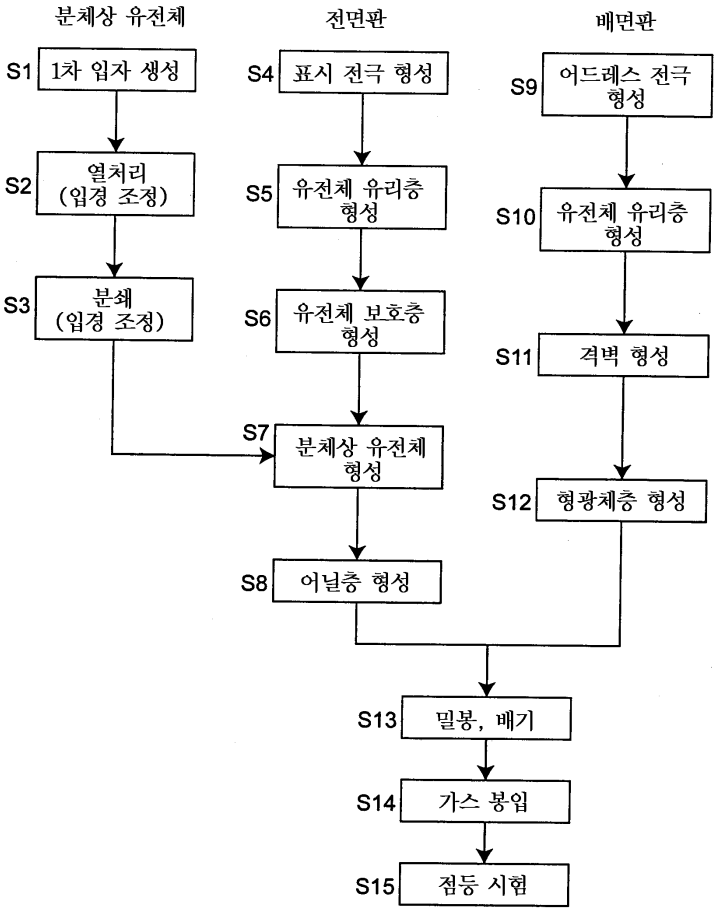
도면2



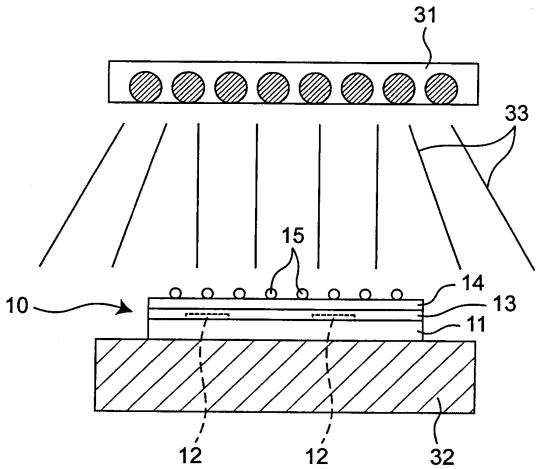
도면3



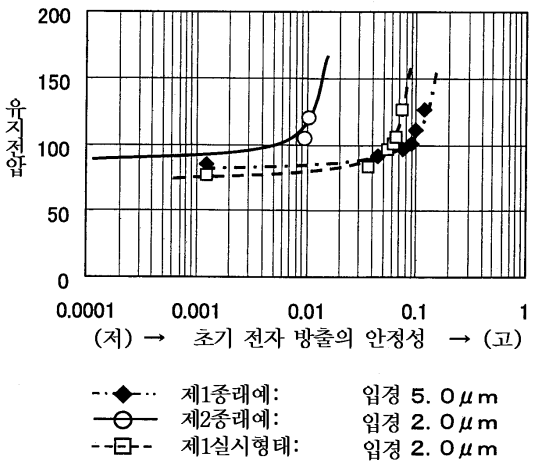
도면4


분체상 유전체
전면판
배면판
S1
1차 입자 생성
S2
열처리
(입경 조정)
S3
분쇄
(입경 조정)
S4
표시 전극 형성
S5
유전체 유리층
형성
S6
유전체 보호층
형성
S7
분체상 유전체
형성
S8
어닐층 형성
S9
어드레스 전극
형성
S10
유전체 유리층
형성
S11
격벽 형성
S12
형광체층 형성
S13
밀봉, 배기
S14
가스 봉입
S15
점등 시험

도면5


31
33
15
14
13
11
10
12
12
32

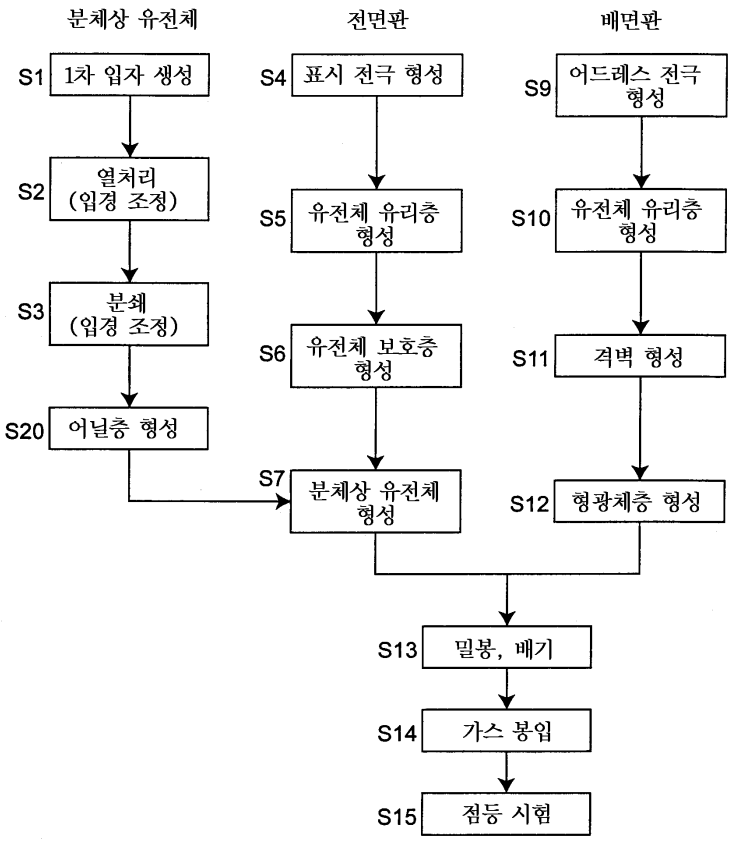
도면6



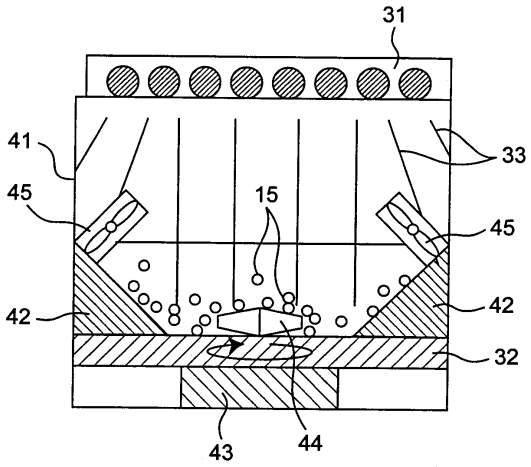
도면7

PDP	입경	어닐층	격벽 결함 발생률
제1종래예	5.0μm	없음	20.3%
제2종래예	2.0 μm	없음	1.8%
제1실시형태	2.0 μm	있음	2.3%

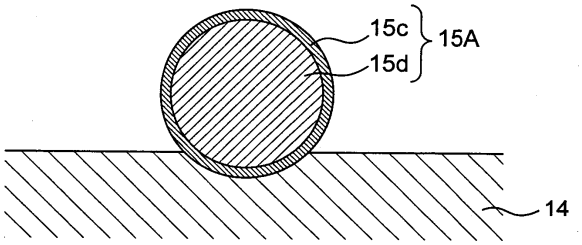
도면8


분체상 유전체
전면판
배면판
S1
1차 입자 생성
S2
열처리
(입경 조정)
S3
분쇄
(입경 조정)
S20
어닐층 형성
S4
표시 전극 형성
S5
유전체 유리층
형성
S6
유전체 보호층
형성
S7
분체상 유전체
형성
S9
어드레스 전극
형성
S10
유전체 유리층
형성
S11
격벽 형성
S12
형광체층 형성
S13
밀봉, 배기
S14
가스 봉입
S15
점등 시험

도면9


31
41
33
45
15
45
42
42
32
43
44

도면10



도면11

