



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

207 404

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 23 06 78
(21) PV 4149-78

(51) Int. Cl.³ H 02 P 13/14

(40) Zveřejněno 30 06 80

(45) Vydáno 01 11 83

(75)

Autor vynálezu ŠÁRA BOHUMIL ing., PRAHA a
BABOVÁK VÁCLAV, JIRNÝ

(54) Zapojení pro řízení statických měničů s vertikálním řízením

Zapojení pro řízení statických měničů s vertikálním řízením. Na alespoň jednu dvojici komparátorů jsou zapojeny jednak regulátor napětí s měničem polaroty napětí a jednak zdroj synchronizačního napětí tak, že na druhý vstup lichého komparátoru je zapojen regulátor napětí přes měnič polaroty napětí, na první vstup sudého komparátoru je zapojen regulátor napětí. Každá dvojice komparátorů má samostatný zdroj synchronizačního napětí nebo je zdroj zapojen jednak na druhý vstup sudého komparátoru a jednak na první vstup lichého. Vhodné pro vícefázové zapojení řízených měničů,

Vynález se týká zapojení pro řízení statických měničů s vertikálním řízením ventilů, sestávající z komparátorů na něž jsou zapojeny regulátory napětí s měniči polarity napětí a zdroje synchronizačního napětí.

Jsou známa taková zapojení používající komparátory, na jejichž jeden vstup je připojeno regulační napětí a na druhý vstup tomuto komparátoru příslušející synchronizační impulzy. Na výstup téhož regulátoru jsou paralelně připojeny vstupy všech komparátorů, zatímco každý komparátor má samostatný zdroj synchronizačních impulzů. Musí proto být pro každý nesynchronní výstupní impuls komparátoru samostatný synchronizační signál, čímž se zvyšuje počet součástek, cena zařízení a snižuje se jeho spolehlivost.

Uvedené nevýhody v podstatě odstraňuje vynález zapojení pro řízení statických měničů, jehož podstata spočívá v tom, že na alespoň jednu dvojici komparátorů jsou zapojeny jednak regulátor napětí s měničem polarity napětí a jednak zdroj synchronizačního napětí tak, že na druhý vstup lichého komparátoru je zapojen regulátor napětí přes měnič polarity napětí. Na první vstup sudého komparátoru je zapojen regulátor napětí. Zdroj synchronizačního napětí je zapojen na první vstup lichého komparátoru a na druhý vstup sudého komparátoru. Každá dvojice komparátorů má samostatný zdroj synchronizačního napětí, nebo je zdroj synchronizačního napětí zapojen na druhý vstup sudého komparátoru paralelně k regulátoru napětí a na první vstup lichého komparátoru paralelně k měniči polarity napětí.

Příklad zapojení podle vynálezu je dále popsán pomocí výkresů, na nichž je znázorněno na obr. 1 zapojení pro řízení statických měničů, na obr. 2 průběhy napětí na vstupech a výstupech komparátorů, a na obr. 3 obměna zapojení podle vynálezu.

Komparátory K jsou uspořádány do dvojic lichých $K_1 \dots K_{n-1}$ a sudých $K_2 \dots K_n$. Každá z těchto dvojic má vlastní zdroj synchronizačního napětí $S_1 \dots S_n$. Regulátor napětí R je zapojen přes měnič polarity napětí B na druhé vstupy lichých komparátorů $K_1 \dots K_{n-1}$. Regulátor napětí R je zapojen přímo na první vstupy sudých komparátorů $K_2 \dots K_n$. Zdroje synchronizačního napětí $S_1 \dots S_n$ jsou zapojeny na první vstupy lichých komparátorů $K_1 \dots K_{n-1}$ a na druhé vstupy sudých komparátorů $K_2 \dots K_n$.

Toto zapojení je možno obnovit, jak je znázorněno na obr. 3. Na první vstupy lichých komparátorů $K_1 \dots K_{n-1}$ je paralelně k měniči polarity napětí B zapojen zdroj synchronizačního napětí $S_1 \dots S_n$, který je současně paralelně zapojen na druhý vstup sudých komparátorů $K_2 \dots K_n$ paralelně s regulátorem napětí R .

Výstupní napětí u_1 regulátoru napětí R se přivádí na prvé vstupy sudých komparátorů $K_2, K_4 \dots K_n$, zatímco na druhé vstupy lichých komparátorů $K_1, K_3 \dots K_{n-1}$ se přivádí napětí u_2 stejné absolutní hodnoty jako napětí u_1 ale opačné polarity z měniče polarity napětí B . Na vstupy komparátorů $K_1, K_2 \dots K_n$ na něž nejsou zapojena regulační napětí u_1 a u_2 , tj. na první vstupy lichých komparátorů $K_1, K_3 \dots K_{n-1}$ a na druhé vstupy sudých komparátorů $K_2, K_4 \dots K_n$ jsou ze zdroje synchronizačního napětí $S_1, S_2 \dots S_n$ příslušné dvojici komparátorů $K_1-K_2, K_3-K_4 \dots K_{n-1}-K_n$ přivedeno synchronizační napětí. Je-li při použití operačních zesilovačů jako komparátorů

207 404

první vstup invertujícím vstupem, je druhý vstup vstupem neinvertujícím a naopak.

Časový průběh ustáleného regulačního napětí u_1 , u_2 , trojúhelníkového synchronizačního napětí a výstupních impulzů u_5 a u_6 jedné dvojice komparátorů je znázorněn na obr. 2.

Na obr. 3 je znázorněna obměna zapojení podle vynálezu. Rozdíl proti zapojení vyznačenému na obr. 1 spočívá v tom, že na první vstup komparátoru K_1 se případně přes odpory přivádí paralelně kromě synchronizačního napětí zdroje S_1 regulační napětí u_2 z měniče polarit napětí B a na druhý vstup komparátoru K_2 kromě synchronizačního napětí ze zdroje S_1 i regulační napětí u_1 ze zdroje regulačního napětí R , přičemž zbývající vstupy jsou připojeny na společný potenciál.

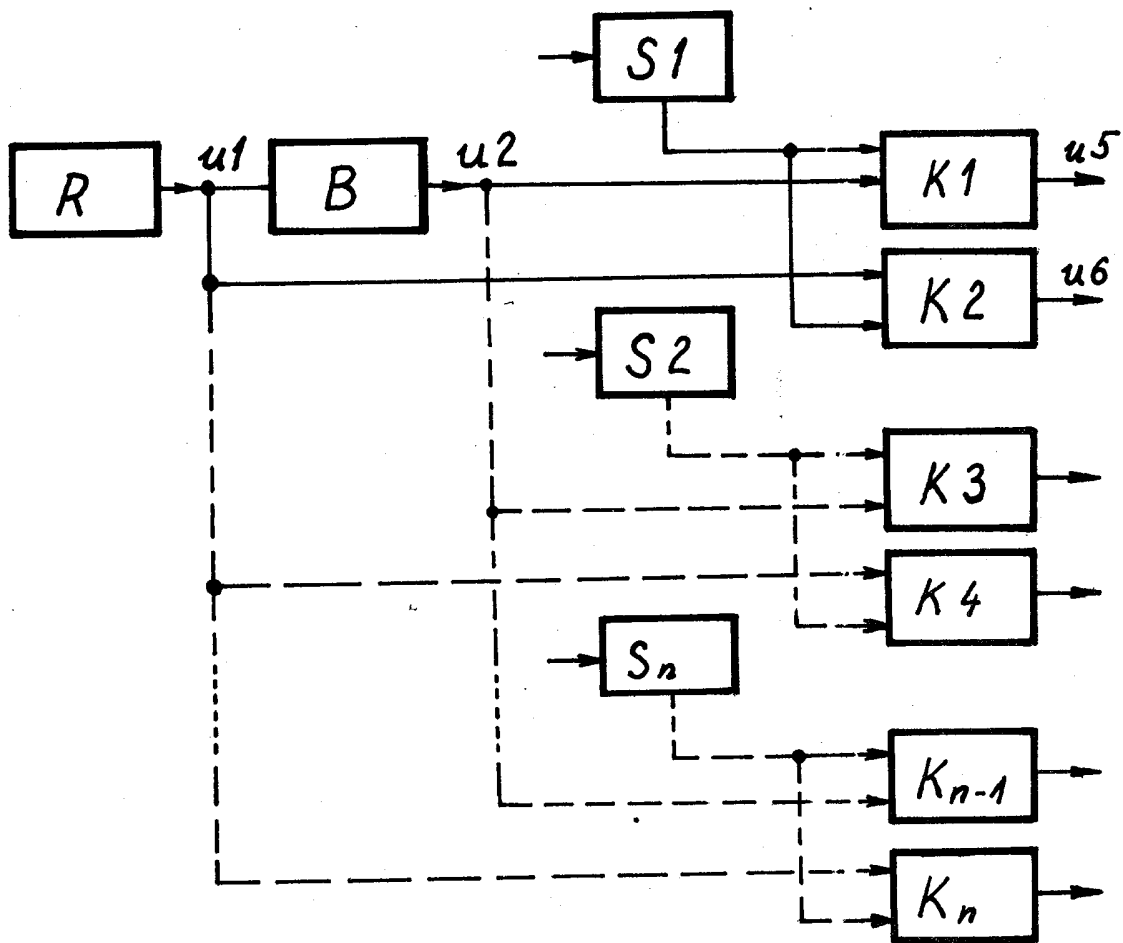
Záměna regulačního napětí u_1 a u_2 na příslušných vstupech jednotlivých dvojic komparátorů a tím přirozeně i přivedení synchronizačního napětí na ony vstupy dvojic komparátorů, na něž nejsou připojena regulační napětí u_1 a u_2 je nasnadě a nevybočuje z rámce vynálezu.

Další zpracování výstupních impulzů u_5 a u_6 i komparátorů je známé, není podstatou vynálezu a není proto popisováno.

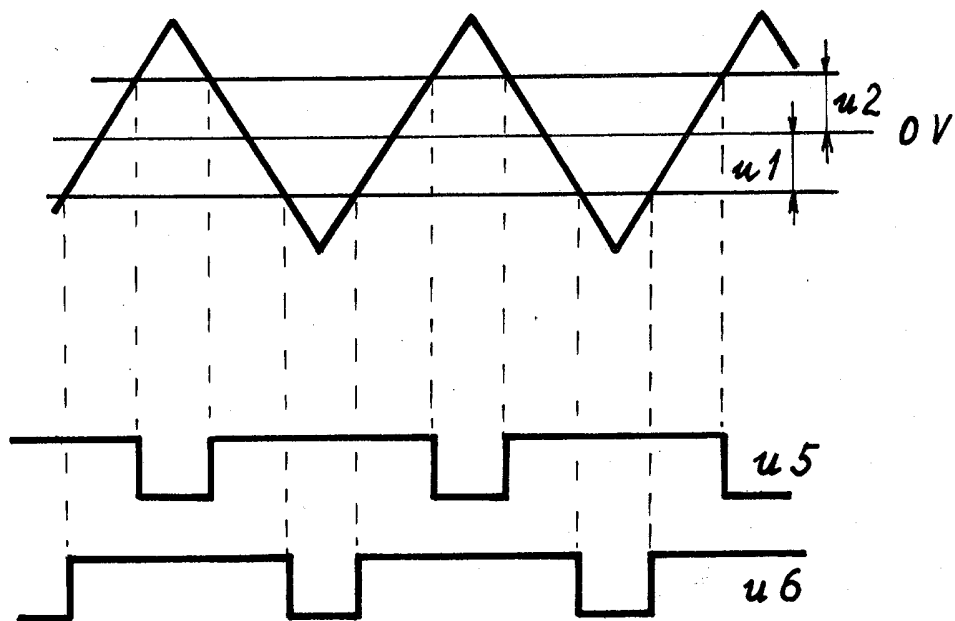
Použití vynálezu je vhodné pro vícefázové zapojení řízených měničů.

PŘEDMĚT VYNÁLEZU

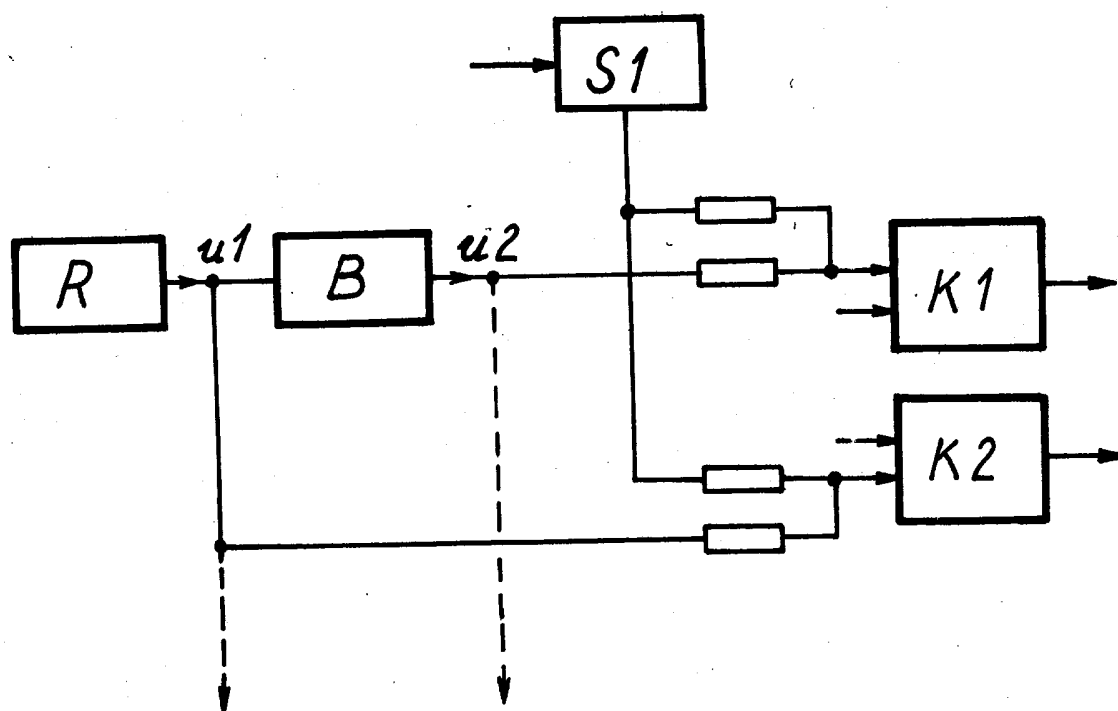
Zapojení pro řízení statických měničů s vertikálním řízením ventilů, sestávající z komparátorů na něž jsou zapojeny regulátory napětí měniči polarit napětí a zdroje synchronizačního napětí vyznačené tím, že na alespoň jednu dvojici komparátorů ($K_1, K_2, \dots, K_{n-1}, K_n$) jsou zapojeny jednak regulátor napětí (R) s měničem polarit napětí (B) a jednak zdroj synchronizačního napětí ($S_1, \dots, S_n$) tak, že na druhý vstup lichého komparátoru ($K_1, \dots, K_{n-1}$) je zapojen regulátor napětí (R), přes měnič polarit napětí (B), na první vstup sudého komparátoru ($K_2, \dots, K_n$) je zapojen regulátor napětí (R), zdroj synchronizačního napětí ($S_1, \dots, S_n$) je zapojen na první vstup lichého komparátoru ($K_1, \dots, K_{n-1}$) a druhý vstup sudého komparátoru ($K_2, \dots, K_n$), přičemž každá dvojice komparátorů ($K_1, K_2, \dots, K_{n-1}, K_n$) má samostatný zdroj synchronizačního napětí ($S_1, \dots, S_n$), nebo je zdroj synchronizačního napětí ($S_1, \dots, S_n$) zapojen jednak na druhý vstup sudého komparátoru ($K_2, \dots, K_n$) paralelně k regulátoru napětí (R) a jednak na první vstup lichého komparátoru ($K_1, \dots, K_{n-1}$) paralelně k měniči polarit napětí (B).



Obr. 1



Obr. 2



Obr. 3