

【公報種別】 特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】 第 7 部門第 3 区分
 【発行日】 平成 19 年 6 月 28 日 (2007.6.28)

【公表番号】 特表 2006-526318 (P2006-526318A)
 【公表日】 平成 18 年 11 月 16 日 (2006.11.16)
 【年通号数】 公開・登録公報 2006-045
 【出願番号】 特願 2006-506241 (P2006-506241)
 【国際特許分類】

H 0 3 K 17/16 (2006.01)

H 0 3 K 17/687 (2006.01)

H 0 3 K 19/0175 (2006.01)

H 0 3 K 17/30 (2006.01)

【F I】

H 0 3 K 17/16 H

H 0 3 K 17/687 F

H 0 3 K 19/00 1 0 1 F

H 0 3 K 17/30 E

【手続補正書】
 【提出日】 平成 19 年 5 月 11 日 (2007.5.11)
 【手続補正 1】
 【補正対象書類名】 特許請求の範囲
 【補正対象項目名】 全文
 【補正方法】 変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

負荷に供給可能な導体出力信号を供給する電気導体に供給可能な回路出力信号を生成するための電氣的駆動回路であって、前記回路出力信号および前記導体出力信号は、おおよそ出力電圧レベルペアの間に、それぞれ対応する回路出力遷移および導体出力遷移を生じさせ、前記出力電圧レベルペアの間には中間電圧レベルが存在し、前記導体および負荷のインダクタンスおよびキャパシタンスは、対応する回路出力遷移の間に非ゼロ中間レベル維持期間において前記回路出力信号がおおよそ前記中間電圧レベルを維持する間に、前記導体出力信号が各導体出力遷移をほぼ完了することを可能にする共振をもたらす、前記回路は、

実質的に非ゼロ遷移時間を部分回路出力遷移にもたらすために、前記出力電圧レベルペアの少なくとも一方と前記中間レベルとの間で部分回路出力遷移を制御するランプ制御回路を備える回路。

【請求項 2】

前記部分回路出力遷移は、前記回路の他のスイッチング事象に対して相対的に遅くなるように制御される、請求項 1 記載の駆動回路。

【請求項 3】

前記回路出力を前記二つの出力電圧レベルの第 1 レベルに引き上げるとともに、前記二つの出力電圧レベルの第 2 レベルに引き下げるプルアップトランジスタおよびプルダウントランジスタをさらに備え、前記部分回路出力遷移は、前記プルアップおよびプルダウントランジスタのスイッチングよりも遅くなるように制御される、請求項 1 記載の駆動回路。

【請求項 4】

スイッチオンの際に前記回路出力を前記中間電圧レベルに駆動し、スイッチオフの際に

前記回路出力を前記二つの出力電圧レベルの第 1 レベルに駆動することを許可する中間レベル駆動トランジスタをさらに備え、前記部分回路出力遷移は、前記中間レベル駆動トランジスタのスイッチオフよりも遅くなるように制御される、請求項 1 記載の駆動回路。

【請求項 5】

前記部分回路出力遷移時間は前記導体出力信号が導体出力遷移を実質的に完了するのにかかる時間の関数として制御可能である、請求項 1 記載の駆動回路。

【請求項 6】

前記制御回路が、

前記回路出力信号と前記第 2 制御信号とを比較して、前記第 2 制御信号が前記対応する制御遷移を完了する前に、前記回路出力信号が回路出力遷移を完了するかどうかを判定する時間比較回路と、

前記比較に応じて前記部分回路遷移時間を調整する調整回路とを備える、

請求項 1 記載の駆動回路。

【請求項 7】

基準ランプを生成する基準ランプ回路と、前記基準ランプ回路に結合されて部分回路出力遷移と前記基準ランプとを比較する比較器回路とを備える、請求項 1 記載の駆動回路。

【請求項 8】

前記比較器回路は前記部分回路出力遷移レベルと基準電圧とを比較し、前記基準電圧は前記中間電圧レベルと出力電圧レベルのほぼ中間であり、前記部分回路出力遷移の開始と前記部分回路出力遷移の予想される終了のおおよそ中間の時刻において前記出力が前記出力電圧レベルに向かって遷移する、請求項 7 記載の駆動回路。

【請求項 9】

前記比較器回路は積分ラッチ比較器を備え、部分回路出力遷移と前記基準ランプを表す信号との間の前記部分出力遷移の実質的に全時間にわたる平均比較を提供する、請求項 7 記載の駆動回路。

【請求項 10】

前記比較に応じて、前記部分回路遷移時間を調整する調整回路をさらに備える、請求項 7 記載の駆動回路。

【請求項 11】

部分回路遷移に必要な前記時間は過去の少なくとも一つの回路出力遷移の特性の関数として制御される、請求項 1 記載の駆動回路。

【請求項 12】

前記ランプ制御回路は前記回路出力信号を制御された方法で駆動するためのソースフォロワを含む、請求項 1 記載の駆動回路。

【請求項 13】

前記中間電圧レベルの電源と前記回路出力信号との間に接続されたスイッチを備え、前記ランプ制御回路は前記回路出力信号を制御された方法で駆動するために前記スイッチに電流を供給する電流ミラーを備える、請求項 1 記載の駆動回路。

【請求項 14】

請求項 1 記載の電氣的駆動回路であって、異なった第 1、第 2 および第 3 の供給電圧源に結合され、前記第 2 供給電圧は前記第 1 供給電圧と前記第 3 供給電圧との間に位置し、前記回路は、

回路入力信号に応答して、異なった第 1、第 2 および第 3 制御信号を生成する制御回路と、

第 1 スイッチであって、(a) 前記第 1 供給電圧の電圧源に結合される第 1 電流電極、(b) 回路出力信号 (VDO) が提供される出力ノードに結合される第 2 電流電極、(c) 前記第 1 スイッチの電流電極の間を流れる電流を制御するために前記第 1 制御信号に応答する制御電極を有する第 1 スイッチと、

第 2 スイッチであって、(a) 前記第 2 供給電圧の電圧源に結合される第 1 電流電極、(b) 前記出力ノードに結合される第 2 電流電極、(c) 前記第 2 スイッチの電流電極の

間を流れる電流を制御するために前記第2制御信号に応答する制御電極を有する第2スイッチと、

第3スイッチであって、(a)前記第3供給電圧の電圧源に結合される第1電流電極、(b)前記出力ノードに結合される第2電流電極、(c)前記第3スイッチの電流電極の間を流れる電流を制御するために前記第3制御信号に応答する制御電極を有する第3スイッチとを備え、

前記回路出力信号は、おおよそ前記第1供給電圧と第3供給電圧との間で上昇および下降回路出力遷移を生じさせ、前記回路出力信号は各回路出力遷移の間に非ゼロ中間レベル維持期間においておおよそ前記第2供給電圧に維持され、前記第1供給電圧と第3供給電圧との間および／または前記第2供給電圧と第3供給電圧との間の遷移時間は制御される回路。

【請求項15】

負荷に供給可能な導体出力信号を供給する電気導体に供給可能な回路出力信号を生成するための電氣的駆動回路であって、前記回路出力信号および前記導体出力信号は、おおよそ出力電圧レベルペアの間で、それぞれ対応する回路出力遷移および導体出力遷移を生じさせ、前記出力電圧レベルペアの間には中間電圧レベルが存在し、前記導体および負荷のインダクタンスおよびキャパシタンスは、対応する回路出力遷移の間に非ゼロ中間レベル維持期間において前記回路出力信号がおおよそ前記中間電圧レベルを維持する間に、前記導体出力信号が各導体出力遷移をほぼ完了することを可能にする共振をもたらし、前記回路は、

前記中間電圧レベルと前記第1電圧レベルとの間に少なくとも第1コンデンサ要素を含み、前記中間電圧レベルと前記第2電圧レベルとの間に少なくとも第2コンデンサ要素を含む回路。

【請求項16】

前記第1および第2コンデンサ要素は分離リザーバコンデンサを形成する、請求項15記載の駆動回路。

【請求項17】

複数のパッケージ導線インダクタンスが前記電気導体と前記出力電圧レベルペアのそれぞれの電源との間に存在し、前記第1および第2コンデンサ要素は回路出力電圧の変化が前記駆動回路に流れ戻る戻り電流が前記複数のパッケージ配線インダクタンスの間でおおよそ等しく分かれるようにする、請求項15記載の駆動回路。

【請求項18】

前記第1および第2コンデンサ要素が前記複数の出力電圧レベルの間に減結合キャパシタンスをもたらす、請求項15記載の駆動回路。

【請求項19】

負荷に供給可能な導体出力信号を供給する電気導体に供給可能な回路出力信号を生成するための電氣的駆動回路であって、前記回路出力信号および前記導体出力信号は、おおよそ第1電圧、第2電圧および前記第1、第2電圧の間の中間電圧の間で、それぞれ対応する回路出力遷移および導体出力遷移を生じさせ、前記回路は、

第1トランジスタであって、(a)前記第1電圧の電圧源に結合される第1電流電極、(b)回路出力信号が提供される出力ノードに結合される第2電流電極、(c)前記第1トランジスタの電流電極の間を流れる電流を制御するために第1制御信号に応答する制御電極を有する第1トランジスタと、

第2トランジスタであって、(a)前記第2電圧の電圧源に結合される第1電流電極、(b)前記出力ノードに結合される第2電流電極、(c)前記第2トランジスタの電流電極の間を流れる電流を制御するために第2制御信号に応答する制御電極を有する第2トランジスタと、

第3トランジスタであって、(a)前記中間電圧の電圧源に結合される第1電流電極、(b)前記出力ノードに結合される第2電流電極、(c)前記第3トランジスタの電流電極の間を流れる電流を制御するために第3制御信号に応答する制御電極を有する第3トラ

ンジスタと、

前記第 3 トランジスタの前記制御電極と、前記第 1 および第 2 電圧レベルの電源との間にそれぞれ接続された第 4 および第 5 トランジスタと、

前記第 3 トランジスタの前記制御電極を前記第 4 および第 5 トランジスタを介して前記第 1 および第 2 電圧レベルへ選択的に放電する制御回路とを備え、

前記出力信号は、前記第 1、第 2 および第 3 制御信号に制御されて、おおよそ前記第 1 電圧と第 2 電圧との間で上昇および下降回路出力遷移を生じさせ、前記回路出力信号は各回路出力遷移の間に非ゼロ中間レベル維持期間においておおよそ前記中間電圧に維持される回路。

【請求項 20】

前記第 1、第 2 および第 3 制御信号を供給して、前記回路出力信号を各回路出力遷移の間に非ゼロ中間レベル維持期間においておおよそ前記中間供給電圧に維持する制御回路をさらに備える、請求項 19 記載の駆動回路。