

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2023年4月20日(20.04.2023)



(10) 国際公開番号

WO 2023/062766 A1

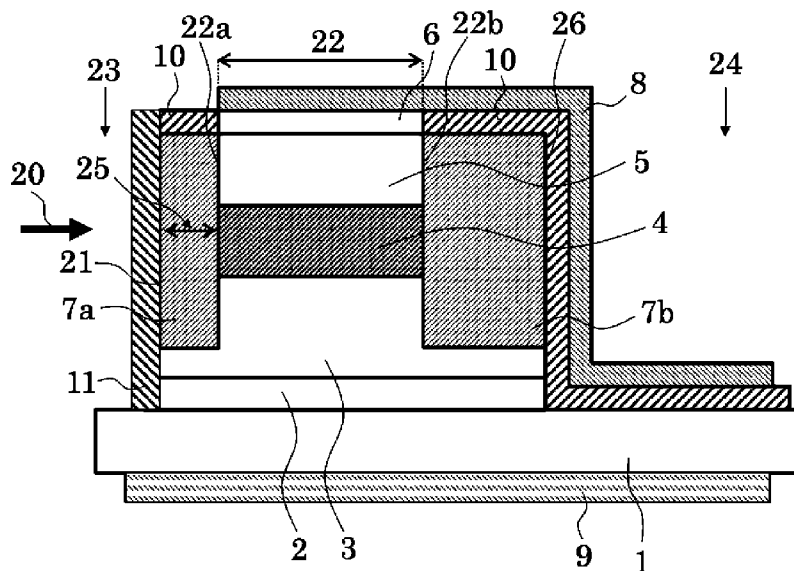
- (51) 国際特許分類:  
*H01L 31/10* (2006.01)
- (21) 国際出願番号: PCT/JP2021/038000
- (22) 国際出願日: 2021年10月14日(14.10.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 竹村 亮太 (TAKEMURA Ryota); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人:弁理士法人ぱるも特許事務所(PALMO PATENT FIRM, P.C.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目35番8号 Hyogo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,

(54) Title: WAVEGUIDE-TYPE LIGHT RECEIVING ELEMENT, WAVEGUIDE-TYPE LIGHT RECEIVING ELEMENT ARRAY, AND METHOD FOR PRODUCING WAVEGUIDE-TYPE LIGHT RECEIVING ELEMENT

(54) 発明の名称: 導波路型受光素子、導波路型受光素子アレイ及び導波路型受光素子の製造方法

図1

100



(57) Abstract: A waveguide-type light receiving element according to the present disclosure comprises: a semiconductor substrate (1); a ridged waveguide (22) which comprises a first conductivity type contact layer (2), a first conductivity type cladding layer (3), a light absorption layer (4), a second conductivity type cladding layer (5), and a second conductivity type contact layer (6) that are laminated on the semiconductor substrate (1), which has a light entry surface (22a) that is spaced apart from one end of the semiconductor substrate (1), and which has a rear surface (22b) that is spaced apart



WO 2023/062766 A1

NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,  
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

from an other end of the semiconductor substrate (1); a first semiconductor embedment region (7a) which is provided in contact with the light entry surface (22a) of the ridged waveguide (22) and which has a light entry end face (21) that is on the light entry side and that is spaced apart from said one end of the semiconductor substrate (1); and a second semiconductor embedment region (7b) which is provided in contact with the rear surface (22b) of the ridged waveguide (22) and which has a rear end face (26) that faces the rear surface (22b) and that is spaced apart from said other end of the semiconductor substrate (1).

(57) 要約 : 本開示の導波路型受光素子は、半導体基板 (1) と、半導体基板 (1) 上に積層された第1導電型コンタクト層 (2)、第1導電型クラッド層 (3)、光吸収層 (4)、第2導電型クラッド層 (5) 及び第2導電型コンタクト層 (6) からなり、半導体基板 (1) の一端から離間する光入射面 (22a) を有するとともに半導体基板 (1) の他端から離間する後面 (22b) を有するリッジ導波路 (22) と、リッジ導波路 (22) の光入射面 (22a) に接して設けられ、光入射側の一面であって半導体基板 (1) の一端から離間する光入射端面 (21) を有する第1半導体埋め込み領域 (7a) と、リッジ導波路 (22) の後面 (22b) に接して設けられ、後面 (22b) と対向する一面であって半導体基板 (1) の他端から離間する後端面 (26) を有する第2半導体埋め込み領域 (7b) と、を備える。

## 明 細 書

発明の名称：

導波路型受光素子、導波路型受光素子アレイ及び導波路型受光素子の製造方法

### 技術分野

[0001] 本開示は、導波路型受光素子、導波路型受光素子アレイ及び導波路型受光素子の製造方法に関する。

### 背景技術

[0002] 通信容量の飛躍的な増加に伴って通信システムの大容量化が図られてきている。通信システムの大容量化には光通信機器の高速化が不可欠である。光通信機器に用いられる半導体受光素子であるフォトダイオード（Photodiode、以下、PDと呼ぶ）の応答速度を決定する要因の一つにCR時定数がある。CR時定数は半導体受光素子の素子容量及び素子抵抗によって決定される。PDの応答速度を高めるにはCR時定数をなるべく小さくする必要があり、したがって、PDの素子容量を低減することが重要となる。

[0003] 例えば40GHz以上の高速応答性を実現するために、PDの素子構造として、素子容量の低減が可能な導波路型受光素子が採用されている。導波路型受光素子は、エピタキシャル結晶成長層の側面から光を入射させる素子構造であり、通常の面入射型構造と異なり受光感度と受光帯域を個別に最適化することができる。このため、導波路型受光素子は高速動作に適した素子構造と言える。

[0004] 導波路型受光素子は、さらに2種類に大別される。その一つは、例えば特許文献1に開示されている装荷型受光素子である。装荷型受光素子では光導波路をへき開端面まで形成している。この光導波路に光を入射させて、入射部から数 $\mu\text{m}$ 以上離れた位置に形成された光吸収層まで光を導波させ、この光吸収層においてガイド層から層厚方向にしみ出したエバネッセント光を光電変換する。したがって、装荷型受光素子では光電変換が間接的であり、入

射端面近傍における光電流の集中が緩和され、強度の高い光が入射した場合でも応答速度の劣化が起こりにくいという利点がある。一方、ガイド層から層厚方向にしみ出す光を光電変換するため、高い受光感度を得ることが原理的に難しいといった欠点もある。

[0005] 上記問題を解決するための受光素子として、光吸収層に直接光を入射する素子構造（特許文献2）、あるいは、光吸収層等を半導体埋め込み層によって埋め込んだ素子構造が知られている（特許文献3）。これらの素子構造は、窓層を介して光吸収層に直接光が入射するため、光導波路長をそれほど長くしなくても高い受光感度が得られる。したがって、上記素子構造では、素子容量も小さくできるため、高い受光感度と高速応答性を両立しやすい。

[0006] 光吸収層に直接光が入射する素子構造では、接合部分が絶縁膜で覆われた構成になる。かかる素子構造では絶縁膜の放熱性が悪いため、光吸収層を半導体材料で埋め込んだ素子構造よりも放熱性が悪化する。この結果、特に光入力を強くした場合に素子特性が悪化したり、あるいは、受光素子自体が劣化したりする。以上より、光吸収層を半導体埋め込み層によって埋め込んだ素子構造が、素子特性面及び信頼性面で望ましい構造と言える。

## 先行技術文献

### 特許文献

[0007] 特許文献1：特許第3757955号公報

特許文献2：特開2001-223369号公報

特許文献3：特許第5294558号公報

### 発明の概要

#### 発明が解決しようとする課題

[0008] 特許文献3によると、従来は、半導体埋め込み層で光吸収層等を埋め込んだ素子構造の導波路型受光素子において、チップへの光入射端面を、ウエハプロセス完了後にへき開などで形成していた。へき開位置がばらついた場合、入射端面から光吸収層までの距離（以下、窓長と呼ぶ）がばらつく。した

がって、へき開位置が光吸収層から遠ざかる方向にずれた場合、窓長が長く形成される。また、へき開位置がばらついても光吸収層を半導体埋め込み層で覆った状態にするために、窓長はへき開ばらつき量よりも長く設定する必要があるため、全体的に窓長が長くなってしまいう問題があった。

[0009] 受光素子において窓長が長い場合は、入射端面に入射した光が光吸収層に到達する前に、半導体埋め込み層の上部から漏れ出し、光吸収層に入射する光量が減少する結果、受光感度が低下する。また、半導体埋め込み層の底部に光を吸収する組成からなる半導体材料が存在する場合、当該領域による光の吸収が、窓長が長い場合には増加するため、結果として光吸収層に入射する光量が減少し、受光感度が低下するという問題があった。

[0010] つまり、従来の半導体埋め込み層によって光吸収層等を埋め込んだ素子構造の導波路型受光素子では窓長が長くなり、結果として受光感度低下を引き起こすという素子構造上の問題があった。

[0011] 本開示は、上述の問題点を解決するためになされたもので、その目的は、窓長を短く制御することが可能で、高い受光感度が得られる導波路型受光素子、導波路型受光素子アレイ及び導波路型受光素子の製造方法を得ることである。

### 課題を解決するための手段

[0012] この開示による導波路型受光素子は、  
半導体基板と、

前記半導体基板上に積層された少なくとも第1導電型コンタクト層、第1導電型クラッド層、光吸収層、第2導電型クラッド層及び第2導電型コンタクト層からなり、前記半導体基板の一端から離間する光入射面を有するとともに、前記半導体基板の他端から離間する後面を有するリッジ導波路と、

前記リッジ導波路の前記光入射面に接して設けられ、光入射側の一面であって前記半導体基板の一端から離間する光入射端面を有する第1半導体埋め込み領域と、

前記リッジ導波路の前記後面に接して設けられ、前記後面と対向する一面

であって前記半導体基板の他端から離間する後端面を有する第2半導体埋め込み領域と、を備える。

[0013] この開示による導波路型受光素子アレイは、上述の導波路型受光素子を、前記リッジ導波路が互いに平行に位置するように並列に複数個集積するものである。

[0014] この開示による導波路型受光素子の製造方法は、

半導体基板上に少なくとも第1導電型コンタクト層、第1導電型クラッド層、光吸収層、第2導電型クラッド層及び第2導電型コンタクト層を結晶成長により順次積層する工程と、

第1導電型クラッド層の少なくとも一部、光吸収層、第2導電型クラッド層及び前記第2導電型コンタクト層をエッチングすることにより光入射側に光入射面、光入射側とは反対側に後面を有するリッジ導波路を形成する工程と、

前記リッジ導波路を埋め込むように半導体埋め込み層を結晶成長する工程と、

前記半導体埋め込み層をエッチングすることにより前記リッジ導波路の前記光入射面の側に光入射側の一面であって前記半導体基板の一端から離間する光入射端面を有する第1半導体埋め込み領域、前記リッジ導波路の前記後面の側に前記後面と対向する一面であって前記半導体基板の他端から離間する後端面を有する第2半導体埋め込み領域をそれぞれ形成する工程と、を含む。

### 発明の効果

[0015] この開示による導波路型受光素子及び導波路型受光素子アレイによれば、半導体埋め込み層で光吸収層等のリッジ導波路を埋め込んだ素子構造において、第1半導体埋め込み領域の光入射端面が半導体基板の一端から離間しているため、光入射端面の位置精度が向上し、窓長を短く制御することができるため、安定して高い受光感度を有する導波路型受光素子及び導波路型受光素子アレイを得ることができるという効果を奏する。

[0016] この開示による導波路型受光素子の製造方法によれば、半導体埋め込み層で光吸収層等のリッジ導波路を埋め込んだ素子構造において、第1半導体埋め込み領域の光入射端面をエッチングで形成するので、光入射端面形成の位置精度が向上し、窓長を短く制御することができるため、安定して高い受光感度を有する導波路型受光素子を再現性良く製造できるという効果を奏する。

### 図面の簡単な説明

[0017] [図1]実施の形態1に係る導波路型受光素子における光入射方向に対する平行方向の断面図である。

[図2]実施の形態1に係る導波路型受光素子の概観図である。

[図3]実施の形態1に係る導波路型受光素子における光入射方向に対する垂直方向のリッジ導波路を含む断面図である。

[図4]実施の形態1に係る導波路型受光素子の製造方法のうちの一工程を示す断面図である。

[図5]実施の形態1に係る導波路型受光素子の製造方法のうちの一工程を示す断面図である。

[図6]実施の形態1に係る導波路型受光素子の製造方法のうちの一工程を示す断面図である。

[図7]実施の形態1に係る導波路型受光素子の製造方法のうちの一工程を示す断面図である。

[図8]比較例である導波路型受光素子における光入射方向と平行な断面図である。

[図9]実施の形態1の変形例1に係る導波路型受光素子における光入射方向と平行な断面図である。

[図10]実施の形態1の変形例2に係る導波路型受光素子における光入射方向と平行な断面図である。

[図11]実施の形態2に係る導波路型受光素子における光入射方向に対する平行方向の断面図である。

[図12]実施の形態3に係る導波路型受光素子における光入射方向に対する平行方向の断面図である。

[図13]実施の形態4に係る導波路型受光素子アレイの上面図である。

[図14]実施の形態5に係る導波路型受光素子アレイの上面図である。

[図15]実施の形態6に係る導波路型受光素子アレイの上面図である。

[図16]実施の形態7に係る導波路型受光素子アレイの上面図である。

[図17]実施の形態8に係る導波路型受光素子アレイの上面図である。

[図18]実施の形態9に係る導波路型受光素子アレイの上面図である。

### 発明を実施するための形態

[0018] 実施の形態1.

図1は、実施の形態1に係る導波路型受光素子100における光入射方向と平行な断面図である。図1において、導波路型受光素子100は、矢印で示された入射光20を受光する。

[0019] 実施の形態1に係る導波路型受光素子100は、半導体基板1（InP基板）上に積層された少なくとも、n型コンタクト層2（第1導電型コンタクト層）、n型クラッド層3（第1導電型クラッド層）、InGaAsからなる光吸収層4、p型クラッド層5（第2導電型クラッド層）、p型コンタクト層6（第2導電型コンタクト層）からなり、半導体基板1の一端から離間する光入射面22aを有するとともに、半導体基板1の他端から離間する後面22bを有するリッジ導波路22と、リッジ導波路22の光入射面22aに接して設けられ光入射側の一面であって前記半導体基板の一端から離間する光入射端面21を有する第1半導体埋め込み領域7aと、リッジ導波路22の後面22bに接して設けられ後面22bと対向する一面であって前記半導体基板の他端から離間する後端面26を有する第2半導体埋め込み領域7bと、第1半導体埋め込み領域7aの上面及び第2半導体埋め込み領域7bを覆うパッシベーション膜10と、第1半導体埋め込み領域7aの光入射端面21を覆う反射防止膜11と、p型コンタクト層6の表面及びパッシベーション膜10上に設けられた表面電極8と、半導体基板1（InP基板）の裏

面側に設けられた裏面メタル9と、で構成される。

[0020] 以上の構成において、第1半導体埋め込み領域7a及び第2半導体埋め込み領域7bを含めて半導体埋め込み層7と呼ぶ。第1半導体埋め込み領域7aとは、半導体埋め込み層7のうちリッジ導波路22の光入射面22aに接する領域を指す。また、第2半導体埋め込み領域7bとは、半導体埋め込み層7のうちリッジ導波路22の後面22bに接する領域を指す。第1半導体埋め込み領域7aと第2半導体埋め込み領域7bはそれぞれ半導体埋め込み層7の一部をなし、リッジ導波路22に沿った両側面に埋め込まれた半導体埋め込み層7の部位とともに全体として一つの層をなしている。また、InP基板は半導体基板1の一つの具体例である。

[0021] 半導体埋め込み層7の一部は少なくとも半導体基板1（InP基板）に到達するまでエッチング除去され、第1エッチング部分23及び第2エッチング部分24を形成している。リッジ導波路22に対して光が入射する光入射面22aに接して設けられた第1半導体埋め込み領域7aの光入射側の面、つまり、第1エッチング部分23の一面は、光入射端面21を形成している。すなわち、光入射端面21は、第1半導体埋め込み領域7aの光入射側の一面であって、半導体基板1の一端から離間する位置にある。また、リッジ導波路22の後面22bに接して設けられた第2半導体埋め込み領域7bの一面、つまり、第2エッチング部分24の一面は、後端面26を形成している。すなわち、後端面26は、第2半導体埋め込み領域7bの一面であって、半導体基板1の他端から離間する位置にある。

[0022] 表面側のp型コンタクト層6以外の部分及び第1半導体埋め込み領域7aの光入射端面21以外の第1エッチング部分23の側面は、パッシベーション膜10で覆われている。p型コンタクト層6の表面には表面電極8（p型電極）が設けられている。表面電極8は、p型コンタクト層6と電氣的に接続する。半導体基板1（InP基板）の裏面の一部または全面に、裏面メタル9が設けられている。

[0023] 第1半導体埋め込み領域7aの光入射端面21において少なくとも光が入

射する部分は、反射防止膜 11 で覆われている。第 1 半導体埋め込み領域 7 a の光入射端面 21 からリッジ導波路 22 の光入射面 22 a までの距離が窓長 25 となる。すなわち、窓長 25 とは、光入射方向に対する第 1 半導体埋め込み領域 7 a の層厚を意味する。

[0024] 第 2 半導体埋め込み領域 7 b の後端面 26 はパッシベーション膜 10 及び表面電極 8 (p 型電極) に覆われており、リッジ導波路 22 の光吸収層 4 で吸収しきれずに透過した光をリッジ導波路 22 内に反射するように機能する。リッジ導波路 22 内に戻る反射光が実施の形態 1 に係る導波路型受光素子 100 の受光感度の向上に寄与するからである。

[0025] 図 2 は、実施の形態 1 に係る導波路型受光素子 100 の概観図である。また、図 3 は、実施の形態 1 に係る導波路型受光素子 100 の光入射方向に垂直な断面図である。リッジ導波路 22 ではない部位に、n 型コンタクト層 2 に電氣的に接続された n 型電極 12 a 及び n 型電極 12 b が設けられている。

[0026] 以下に、実施の形態 1 に係る導波路型受光素子 100 の製造方法を説明する。

実施の形態 1 に係る導波路型受光素子 100 の各半導体層の結晶成長法として、液相成長法 (Liquid Phase Epitaxy: LPE)、気相成長法 (Vapor Phase Epitaxy: VPE)、特に有機金属気相成長法 (Metal Organic VPE: MO-VPE)、分子線エピタキシー成長法 (Molecular Beam Epitaxy: MBE) などが用いられる。

[0027] 上述のいずれかの結晶成長法により、半導体基板 1 (InP 基板) 上に、n 型コンタクト層 2、n 型クラッド層 3、InGaAs からなる光吸収層 4、p 型クラッド層 5、p 型コンタクト層 6 を順次結晶成長する。図 4 は、各層の結晶成長後の断面図である。

[0028] 各半導体層を結晶成長した後に、ウエハ表面に絶縁膜を形成し、公知のリソグラフィ技術によって絶縁膜マスク 30 を形成する。絶縁膜マスク 30

をエッチングマスクとして、反応性イオンエッチング（Reactive Ion Etching：RIE）などのドライエッチング41により、絶縁膜マスク30に覆われていない部分の各半導体層を、n型クラッド層3の途中までエッチングすることにより、リッジ導波路22を形成する。なお、ドライエッチングの代わりにウェットエッチングを用いても良い。図5はドライエッチング41によって形成されたリッジ導波路22における光入射方向と平行な断面図である。

[0029] ドライエッチング41によるリッジ導波路22の形成の際に、リッジ導波路22の光入射面22a及び光入射面22aとは反対側の後面22bが形成される。すなわち、光入射面22a及び後面22bはともにエッチング面からなる。リッジ導波路22の光入射面22aは、半導体基板1の一端から離間する位置にある。また、リッジ導波路22の後面22bは、半導体基板1の他端から離間する位置にある。

[0030] リッジ導波路22の形成後、MOVPE法などの結晶成長方法によって、上述のエッチング除去した部位に半導体埋め込み層7を結晶成長する。この際、絶縁膜マスク30が選択成長マスクとしても機能する。半導体埋め込み層7の結晶成長後、絶縁膜マスク30はドライエッチングあるいはウェットエッチングによって除去される。図6は半導体埋め込み層7を結晶成長した後のリッジ導波路22の光入射方向と平行な断面図である。

[0031] 半導体埋め込み層7の結晶成長後に、ウエハ表面に絶縁膜を形成し、公知のリソグラフィ技術によって、リッジ導波路22を含むように絶縁膜マスク31をパターニングする。その後、RIEなどのドライエッチングにより、絶縁膜マスク31によって覆われていない部位の各半導体層を、少なくとも半導体基板1（InP基板）に達するまでエッチングすることで、第1エッチング部分23及び第2エッチング部分24を形成する。第1エッチング部分23及び第2エッチング部分24は、同じ工程で形成しても良く、あるいは、別個の工程によって形成しても良い。図7はドライエッチング後のリッジ導波路22の光入射方向と平行な断面図である。

- [0032] ドライエッチングによる第1エッチング部分23及び第2エッチング部分24の形成の際に、リッジ導波路22の光入射面22aに接して設けられ光入射側の一面が光入射端面21をなす第1半導体埋め込み領域7a及びリッジ導波路22の後面22bに接して設けられ、後面22bと対向する一面が後端面26をなす第2半導体埋め込み領域7bが形成される。すなわち、光入射端面21及び後端面26はともにエッチング面からなる。第1半導体埋め込み領域7aの光入射端面21は、半導体基板1の一端から離間する位置にある。また、第2半導体埋め込み領域7bの後端面26は、半導体基板1の他端から離間する位置にある。
- [0033] 表面側でp型コンタクト層6以外の部分及び光入射端面21以外の第1エッチング部分23の側面を覆うパッシベーション膜10を、プラズマ励起化学気相成膜法（Plasma-Enhanced Chemical Vapor Deposition: PE-CVD）またはスパッタリングなどの方法によって成膜する。パッシベーション膜10用の絶縁膜を成膜した後、公知のリソグラフィ技術を用いて、所望の部分のみエッチングマスクを残した状態で、不要な部分の絶縁膜をエッチングすることによってパッシベーション膜10が形成される。
- [0034] 次に、半導体埋め込み層7を結晶成長した部位を一部、つまり、n型コンタクト層2の直上まで、RIEなどのドライエッチング、あるいは、ウェットエッチングによりエッチングする。
- [0035] 表面電極8（p型電極）及びn型電極12a、12bは、公知のリソグラフィ技術を用いて、所望の部分のみマスクを開口させた状態で、Ti、Pt、Auなどの材料を電子ビーム蒸着もしくはスパッタリングなどの方法で成膜し、不要な部分のメタルを除去することにより形成する。また、表面電極8（p型電極）及びn型電極12a、12bは、メタルを全面に成膜した後で、公知のリソグラフィ技術を用いて、所望の部分のみマスクを残した状態で、不要な部分のメタルをウェットエッチングすることによっても形成できる。

- [0036] 裏面メタル9は、半導体基板1（InP基板）を反転させ、公知のリソグラフィ技術を用いて、所望の部分のみマスクを開口させた状態で、Ti、Pt、Auなどの金属材料を電子ビーム蒸着もしくはスパッタリングなどの方法によって成膜し、不要な部分のメタルを除去することにより形成する。また、裏面メタル9は、半導体基板1（InP基板）の裏面の全面にメタルを成膜して、公知のリソグラフィ技術を用いて、所望の部分のみマスクを残した状態で、不要な部分のメタルをウェットエッチングにより除去することによって形成しても良い。
- [0037] 反射防止膜11は、上記工程を経たウエハをチップにへき開した状態で、第1半導体埋め込み領域7aの光入射端面21に蒸着あるいはスパッタリングによって形成する。
- [0038] なお、半導体基板1（InP基板）は、Feなどをドーピングした半絶縁性基板が望ましい。n型コンタクト層2の構成材料は、InGaAs、InP、InGaAsP、AlInAs、AlGaInAs、またはそれらの組み合わせなどでも良い。
- [0039] n型クラッド層3の構成材料は、InP、InGaAsP、AlInAs、AlGaInAs、またはそれらの組み合わせなどでも良い。
- [0040] 光吸収層4の構成材料は、光が入射した場合にキャリアが発生する半導体材料、つまり入射光20に対してバンドギャップの小さい半導体材料であれば、InGaAsではなくInGaAsP、InGaAsSb、またはそれらの組み合わせなどでも良い。
- [0041] p型クラッド層5の構成材料は、InP、InGaAsP、AlInAs、AlGaInAs、またはそれらの組み合わせなどでも良い。
- [0042] p型コンタクト層6の構成材料は、InGaAs、InP、InGaAsP、AlInAs、AlGaInAs、またはそれらの組み合わせなどでも良い。
- [0043] 半導体埋め込み層7の構成材料は、InP、InGaAsPなどでもよく、それらにFeあるいはRuがドーピングされていても良い。

- [0044] バンド不連続を緩和するために、各エピタキシャル結晶成長層の間、あるいは、表面電極8（p型電極）とエピタキシャル結晶成長層の間に、InGaAsP、AlGaInAsなどを用いたバンド不連続緩和層が含まれていても良い。
- [0045] パッシベーション膜10の構成材料としては、SiO<sub>2</sub>、SiN、SiON、またはそれらの材料の組み合わせでも良い。
- [0046] 導波路型受光素子100として動作に必要な素子特性が得られるのであれば、上記各層にいずれの材料を使用しても良い。すなわち、導波路型受光素子100の各構成材料は、上述の具体例に限定されるものではない。
- [0047] 第III-V族半導体結晶に導電性を与えるp型ドーパントとして、Be、Mg、Zn、Cdなどの第II族原子が用いられる。同様に、n型ドーパントとして、S、Se、Teなどの第VI族原子が用いられる。
- [0048] 半導体結晶によりいずれかの導電型のドーパントとして機能する両性不純物として、C、Si、Ge、Snなどの第IV族原子が用いられる。また、Fe、Ruなどの原子は、導電性を抑え半絶縁性（Semiconducting:SI）型となる絶縁型ドーパントとして機能する。
- [0049] 実施の形態1に係る導波路型受光素子100の作用について、図8で示す比較例の導波路型受光素子200と比較しながら説明する。図8は、図1に示した実施の形態1に係る導波路型受光素子100の素子構造と比較して、第1エッチング部分23が形成されていない素子構造となっている。
- [0050] 比較例の導波路型受光素子200の製造方法では、光入射端面21aは、ウエハプロセス完了後、へき開などによって形成される。へき開工程とは、一例として、ウエハの端部にスクライブラインを入れ、スクライブラインに応力がかかることでチップに分割する工程である。
- [0051] へき開工程では、ウエハに物理的にスクライブラインを入れる際の位置ずれ、さらに、スクライブラインからへき開する際の位置ずれが大きく、結果として光入射端面21aの位置がばらつき、かかるばらつきは窓長25aのばらつきに反映される。へき開のばらつき、つまり、窓長25aのばらつき

の量としては、比較例の場合、数 $\mu\text{m}$ ～数 $10\mu\text{m}$ のオーダーである。

[0052] ウエハをへき開する際に、光入射端面21aがリッジ導波路22の光入射面22aから遠ざかる方向にずれた場合、窓長25aが長く形成される。一方、光入射端面21aがリッジ導波路22の光入射面22aに近づく方向にずれた場合でも、窓長25aがゼロにならないようにするため、窓長25aの設計値はへき開時のばらつき量を考慮したマージンを含めるため長めに設定する必要があるので、比較例の導波路型受光素子200では、窓長25aが窓層として機能するために必要な長さ以上に長くなる傾向にあった。

[0053] 窓長25aが窓層として機能するために必要な長さ以上に長い場合、光入射端面21aに入射した光が光吸収層4に到達する前に、第1半導体埋め込み領域7aの上部から漏れ出し、結果として光吸収層4に入射する光量が減少し、受光感度が低下する。

[0054] また、第1半導体埋め込み領域7aの底部にn型コンタクト層2が位置するが、n型コンタクト層2の構成材料が入射光20を吸収するような半導体材料であった場合、窓長25aが長くなるにつれて、n型コンタクト層2による光の吸収も増加するため、結果として光吸収層4に入射する光量が減少し、受光感度が低下する。つまり、比較例の導波路型受光素子200では、製造工程で不可避免的に発生する窓長のばらつきのため、ばらつきに対するマージンを考慮することにより窓長25が不必要に長くなってしまいう結果、受光感度の低下をもたらすという不具合が生じるおそれがあった。

[0055] 一方、図1に示した実施の形態1に係る導波路型受光素子100では、入射光20が入射する第1半導体埋め込み領域7aの光入射端面21を、へき開ではなく製造工程中のエッチング工程によって形成する。エッチング工程での位置ばらつき量、つまり、位置精度は、一般的に $1\mu\text{m}$ 以下である。リッジ導波路22の光入射面22aをエッチングにより半導体基板1の一端に対して離間して形成するので、光入射面22aに接して設けられる第1半導体埋め込み領域7aの光入射端面21の位置は、比較例のようなへき開工程に起因する位置ばらつきの影響を受けない。したがって、導波路型受光素子

100のような素子構造を採用することにより、光入射端面21の位置精度が著しく向上するため、窓長25の設計値を比較例よりも短く設定することが可能となるため、結果として比較例より短い窓長25を精度良く制御できる。

[0056] <実施の形態1の効果>

以上、実施の形態1に係る導波路型受光素子100及び導波路型受光素子100の製造方法によると、第1半導体埋め込み領域7aの光入射端面21が半導体基板1の一端に対して離間して設けられているので、第1半導体埋め込み領域7aの光入射端面21の位置精度が向上する結果、窓長を短く制御することができるため、安定して高い受光感度を有する導波路型受光素子を得られ、また、かかる導波路型受光素子を再現性良く製造できるという効果を奏する。

[0057] 実施の形態1の変形例1.

図9は、実施の形態1の変形例1に係る導波路型受光素子300における光入射方向と平行な断面図である。実施の形態1に係る導波路型受光素子100の素子構造と異なる点は、第1半導体埋め込み領域7aの光入射端面21に形成する反射防止膜11の代替として、パッシベーション膜10が形成されている。つまり、パッシベーション膜10のうち第1半導体埋め込み領域7aの光入射端面21を覆う部分が、反射防止膜の機能を兼ねている点である。

[0058] <実施の形態1の変形例1の効果>

以上、実施の形態1の変形例1に係る導波路型受光素子300によると、パッシベーション膜10が反射防止膜を機能的に兼ねているので、反射防止膜の形成工程が不要となるため、より簡易な製造工程によって製造可能な導波路型受光素子を得られるという効果を奏する。

[0059] 実施の形態1の変形例2.

図10は、実施の形態1の変形例1に係る導波路型受光素子400における光入射方向と平行な断面図である。実施の形態1に係る導波路型受光素子

100の素子構造と異なる点は、裏面メタル9が設けられていない点である。すなわち、裏面メタルは導波路型受光素子としては必須の構成ではないので、裏面メタルを省略している。

[0060] なお、図10に示すように、導波路型受光素子400は反射防止膜を設けなくても動作するものの、反射防止膜を設ける方が受光感度は向上するため、反射防止膜を設ける方が望ましい。

[0061] <実施の形態1の変形例2の効果>

以上、実施の形態1の変形例2に係る導波路型受光素子400によると、裏面メタルを設けない素子構造を採用したので、裏面メタルの形成工程が不要となるため、より簡易な製造工程によって製造可能な導波路型受光素子が得られるという効果を奏する。

[0062] 実施の形態2.

図11は、実施の形態2に係る導波路型受光素子500における光入射方向と平行な断面図である。実施の形態1に係る導波路型受光素子100の素子構造と異なる点は、少なくともn型コンタクト層2の光入射側の側面も第1半導体埋め込み領域7aで覆われるようにしている点である。

[0063] 実施の形態1に係る導波路型受光素子100では、図1に示すように、第1半導体埋め込み領域7aの底部にn型コンタクト層2が位置する。n型コンタクト層2の構成材料が入射光20を吸収するような半導体材料である場合、n型コンタクト層2による光の吸収が発生するため、結果として光吸収層4に入射する光量が減少し、受光感度が低下する。したがって、実施の形態2に係る導波路型受光素子500では、上述の構成を採用することにより、第1半導体埋め込み領域7aの底部にはn型コンタクト層2が無い、つまり、第1半導体埋め込み領域7aの底部が半導体基板1と接する構成となるので、n型コンタクト層2における光の吸収が減少するため、導波路型受光素子500の受光感度をより高めることが可能となる。

[0064] <実施の形態2の効果>

以上、実施の形態2に係る導波路型受光素子500によると、第1半導体

埋め込み領域 7 a の底部に n 型コンタクト層 2 が存在しない素子構造を採用したので、受光感度が一層高い導波路型受光素子が得られるという効果を奏する。

[0065] 実施の形態 3.

図 1 2 は、実施の形態 3 に係る導波路型受光素子 6 0 0 における光入射方向と平行な断面図である。実施の形態 1 に係る導波路型受光素子 1 0 0 の素子構造と異なる点は、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 b を、断面方向から見て垂直ではなく、斜面形状としている点である。すなわち、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 b が半導体基板 1 の表面に対して傾斜面を呈している。

[0066] 入射光 2 0 は、導波路型受光素子 6 0 0 内に入射する際に、入射方向に対して斜めに形成された光入射端面 2 1 b によって屈折を受けるため、光入射端面 2 1 b による反射光成分が減少する。すなわち、反射戻り光を低減できる。この結果、入射光 2 0 のうち導波路型受光素子 6 0 0 内に入射する成分が増加するので、導波路型受光素子 6 0 0 の受光感度を高めることが可能となる。

[0067] <実施の形態 3 の効果>

以上、実施の形態 3 に係る導波路型受光素子 6 0 0 によると、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 b が半導体基板 1 の表面に対して傾斜面を呈する素子構造を採用したので、反射戻り光を低減できるため、受光感度が一層高い導波路型受光素子が得られるという効果を奏する。

[0068] 実施の形態 4.

図 1 3 は、実施の形態 4 に係る導波路型受光素子アレイ 1 0 0 0 の上面図である。実施の形態 1 に係る導波路型受光素子 1 0 0 を、リッジ導波路 2 2 が互いに平行に位置するように並列に複数個集積している。なお、図 1 3 以降の上面図では、パッシベーション膜 1 0 及び反射防止膜 1 1 を図中では省略している。

[0069] 実施の形態 4 に係る導波路型受光素子アレイ 1 0 0 0 では、半導体基板 1

の表面を平面視した場合に、第1半導体埋め込み領域7aの光入射端面21が入射光20に対して垂直をなす方向に設けられる。

[0070] 図8で示した比較例の導波路型受光素子200を複数個集積した場合、結晶方位とパターンの角度ずれに起因して、各導波路型受光素子200の間においてへき開位置のばらつきが発生するため、集積した導波路型受光素子200の間で窓長ばらつきに起因する受光感度のばらつきが不可避免的に発生する。

[0071] 一方、実施の形態4に係る導波路型受光素子アレイ1000の場合、集積した導波路型受光素子間でのへき開位置ずれが減少するので、この結果、導波路型受光素子間での窓長ばらつきも減少する。よって、各導波路型受光素子間で高い受光感度を均一に得ることができる。

[0072] なお、実施の形態4に係る導波路型受光素子アレイ1000を構成する個々の導波路型受光素子は、半導体基板1の表面を平面視した場合に、第1半導体埋め込み領域7aの光入射端面21が入射光20に対して垂直をなす方向に設けられる。

[0073] <実施の形態4の効果>

以上、実施の形態4に係る導波路型受光素子アレイ1000によると、実施の形態1に係る導波路型受光素子100をリッジ導波路22が互いに平行に位置するように並列に複数個集積したので、導波路型受光素子間で高い受光感度を均一に得ることができる効果を奏する。

[0074] 実施の形態5.

図14は、実施の形態5に係る導波路型受光素子アレイ1100の上面図である。実施の形態1に係る導波路型受光素子100をリッジ導波路22が互いに平行に位置するように並列に複数個集積しているが、以下の点の実施の形態4の構成とは異なる。

[0075] すなわち、集積された個々の導波路型受光素子は、半導体基板1の表面を平面視した場合に、第1半導体埋め込み領域7aの光入射端面21が入射光20に対して傾斜する方向に設けられている。また、各導波路型受光素子の

光入射端面 2 1 は同方向に同じ角度をなすように傾斜している。

[0076] 導波路型受光素子において、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 からの反射戻り光を低減するために、チップ自体を上面側から見て光入射方向に対して傾けて配置し、光入射端面 2 1 を入射光に対して斜めに位置することで、入射光 2 0 が反射する角度を変える方法が有効となる。

[0077] しかしながら、かかる構成を複数の導波路型受光素子が個々に集積されるように単に適用すると、導波路型受光素子間で光路長が変わるため、例えば集光光学系の場合、導波路型受光素子間で入射する光のスポットサイズが変わり、受光感度がばらつく要因となる。一方、実施の形態 5 のような構成を採用することで、集積されるそれぞれの導波路型受光素子について光路長を均一に揃えることができ、かつ、反射戻り光も低減することができる。

[0078] <実施の形態 5 の効果>

以上、実施の形態 5 に係る導波路型受光素子アレイ 1 1 0 0 によると、集積された個々の導波路型受光素子が、半導体基板 1 の表面を平面視した場合に、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 が入射光 2 0 に対して同一角度で傾斜する方向に設けられているので、反射戻り光を低減できるため、各導波路型受光素子間で高い受光感度を均一に得ることができる効果を奏する。

[0079] 実施の形態 6.

図 1 5 は、実施の形態 6 に係る導波路型受光素子アレイ 1 2 0 0 の上面図である。実施の形態 6 に係る導波路型受光素子アレイ 1 2 0 0 の構成において、以下の点が実施の形態 5 による構成とは異なる。

[0080] すなわち、集積された個々の導波路型受光素子は、半導体基板 1 の表面を平面視した場合に、リッジ導波路 2 2 の光入射面 2 2 a が、入射光 2 0 に対して第 1 半導体埋め込み領域 7 a の光入射端面 2 1 とは反対側に傾斜する方向に設けられる。また、各導波路型受光素子の各光入射端面 2 1 はそれぞれ同方向に同じ角度をなすように傾斜し、各光入射面 2 2 a もそれぞれ同方向に同じ角度をなすように傾斜している。

[0081] 実施の形態5による構成では、リッジ導波路22に達する光はリッジ導波路22に対して斜め方向になっており、また、リッジ導波路22を透過した光に対しても斜めになっている。この場合、リッジ導波路22を透過した光はある角度を持って第2半導体埋め込み領域7bの後端面26に達するため、リッジ導波路22に戻る方向には光が反射されない。このため、リッジ導波路22には光が戻らず、受光感度を増加させられない。

[0082] 一方、実施の形態6による構成では、リッジ導波路22の光が入射する光入射面22aを上面側から見た場合に傾斜をもたせて、リッジ導波路22を透過する光が光入射方向と平行になるようにすることで、リッジ導波路22の後面22bから出射した光が第2半導体埋め込み領域7bの後端面26に向かい、後端面26で光が反射してリッジ導波路22に戻るため、結果的に受光感度を増加させることができる。

[0083] <実施の形態6の効果>

以上、実施の形態6に係る導波路型受光素子アレイ1200によると、半導体基板1の表面を平面視した場合に、リッジ導波路22の光入射面22aが、入射光20に対して第1半導体埋め込み領域7aの光入射端面21とは反対側に傾斜する方向に設けられるので、反射戻り光を一層低減できるため、各導波路型受光素子間でより高い受光感度を均一に得ることができる効果を奏する。

[0084] 実施の形態7.

図16は、実施の形態7に係る導波路型受光素子アレイ1300の上面図である。実施の形態7に係る導波路型受光素子アレイ1200の構成において、以下の点の実施の形態5による構成とは異なる。

[0085] すなわち、集積された個々の導波路型受光素子は、半導体基板1の表面を平面視した場合に、第2半導体埋め込み領域7bの後端面26が第1半導体埋め込み領域7aの光入射端面21と平行方向に設けられる。つまり、第2半導体埋め込み領域7bの後端面26も、第1半導体埋め込み領域7aの光入射端面21と同方向に同じ角度で傾斜している。また、各導波路型受光素

子の各光入射端面 2 1 はそれぞれ同方向に同じ角度をなすように傾斜し、各後端面 2 6 もそれぞれ同方向に同じ角度をなすように傾斜している。

[0086] 第 2 半導体埋め込み領域 7 b の後端面 2 6 が傾斜する角度は、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 とほぼ平行となる角度である。実施の形態 5 による構成では、リッジ導波路 2 2 に達する光はリッジ導波路 2 2 に対して斜め方向になっており、リッジ導波路 2 2 を透過した光も斜め方向になっている。この場合、リッジ導波路 2 2 を透過した光はある角度を持って第 2 半導体埋め込み領域 7 b の後端面 2 6 に達するため、リッジ導波路 2 2 の方向には光が反射されない。このため、リッジ導波路 2 2 には光が戻らず、受光感度を増加させられない。一方、実施の形態 7 による構成では第 2 半導体埋め込み領域 7 b の後端面 2 6 に達した光がリッジ導波路 2 2 の方向に再度反射されるため、結果的に受光感度を増加させることができる。

[0087] <実施の形態 7 の効果>

以上、実施の形態 7 に係る導波路型受光素子アレイ 1 3 0 0 によると、半導体基板 1 の表面を平面視した場合に、第 2 半導体埋め込み領域 7 b の後端面 2 6 が第 1 半導体埋め込み領域 7 a の光入射端面 2 1 と同方向に傾斜しているため、反射戻り光を一層低減できるため、各導波路型受光素子間でより高い受光感度を均一に得ることができる効果を奏する。

[0088] 実施の形態 8.

図 1 7 は、実施の形態 8 に係る導波路型受光素子アレイ 1 4 0 0 の上面図である。実施の形態 8 に係る導波路型受光素子アレイ 1 3 0 0 の構成において、以下の点が実施の形態 7 による構成とは異なる。

[0089] すなわち、集積された個々の導波路型受光素子は、半導体基板 1 の表面を平面視した場合に、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 が入射光 2 0 に対して傾斜する方向に設けられ、かつ、第 2 半導体埋め込み領域 7 b の後端面 2 6 が第 1 半導体埋め込み領域 7 a の光入射端面 2 1 とは異なる傾斜方向に設けられている。また、各導波路型受光素子の各光入射端面 2 1 はそれぞれ同方向に同じ角度をなすように傾斜し、各後端面 2 6 もそれぞれ同方

向に同じ角度をなすように傾斜している。

[0090] 実施の形態 8 による構成では、実施の形態 7 による構成において、第 2 半導体埋め込み領域 7 b の後端面 2 6 の傾斜角度を、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 の傾斜角度とは異なるように変えている。実施の形態 7 による構成でも、第 2 半導体埋め込み領域 7 b の後端面 2 6 に達した光はリッジ導波路 2 2 に戻るが、光入射端面 2 1 と後端面 2 6 を平行に形成した場合、リッジ導波路 2 2 を透過した光と第 2 半導体埋め込み領域 7 b の後端面 2 6 は正対していないため、リッジ導波路 2 2 に戻り切らず漏れる光が存在する。そこで、実施の形態 8 による構成では、第 2 半導体埋め込み領域 7 b の後端面 2 6 に到達する光に対して正対するように後端面 2 6 の傾斜角度を調整することにより、リッジ導波路 2 2 に戻る光が増えるため、結果的に受光感度を増加させることができる。

[0091] <実施の形態 8 の効果>

以上、実施の形態 8 に係る導波路型受光素子アレイ 1 4 0 0 によると、半導体基板 1 の表面を平面視した場合に、第 2 半導体埋め込み領域 7 b の後端面 2 6 が、第 1 半導体埋め込み領域 7 a の光入射端面 2 1 と異なる角度に傾斜しているため、反射戻り光を一層低減できるため、各導波路型受光素子間でより高い受光感度を均一に得ることができる効果を奏する。

[0092] 実施の形態 9.

図 1 8 は、実施の形態 9 に係る導波路型受光素子アレイ 1 5 0 0 の上面図である。実施の形態 8 に係る導波路型受光素子アレイ 1 5 0 0 の構成において、以下の点が実施の形態 8 による構成とは異なる。

[0093] すなわち、集積された個々の導波路型受光素子は、半導体基板 1 の表面を平面視した場合に、リッジ導波路 2 2 がリッジ導波路 2 2 への入射光 2 0 に対して正対する角度に傾斜する方向に設けられる。また、各導波路型受光素子におけるリッジ導波路 2 2 はそれぞれ同方向に同じ角度をなすように傾斜している。

[0094] 実施の形態 9 による構成は、実施の形態 8 による構成において、リッジ導

波路 2 2 を上面側から見て回転させ、リッジ導波路 2 2 に入射する光に対して、リッジ導波路 2 2 の光入射面 2 2 a が正対するように配置している。実施の形態 6 による構成では、リッジ導波路 2 2 に達する光はリッジ導波路 2 2 に対して斜め方向になっており、リッジ導波路 2 2 を透過する光も斜めになっている。この場合、リッジ導波路 2 2 の幅を狭くした場合に、リッジ導波路 2 2 の側面から光が漏れ出すことがある。

[0095] 一方、実施の形態 9 による構成のようにリッジ導波路 2 2 自体を入射光 2 0 に対して正対するように回転させることで、リッジ導波路 2 2 に対して平行に光が入射して、かつ、第 2 半導体埋め込み領域 7 b の後端面 2 6 で正対して反射してリッジ導波路 2 2 に光が戻るため、受光感度を増加させることができる。

[0096] <実施の形態 9 の効果>

以上、実施の形態 9 に係る導波路型受光素子アレイ 1 5 0 0 によると、半導体基板 1 の表面を平面視した場合に、リッジ導波路 2 2 がリッジ導波路 2 2 への入射光 2 0 に対して正対する角度に傾斜する方向に設けられるので、反射戻り光を一層低減できるため、各導波路型受光素子間でより高い受光感度を均一に得ることができる効果を奏する。

[0097] 本開示は、様々な例示的な実施の形態及び実施例が記載されているが、1 つ、または複数の実施の形態に記載された様々な特徴、態様、及び機能は特定の実施の形態の適用に限られるのではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。

[0098] 従って、例示されていない無数の変形例が、本願明細書に開示される技術の範囲内において想定される。例えば、少なくとも 1 つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも 1 つの構成要素を抽出し、他の実施の形態の構成要素と組み合わせる場合が含まれるものとする。

## 符号の説明

[0099] 1 半導体基板 (I n P 基板)、2 n 型コンタクト層 (第 1 導電型コンタ

クト層)、3 n型クラッド層(第1導電型クラッド層)、4 光吸収層、  
5 p型クラッド層(第2導電型クラッド層)、6 p型コンタクト層(第2  
導電型コンタクト層)、7 半導体埋め込み層、7 a 第1半導体埋め込み領  
域、7 b 第2半導体埋め込み領域、8 表面電極(p型電極)、9 裏面  
メタル、10 パッシベーション膜、11 反射防止膜、12 a、12 b  
n型電極、20 入射光、21、21 a、21 b 光入射端面、22 リッ  
ジ導波路、22 a 光入射面、22 b 後面、23 第1エッチング部分、  
24 第2エッチング部分、25、25 a 窓長、26 後端面、30、3  
1 絶縁膜マスク、41 ドライエッチング、100、200、300、4  
00、500、600 導波路型受光素子、1000、1100、1200  
、1300、1400、1500 導波路型受光素子アレイ

## 請求の範囲

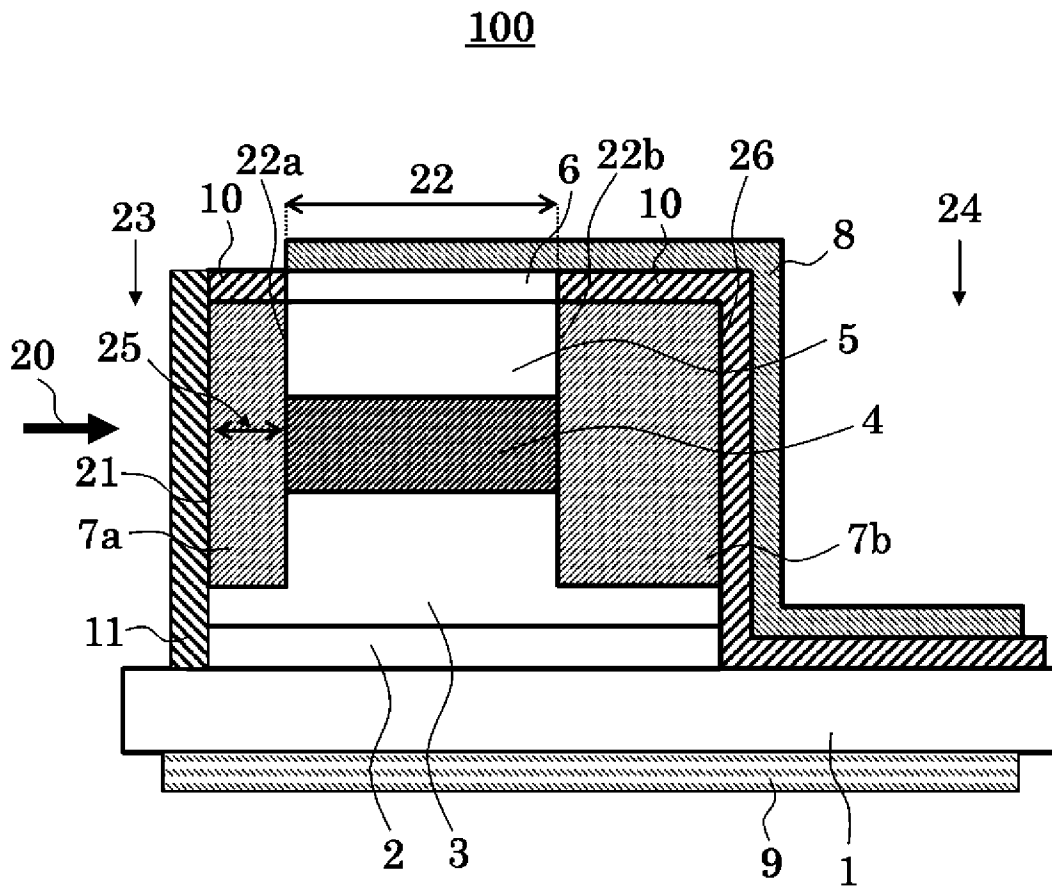
- [請求項1] 半導体基板と、  
前記半導体基板上に積層された少なくとも第1導電型コンタクト層、第1導電型クラッド層、光吸収層、第2導電型クラッド層及び第2導電型コンタクト層からなり、前記半導体基板の一端から離間する光入射面を有するとともに、前記半導体基板の他端から離間する後面を有するリッジ導波路と、  
前記リッジ導波路の前記光入射面に接して設けられ、光入射側の一面であって、前記半導体基板の一端から離間する光入射端面を有する第1半導体埋め込み領域と、  
前記リッジ導波路の前記後面に接して設けられ、前記後面と対向する一面であって、前記半導体基板の他端から離間する後端面を有する第2半導体埋め込み領域と、  
を備える導波路型受光素子。
- [請求項2] 前記リッジ導波路の前記光入射面及び前記後面がそれぞれエッチング面からなることを特徴とする請求項1に記載の導波路型受光素子。
- [請求項3] 前記第1半導体埋め込み領域の前記光入射端面及び前記第2半導体埋め込み領域の前記後端面がそれぞれエッチング面からなることを特徴とする請求項2に記載の導波路型受光素子。
- [請求項4] 前記第1半導体埋め込み領域の前記光入射端面が反射防止膜で覆われていることを特徴とする請求項1から3のいずれか1項に記載の導波路型受光素子。
- [請求項5] 少なくとも前記第1半導体埋め込み領域の前記光入射端面及び上面並びに前記第2半導体埋め込み領域の前記後端面及び上面がパッシベーション膜で覆われていることを特徴とする請求項1から3のいずれか1項に記載の導波路型受光素子。
- [請求項6] 少なくとも前記第2導電型コンタクト層の表面に表面電極が設けられていることを特徴とする請求項5に記載の導波路型受光素子。

- [請求項7] 前記半導体基板の裏面側に裏面メタルが設けられていることを特徴とする請求項1から6のいずれか1項に記載の導波路型受光素子。
- [請求項8] 少なくとも前記第1半導体埋め込み領域の底部が前記半導体基板に接していることを特徴とする請求項1から7のいずれか1項に記載の導波路型受光素子。
- [請求項9] 前記第1半導体埋め込み領域の前記光入射端面が前記半導体基板の表面に対して傾斜面を呈していることを特徴とする請求項1から8のいずれか1項に記載の導波路型受光素子。
- [請求項10] 前記半導体基板の表面を平面視した場合に、前記第1半導体埋め込み領域の前記光入射端面が入射光に対して垂直をなす方向に設けられることを特徴とする請求項1から8のいずれか1項に記載の導波路型受光素子。
- [請求項11] 前記半導体基板の表面を平面視した場合に、前記第1半導体埋め込み領域の前記光入射端面が入射光に対して傾斜する方向に設けられることを特徴とする請求項1から8のいずれか1項に記載の導波路型受光素子。
- [請求項12] 前記半導体基板の表面を平面視した場合に、入射光に対して前記リッジ導波路の前記光入射面が前記第1半導体埋め込み領域の前記光入射端面とは反対側に傾斜する方向に設けられることを特徴とする請求項11に記載の導波路型受光素子。
- [請求項13] 前記半導体基板の表面を平面視した場合に、前記第2半導体埋め込み領域の前記後端面が前記第1半導体埋め込み領域の前記光入射端面と平行方向に設けられることを特徴とする請求項11に記載の導波路型受光素子。
- [請求項14] 前記半導体基板の表面を平面視した場合に、前記第2半導体埋め込み領域の前記後端面が前記第1半導体埋め込み領域の前記光入射端面とは異なる角度で傾斜する方向に設けられることを特徴とする請求項11に記載の導波路型受光素子。

- [請求項15] 前記半導体基板の表面を平面視した場合に、前記リッジ導波路が前記リッジ導波路に入射する光に対して正対する方向に傾斜することを特徴とする請求項1から8のいずれか1項に記載の導波路型受光素子。
- [請求項16] 請求項10から15のいずれか1項に記載の導波路型受光素子を、前記リッジ導波路が互いに平行に位置するように並列に複数個集積する導波路型受光素子アレイ。
- [請求項17] 半導体基板上に少なくとも第1導電型コンタクト層、第1導電型クラッド層、光吸収層、第2導電型クラッド層及び第2導電型コンタクト層を結晶成長により順次積層する工程と、  
第1導電型クラッド層の少なくとも一部、光吸収層、第2導電型クラッド層及び前記第2導電型コンタクト層をエッチングすることにより光入射側に光入射面、光入射側とは反対側に後面を有するリッジ導波路を形成する工程と、  
前記リッジ導波路を埋め込むように半導体埋め込み層を結晶成長する工程と、  
前記半導体埋め込み層をエッチングすることにより前記リッジ導波路の前記光入射面の側に光入射側の一面であって前記半導体基板の一端から離間する光入射端面を有する第1半導体埋め込み領域、前記リッジ導波路の前記後面の側に前記後面と対向する一面であって前記半導体基板の他端から離間する後端面を有する第2半導体埋め込み領域をそれぞれ形成する工程と、  
を含む導波路型受光素子の製造方法。

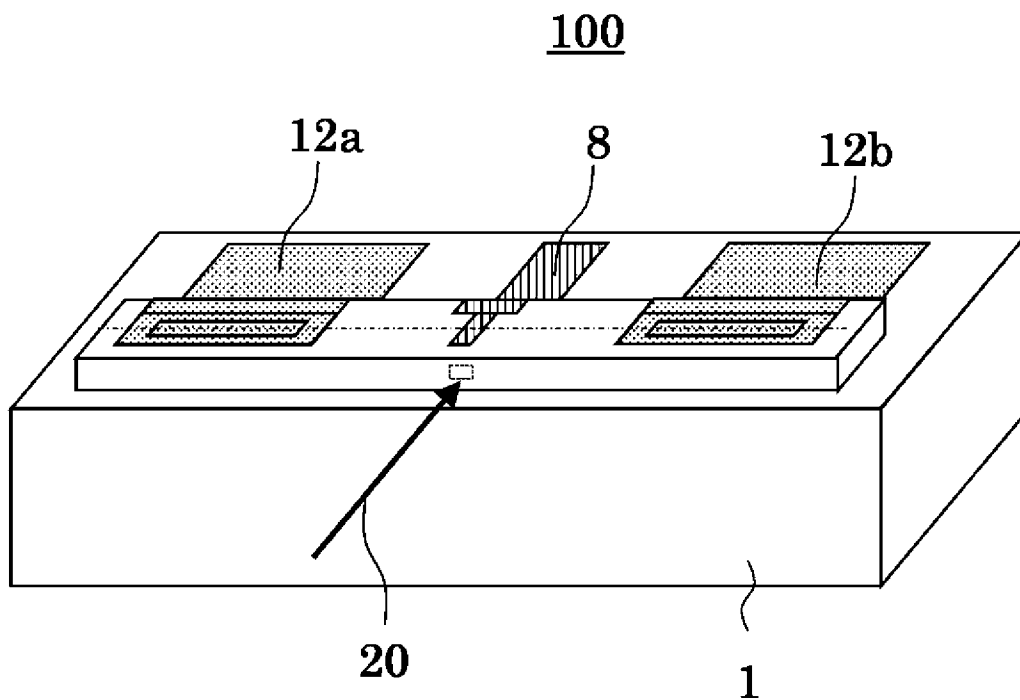
[図1]

図1



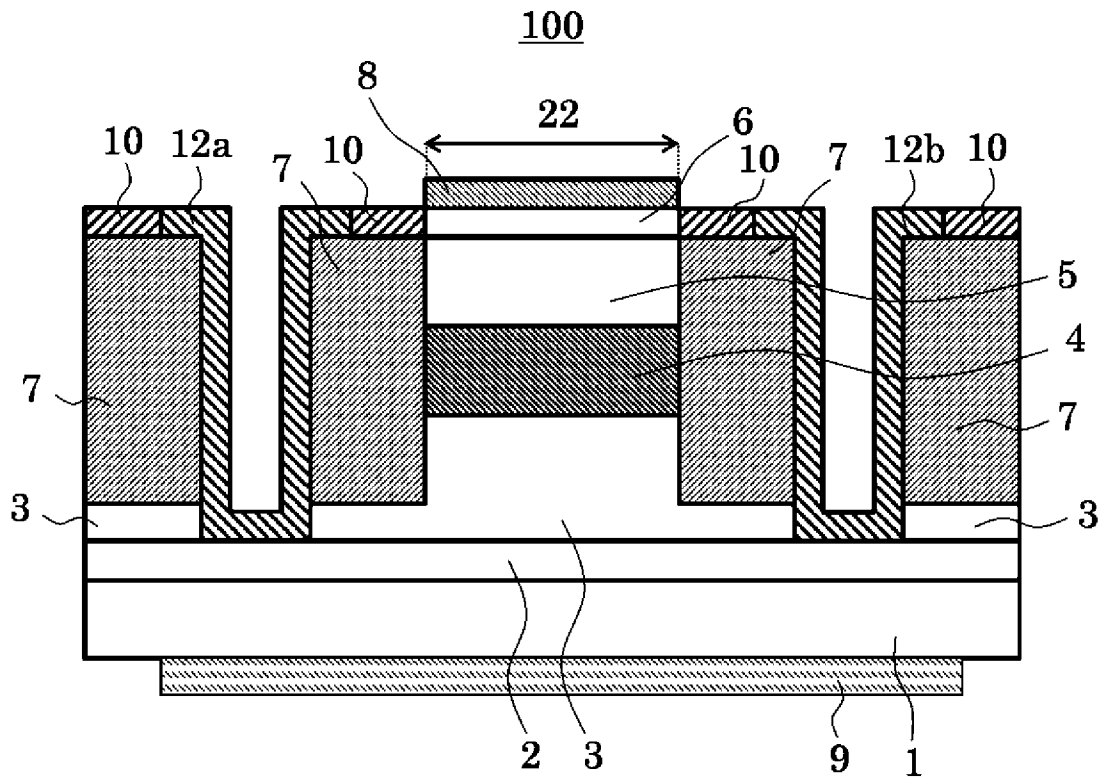
[図2]

図2



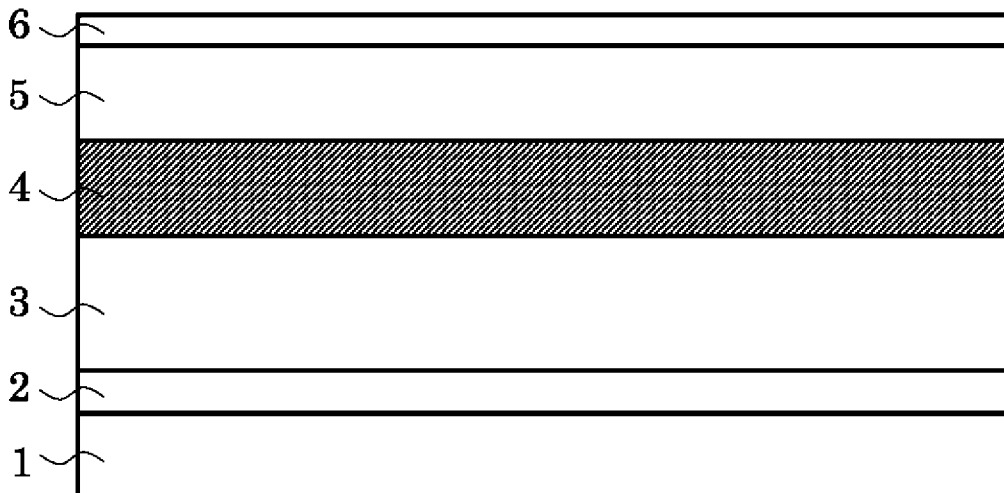
[図3]

図3



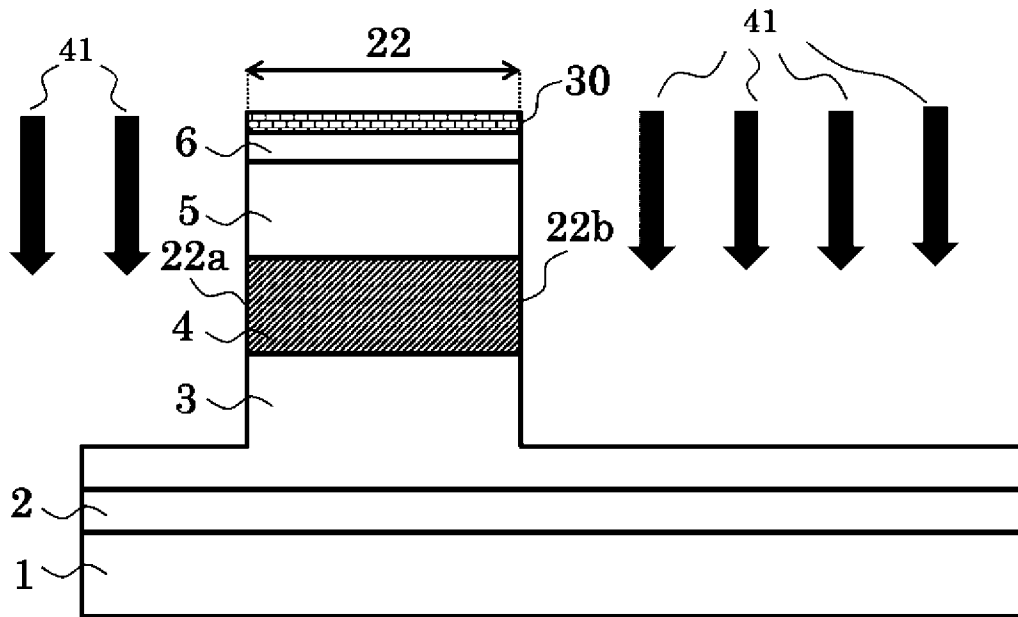
[図4]

図4



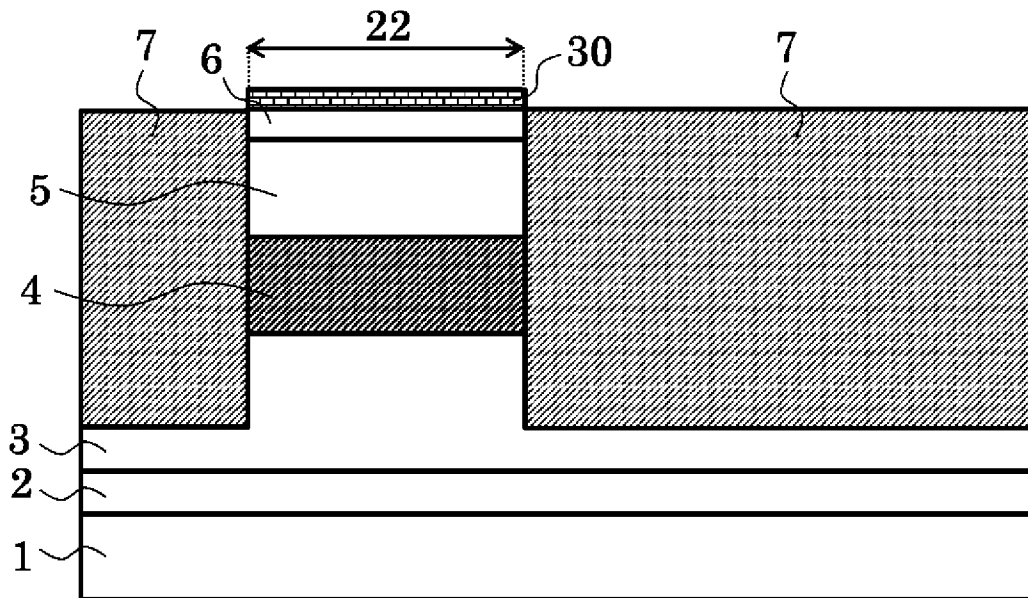
[図5]

図5



[図6]

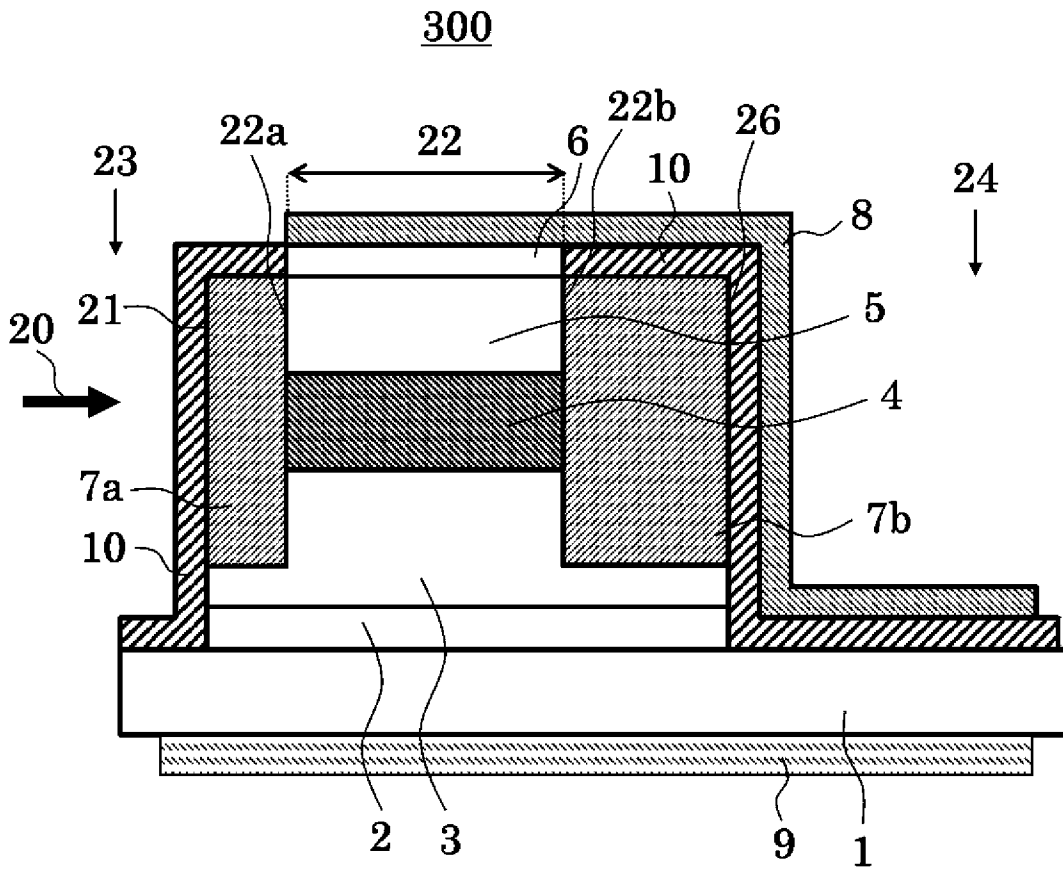
図6





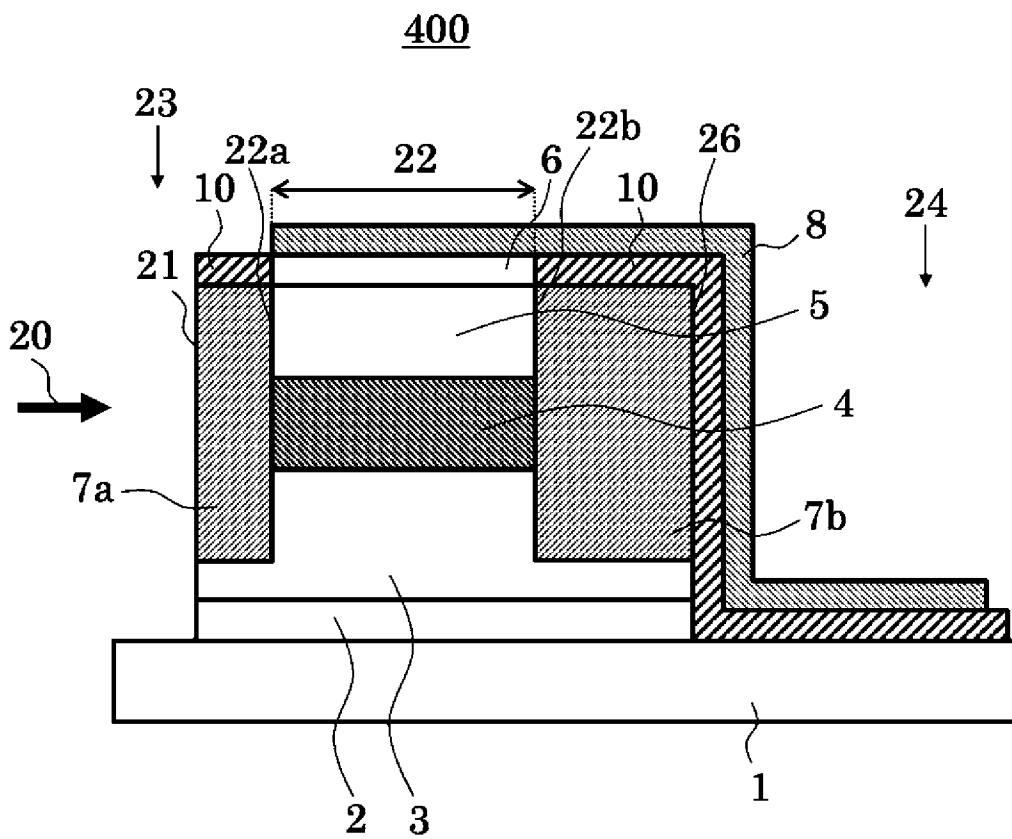
[図9]

図9



[図10]

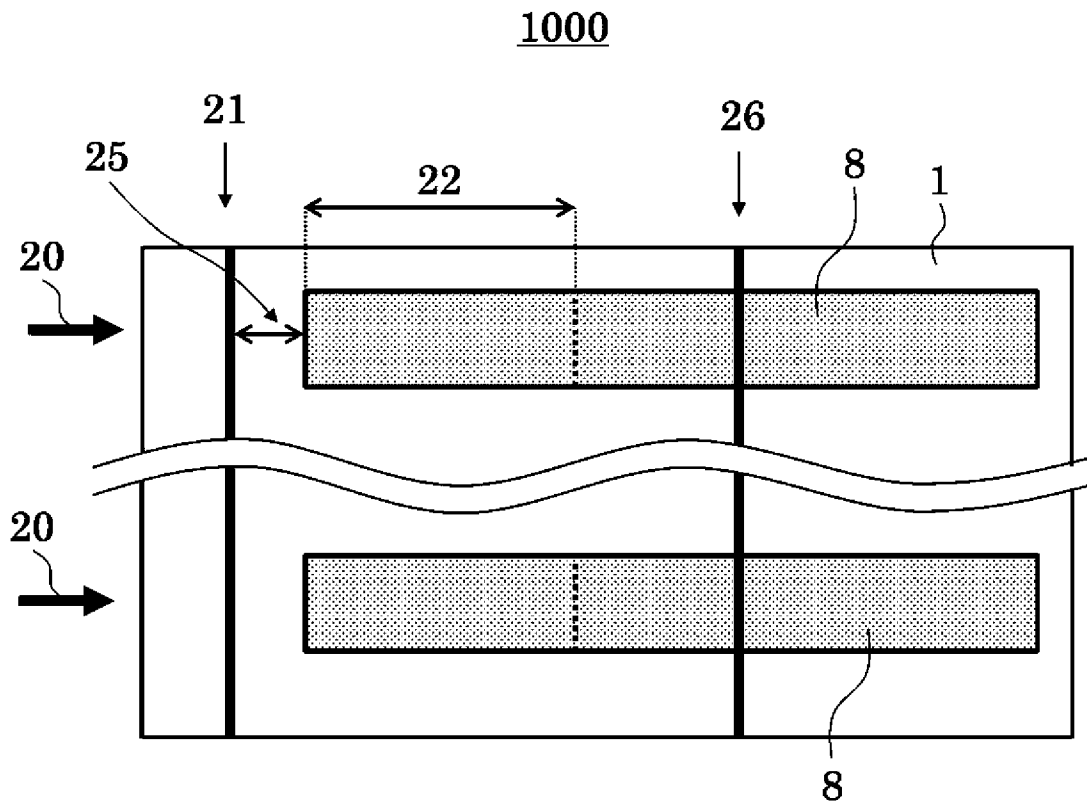
図10





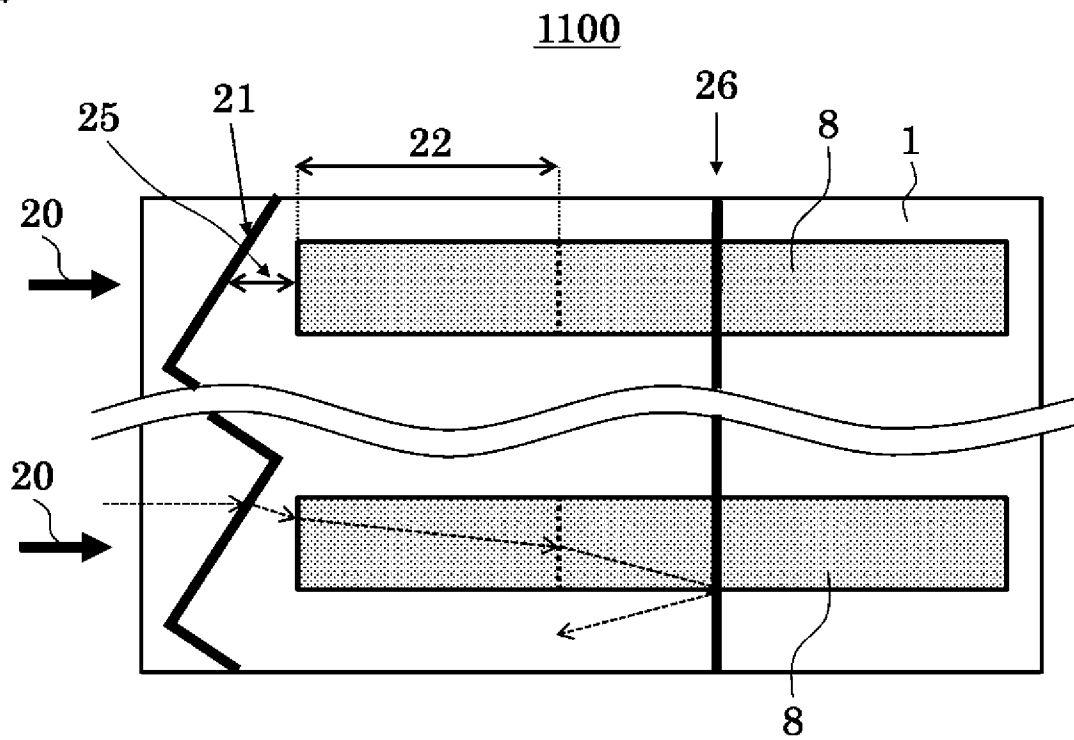
[図13]

図13



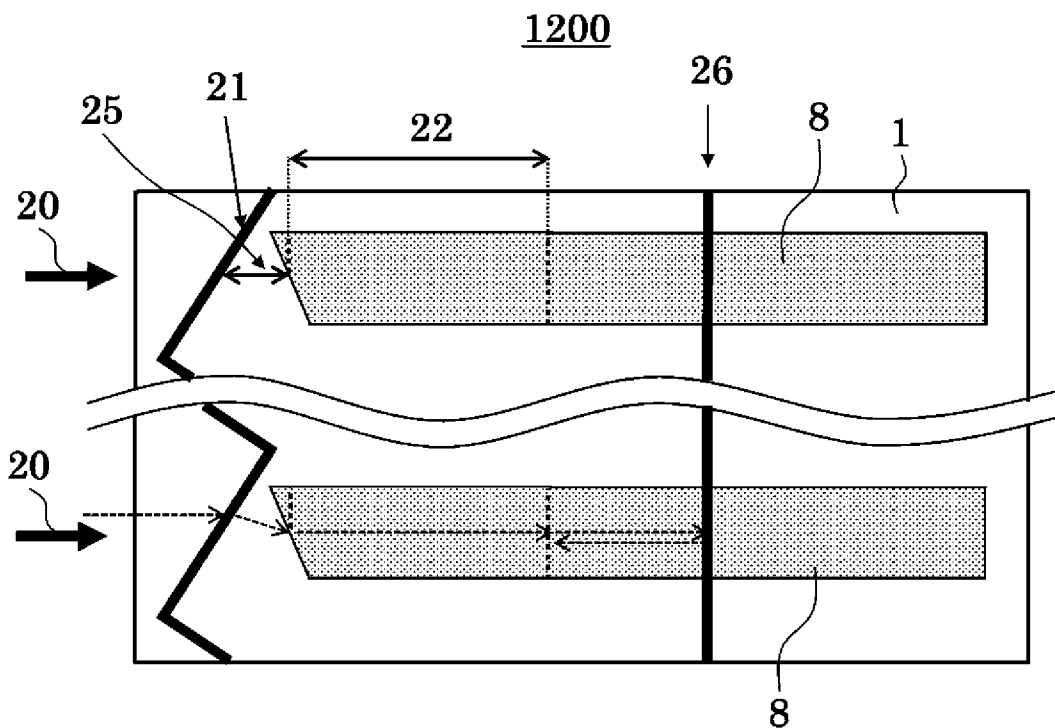
[図14]

図14



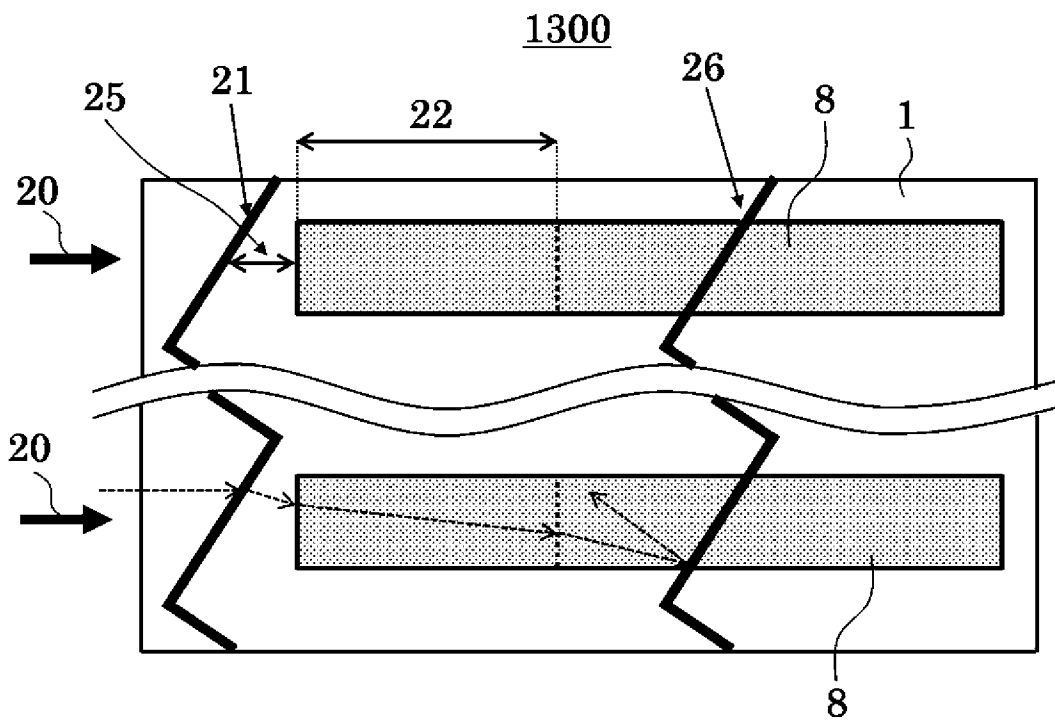
[図15]

図15



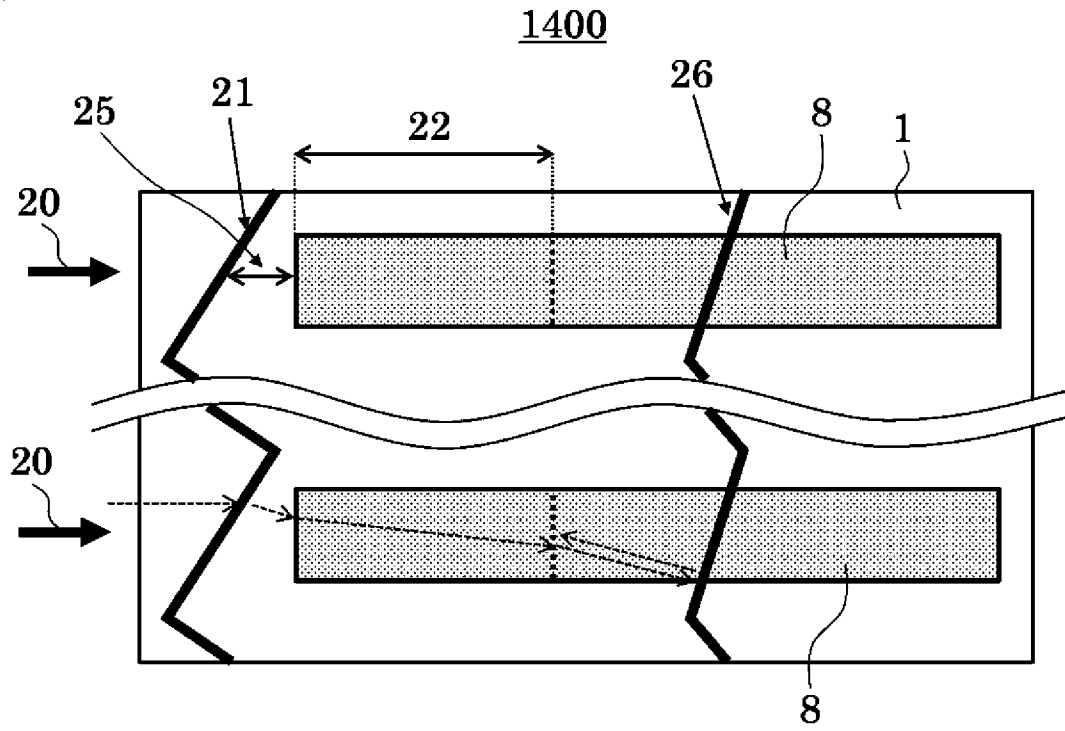
[図16]

図16



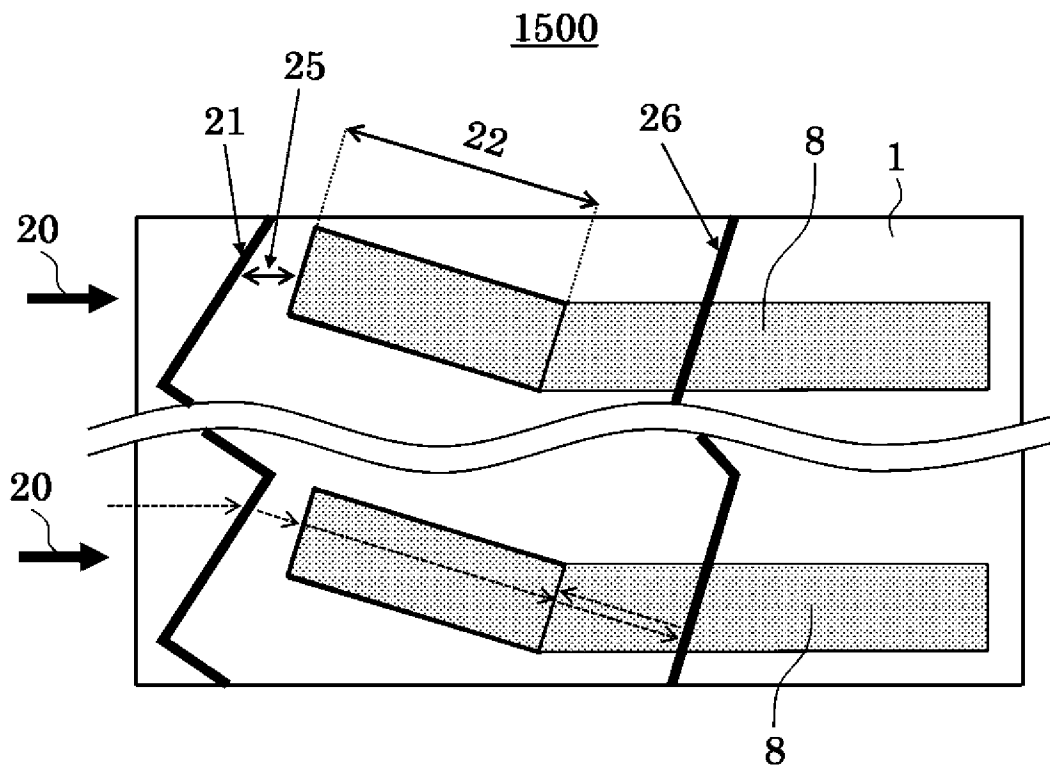
[図17]

図17



[図18]

図18



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/038000

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01L 31/10</i> (2006.01) FI: H01L31/10 A		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L31/00-31/20; G02B6/12; G02B6/42-6/43		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2021 Registered utility model specifications of Japan 1996-2021 Published registered utility model applications of Japan 1994-2021		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2006-66488 A (MITSUBISHI ELECTRIC CORP.) 09 March 2006 (2006-03-09) paragraphs [0013]-[0031], fig. 1-10	1-11, 13, 15-17 12, 14
Y A	JP 2002-305319 A (KABUSHIKI KAISHA TOSHIBA) 18 October 2002 (2002-10-18) paragraphs [0015]-[0055], fig. 1-10	1-11, 13, 15-17 12, 14
Y A	JP 2000-150925 A (THE FURUKAWA ELECTRIC CO., LTD.) 30 May 2000 (2000-05-30) paragraphs [0013]-[0016], fig. 1, 2	1-11, 13, 15-17 12, 14
Y	JP 2002-203984 A (NEC CORP.) 19 July 2002 (2002-07-19) fig. 1-3	8
Y	JP 10-107310 A (JAPAN AVIATION ELECTRONICS INDUSTRY LTD.) 24 April 1998 (1998-04-24) fig. 1	16
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>09 November 2021</b>		Date of mailing of the international search report <b>07 December 2021</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

**PCT/JP2021/038000**

<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2002-33504 A (NIPPON SHEET GLASS CO., LTD.) 31 January 2002 (2002-01-31) fig. 3	16
.....		

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No.

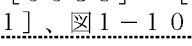


**PCT/JP2021/038000**

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2006-66488	A	09 March 2006	US 2006/0043518 A1 paragraphs [0035]-[0091], fig. 1-10	
JP	2002-305319	A	18 October 2002	(Family: none)	
JP	2000-150925	A	30 May 2000	(Family: none)	
JP	2002-203984	A	19 July 2002	US 2002/0050622 A1 fig. 2-4	
JP	10-107310	A	24 April 1998	(Family: none)	
JP	2002-33504	A	31 January 2002	US 2003/0106987 A1 fig. 13	
				WO 2002/007226 A1	
				EP 1233458 A1	
				CA 2385086 A1	
				CN 1386305 A	
				KR 10-2002-0030114 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 31/10(2006.01)i FI: H01L31/10 A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L31/00-31/20; G02B6/12; G02B6/42-6/43 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2006-66488 A (三菱電機株式会社) 09.03.2006 (2006-03-09) [0013] - [0031]、図1-10	1-11, 13, 15-17 12, 14
Y A	JP 2002-305319 A (株式会社東芝) 18.10.2002 (2002-10-18) [0015] - [0055]、図1-10	1-11, 13, 15-17 12, 14
Y A	JP 2000-150925 A (古河電気工業株式会社) 30.05.2000 (2000-05-30) [0013] - [0016]、図1-2	1-11, 13, 15-17 12, 14
Y A	JP 2002-203984 A (日本電気株式会社) 19.07.2002 (2002-07-19) 図1-3	8
Y A	JP 10-107310 A (日本航空電子工業株式会社) 24.04.1998 (1998-04-24) 図1	16
Y A	JP 2002-33504 A (日本板硝子株式会社) 31.01.2002 (2002-01-31) 図3	16
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 09.11.2021	国際調査報告の発送日 07.12.2021	
名称及びあて先 日本国特許庁 (ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 佐竹 政彦 2K 2911 電話番号 03-3581-1101 内線 3255	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号  
 PCT/JP2021/038000

引用文献	公表日	パテントファミリー文献	公表日
JP 2006-66488 A	09.03.2006	US 2006/0043518 A1 [0035] - [0091]、 	
JP 2002-305319 A	18.10.2002	(ファミリーなし)	
JP 2000-150925 A	30.05.2000	(ファミリーなし)	
JP 2002-203984 A	19.07.2002	US 2002/0050622 A1 	
JP 10-107310 A	24.04.1998	(ファミリーなし)	
JP 2002-33504 A	31.01.2002	US 2003/0106987 A1  WO 2002/007226 A1 EP 1233458 A1 CA 2385086 A1 CN 1386305 A KR 10-2002-0030114 A	