

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7320331号
(P7320331)

(45)発行日 令和5年8月3日(2023.8.3)

(24)登録日 令和5年7月26日(2023.7.26)

(51)国際特許分類		F I		
H 0 2 M	7/155(2006.01)	H 0 2 M	7/155	D
H 0 2 M	7/48 (2007.01)	H 0 2 M	7/48	R
H 0 2 M	7/12 (2006.01)	H 0 2 M	7/12	H

請求項の数 6 (全17頁)

(21)出願番号	特願2020-110640(P2020-110640)	(73)特許権者	501137636 東芝三菱電機産業システム株式会社 東京都中央区京橋三丁目1番1号
(22)出願日	令和2年6月26日(2020.6.26)	(74)代理人	100108062 弁理士 日向寺 雅彦
(65)公開番号	特開2022-7579(P2022-7579A)	(74)代理人	100168332 弁理士 小崎 純一
(43)公開日	令和4年1月13日(2022.1.13)	(74)代理人	100146592 弁理士 市川 浩
審査請求日	令和4年7月8日(2022.7.8)	(74)代理人	100172188 弁理士 内田 敬人
		(72)発明者	服部 圭佑 東京都中央区京橋三丁目1番1号 東芝 三菱電機産業システム株式会社内
		(72)発明者	吉野 輝雄

最終頁に続く

(54)【発明の名称】 制御装置

(57)【特許請求の範囲】

【請求項1】

ブリッジ接続された複数のスイッチ部を有する他励式電力変換器による電力の変換を制御する制御装置であって、

前記複数のスイッチ部の導通を制御するための制御信号を生成する複数の制御回路と、
前記複数の制御回路のいずれかから入力された前記制御信号を基に、前記複数のスイッチ部を導通させる駆動パルスを生成し、前記駆動パルスを前記複数のスイッチ部に入力する複数の駆動回路と、

を備え、

前記複数の制御回路のいずれか1つ及び前記複数の駆動回路のいずれか1つで運転の継続を可能とし、

前記複数の制御回路は、前記複数のスイッチ部のうちの同じ相に接続されている高圧側のスイッチ部と低圧側のスイッチ部とを同時に導通状態とするバイパスペア動作の実行を指示するバイパスペア指令が入力された際に、最後に出力した前記制御信号を基に、前記複数のスイッチ部のうちの導通相のスイッチ部を選択し、前記導通相のスイッチ部を基に、前記バイパスペア動作を行うスイッチ部を選択し、前記バイパスペア動作を行うスイッチ部に対する前記制御信号を前記複数の駆動回路に入力する動作を行うとともに、前記他励式電力変換器による電力の変換を制御する通常動作において、前記制御信号の出力のタイミングから所定期間の間を、前記バイパスペア指令が入力された際にも前記導通相のスイッチ部の選択を禁止する選択禁止期間とする制御装置。

10

20

【請求項 2】

前記複数の制御回路は、前記複数の制御回路のうちいずれか 1 つのみで単独運転している条件下では、前記選択禁止期間を解除する請求項 1 記載の制御装置。

【請求項 3】

ブリッジ接続された複数のスイッチ部を有する他励式電力変換器による電力の変換を制御する制御装置であって、

前記複数のスイッチ部の導通を制御するための制御信号を生成する複数の制御回路と、
前記複数の制御回路のいずれかから入力された前記制御信号を基に、前記複数のスイッチ部を導通させる駆動パルスを生成し、前記駆動パルスを前記複数のスイッチ部に入力する複数の駆動回路と、

を備え、

前記複数の制御回路のいずれか 1 つ及び前記複数の駆動回路のいずれか 1 つで運転の継続を可能とし、

前記複数の制御回路は、前記複数のスイッチ部の導通状態を表す導通状態信号を前記複数のスイッチ部から受信し、

前記複数の制御回路は、前記複数のスイッチ部のうちの同じ相に接続されている高圧側のスイッチ部と低圧側のスイッチ部とを同時に導通状態とするバイパスペア動作の実行を指示するバイパスペア指令が入力された際に、前記導通状態信号を基に、前記複数のスイッチ部のうちの導通相のスイッチ部を選択し、前記導通相のスイッチ部を基に、前記バイパスペア動作を行うスイッチ部を選択し、前記バイパスペア動作を行うスイッチ部に対する前記制御信号を前記複数の駆動回路に入力する動作を行うとともに、前記他励式電力変換器による電力の変換を制御する通常動作において、前記導通状態信号が非導通状態から導通状態に切り替わったタイミングから所定期間の間を、前記バイパスペア指令が入力された際にも前記導通相のスイッチ部の選択を禁止する選択禁止期間とする制御装置。

【請求項 4】

前記複数の制御回路は、前記複数の制御回路のうちいずれか 1 つのみで単独運転している条件下では、前記選択禁止期間を解除する請求項 3 記載の制御装置。

【請求項 5】

ブリッジ接続された複数のスイッチ部を有する他励式電力変換器による電力の変換を制御する制御装置であって、

前記複数のスイッチ部の導通を制御するための制御信号を生成する複数の制御回路と、
前記複数の制御回路のいずれかから入力された前記制御信号を基に、前記複数のスイッチ部を導通させる駆動パルスを生成し、前記駆動パルスを前記複数のスイッチ部に入力する複数の駆動回路と、

を備え、

前記複数の制御回路のいずれか 1 つ及び前記複数の駆動回路のいずれか 1 つで運転の継続を可能とし、

前記複数の制御回路は、前記複数のスイッチ部のうちの同じ相に接続されている高圧側のスイッチ部と低圧側のスイッチ部とを同時に導通状態とするバイパスペア動作の実行を指示するバイパスペア指令が入力された際に、前記複数のスイッチ部のうちの導通相のスイッチ部を選択し、前記導通相のスイッチ部を基に、前記バイパスペア動作を行うスイッチ部を選択し、前記バイパスペア動作を行うスイッチ部に対する前記制御信号を前記複数の駆動回路に入力する動作を行い、

前記複数の駆動回路は、前記バイパスペア動作の前記制御信号が前記複数の制御回路のいずれかから入力された際に、前記バイパスペア動作の前記制御信号が入力されたタイミングから所定の期間を確認期間として設定し、前記確認期間中に前記複数の制御回路の別のいずれかから前記バイパスペア動作の前記制御信号が入力されなかった場合には、入力された前記バイパスペア動作の前記制御信号に基づいて前記バイパスペア動作を行うスイッチ部に前記駆動パルスを入力し、前記確認期間中に前記複数の制御回路の別のいずれかから前記バイパスペア動作の前記制御信号が入力された場合には、入力された複数の前記

10

20

30

40

50

制御信号のうちの遅れ相の前記制御信号を選択し、前記遅れ相の前記制御信号に基づいて前記バイパスペア動作を行うスイッチ部に前記駆動パルスを入力する制御装置。

【請求項 6】

前記複数の駆動回路は、前記複数の駆動回路のうちのいずれか 1 つのみで単独運転している条件下では、前記確認期間を解除する請求項 5 記載の制御装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、制御装置に関する。

【背景技術】

10

【0002】

サイリスタなどの他励式のスイッチング素子を用いた他励式電力変換器と、他励式電力変換器の動作を制御する制御装置と、を備えた電力変換装置がある。電力変換装置は、例えば、交流電力を直流電力に変換し、直流電力を交流電力に戻す電力変換システムに用いられている。

【0003】

電力変換システムは、例えば、直流電力によって送電を行う直流送電（HVDC：High Voltage Direct Current）、周波数の変換を行う周波数変換器（FC：Frequency Converter）、あるいは周波数の変換を行うことなく 2 つの交流電力システムを連系させる BTB（Back-To-Back）などに用いられている。

20

【0004】

制御装置は、制御回路と駆動回路とを有する。制御回路は、他励式のスイッチング素子の点弧を制御するための制御信号を駆動回路に入力する。駆動回路は、入力された制御信号を基に、他励式のスイッチング素子を点弧させる駆動パルスを生成し、駆動パルスを他励式電力変換器に入力する。これにより、制御装置は、他励式電力変換器による電力の変換を制御する。

【0005】

こうした制御装置において、制御回路と駆動回路とをそれぞれ冗長化することが行われている。例えば、2 台の制御回路が、2 台の駆動回路のそれぞれに対して制御信号を入力する。2 台の駆動回路は、2 台の制御回路の少なくとも一方から入力された制御信号を基に、駆動パルスを生成する。そして、2 台の駆動回路のそれぞれが、駆動パルスを他励式電力変換器に入力する。これにより、1 台の制御回路及び駆動回路が故障した際などにも、もう 1 台の制御回路及び駆動回路で運転を継続することができ、電力変換装置の運転継続性を高めることができる。

30

【0006】

しかしながら、このように制御回路及び駆動回路を冗長化させた制御装置では、同じ相に接続されている高圧側のスイッチング素子と低圧側のスイッチング素子とを同時に導通状態とするバイパスペア（以下、「BPP」と称す）の動作を正常に行うことができない場合があった。

【0007】

40

制御装置は、電力変換システムの停止操作を行う場合や、電力変換システムに異常が検出され、保護停止を行う場合などに、BPP動作を行う。これにより、直流回路と交流回路との切り離しを行うことができる。BPP動作時にBPP相への転流をスムーズに行うためには、現在の導通相に対して適切なBPP相を選択する必要がある。この際、冗長化した制御装置では、タイミングのずれなどにより、複数台の制御回路間において、異なるBPP相を選択してしまう場合がある。駆動回路では、BPP動作の制御信号を先着優先で選択する。このため、駆動回路では、いずれの制御回路から出力されたBPP動作の制御信号も選択してしまう可能性がある。この結果、複数の駆動回路間で異なるBPP相を選択するといった選択状態が発生してしまう。例えば、6相のサイリスタブリッジに対して、UX相とVY相の4相に駆動パルスを出力してしまう可能性がある。

50

【 0 0 0 8 】

このため、他励式電力変換器の動作を制御する制御装置においては、制御回路及び駆動回路を冗長化させた場合においても、BPP動作をより安定して行えるようにすることが望まれる。

【 先行技術文献 】

【 特許文献 】

【 0 0 0 9 】

【 文献 】 特開平 4 - 1 5 0 7 7 6 号 公 報

特開平 5 - 4 9 1 6 2 号 公 報

【 発明の概要 】

10

【 発明が解決しようとする課題 】

【 0 0 1 0 】

実施形態は、制御回路及び駆動回路を冗長化させた場合においても、バイパスペア動作をより安定して行うことができる他励式電力変換器の制御装置を提供する。

【 課題を解決するための手段 】

【 0 0 1 1 】

実施形態に係る制御装置は、ブリッジ接続された複数のスイッチ部を有する他励式電力変換器による電力の変換を制御する制御装置であって、前記複数のスイッチ部の導通を制御するための制御信号を生成する複数の制御回路と、前記複数の制御回路のいずれかから入力された前記制御信号を基に、前記複数のスイッチ部を導通させる駆動パルスを生成し、前記駆動パルスを前記複数のスイッチ部に入力する複数の駆動回路と、を備え、前記複数の制御回路のいずれか1つ及び前記複数の駆動回路のいずれか1つで運転の継続を可能とし、前記複数の制御回路は、前記複数のスイッチ部のうちの同じ相に接続されている高圧側のスイッチ部と低圧側のスイッチ部とを同時に導通状態とするバイパスペア動作の実行を指示するバイパスペア指令が入力された際に、最後に出力した前記制御信号を基に、前記複数のスイッチ部のうちの導通相のスイッチ部を選択し、前記導通相のスイッチ部を基に、前記バイパスペア動作を行うスイッチ部を選択し、前記バイパスペア動作を行うスイッチ部に対する前記制御信号を前記複数の駆動回路に入力する動作を行うとともに、前記他励式電力変換器による電力の変換を制御する通常動作において、前記制御信号の出力のタイミングから所定期間の間を、前記バイパスペア指令が入力された際にも前記導通相のスイッチ部の選択を禁止する選択禁止期間とする。

20

30

【 発明の効果 】

【 0 0 1 2 】

本実施形態では、制御回路及び駆動回路を冗長化させた場合においても、バイパスペア動作をより安定して行うことができる他励式電力変換器の制御装置が提供される。

【 図面の簡単な説明 】

【 0 0 1 3 】

【 図 1 】 第 1 の実施形態に係る電力変換システムを模式的に表すブロック図である。

【 図 2 】 第 1 の実施形態に係る第 1 電力変換装置を模式的に表すブロック図である。

【 図 3 】 第 1 の実施形態に係る第 1 制御装置の動作の一例を模式的に表すタイミングチャートである。

40

【 図 4 】 第 2 の実施形態に係る第 1 電力変換装置を模式的に表すブロック図である。

【 図 5 】 第 2 の実施形態に係る第 1 制御装置の動作の一例を模式的に表すタイミングチャートである。

【 図 6 】 第 3 の実施形態に係る第 1 制御装置を模式的に表すブロック図である。

【 発明を実施するための形態 】

【 0 0 1 4 】

以下、図面を参照しつつ、本発明の実施形態について説明する。

なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものとは限らない。また、同じ部分を表す場

50

合であっても、図面により互いの寸法や比率が異なって表される場合もある。

なお、本願明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して詳細な説明を適宜省略する。

【 0 0 1 5 】

(第1の実施形態)

図1は、第1の実施形態に係る電力変換システムを模式的に表すブロック図である。

図1に表したように、電力変換システム10は、第1電力変換装置11(電力変換装置)と、第2電力変換装置12(電力変換装置)と、直流回路14と、を備える。第1電力変換装置11は、第1他励式電力変換器21(他励式電力変換器)と、第1制御装置31(制御装置)と、を備える。第2電力変換装置12は、第2他励式電力変換器22(他励式電力変換器)と、第2制御装置32(制御装置)と、を備える。

10

【 0 0 1 6 】

直流回路14は、第1電力変換装置11と第2電力変換装置12との間に設けられる。直流回路14は、より詳しくは、第1他励式電力変換器21と第2他励式電力変換器22との間に設けられる。直流回路14は、第1他励式電力変換器21と第2他励式電力変換器22とを接続する。

【 0 0 1 7 】

第1他励式電力変換器21は、第1交流電力系統2aと直流回路14とに接続されている。第2他励式電力変換器22は、第2交流電力系統2bと直流回路14とに接続されている。すなわち、第1他励式電力変換器21及び第2他励式電力変換器22は、直流回路14を介して互いに接続されている。

20

【 0 0 1 8 】

第1他励式電力変換器21は、第1交流電力系統2aから供給された交流電力を直流電力に変換し、直流電力を直流回路14に供給する。第2他励式電力変換器22は、直流回路14から供給された直流電力を交流電力に変換し、交流電力を第2交流電力系統2bに供給する。

【 0 0 1 9 】

各交流電力系統2a、2bの交流電力は、例えば、三相交流電力である。各他励式電力変換器21、22は、例えば、三相交流電力から直流電力への変換、及び、直流電力から三相交流電力への変換を行う。各交流電力系統2a、2bの交流電力は、単相交流電力などでもよい。

30

【 0 0 2 0 】

このように、電力変換システム10では、第1交流電力系統2aの交流電力を直流電力に変換し、再び交流電力に戻して第2交流電力系統2bに供給する。また、電力変換システム10では、上記とは反対に、第2交流電力系統2b側から第1交流電力系統2a側に電力を供給することもできる。換言すれば、電力変換システム10は、各他励式電力変換器21、22を介して各交流電力系統2a、2bを連系させる。但し、電力を供給する方向は、第1他励式電力変換器21から第2他励式電力変換器22、あるいは第2他励式電力変換器22から第1他励式電力変換器21への一方向のみでもよい。

【 0 0 2 1 】

直流回路14は、正側直流母線14pと、負側直流母線14nと、直流リアクトル14xと、直流リアクトル14yと、を有する。直流リアクトル14xと直流リアクトル14yは、正側直流母線14pに設けられている。

40

【 0 0 2 2 】

電力変換システム10は、例えば、直流送電に用いられる。この場合、正側直流母線14pは、例えば、海底ケーブルなどの直流ケーブルである。負側直流母線14nは、ケーブル帰路でもよいし、大地帰路や海水帰路などでもよい。すなわち、負側直流母線14nは、必要に応じて設けられ、省略可能である。直流リアクトル14x、14yは、例えば、正側直流母線14pに設けられ、正側直流母線14p(直流回路14)に流れる電流の高調波を抑制する。

50

【 0 0 2 3 】

電力変換システム 1 0 は、送電ケーブルなどを介することなく、第 1 他励式電力変換器 2 1 の直流側と第 2 他励式電力変換器 2 2 の直流側とを直接的に接続する周波数変換器や B T B などでもよい。この場合には、例えば、第 1 他励式電力変換器 2 1 の直流側と第 2 他励式電力変換器 2 2 の直流側とを接続するブスバーなどの配線部材を直流回路 1 4 とすればよい。この場合には、直流リアクトル 1 4 x、1 4 y のいずれかは、省略可能である。直流リアクトル 1 4 x、1 4 y のいずれかは、直流回路 1 4 において必要に応じて設ければよい。

【 0 0 2 4 】

第 1 制御装置 3 1 は、信号線 4 1 を介して第 1 他励式電力変換器 2 1 に接続されている。第 1 制御装置 3 1 は、第 1 他励式電力変換器 2 1 による電力の変換を制御する。第 1 他励式電力変換器 2 1 は、例えば、ブリッジ接続された複数のスイッチ部を有する。各スイッチ部は、他励式のスイッチング素子を有する。第 1 制御装置 3 1 は、例えば、信号線 4 1 を介して第 1 他励式電力変換器 2 1 の各スイッチ部に接続され、各スイッチ部に駆動パルスを入力することにより、各スイッチ部に設けられたスイッチング素子のオンタイミングを制御する。このように、第 1 制御装置 3 1 は、第 1 他励式電力変換器 2 1 の各スイッチ部のスイッチング素子のオンタイミングを制御することにより、第 1 他励式電力変換器 2 1 による電力の変換を制御する。

10

【 0 0 2 5 】

また、第 1 制御装置 3 1 は、第 1 他励式電力変換器 2 1 から制御に必要となる各種のデータ（フィードバック値）を取得する。第 1 制御装置 3 1 は、例えば、第 1 交流電力系統 2 a の各相の交流電圧値、直流回路 1 4 の直流電圧値、及び、直流回路 1 4 の直流電流値などを電力変換システム 1 0 内の測定器から取得する。

20

【 0 0 2 6 】

第 2 制御装置 3 2 は、信号線 4 2 を介して第 2 他励式電力変換器 2 2 に接続されている。第 2 制御装置 3 2 は、第 1 制御装置 3 1 と同様に、第 2 他励式電力変換器 2 2 から各種のデータを取得し、第 2 他励式電力変換器 2 2 の各スイッチ部のスイッチング素子のオンタイミングを制御することにより、第 2 他励式電力変換器 2 2 による電力の変換を制御する。

【 0 0 2 7 】

第 1 制御装置 3 1 及び第 2 制御装置 3 2 は、ネットワーク 4 4 などを通じて互いに接続されている。第 1 制御装置 3 1 及び第 2 制御装置 3 2 は、互いに通信を行うことにより、第 1 他励式電力変換器 2 1 及び第 2 他励式電力変換器 2 2 の動作を協調して制御する。第 1 制御装置 3 1 及び第 2 制御装置 3 2 は、例えば、第 1 他励式電力変換器 2 1 又は第 2 他励式電力変換器 2 2 に故障が発生した場合に、協調を取りながら第 1 他励式電力変換器 2 1 及び第 2 他励式電力変換器 2 2 を保護停止させる。

30

【 0 0 2 8 】

第 2 電力変換装置 1 2 の構成は、第 1 電力変換装置 1 1 の構成と実質的に同じとすることができる。従って、以下では、第 1 電力変換装置 1 1 の構成について説明し、第 2 電力変換装置 1 2 の構成の説明については省略する。なお、電力変換システム 1 0 において、第 2 電力変換装置 1 2 の構成は、必ずしも第 1 電力変換装置 1 1 の構成と同一でなくてもよい。第 2 電力変換装置 1 2 の構成は、電力変換システム 1 0 の動作を実現可能な範囲において、第 1 電力変換装置 1 1 の構成と異なってもよい。

40

【 0 0 2 9 】

図 2 は、第 1 の実施形態に係る第 1 電力変換装置を模式的に表すブロック図である。

図 2 に表したように、第 1 電力変換装置 1 1 の第 1 他励式電力変換器 2 1 は、三相ブリッジ接続された 6 つのスイッチ部 5 1 u、5 1 v、5 1 w、5 1 x、5 1 y、5 1 z を有する。以下では、便宜的に、各スイッチ部 5 1 u、5 1 v、5 1 w、5 1 x、5 1 y、5 1 z をまとめて称す場合に、「スイッチ部 5 1」と称す。また、以下では、スイッチ部 5 1 u を U 相、スイッチ部 5 1 v を V 相、スイッチ部 5 1 w を W 相、スイッチ部 5 1 x を X

50

相、スイッチ部 5 1 y を Y 相、スイッチ部 5 1 z を Z 相とそれぞれ称する場合もある。

【 0 0 3 0 】

各スイッチ部 5 1 は、他励式のスイッチング素子 5 1 s を有する。スイッチング素子 5 1 s には、例えば、サイリスタなどが用いられる。スイッチ部 5 1 は、例えば、直列に接続された複数のスイッチング素子 5 1 s を有する。各スイッチ部 5 1 は、例えば、サイリスタブリッジである。この例において、第 1 他励式電力変換器 2 1 は、6 相サイリスタブリッジである。但し、第 1 他励式電力変換器 2 1 は、これに限ることなく、例えば、1 2 相サイリスタブリッジなどでもよい。

【 0 0 3 1 】

第 1 制御装置 3 1 は、第 1 制御回路 6 1 と、第 2 制御回路 6 2 と、第 1 駆動回路 7 1 と、第 2 駆動回路 7 2 と、を有する。第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、第 1 他励式電力変換器 2 1 に設けられた複数のスイッチ部 5 1 の導通を制御するための制御信号を生成し、生成した制御信号を第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 のそれぞれに入力する。換言すれば、第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、第 1 他励式電力変換器 2 1 の各スイッチ部 5 1 に設けられた他励式のスイッチング素子 5 1 s の点弧を制御するための制御信号を生成する。制御信号は、例えば、パルス状の信号である。制御信号は、位相制御パルスなどと呼ばれる場合もある。

10

【 0 0 3 2 】

第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、例えば、第 1 交流電力系統 2 a の交流電圧の電圧位相などを基に、各スイッチ部 5 1 のオンタイミングを制御する。第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、第 1 他励式電力変換器 2 1 による電力の変換を制御する通常動作においては、例えば、第 1 交流電力系統 2 a の電圧位相を基に、スイッチ部 5 1 u スwitch部 5 1 z スwitch部 5 1 v スwitch部 5 1 x スwitch部 5 1 w スwitch部 5 1 y の順に各スイッチ部 5 1 を導通させるとともに、これを繰り返すように制御信号を生成する。また、各スイッチ部 5 1 のオンタイミングは制御角とも呼ばれる。第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、各スイッチ部 5 1 の制御角を制御することにより、直流回路 1 4 に印加される直流電圧の電圧値または直流電流の電流値を制御する。

20

【 0 0 3 3 】

第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 は、それぞれ信号線 4 1 を介して各スイッチ部 5 1 と接続されている。第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 は、第 1 制御回路 6 1 及び第 2 制御回路 6 2 のいずれかから入力された制御信号を基に、各スイッチ部 5 1 を導通させる駆動パルスを生成し、駆動パルスを各スイッチ部 5 1 に入力する。これにより、第 1 制御装置 3 1 は、第 1 他励式電力変換器 2 1 による電力の変換を制御する。

30

【 0 0 3 4 】

信号線 4 1 は、例えば、光ファイバケーブルである。これにより、第 1 他励式電力変換器 2 1 と第 1 制御装置 3 1 とを電氣的に絶縁することができる。第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 の生成する駆動パルスは、例えば、光信号である。信号線 4 1 は、例えば、2 分岐のライトガイド 4 1 a を有し、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 のそれぞれから出力される駆動パルスを各スイッチ部 5 1 に入力する。

【 0 0 3 5 】

第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 は、例えば、第 1 制御回路 6 1 及び第 2 制御回路 6 2 のそれぞれから入力される制御信号を OR 回路で受ける。これにより、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 は、第 1 制御回路 6 1 及び第 2 制御回路 6 2 の少なくとも一方から入力された制御信号を基に、駆動パルスを生成する。

40

【 0 0 3 6 】

各スイッチ部 5 1 は、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 のそれぞれから入力される駆動パルスを OR 回路で受ける。これにより、各スイッチ部 5 1 は、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 の少なくとも一方から入力された駆動パルスに基づいて点弧する。

【 0 0 3 7 】

このように、第 1 制御装置 3 1 では、制御回路及び駆動回路を二重化構成としている。

50

これにより、1台の制御回路及び駆動回路が故障した際などにも、もう1台の制御回路及び駆動回路で運転を継続することができ、第1電力変換装置11の運転継続性を高めることができる。

【0038】

なお、この例では、2台の制御回路61、62及び2台の駆動回路71、72を示しているが、第1制御装置31に設けられる制御回路の台数及び駆動回路の台数は、これに限ることなく、3台以上でもよい。また、駆動回路の台数は、必ずしも制御回路の台数と同じでなくてもよい。駆動回路の台数は、制御回路の台数と異なってもよい。

【0039】

第1制御回路61及び第2制御回路62は、上位装置4に接続されている。上位装置4は、例えば、運転制御装置や保護装置などの第1制御装置31の上位のコントローラである。上位装置4は、電力変換システム10の停止操作を行う場合や、電力変換システム10の異常を検出し、電力変換システム10の保護停止を行う場合などに、複数のスイッチ部51のうち同じ相に接続されている高圧側のスイッチ部51と低圧側のスイッチ部51とを同時に導通状態とするBPP動作の実行を指示するBPP指令を第1制御装置31に入力する。なお、BPP指令は、上位装置4からに限ることなく、例えば、操作者による操作パネルの操作などに応じて第1制御装置31に入力してもよいし、各部の電流や電圧の検出値などに基づいて第1制御装置31内で生成してもよい。

10

【0040】

第1制御装置31は、BPP指令を第1制御回路61及び第2制御回路62のそれぞれに入力する。第1制御回路61及び第2制御回路62は、BPP指令が入力に応じて、同じ相に接続されている高圧側のスイッチ部51と低圧側のスイッチ部51とを同時に導通状態とするBPP動作を実行する。

20

【0041】

第1制御回路61及び第2制御回路62は、BPP動作の場合、通常動作において導通相のスイッチ部51の次の次のスイッチ部51をBPP相として選択し、そのスイッチ部51を導通させる制御信号を第1駆動回路71及び第2駆動回路72に入力する動作を行う。導通相のスイッチ部51は、換言すれば、最後に導通させたスイッチ部51である。第1制御回路61及び第2制御回路62は、最後に出力した制御信号を基に、導通相のスイッチ部51を選択する。

30

【0042】

例えば、導通相のスイッチ部51が、スイッチ部51uである場合には、次の次のスイッチ部51vをBPP相として選択し、スイッチ部51vを導通させる。これにより、スイッチ部51vとスイッチ部51yとのVY相によってBPPの動作を行うことができる。このように、導通中の相をBPP相に含めることで、BPP動作を行うための転流をスムーズに行うことができる。なお、上記は、最後から2番目に出力した制御信号の相をBPP相として選択する例であるが、これに限ることなく、最後に出力した制御信号の相をBPP相として選択してもよい。

【0043】

第1駆動回路71及び第2駆動回路72は、BPP動作の制御信号については、先着優先で受信する。すなわち、第1駆動回路71及び第2駆動回路72は、BPP動作の制御信号については、第1制御回路61及び第2制御回路62のいずれか一方から先に入力されたBPP動作の制御信号のみを受信する。第1駆動回路71及び第2駆動回路72は、受信したBPP動作の制御信号に基づき、駆動パルスを生成し、対応するスイッチ部51に入力することにより、第1他励式電力変換器21をBPP動作の状態にする。

40

【0044】

図3は、第1の実施形態に係る第1制御装置の動作の一例を模式的に表すタイミングチャートである。

前述のように、第1制御回路61及び第2制御回路62は、BPP指令が入力された際に、最後に出力した制御信号を基に、導通相のスイッチ部51を選択する。この際、第1

50

制御回路 6 1 及び第 2 制御回路 6 2 は、図 3 に表したように、通常動作において、制御信号の出力のタイミングから所定期間の間を、B P P 指令が入力された際にも導通相のスイッチ部 5 1 の選択を禁止する選択禁止期間とする。

【 0 0 4 5 】

図 3 に表したように、第 1 制御回路 6 1 の制御信号の出力のタイミングは、第 1 制御回路 6 1 と第 2 制御回路 6 2 との間の同期ずれなどにより、第 2 制御回路 6 2 の制御信号の出力のタイミングと異なってしまう可能性がある。

【 0 0 4 6 】

上記のように選択禁止期間を設定していない場合に、図 3 に表したように、制御信号の出力のタイミングのずれた期間において、B P P 指令が入力されると、第 1 制御回路 6 1 と第 2 制御回路 6 2 とで異なる B P P 相を選択してしまう。例えば、図 3 に表した例では、第 1 制御回路 6 1 が、スイッチ部 5 1 u (U 相) を導通相として選択するのに対し、第 2 制御回路 6 2 は、スイッチ部 5 1 z (Z 相) を導通相として選択する。この結果、第 1 制御回路 6 1 は、スイッチ部 5 1 v (V 相) を、第 2 制御回路 6 2 は、スイッチ部 5 1 x (X 相) を、それぞれ B P P 相として選択してしまう。

【 0 0 4 7 】

前述のように、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 は、B P P 動作の制御信号については、先着優先で受信する。従って、第 1 制御回路 6 1 及び第 2 制御回路 6 2 から異なる B P P 動作の制御信号が実質的に同時に第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 に入力された場合には、入力のタイミング次第で、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 が、それぞれ異なる B P P 相の制御信号を受信してしまう可能性が生じる。例えば、第 1 駆動回路 7 1 が、第 1 制御回路 6 1 の制御信号を受信し、第 2 駆動回路 7 2 が、第 2 制御回路 6 2 の制御信号を受信してしまう可能性が生じる。このように、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 が、それぞれ異なる B P P 相の制御信号を受信してしまうと、正常な B P P 動作を行うことができなくなってしまう。例えば、上記の例では、U X 相と V Y 相の 4 相に駆動パルスが出力されることとなり、正常な B P P 動作を行うことができなくなってしまう。

【 0 0 4 8 】

これに対し、本実施形態に係る第 1 制御装置 3 1 では、第 1 制御回路 6 1 及び第 2 制御回路 6 2 が、制御信号の出力のタイミングから所定期間の間を、導通相のスイッチ部 5 1 の選択を禁止する選択禁止期間とする。

【 0 0 4 9 】

例えば、図 3 に表した例では、第 1 制御回路 6 1 においては、選択禁止期間の終了した後、B P P 指令が入力されている。従って、第 1 制御回路 6 1 は、B P P 指令の入力に応じて直後に B P P 動作の制御信号を出力する。一方、第 2 制御回路 6 2 においては、選択禁止期間中に B P P 指令が入力されている。従って、第 2 制御回路 6 2 は、B P P 指令の入力後、選択禁止期間の終了に応じて B P P 動作の制御信号を出力する。換言すれば、第 2 制御回路 6 2 は、選択禁止期間が終了するまで B P P 動作の制御信号の出力を遅らせる。

【 0 0 5 0 】

これにより、第 1 制御回路 6 1 及び第 2 制御回路 6 2 から異なる B P P 動作の制御信号が実質的に同時に第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 に入力されてしまうことを抑制することができる。この例では、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 の先着優先回路により、第 1 制御回路 6 1 からの B P P 動作の制御信号のみを受信させることができる。

【 0 0 5 1 】

このように、本実施形態に係る第 1 制御装置 3 1 では、制御回路 6 1、6 2 及び駆動回路 7 1、7 2 を冗長化させた場合においても、B P P 動作をより安定して行うことができる。

【 0 0 5 2 】

第 1 制御回路 6 1 及び第 2 制御回路 6 2 から異なる B P P 動作の制御信号が実質的に同

10

20

30

40

50

時に第1駆動回路71及び第2駆動回路72に入力されてしまうことを適切に抑制するためには、選択禁止期間の長さを制御信号の出力のタイミングのずれの長さよりも長くする必要があり、制御信号の出力のタイミングのずれの長さは、例えば、位相角において5°程度である。例えば、第1交流電力系統2aの系統周波数が50Hzである場合、270μs程度である。従って、選択禁止期間の長さは、300μs以上に設定されることが好ましい。これにより、第1制御回路61及び第2制御回路62から異なるBPP動作の制御信号が実質的に同時に第1駆動回路71及び第2駆動回路72に入力されてしまうことを適切に抑制することができる。また、選択禁止期間の長さを過度に長く設定すると、BPP動作の遅れにつながるるとともに、通常動作における次の制御信号の入力のタイミングに近付いてしまう。従って、選択禁止期間の長さは、500μs以下に設定されることが好ましい。すなわち、選択禁止期間の長さは、300μs以上500μs以下程度に設定することが好適である。選択禁止期間の長さは、通常動作において各スイッチ部51に制御信号を入力する間隔よりも短いことが好ましい。

10

【0053】

また、第1制御回路61及び第2制御回路62は、第1制御回路61及び第2制御回路62のいずれか一方に故障などが発生し、第1制御回路61及び第2制御回路62の他方のみで単独運転している条件下では、選択禁止期間を解除する。例えば、制御回路の台数が3台以上の場合、複数の制御回路は、複数の制御回路のうちのいずれか1つのみで単独運転している条件下では、選択禁止期間を解除する。これにより、単独運転の条件下において、BPP動作への移行が、選択禁止期間によって遅れてしまうことを抑制することができる。

20

【0054】

(第2の実施形態)

図4は、第2の実施形態に係る第1電力変換装置を模式的に表すブロック図である。

図4に表したように、電力変換システム10aの第1電力変換装置11aでは、第1他励式電力変換器21の各スイッチ部51のそれぞれが、他励式のスイッチング素子51sを有するとともに、検出部51aを有する。なお、本実施形態において、上記実施形態と機能・構成上実質的に同じものについては、同符号を付し、詳細な説明は省略する。

【0055】

検出部51aは、スイッチ部51の導通状態を検出し、スイッチ部51の導通状態を表す導通状態信号を信号線41を介して第1制御装置31aに入力する。スイッチ部51の導通状態とは、より詳しくは、スイッチ部51に印加される電圧の状態や、スイッチ部51に流れる電流の状態である。検出部51aは、例えば、スイッチ部51に所定以上の電圧が印加されている時、又はスイッチ部51に所定以上の電流が流れている時に、スイッチ部51が導通していると検出する。

30

【0056】

第1制御装置31aは、各スイッチ部51の検出部51aから入力された導通状態信号を第1駆動回路71及び第2駆動回路72に入力するとともに、第1駆動回路71及び第2駆動回路72を介して第1制御回路61及び第2制御回路62に入力する。

【0057】

図5は、第2の実施形態に係る第1制御装置の動作の一例を模式的に表すタイミングチャートである。

40

図5に表したように、この例において、第1制御回路61及び第2制御回路62は、BPP指令の入力に応じて、導通状態信号を基に、導通相のスイッチ部51を選択する。すなわち、第1制御回路61及び第2制御回路62は、BPP指令が入力された際に、導通状態信号が導通状態を表しているスイッチ部51を導通相のスイッチ部51として選択する。

【0058】

この際、第1制御回路61及び第2制御回路62は、図5に表したように、通常動作において、導通状態信号が非導通状態から導通状態に切り替わったタイミングから所定期間

50

の間を、B P P 指令が入力された際にも導通相のスイッチ部 5 1 の選択を禁止する選択禁止期間とする。

【 0 0 5 9 】

図 5 に表したように、第 1 制御回路 6 1 の導通状態信号の切り替わりのタイミングは、第 1 制御回路 6 1 と第 2 制御回路 6 2 との間の導通状態信号の着信タイミングのずれなどにより、第 2 制御回路 6 2 の導通状態信号の切り替わりのタイミングと異なってしまう可能性がある。

【 0 0 6 0 】

上記のように選択禁止期間を設定していない場合に、図 5 に表したように、導通状態信号の切り替わりのタイミングのずれた期間において、B P P 指令が入力されると、第 1 制御回路 6 1 と第 2 制御回路 6 2 とで異なる B P P 相を選択してしまう。例えば、図 5 に表した例では、第 1 制御回路 6 1 が、スイッチ部 5 1 u (U 相) を導通相のスイッチ部 5 1 として選択するのに対し、第 2 制御回路 6 2 は、スイッチ部 5 1 z (Z 相) を導通相のスイッチ部 5 1 として選択する。従って、上記の実施形態と同様に、正常な B P P 動作を行うことができなくなってしまう可能性が生じる。

【 0 0 6 1 】

これに対し、本実施形態に係る第 1 制御装置 3 1 a では、第 1 制御回路 6 1 及び第 2 制御回路 6 2 が、導通状態信号が非導通状態から導通状態に切り替わったタイミングから所定期間の間を、導通相のスイッチ部 5 1 の選択を禁止する選択禁止期間とする。

【 0 0 6 2 】

例えば、図 5 に表した例では、第 1 制御回路 6 1 においては、選択禁止期間の終了した後、B P P 指令が入力されている。従って、第 1 制御回路 6 1 は、B P P 指令の入力に応じて直後に B P P 動作の制御信号を出力する。一方、第 2 制御回路 6 2 においては、選択禁止期間中に B P P 指令が入力されている。従って、第 2 制御回路 6 2 は、B P P 指令の入力後、選択禁止期間の終了に応じて B P P 動作の制御信号を出力する。換言すれば、第 2 制御回路 6 2 は、選択禁止期間が終了するまで B P P 動作の制御信号の出力を遅らせる。

【 0 0 6 3 】

これにより、上記第 1 の実施形態と同様に、第 1 制御回路 6 1 及び第 2 制御回路 6 2 から異なる B P P 動作の制御信号が実質的に同時に第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 に入力されてしまうことを抑制することができる。制御回路 6 1、6 2 及び駆動回路 7 1、7 2 を冗長化させた場合においても、B P P 動作をより安定して行うことができる。

【 0 0 6 4 】

第 1 制御回路 6 1 及び第 2 制御回路 6 2 から異なる B P P 動作の制御信号が実質的に同時に第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 に入力されてしまうことを適切に抑制するためには、選択禁止期間の長さを導通状態信号の切り替わりのタイミングのずれの長さよりも長くする必要がある。導通状態信号の切り替わりのタイミングのずれの長さは、長くても 1 0 0 μ s 程度である。従って、選択禁止期間の長さは、1 0 0 μ s 以上に設定されることが好ましい。選択禁止期間の長さは、例えば、1 0 0 μ s 以上 5 0 0 μ s 以下程度に設定することが好適である。

【 0 0 6 5 】

また、この例においても、第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、第 1 制御回路 6 1 及び第 2 制御回路 6 2 のいずれか一方に故障などが発生し、第 1 制御回路 6 1 及び第 2 制御回路 6 2 の他方のみで単独運転している条件下では、選択禁止期間を解除する。例えば、制御回路の台数が 3 台以上の場合、複数の制御回路は、複数の制御回路のうちのいずれか 1 つのみで単独運転している条件下では、選択禁止期間を解除する。これにより、単独運転の条件下において、B P P 動作への移行が、選択禁止期間によって遅れてしまうことを抑制することができる。

【 0 0 6 6 】

(第 3 の実施形態)

10

20

30

40

50

図 6 は、第 3 の実施形態に係る第 1 制御装置を模式的に表すブロック図である。

図 6 に表したように、この例の第 1 制御装置 3 1 b では、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 が、それぞれ選択回路 7 1 a、7 2 a を有する。なお、第 1 制御装置 3 1 b 以外の構成については、上記第 1 の実施形態の構成と同様とすることができるから、詳細な説明は省略する。

【 0 0 6 7 】

第 1 制御装置 3 1 b において、第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、B P P 指令の入力に応じて、最後に出力した制御信号又は導通状態信号を基に、導通相のスイッチ部 5 1 を選択するとともに、B P P 相のスイッチ部 5 1 を選択し、そのスイッチ部 5 1 を点弧させる B P P 動作の制御信号を第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 に入力する。この例では、第 1 制御回路 6 1 及び第 2 制御回路 6 2 は、導通相のスイッチ部 5 1 の選択の際に、選択禁止期間を設定しない。

10

【 0 0 6 8 】

選択回路 7 1 a、7 2 a は、B P P 動作の制御信号が第 1 制御回路 6 1 及び第 2 制御回路 6 2 の一方から入力された際に、B P P 動作の制御信号の確認期間を設ける。選択回路 7 1 a、7 2 a は、B P P 動作の制御信号が入力されたタイミングから所定の期間を確認期間として設定する。選択回路 7 1 a、7 2 a は、確認期間においては、B P P 動作の制御信号に基づくスイッチ部 5 1 への駆動パルスの入力を行わない。

【 0 0 6 9 】

選択回路 7 1 a、7 2 a は、B P P 動作の制御信号が第 1 制御回路 6 1 及び第 2 制御回路 6 2 の一方から入力された後、確認期間中に第 1 制御回路 6 1 及び第 2 制御回路 6 2 の他方から B P P 動作の制御信号が入力されなかった場合には、入力された B P P 動作の制御信号に基づいてスイッチ部 5 1 への駆動パルスの入力を行う。

20

【 0 0 7 0 】

一方、選択回路 7 1 a、7 2 a は、B P P 動作の制御信号が第 1 制御回路 6 1 及び第 2 制御回路 6 2 の一方から入力された後、確認期間中に第 1 制御回路 6 1 及び第 2 制御回路 6 2 の他方から B P P 動作の制御信号が入力された場合には、遅れ相の B P P 動作の制御信号の選択を行う。遅れ相とは、通常動作において後に導通する相である。

【 0 0 7 1 】

選択回路 7 1 a、7 2 a は、例えば、U X 相の B P P 動作の制御信号と V Y 相の B P P 動作の制御信号とが入力された場合には、V Y 相の B P P 動作の制御信号を選択する。選択回路 7 1 a、7 2 a は、例えば、V Y 相の B P P 動作の制御信号と W Z 相の B P P 動作の制御信号とが入力された場合には、W Z 相の B P P 動作の制御信号を選択する。選択回路 7 1 a、7 2 a は、例えば、W Z 相の B P P 動作の制御信号と U X 相の B P P 動作の制御信号とが入力された場合には、U X 相の B P P 動作の制御信号を選択する。

30

【 0 0 7 2 】

例えば、図 6 に表したように、第 1 制御回路 6 1 から U X 相の B P P 動作の制御信号が出力され、第 2 制御回路 6 2 から V Y 相の B P P 動作の制御信号が出力され、第 1 駆動回路 7 1 には第 1 制御回路 6 1 からの制御信号が先着し、第 2 駆動回路 7 2 には第 2 制御回路 6 2 からの制御信号が先着したとする。この場合には、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 のいずれにおいても、遅れ相である V Y 相の B P P 動作の制御信号が選択される。

40

【 0 0 7 3 】

従って、第 1 駆動回路 7 1 及び第 2 駆動回路 7 2 のそれぞれで異なる B P P 相を選択してしまうことを抑制することができる。これにより、制御回路 6 1、6 2 及び駆動回路 7 1、7 2 を冗長化させた場合においても、B P P 動作をより安定して行うことができる。

【 0 0 7 4 】

なお、制御回路及び駆動回路の台数が 3 台以上の場合には、複数の駆動回路は、B P P 動作の制御信号が複数の制御回路のいずれかから入力された際に、B P P 動作の制御信号が入力されたタイミングから所定の期間を確認期間として設定し、確認期間中に複数の制御回路の別のいずれかから B P P 動作の制御信号が入力されなかった場合には、入力され

50

たB P P動作の制御信号に基づいてB P P動作を行うスイッチ部5 1に駆動パルスを入力し、確認期間中に複数の制御回路の別のいずれかからB P P動作の制御信号が入力された場合には、入力された複数の制御信号のうちの遅れ相の制御信号を選択し、遅れ相の制御信号に基づいてB P P動作を行うスイッチ部5 1に駆動パルスを入力するようにすればよい。

【 0 0 7 5 】

第1駆動回路7 1及び第2駆動回路7 2のそれぞれで異なるB P P相を選択してしまうことを適切に抑制するためには、確認期間の長さを第1制御回路6 1及び第2制御回路6 2のそれぞれから入力される制御信号の入力のタイミングのずれの長さよりも長くする必要があります。制御信号の入力のタイミングのずれの長さは、長くても1 0 0 μ s程度である

10

【 0 0 7 6 】

なお、第1駆動回路7 1及び第2駆動回路7 2に対して、確認期間内に異なる相のB P P動作の制御信号が、冗長化された第1制御回路6 1及び第2制御回路6 2から入力された際に、B P P相を選択するルールとしては、進み相を選択する方法と、遅れ相を選択する方法が考えられる。

【 0 0 7 7 】

このうち、進み相を選択する方法については、確認期間の終了前後に第1制御回路6 1及び第2制御回路6 2からB P P動作の制御信号が入力された場合に、第1駆動回路7 1と第2駆動回路7 2との間で選択されるB P P相が異なる可能性がある。

20

【 0 0 7 8 】

例えば、第1駆動回路7 1及び第2駆動回路7 2に対して、第1制御回路6 1がV Y相のB P P動作の制御信号を入力し、その確認期間終了前後に第2制御回路6 2がU X相のB P P動作の制御信号を入力する場合を想定する。

【 0 0 7 9 】

第1駆動回路7 1及び第2駆動回路7 2がB P P動作の制御信号を受信するタイミングには、光入出力回路の動作遅れ個体差や、電子部品の動作遅れ個体差などによるずれが存在するため、第1駆動回路7 1は、確認期間終了前に第2制御回路6 2からのU X相のB P P動作の制御信号を受信し、第2駆動回路7 2は、確認期間終了後に第2制御回路6 2からのU X相のB P P動作の制御信号を受信する可能性がある。

30

【 0 0 8 0 】

この時、進み相を選択する方法を採用した場合、第2駆動回路7 2は、確認期間内に受信した唯一のB P P動作の制御信号であるV Y相を選択するが、第1駆動回路7 1は、確認期間内に受信したB P P動作の制御信号のうち進み相を選択するため、U X相を選択する。この結果、第1駆動回路7 1と第2駆動回路7 2との間で選択されるB P P相が異なることとなる。一方で、遅れ相を選択する方法を採用した場合は、第1駆動回路7 1及び第2駆動回路7 2ともにV Y相を選択するため、第1駆動回路7 1と第2駆動回路7 2との間で選択されるB P P相は一致する。

【 0 0 8 1 】

40

確認期間という十分な時間差をもって、第1制御回路6 1及び第2制御回路6 2がB P P動作の制御信号を出力する場合、後から(確認期間分遅れて)B P P動作の制御信号を出力する制御回路は、先行してB P P動作の制御信号を出力した制御回路に対して、同じ相または進み相のB P P相を選択している。このため、第1駆動回路7 1及び第2駆動回路7 2では、遅れ相を選択する方法を採用することで、第1駆動回路7 1と第2駆動回路7 2との間で選択されるB P P相が不一致となることを回避することができる。

【 0 0 8 2 】

また、第1駆動回路7 1及び第2駆動回路7 2は、第1駆動回路7 1及び第2駆動回路7 2のいずれか一方に故障などが発生し、第1駆動回路7 1及び第2駆動回路7 2の他方のみで単独運転している条件下では、確認期間を解除する。例えば、駆動回路の台数が3

50

台以上の場合、複数の駆動回路は、複数の駆動回路のうちのいずれか1つのみで単独運転している条件下では、確認期間を解除する。これにより、単独運転の条件下において、BPP動作への移行が、確認期間によって遅れてしまうことを抑制することができる。

【0083】

以上、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その他のさまざまな形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明およびその等価物の範囲に含まれる。また、前述の各実施形態は、相互に組み合わせて実施することができる。

10

【符号の説明】

【0084】

2 a 第1交流電力系統、 2 b 第2交流電力系統、 4 上位装置、 10、10 a 電力変換システム、 11、11 a 第1電力変換装置、 12 第2電力変換装置、 14 直流回路、 14 n 負側直流母線、 14 p 正側直流母線、 14 x 直流リアクトル、 14 y 直流リアクトル、 21 第1他励式電力変換器、 22 第2他励式電力変換器、 31、31 a、31 b 第1制御装置、 32 第2制御装置、 41 信号線、 41 a ライトガイド、 42 信号線、 44 ネットワーク、 51 スイッチ部、 61 第1制御回路、 62 第2制御回路、 71 第1駆動回路、 72 第2駆動回路

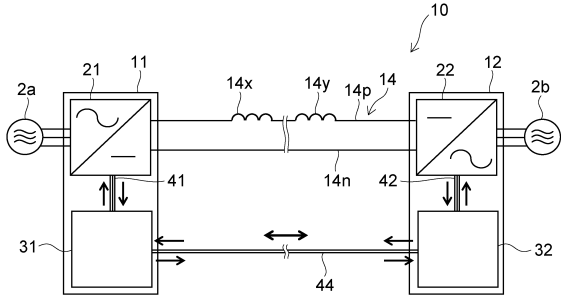
20

30

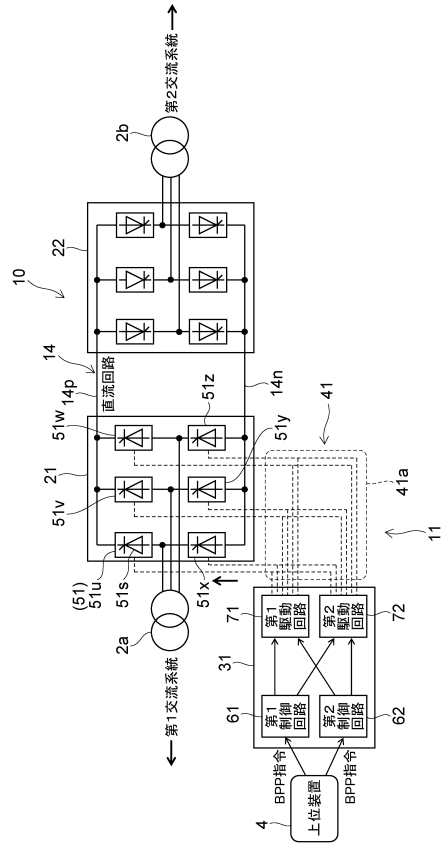
40

50

【図面】
【図 1】



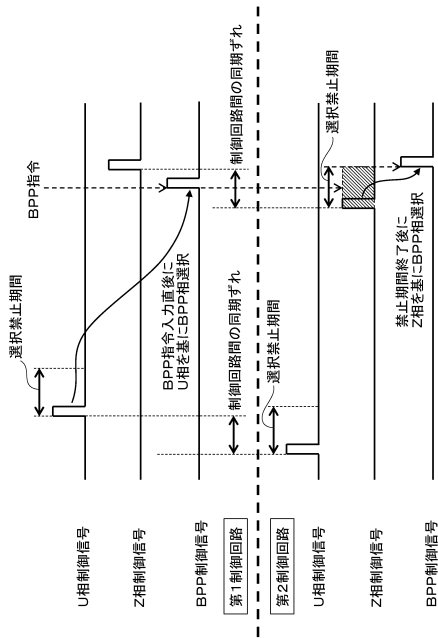
【図 2】



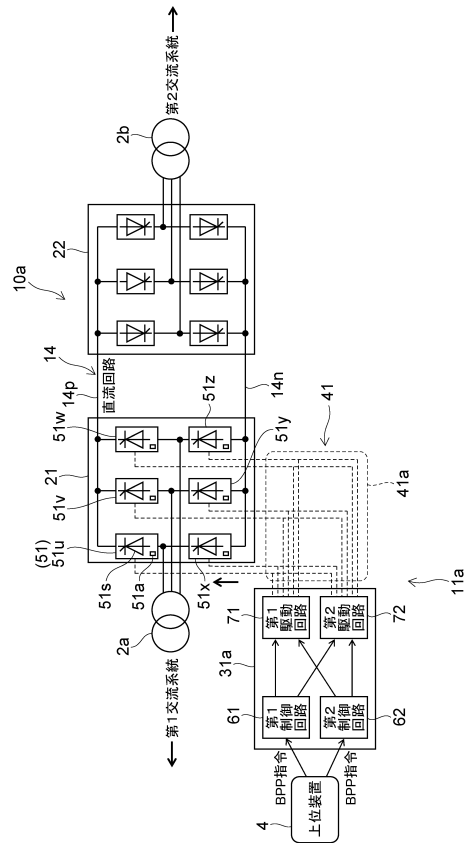
10

20

【図 3】



【図 4】

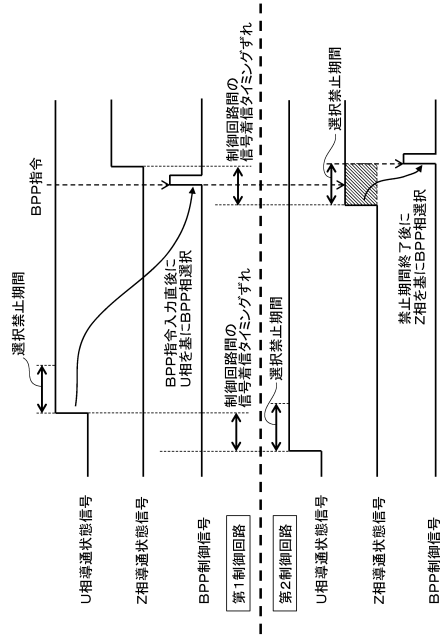


30

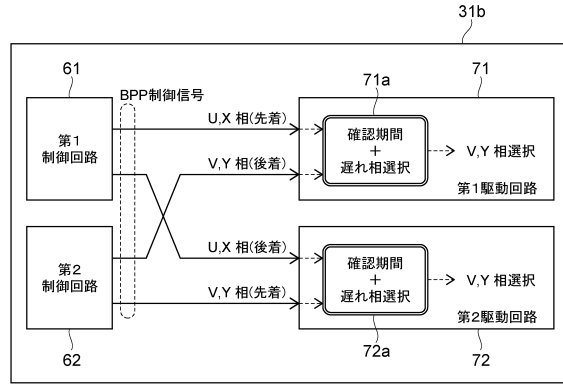
40

50

【図5】



【図6】



10

20

30

40

50

フロントページの続き

東京都中央区京橋三丁目 1 番 1 号 東芝三菱電機産業システム株式会社内

(72)発明者 阿部 圭佑

東京都中央区京橋三丁目 1 番 1 号 東芝三菱電機産業システム株式会社内

審査官 佐藤 匡

(56)参考文献 特開平 0 4 - 1 5 0 7 7 6 (J P , A)

特開平 0 5 - 0 5 6 6 4 4 (J P , A)

特開昭 5 8 - 0 0 9 5 7 5 (J P , A)

特開昭 5 7 - 1 5 1 2 3 4 (J P , A)

(58)調査した分野 (Int.Cl. , D B 名)

H 0 2 M 7 / 1 2

H 0 2 M 7 / 1 5 5

H 0 2 M 7 / 4 8

H 0 2 J 1 / 0 0