



本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种栅极驱动电路、栅极驱动方法及液晶显示器，所述栅极驱动电路包括多级移位寄存器，每一级移位寄存器包括上拉驱动单元、上拉单元、复位单元、下拉单元，和补充单元（32）。所述上拉单元，用于在导通时将第一时钟端（CLK1）的时钟信号作为本级移位寄存器的输出信号；所述补充单元（32），与所述上拉单元相连接，用于在导通时将第二时钟端（CLK2）的时钟信号作为本级移位寄存器的输出信号。通过栅极驱动电路中每级移位寄存器的补充单元（32）在 TFT 截止瞬间导通工作，对移位寄存器的输出进行控制，能够降低跳变电压，实现 MLG 功能，提升液晶显示器的画面品质。

栅极驱动电路、栅极驱动方法及液晶显示器

技术领域

本发明涉及栅极驱动技术，尤其涉及一种栅极驱动电路、栅极驱动方法
5 及液晶显示器。

背景技术

液晶显示器是目前常用的平板显示器，其中薄膜场效应晶体管液晶显示器（Thin Film Transistor Liquid Crystal Display, TFT-LCD）是目前液晶显示
10 器中的主流产品。随着 TFT-LCD 产品的竞争日益激烈，各厂家纷纷通过采用新技术来降低产品的成本，提高产品的市场竞争力。其中，GOA（Gate on Array）技术是指将 TFT-LCD 的栅极驱动器（Gate Driver）集成在阵列基板上，形成对面板的扫描驱动。相比传统覆晶薄膜（Chip On Flex/Film, COF）和直接绑定在玻璃上（Chip On Glass, COG）的工艺，其不仅可以节省成本，而且面板可以做到两边对称美观设计，省去了栅线集成电路（Gate IC）的绑定
15 （Bonding）区域以及扇出（Fan-out）布线空间，实现了窄边框的设计；同时由于可以省去栅线（Gate）方向绑定（Bonding）的工艺，对产能和良品率提升也比较有利。

但是，相比于 COF 和 COG 技术，GOA 技术也存在一定的问题，现有的
20 栅极驱动电路包括多级移位寄存器，图 1 为现有的栅极驱动电路中每级移位寄存器的结构图，如图 1 所示，所述每级移位寄存器具体包括 TFT 开关器件一 M1、TFT 开关器件二 M2、TFT 开关器件三 M3、TFT 开关器件四 M4，下拉单元 PD 以及升压器件 C1；其中，M1 的漏极和栅极与输入端（INPUT）连接，并接收上级移位寄存器的输出信号；M2 的漏极连接 M1 的源极，M2
25 的栅极与复位端（RESET）连接，并接收下级移位寄存器的输出信号，M2 的源极连接低压信号端（VSS），并接收低压信号；M3 的漏极与时钟信号端相连，M3 的栅极与 M1 的源极相连，M3 的源极作为本级移位寄存器的信号输出端（OUTPUT）；M4 的漏极与 M3 的源极相连，M4 的栅极与复位端（RESET）相连，M4 的漏极与低压信号端（VSS）相连；C1 的一端分别与
30 M1 的源极和 M3 的栅极相连，另一端连接 M3 的源极；下拉单元 PD 不仅与 C1 并联，同时一端与低压信号端（VSS）相连，另一端与 M3 的漏极相连。

上述栅极驱动电路的工作原理为：当 INPUT 的输入信号为高电平时，M1 导通，对 PU 节点进行充电；当时钟信号为高时，M3 导通，OUTPUT 的输出时钟信号的脉冲，同时 C1 的自举（Bootstrapping）作用将 PU 节点进一步拉高；之后 RESET 的复位信号使 M2 和 M4 导通，对 PU 和 OUTPUT 放电；
5 接下来，通过时钟信号控制下拉单元 PD 的电路器件对 PU 节点和 OUTPUT 进一步放电，保证了该级移位寄存器所对应的行在非工作时间内不会有噪声发生，具体各信号的时序如图 2 所示，通常情况下，应用如图 1 所示的移位寄存器时，在 TFT 截止瞬间，OUTPUT 由高电平跳变为低电平，像素跳变电压较大，影响液晶显示器的画面品质。

10 通常情况下，会考虑将多级栅极（Multi-Level Gate, MLG）的功能附加在栅极驱动电路上，以减少跳变电压，提高画面品质，MLG 的产生原理为在输出端引出一个反馈信号到 DC/DC IC，随之产生一个电压并输出。

但是，现有的栅极驱动电路通常采用 α -Si 的工艺，由于考虑到低温条件下 α -Si 相比高温 TFT 的迁移率大约会有一半左右的下降，因此，为了避免当
15 栅极驱动电路处于一个较低的温度状况时出现失效的情况，通常采用在栅极驱动电路外部增加温度补偿电路的解决方案，具体可以为在产生栅极高电平 V_{gh} 的反馈电路上并联热敏器件，使 V_{gh} 随温度下降而上升；

然而，一旦采用了温度补偿方式来保证栅极驱动电路的有效性时， V_{gh} 的电压可能会上升到 30V 以上，DC/DC IC 无法承受如此高的电压，此时，
20 MLG 的功能则会失效。而 MLG 功能一旦失效，则在 TFT 截止瞬间，会存在一个较大的跳变电压，影响 TFT 面板的画面品质。

发明内容

有鉴于此，本发明的主要目的在于提供一种栅极驱动电路、栅极驱动方
25 法及显示器，能够实现具有 MLG 功能的栅极驱动电路。

本发明实施例提供了一种栅极驱动电路，包括多级移位寄存器，其中每一级移位寄存器包括上拉驱动单元、上拉单元、复位单元、下拉单元，所述移位寄存器还包括：补充单元；其中，

所述上拉单元，用于在导通时将第一时钟端的时钟信号作为本级移位寄
30 存器的输出信号；

所述补充单元，与所述上拉单元相连接，用于在导通时将第二时钟端的

时钟信号作为本级移位寄存器的输出信号。

在一个示例中，所述上拉驱动单元连接上拉单元的输入节点，用于控制上拉单元的接通和断开。

5 在一个示例中，所述上拉驱动单元包括 TFT 开关器件一、TFT 开关器件二；其中，

TFT 开关器件一的漏极和栅极与上级移位寄存器的输出端相连；

所述 TFT 开关器件二的漏极与所述 TFT 开关器件一的源极相连，所述 TFT 开关器件二的栅极与下级移位寄存器的输出端相连，所述 TFT 开关器件二的源极低电平连接。

10 在一个示例中，所述上拉单元包括 TFT 开关器件三和升压器件；其中，
所述 TFT 开关器件三的漏极与第一时钟端相连，所述 TFT 开关器件三的栅极与 TFT 开关器件一的源极相连，所述 TFT 开关器件三的源极为本级移位寄存器的输出端；

15 所述升压器件，第一端分别与所述 TFT 开关器件一的源极和所述 TFT 开关器件三的栅极相连，第二端与所述 TFT 开关器件三的源极相连。

在一个示例中，所述复位单元包括 TFT 开关器件四；所述 TFT 开关器件四的漏极与 TFT 开关器件三的源极相连，所述 TFT 开关器件四的栅极与下级移位寄存器的输出端相连，所述 TFT 开关器件四的源极与低电平连接。

20 在一个示例中，所述补充单元，包括 TFT 开关器件五和 TFT 开关器件六；
其中，

TFT 开关器件五的漏极和栅极与第二时钟端连接，TFT 开关器件六的漏极与 TFT 开关器件五的源极连接，TFT 开关器件六的栅极与所述上拉驱动单元的 TFT 开关器件一的源极相连，TFT 开关器件六的源极与所述上拉单元的输出端相连接，同时为本级移位寄存器的输出端。

25 在一个示例中，所述 TFT 开关器件五和 TFT 开关器件六为金属-氧化物-半导体场效应晶体管。

在一个示例中，所述第二时钟端的时钟信号在第一时钟端时钟信号变为低电平的瞬间跳变为高电平。

30 本发明实施例提供了一种液晶显示器，所述液晶显示器包括如上所述的栅极驱动电路。

本发明实施例还提供了一种栅极驱动方法，所述方法包括：

在上级移位寄存器的输出端输出的信号为高电平时，上拉驱动单元导通，本级移位寄存器开始充电；

当第一时钟端的时钟信号为高电平且第二时钟端的时钟信号为低电平时，上拉单元导通，将所述第一时钟端的时钟信号作为本级移位寄存器的输出信号；

所述第一时钟端的时钟信号跳变为低电平，所述第二时钟端的时钟信号跳变为高电平，补充单元导通，将所述第二时钟端的时钟信号作为本级移位寄存器的输出信号。

在一个示例中，所述第二时钟端的时钟信号的高电平小于所述第一时钟端的时钟信号的高电平。

本发明通过栅极驱动电路中每级移位寄存器的补充单元，在 TFT 截止的瞬间，补充单元导通工作，对移位寄存器的输出进行控制，能够降低像素的跳变电压，实现 MLG 功能，提升液晶显示器的画面品质。

附图说明

图 1 为现有栅极驱动电路中每级移动寄存器的结构示意图；

图 2 为图 1 所示现有栅极驱动电路的移位寄存器的输入输出信号的时序图；

图 3 为本发明实施例的栅极驱动电路中移位寄存器的功能结构示意图；

图 4 为本发明实施例的栅极驱动电路的移位寄存器的具体实现结构图；

图 5 为本发明实施例的栅极驱动电路的移位寄存器的输入输出信号的时序图；

图 6 为本发明实施例的栅极驱动电路实现的 MLG 功能的原理示意图；

图 7 为本发明实施例的栅极驱动方法的实现流程示意图。

附图标记说明：M1-TFT 开关器件一；M2-TFT 开关器件二；M3-TFT 开关器件三；M4-TFT 开关器件四；M5-TFT 开关器件五；M6-TFT 开关器件六；PD-下拉单元；C1-升压器件；31-GOA 电路单元；32-补充单元。

具体实施方式

为使本领域的技术人员更好地理解本发明的技术方案，下面结合附图对本发明提供的栅极驱动电路、栅极驱动方法和液晶显示器进行详细描述。显

然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

本发明实施例的基本思想为：所述栅极驱动电路包括多级移位寄存器，其中每一级移位寄存器包括上拉驱动单元、上拉单元、复位单元、下拉单元，并且还包含：补充单元；其中，所述上拉单元，用于在导通时将第一时钟端的时钟信号作为本级移位寄存器的输出；所述补充单元，与所述上拉单元相连接，用于在导通时将第二时钟端的时钟信号作为本级移位寄存器的输出。

为使本发明的目的、技术方案和优点更加清楚明白，以下列举实施例并参照附图，对本发明进一步详细说明。

图 3 示出了本发明栅极驱动电路中每级移位寄存器的功能结构，如图 3 所示，所述移位寄存器包括 GOA 电路单元 31 和补充单元 32；其中，所述 GOA 电路单元 31 与输入端 (INPUT)、复位端 (RESET)、第一时钟端 (CLK1) 和低压信号端 (VSS) 连接，所述输入端 (INPUT) 接收上级移位寄存器的输出信号，所述复位端 (RESET) 接收下级移位寄存器的输出信号，所述低压信号端 (VSS) 接收低压信号，通常情况下，所述 VSS 的电压电平与 CLK1 的时钟信号的低电平相同；补充单元 32 分别与第二时钟端 (CLK2) 和 GOA 电路单元 31 的输出端 (OUTPUT) 相连，控制所述 GOA 电路单元 31 的输出。

上述移位寄存器的工作过程具体为：当 CLK1 的时钟信号为高电平时，CLK2 的时钟信号为低电平，OUTPUT 的输出信号即为 CLK1 的脉冲信号，此时的电压值记为 V_{gh1} ，当 CLK1 的时钟信号变为低电平时，补充单元 32 的 CLK2 的时钟信号变为高电平，此时，补充单元 32 导通，OUTPUT 的输出信号即为 CLK2 的脉冲信号，此时电压值记为 V_{gh2} ，整体来看，OUTPUT 输出的电压值从 V_{gh1} 跳变到 V_{gh2} ，相对于现有栅极驱动电路的移位寄存器直接从 V_{gh1} 跳变到 0，实现像素跳变电压的减小，进而实现了 MLG 的作用，提升了画面品质。

图 4 示出了本发明实施例的栅极驱动电路的移位寄存器的具体实现结构，如图 4 所示，上述 GOA 电路单元 31 包括上拉驱动单元和上拉单元、复位单元、下拉单元、补充单元，其中，所述上拉单元，用于在导通时将第一时钟端的时钟信号作为本级移位寄存器的输出信号；所述补充单元，与所述上拉单元相连接，用于在导通时将第二时钟端的时钟信号作为本级移位寄存

器的输出信号。

其中，所述上拉驱动单元，连接上拉单元的输入节点，用于控制上拉单元的接通和断开。

在一个示例中，进一步地，所述上拉驱动单元包括 TFT 开关器件一 M1、

5 TFT 开关器件二 M2；

所述上拉单元包括 TFT 开关器件三 M3 和升压器件 C1；

所述 M1 的漏极和栅极与 INPUT 相连；所述 M2 的漏极与所述 M1 的源极相连，所述 M2 的栅极与 RESET 相连，所述 M2 的源极连接 VSS；所述 M3 的漏极与 CLK1 相连，所述 M3 的栅极与 M1 的源极相连，所述 M3 的源极
10 极为所述 GOA 电路单元 31 的输出端，同时也为本级移位寄存器的输出端；所述 C1，第一端分别与所述 M1 的源极和 M3 的栅极相连，第二端与 M3 的源极相连。

在一个示例中，进一步地，所述复位单元具体包括 TFT 开关器件四 M4；所述 M4 的漏极与 M3 的源极相连，所述 M4 的栅极与 RESET 相连，所述
15 M4 的源极连接 VSS。

在一个示例中，进一步地，所述 GOA 电路单元 31 还包括：下拉单元 PD，与所述 C1 并联，且第一端连接 VSS，第二端与所述 M3 的漏极相连。

在一个示例中，上述补充单元 32 具体包括 TFT 开关器件五 M5 和 TFT 开关器件六 M6；其中，所述 M5 的漏极和栅极与 CLK2 相连，M6 的漏极与
20 M5 的源极相连，M6 的栅极与 GOA 电路单元 31 的上拉驱动单元的 C1 的第一端相连，M6 的源极与所述上拉单元的输出端，即 M3 的源极相连，同时为本级移位寄存器的输出端。

其中，上述 M1、M2、M3、M4、M5、M6 具体可以为金属-氧化物-半导体场效应晶体（Metal-Oxide-Semiconductor，MOS）管。

上述栅极驱动电路的具体工作过程为：当 INPUT 的输入信号为高电平时，M1 导通，对 PU 节点充电；当 CLK1 的时钟信号为高电平且 CLK2 的时钟信号为低电平时，M3 导通，此时 OUTPUT 输出的信号即为 CLK1 的脉冲信号，此时电压值记为 Vgh1，同时 C1 的第一次自举（Bootstrapping）作用将 PU 节点第一次拉高；接下来当 CLK1 的时钟信号变为低电平时，补充单元 32 的 CLK2 的时钟信号变为高电平、且持续一个较短的时间，此时，M5、
30 M6 导通，OUTPUT 输出的信号即为 CLK2 的脉冲信号，此时电压值记为 Vgh2，

同时 C1 的第二次 Bootstrapping 作用将 PU 节点再一次拉高，整体来看，
OUTPUT 输出的电压值从 Vgh1 跳变到 Vgh2，相对于现有栅极驱动电路中移
位寄存器直接从 Vgh1 跳变到 0，实现了像素跳变电压的大大减小，进而实现
了 MLG 的作用，提升了画面品质。然后，通过 CLK1 控制下拉单元 PD 对
5 PU 节点和 OUTPUT 进行放电，保证该栅极驱动电路的移位寄存器在非工作
时间不会产生噪声。

具体地，上述过程中，各输入输出信号的时序图参考图 5，由图 5 可知，
CLK2 的电压值 Vgh2 要小于 CLK1 的电压值 Vgh1。应当理解，图 5 中的 INPUT
的输入信号是以现有栅极驱动电路的上级移位寄存器的输出信号进行的举
10 例，当具体利用本发明实施例提供的栅极驱动电路时，此时 INPUT 的输入信
号的时序图则为本发明实施例的栅极驱动电路的上级移位寄存器的输出信
号。

图 6 示出了本发明实施例的栅极驱动电路实现的 MLG 功能的原理，如
图 6 所示，在 CLK1 变为低电平的瞬间，即 TFT 截止的瞬间，OUTPUT 也将
15 为低电平，然而由于 CLK2 的输入，此时 OUTPUT 的输出电压值为 Vgh2，
此时会发生再次充电 (Recharging)，达到减小像素跳变电压 ΔV_p 的效果，进
而可以提升画面质量；其中，图 6 中 V_p 为像素 (Pixel) 的电压波形，Vcom
为公共电极的电压，Vd 为数据线 (Data) 的电压波形，Vgl 为栅极低电平。

本发明实施例还提供了一种液晶显示器，其中，所述液晶显示器包括有
20 如上所述的栅极驱动电路。

本发明还提供了一种利用上述栅极驱动电路实现的栅极驱动方法，所述
方法的实现流程参见图 7，包括：

步骤 701，在上级移位寄存器的输出端输出的信号为高电平时，上拉驱
动单元导通，本级移位寄存器开始充电；

25 步骤 702，当第一时钟端的时钟信号为高电平且第二时钟端的时钟信号
为低电平时，上拉单元导通，将所述第一时钟端的时钟信号作为本级移位寄
存器的输出信号；

步骤 703，所述第一时钟端的时钟信号跳变为低电平，所述第二时钟端
的时钟信号跳变为高电平，补充单元导通，将所述第二时钟端的时钟信号作
30 为本级移位寄存器的输出信号。

其中，所述第二时钟端的时钟信号的高电平小于所述第一时钟端的时钟

信号的高电平。其中，所述第二时钟端的时钟信号的高电平和第一时钟端的时钟信号的高电平的差值根据实际应用时的具体情况进行确定。

5 以上所述，仅为本发明的较佳实施例而已，并非用于限定本发明的保护范围。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

权 利 要 求 书

1、一种栅极驱动电路，包括多级移位寄存器，其中每一级移位寄存器包括上拉驱动单元、上拉单元、复位单元、下拉单元，所述移位寄存器还包括：

5 补充单元；其中，

所述上拉单元，用于在导通时将第一时钟端的时钟信号作为本级移位寄存器的输出信号；

所述补充单元，与所述上拉单元相连接，用于在导通时将第二时钟端的时钟信号作为本级移位寄存器的输出信号。

10 2、根据权利要求1所述的栅极驱动电路，其中，所述上拉驱动单元连接上拉单元的输入节点，用于控制上拉单元的接通和断开。

3、根据权利要求2所述的栅极驱动电路，其中，所述上拉驱动单元包括TFT开关器件一、TFT开关器件二；其中，

TFT开关器件一的漏极和栅极与上级移位寄存器的输出端相连；

15 所述TFT开关器件二的漏极与所述TFT开关器件一的源极相连，所述TFT开关器件二的栅极与下级移位寄存器的输出端相连，所述TFT开关器件二的源极与低电平连接。

4、根据权利要求3所述的栅极驱动电路，其中，所述上拉单元包括TFT开关器件三和升压器件；其中，

20 所述TFT开关器件三的漏极与第一时钟端相连，所述TFT开关器件三的栅极与TFT开关器件一的源极相连，所述TFT开关器件三的源极为本级移位寄存器的输出端；

所述升压器件，第一端分别与所述TFT开关器件一的源极和所述TFT开关器件三的栅极相连，第二端与所述TFT开关器件三的源极相连。

25 5、根据权利要求4所述的栅极驱动电路，其中，所述复位单元包括TFT开关器件四；所述TFT开关器件四的漏极与TFT开关器件三的源极相连，所述TFT开关器件四的栅极与下级移位寄存器的输出端相连，所述TFT开关器件四的源极与低电平连接。

30 6、根据权利要求5所述的栅极驱动电路，其中，所述补充单元，包括TFT开关器件五和TFT开关器件六；其中，

TFT开关器件五的漏极和栅极与第二时钟端连接，TFT开关器件六的漏

极与 TFT 开关器件五的源极连接，TFT 开关器件六的栅极与所述上拉驱动单元的 TFT 开关器件一的源极相连，TFT 开关器件六的源极与所述上拉单元的输出端相连接，同时为本级移位寄存器的输出端。

7、根据权利要求 6 所述的栅极驱动电路，其中，所述 TFT 开关器件五和 TFT 开关器件六为金属-氧化物-半导体场效应晶体管。

8、根据权利要求 6 所述的栅极驱动电路，其中，所述第二时钟端的时钟信号在第一时钟端时钟信号变为低电平的瞬间跳变为高电平。

9、一种液晶显示器，包括如权利要求 1 至 8 任一项所述的栅极驱动电路。

10、一种栅极驱动方法，包括：

10 在上级移位寄存器的输出端输出的信号为高电平时，上拉驱动单元导通，本级移位寄存器开始充电；

当第一时钟端的时钟信号为高电平且第二时钟端的时钟信号为低电平时，上拉单元导通，将所述第一时钟端的时钟信号作为本级移位寄存器的输出信号；

15 所述第一时钟端的时钟信号跳变为低电平，所述第二时钟端的时钟信号跳变为高电平，补充单元导通，将所述第二时钟端的时钟信号作为本级移位寄存器的输出信号。

11、根据权利要求 10 所述的栅极驱动方法，其中，所述第二时钟端的时钟信号的高电平小于所述第一时钟端的时钟信号的高电平。

20

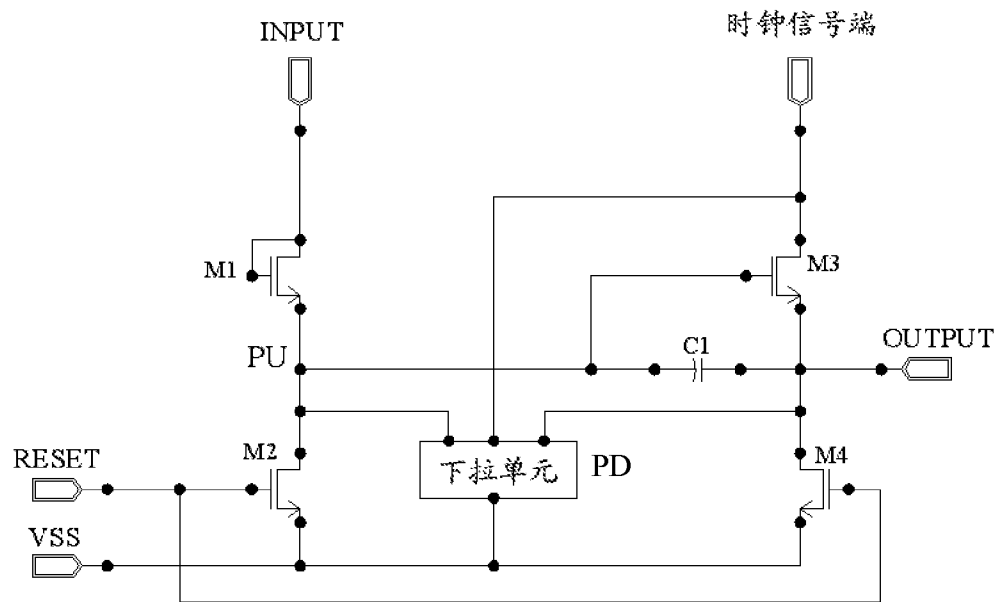


图 1

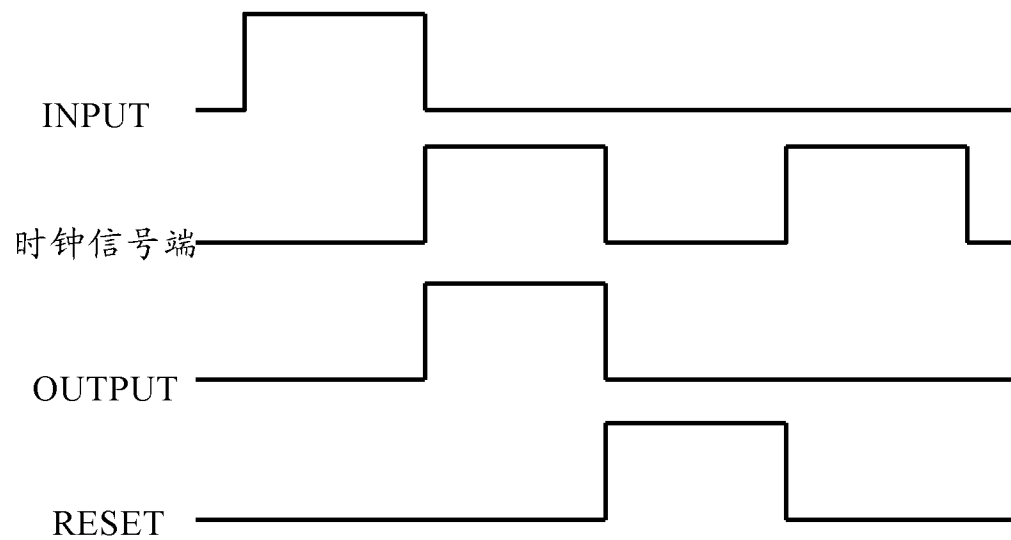


图 2

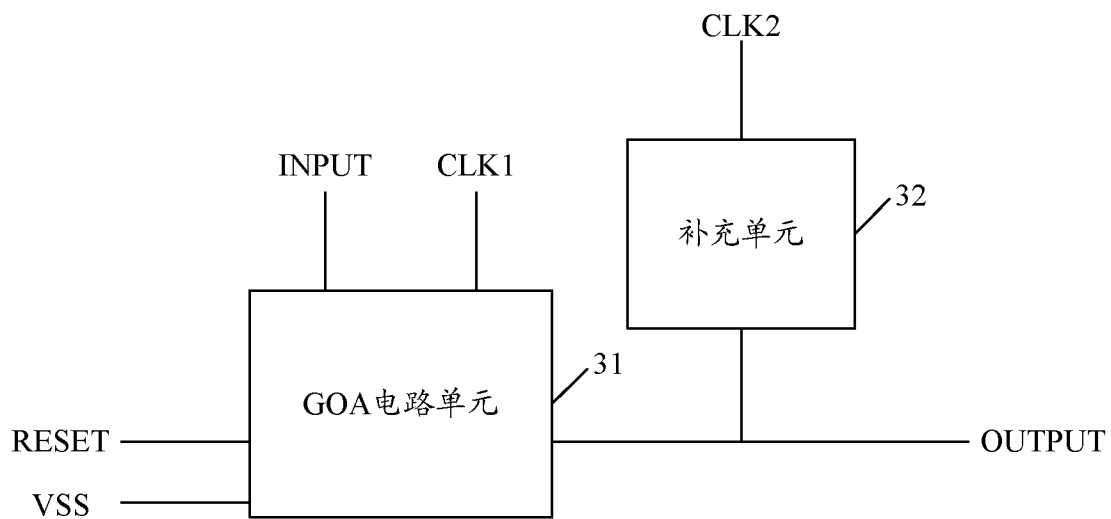


图 3

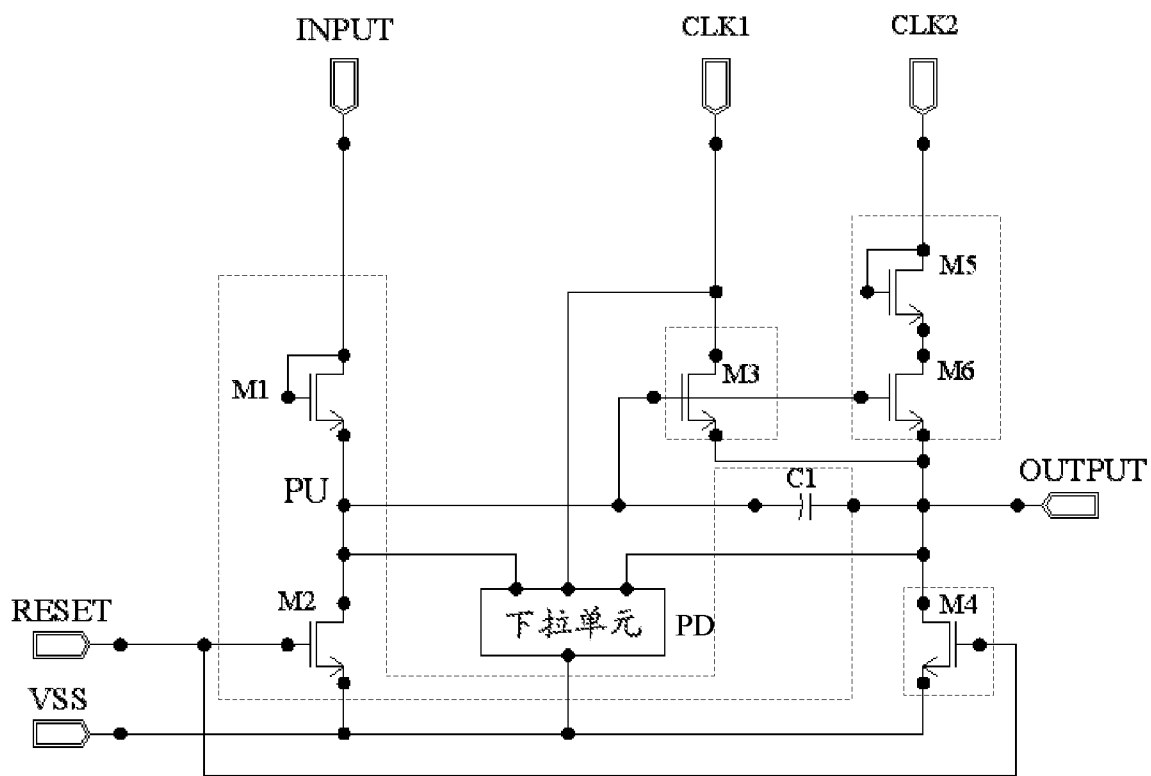


图 4

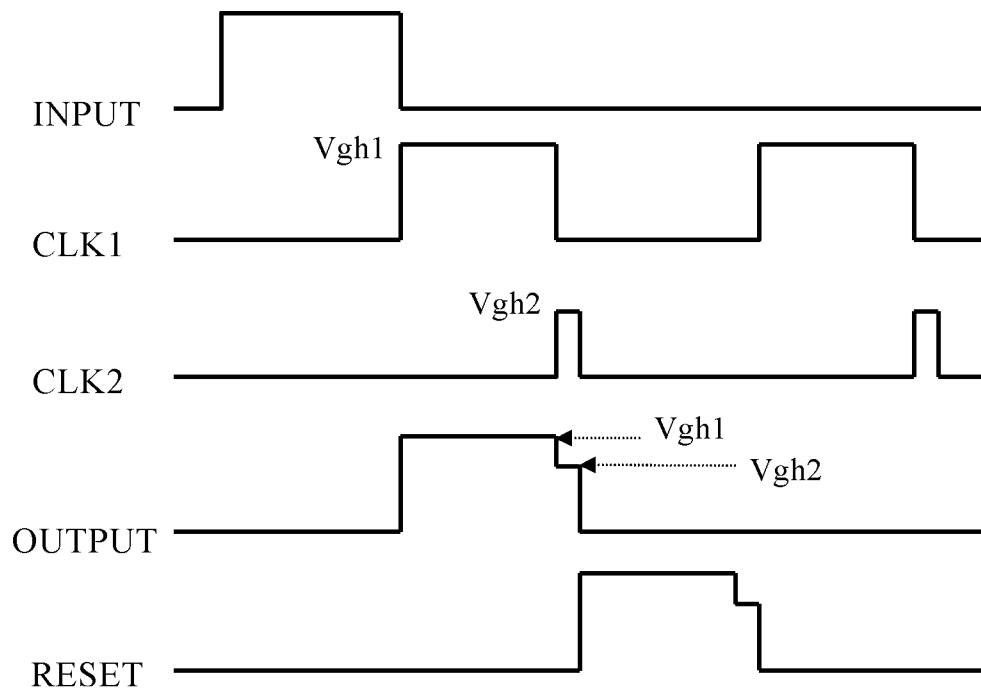


图 5

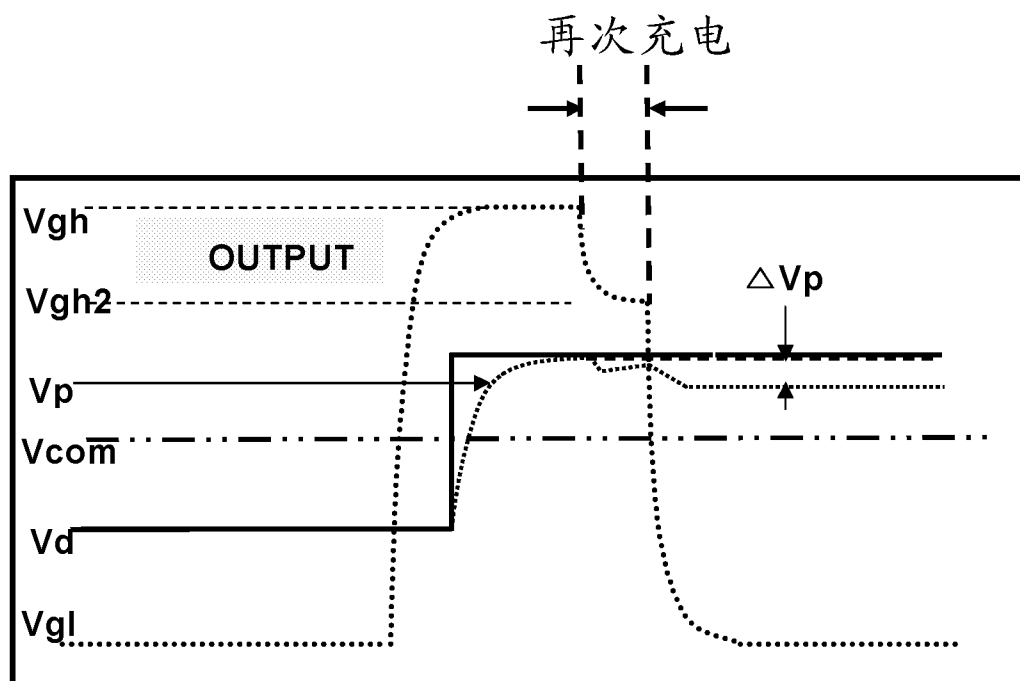


图 6

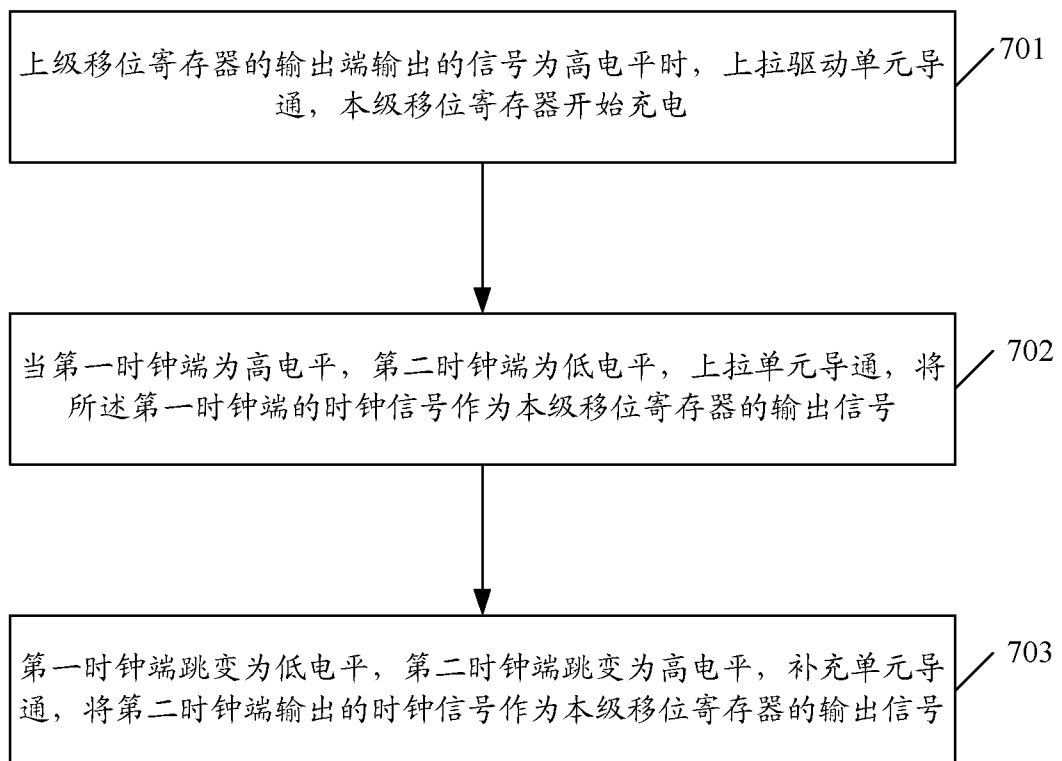


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/085194

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: G09G 3, G02F 1/13, G11C 19, G11C 27/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, VEN, CNTXT, USTXT, EPTXT, WOTXT, CNKI: gate drive, scanning drive, pull down, jump, multi grid, amorphous silicon, array, line drive, level, supplement, compensate, reset, goa, gip, asg, gate w driv+ w on w array, gate w on w array, integrat+, panel?, substrate?, shift w register+, voltage, pull w up+, kickback+, output+, clock+, feed w through+, amorphous, silicon, Si

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 102779494 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 14 November 2012 (14.11.2012), description, paragraphs 0040-0061, and figures 1-7	1-11
Y	CN 102012591 A (BEIJING BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.), 13 April 2011 (13.04.2011), description, paragraphs 0033-0053, and figures 2-6	1-11
Y	CN 102013244 A (AU OPTRONICS CORP.), 13 April 2011 (13.04.2011), description, paragraphs 0030-0044, and figures 1-6	1-11
A	CN 101174070 A (SAMSUNG ELECTRONICS CO., LTD.), 07 May 2008 (07.05.2008), the whole document	1-11

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&” document member of the same patent family

Date of the actual completion of the international search 22 February 2013 (22.02.2013)	Date of mailing of the international search report 07 March 2013 (07.03.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer GE, Yingjie Telephone No.: (86-10) 62085791

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/085194

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 202102694 U (BOE TECHNOLOGY GROUP CO., LTD.), 04 January 2012 (04.01.2012), the whole document	1-11
A	US 2010/0158188 A1 (LEE, H. et al.), 24 June 2010 (24.06.2010), the whole document	1-11
A	MA, Zhanjie; The Investigation to Improve Kickback Voltage of Pixel Electrode of a-Si TFT LCD, ADVANCED DISPLAY, April 2009, no. 4, total no. 99, pages 19-27, ISSN 1006-6268	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2012/085194

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102779494 A	14.11.2012	None	
CN 102012591 A	13.04.2011	KR 20110025630 A	10.03.2011
		CN 102012591 B	30.05.2012
		US 8199870 B2	12.06.2012
		US 2011058640 A1	10.03.2011
		JP 2011060411 A	24.03.2011
		KR 1195440 B1	30.10.2012
CN 102013244 A	13.04.2011	US 2012113068 A1	10.05.2012
		CN 102013244 B	03.10.2012
CN 101174070 A	07.05.2008	EP 1918938 A2	07.05.2008
		CN 101174070 B	15.06.2011
		KR 20080039026 A	07.05.2008
		US 8228282 B2	24.07.2012
		US 2008100560 A1	01.05.2008
US 2010/0158188 A1	24.06.2004	KR 20100073294 A	01.07.2010
		US 8306177 B2	06.11.2012
CN 202102694 U	04.01.2012	None	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2012/085194

CONTINUATION: CLASSIFICATION OF SUBJECT MATTER

sG09G 3/36 (2006.01) i

G02F 1/1362 (2006.01) i

G02F 1/1368 (2006.01) i

G02F 1/133 (2006.01) i

G11C 19/28 (2006.01) i

国际检索报告

国际申请号

PCT/CN2012/085194

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: G09G3,G02F1/13,G11C19,G11C27/04

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNABS, VEN, CNTXT, USTXT, EPTXT, WOTXT, CNKI: 移位寄存, 栅极驱动, 扫描驱动, 下拉, 跳变, 跃变, 多级栅极, 多栅极, 整合, 集成, 面板, 基板, 基底, 非晶硅, 阵列, 行驱动, 电压, 电平, 补充, 补偿, 复位, goa, gip, asg, gate w driv+ w on w array, gate w on w array, integrat+, panel?, substrate?, shift w register+, voltage, pull w up+, kickback+, output+, clock+, feed w through+, amorphous, silicon, Si

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN102779494A (北京京东方光电科技有限公司) 14.11 月 2012 (14.11.2012) 说明书第 0040-0061 段, 附图 1-7	1-11
Y	CN102012591A (北京京东方光电科技有限公司) 13.4 月 2011 (13.04.2011) 说明书第 0033 段-0053 段, 附图 2-6	1-11
Y	CN102013244A (友达光电股份有限公司) 13.4 月 2011 (13.04.2011) 说明书第 0030 段-0044 段, 附图 1-6	1-11
A	CN101174070A (三星电子株式会社) 07.5 月 2008 (07.05.2008) 全文	1-11

☒ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

22.2 月 2013 (22.02.2013)

国际检索报告邮寄日期

07.3 月 2013 (07.03.2013)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

戈颖杰

电话号码: (86-10) **62085791**

C(续). 相关文件

类 型	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN202102694U(京东方科技集团股份有限公司)04.1 月 2012(04.01.2012) 全文	1-11
A	US2010/0158188A1 (LEE H 等) 24.6 月 2010 (24.06.2010) 全文	1-11
A	马占洁. 改善 a-Si TFT LCD 像素电极跳变电压方法研究. 现代显示. 4 月 2009, 第 4 期, 总第 99 期, 第 19-27 页, ISSN 1006-6268	1-11

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2012/085194

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
CN102779494A	14.11.2012	无	
CN102012591A	13.04.2011	KR20110025630A	10.03.2011
		CN102012591B	30.05.2012
		US8199870B2	12.06.2012
		US2011058640A1	10.03.2011
		JP2011060411A	24.03.2011
		KR1195440B1	30.10.2012
CN102013244A	13.04.2011	US2012113068A1	10.05.2012
		CN102013244B	03.10.2012
CN101174070A	07.05.2008	EP1918938A2	07.05.2008
		CN101174070B	15.06.2011
		KR20080039026A	07.05.2008
		US8228282B2	24.07.2012
		US2008100560A1	01.05.2008
US2010/0158188A1	24.06.2004	KR20100073294A	01.07.2010
		US8306177B2	06.11.2012
CN202102694U	04.01.2012	无	

续：主题的分类

G09G3/36 (2006.01) i

G02F1/1362 (2006.01) i

G02F1/1368 (2006.01) i

G02F1/133 (2006.01) i

G11C19/28 (2006.01)i