

(12) **Österreichische Patentanmeldung**

(21) Anmeldenummer: A 942/2008
(22) Anmeldetag: 11.06.2008
(43) Veröffentlicht am: 15.08.2011

(51) Int. Cl. : **H03M 1/82** (2006.01)

(73) Patentanmelder:
SIEMENS AKTIENGESELLSCHAFT
D-80333 MÜNCHEN (DE)

(72) Erfinder:
HÖRIST GERALD
WIEN (AT)

(54) **DIGITAL-ANALOG WANDLER FÜR PULSDICHTEMODULIERTE DIGITALE SIGNALE**

(57) Digital-analog Wandler für pulsdichtemodulierte digitale Signale mit einem Differenzverstärker und zwei Treiberstufen, wobei zur Kompensation unterschiedlicher Signalanstiegs- und abfallzeiten eine der Treiberstufen invertierend ausgeführt ist.

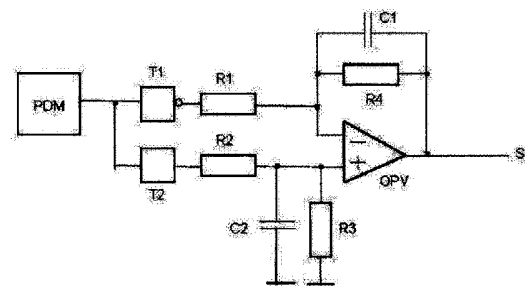


Fig. 4

Zusammenfassung

- 5 Digital-analog Wandler für pulsdichtemodulierte digitale Signale mit einem Differenzverstärker und zwei Treiberstufen, wobei zur Kompensation unterschiedlicher Signalanstiegs- und abfallzeiten eine der Treiberstufen invertierend ausgeführt ist.

10

Sig. Fig. 4

Beschreibung

Digital-analog Wandler für pulsdichtemodulierte digitale
5 Signale.

Technisches Gebiet

Die Erfindung betrifft einen Digital-analog Wandler für
10 pulsdichtemodulierte digitale Signale.

Stand der Technik

15 Digital-analog Wandler (engl. digital-to-analog converter (DAC)), werden in einer Vielzahl von Anwendungen eingesetzt um digital repräsentierte Signale in Analogsignale umzusetzen. Je nach Einsatzzweck sind verschiedene Digital-analog Wandlungsverfahren im Einsatz, welche für den
20 jeweiligen Einsatzzweck optimierbare Eigenschaften aufweisen.

Häufig werden sogenannte 1-Bit-Umsetzer Verfahren eingesetzt, welche als Pulsstrom vorliegende digitale Signale in entsprechende analoge Signale wandeln. Liegen digitale
25 Signale in sogenannter Pulsdichtemodulation vor, so kann eine Digital-analog Wandlung besonders einfach erfolgen, da das analoge Signal einfach mittels Integration aus dem digitalen, pulsdichtemodulierten Datenstrom gewonnen werden kann (PDM Verfahren).

30 Pulsdichtemodulierte Signale beschreiben eine entsprechende analoge Signalform durch eine relative Dichte an digitalen Pulsen, wobei etwa im Gegensatz zu Pulsweitenmodulierten Signalen ein festes Zeitraster (Grundfrequenz) vorliegt welches die Zeitpunkte an denen das digitale Signal seinen

005751

Zustand (Null oder eins, bzw. „High“ oder „low“) wechseln kann vorgegeben sind.

Einem konstantem „High“ Signal entspricht demnach die maximal mögliche analoge Ausgangsamplitude, einem konstantem „Low“

5 Signal entspricht die minimal mögliche Ausgangsamplitude.

Wechselt das digitale Signal zu jedem möglichen Zeitpunkt (im Zeitraster) die Polarität, so entspricht dieses Signal der mittleren möglichen analogen Ausgangsamplitude.

10 In praktischen Umsetzungen dieses Digital-analog

Wandlungsverfahrens wird das digitale Signal einer sogenannten Treiberstufe zugeführt, und das Ausgangssignal tiefpaßgefiltert, wobei in praktischen Anwendung dazu meist eine sogenannte integrierte Operationsverstärkerschaltung

15 eingesetzt wird. Da die Grundfrequenz von

pulsdichtemodulierten Signalen üblicherweise hoch ist, (typischerweise 10MHz) wirken sich Unsymmetrien dieser Treiberstufe besonders nachteilig für die Genauigkeit dieser Digital-analog Wandler aus. Die Zeit, in welcher das

20 Ausgangssignal der Treiberstufe von „High“ auf „Low“ wechselt ist im Allgemeinen unterschiedlich zu jener Zeit, in welcher Ausgangssignal der Treiberstufe von „Low“ auf „High“ wechselt. Dabei ist besonders nachteilig, dass der Fehler der Digital-analog Wandlung vom Wert des digitalen

25 Eingangssignals bestimmt wird, wodurch im Gegensatz zu linearen Fehlern (z.B. Offsetfehler) fehlermindernde Gegenmaßnahmen wesentlich erschwert werden, da dieser (nichtlineare) Fehler zudem temperaturabhängig ist.

Bespielsweise bewirkt bei einer maximalen Taktfrequenz des
30 pulsdichtemodulierten Signals vom 10MHz (100ns Periodendauer) ein Unterschied zwischen Anstiegs- und Abfallzeit von 1ns einen dadurch hervorgerufenen Wandlungsfehler von 1 Prozent.

000751

Darstellung der Erfindung

Der Erfindung liegt daher die Aufgabe zugrunde, einen

- 5 Digital-analog Wandler für pulsdichtemodulierte digitale Signale anzugeben, welche die Nachteile der Lösungen gemäß dem Stand der Technik nicht aufweist und insbesondere einen vom aktuellen Wert des zu wandelnden digitalen Signals unabhängigen Wandlungsfehler aufweist.

10

Die Aufgabe wird durch eine Schaltung mit den Merkmalen des Anspruchs 1 gelöst.

Dem Grundgedanken der Erfindung nach wird ein Digital-Analog
15 Wandler für pulsdichtemodulierte digitale Signale mit einem aus einem Operationsverstärker-Differenzverstärker aufgebauten Integrator beschrieben, welcher im Signalweg zum invertierenden Eingang des Operationsverstärkers eine invertierende Treiberstufe vorsieht und im Signalweg zum
20 nichtinvertierenden Eingang des Operationsverstärkers eine nichtinvertierende Treiberstufe vorsieht.

Dadurch ist der Vorteil erzielbar, dass unvermeidliche Anstiegs- und Abfallzeiten der Ausgangssignale der Treiberstufen keinen Fehler der Digital-analog Wandlung
25 hervorrufen können, da ein erfindungsgemäßer Digital-analogwandler zur Tiefpassfilterung des zu wandelnden pulsdichtemodulierten digitalen Signals einen Differenzverstärker einsetzt und die unterschiedlichen Anstiegs- und Abfallzeiten der Ausgangssignale der
30 Treiberstufen dadurch kompensiert werden.

Eine wesentliche Eigenschaft der erfindungsgemäßen Schaltung liegt in der Umsetzbarkeit mittels preisgünstiger Bauteile,

005751

welche keine besonders hohen Anforderungen an deren elektrische Eigenschaften erfüllen müssen. Insbesondere ist es nicht erforderlich, die Treiberstufen durch Bauteile zu realisieren, welche besonders geringe Anstiegs- und

- 5 Abfallzeiten der Ausgangssignale aufweisen.

Der Hauptaspekt der erfindungsgemäß vorgeschlagenen Lösung liegt darin, dass durch die erfindungsgemäße Schaltung eine Fehlerquelle beseitigt wird, die durch andere Maßnahmen nicht, bzw. nur mit sehr hohem Aufwand beseitigt werden kann.

- 10 Der Verlauf des Fehlers, welcher durch die unterschiedliche Anstiegs- und Abfallzeiten der Ausgangssignale der Treiberstufen hervorgerufen wird, ist über den gesamten Aussteuerbereich der pulsdichtemodulierten digitalen Signals nichtlinear und besitzt ein Maximum bei einer Aussteuerung
15 von 50 Prozent.

Eine bevorzugte Ausführungsform der Erfindung sieht vor, die Treiberstufen mittels integrierter Schaltungen aufzubauen, wobei einfache und preisgünstige integrierte Schaltungen für
20 den Aufbau eines erfindungsgemäßen Digital-analogwandler ausreichend sind, sofern die solcherart aufgebauten Treiberstufen ausreichend elektrische Leistung an den Differenzverstärker abgeben können.

- 25 Eine zweckmäßige Weiterbildung der Erfindung sieht vor, die Treiberstufen mit einem Schaltsignal auszustatten, womit es ermöglicht wird, den Digital-analogwandler ein- und auszuschalten. Dazu werden die Treiberstufen mittels zweier sogenannter XOR-Gatter realisiert und das zu wandelnde
30 pulsdichtemodulierte digitale Signal an jeweils einen Eingang beider XOR-Gatter geleitet. Der weitere Eingang ersten der XOR-Gatter wird konstant mit logischem „High“ Pegel beaufschlagt, der weitere Eingang des zweiten XOR-Gatters

005751

bildet den Schalteingang. Ist der logische Pegel des an diesen Schalteingang geführten Schaltsignals „High“, so wirken beide XOR-Gatter als logische Inverter und geben synchron an ihren Ausgängen ein invertiertes Abbild des pulsdichtemodulierten digitalen Signals ab und der Differenzverstärker wird an beiden seiner Eingänge mit dem gleichen Signal beaufschlagt und das Ausgangssignal des Differenzverstärkers nimmt jenen Wert an, welcher bei Betrieb des Digital-analogwandlers bei einem pulsdichtemodulierten Signal mit einem Wert der Aussteuerung von 50 Prozent erhalten wird.

Ist der logische Pegel des an diesen Schalteingang geführten Schaltsignals „low“, so wirkt das zweite XOR-Gatter als logischer Puffer und gibt das pulsdichtemodulierte digitale Signal an seinem Ausgang unverändert ab und die Funktion des Digital-analogwandlers ist hergestellt.

Diese Schaltfunktion ist besonders vorteilhaft für alle Anwendungen, in welchen der Digital-analog Wandler beispielsweise bei fehlendem oder unzuverlässigem Eingangssignal, etwa während der Startphase eines dieses Eingangssignals erzeugenden Mikrokontrollers, keine zufälligen analogen Ausgangssignale abgeben darf.

Kurzbeschreibung der Zeichnungen

Es zeigen beispielhaft:

Fig. 1 die Darstellung des prinzipiellen Aufbaus eines Digital-analog Wandlers für pulsdichtemodulierte digitale Signale gemäß dem Stand der Technik.

005751

Fig. 2 die Darstellung des zeitlichen Verlaufs des digitalen Eingangssignals mit unterschiedlichen Anstiegs- und Abfallzeiten.

Fig. 3 die Darstellung des Fehlerverlaufs über die

5 Aussteuerung des pulsdichtemodulierten digitalen Signals.

Fig. 4 die Darstellung des prinzipiellen Aufbaus eines erfindungsgemäßen Digital-analog Wandlers für pulsdichtemodulierte digitale Signale.

10 **Fig. 5** die Darstellung des prinzipiellen Aufbaus einer weiteren Ausführungsform eines erfindungsgemäßen Digital-analog Wandlers für pulsdichtemodulierte digitale Signale mit Schalteingang.

Ausführung der Erfindung

15

Fig.1 zeigt beispielhaft und schematisch den prinzipiellen Aufbau eines Digital-analog Wandlers für pulsdichtemodulierte digitale Signale gemäß dem Stand der Technik. Das zu wandelnde pulsdichtemodulierte Signal PDM wird einem Treiber

20 T zugeführt, welcher den zeitlichen Verlauf des pulsdichtemodulierten Signals PDM unverändert lässt, jedoch die Entnahme elektrischer Leistung aus dem Ausgangssignal ST des Treibers ermöglicht. Dieses Ausgangssignal ST des Treibers wird einer Operationsverstärkerschaltung, bestehend

25 aus einem Operationsverstärker OPV, einem Widerstand RA, einem Widerstand RB und einem Kondensator C, welche in sogenannter Tiefpaßschaltung verbunden sind, zugeführt. Mittels geeigneter Dimensionierung der Widerstände RA, RB und des Kondensators C werden die Spannungsverstärkung und die

30 Grenzfrequenz dieser Tiefpaßschaltung festgelegt und an die jeweiligen Anforderungen angepasst. Das analoge Ausgangssignal S stellt das analoge äquivalent des digitalen pulsdichtemodulierten Signals PDM dar.

005751

Fig.2 zeigt beispielhaft und schematisch die Darstellung des zeitlichen Verlaufs des Ausgangssignal ST des Treibers mit unterschiedlichen Anstiegs- und Abfallzeiten. Es ist der zeitliche Verlauf eines digitalen Signals dargestellt, welches zwischen einem minimalen Wert und einem maximalen Wert wechselt, die waagrechte Achse stellt die Zeit t dar. Das Ausgangssignal ST des Treibers ist im Fall der halben Aussteuerung AS der pulsdichtemodulierten Signals PDM dargestellt, wobei unterschiedliche Zeiten für den Anstieg des Signals vom minimalen Wert auf den maximalen Wert (Anstiegszeit t_r) und für den Abfall des Signals vom maximalen Wert auf den minimalen Wert (Abfallzeit t_f) vorliegen. Der minimale Wert kann Null betragen, dies ist für die gegenständliche Erfindung jedoch nicht bedeutsam.

Fig.3 zeigt beispielhaft die Darstellung des Fehlerverlaufs über die Aussteuerung des digitalen Signals. Die Digital-analog Wandlerschaltung, welche unterschiedliche Anstiegszeiten t_r und Abfallzeiten t_f aufweist, wird zur Darstellung des Wandlungsfehlers in Abhängigkeit von der Aussteuerung AS frei von anderen Fehlerquellen gedacht. Die senkrechte Achse stellt den Wert des Fehlers f in Prozent des maximalen analogen Ausgangswerts dar, die waagrechte Achse stellt die Aussteuerung AS des pulsdichtemodulierten Signals PDM in Prozent dar. Einer Aussteuerung AS von Null Prozent entspricht ein pulsdichtemoduliertes Signal PDM mit konstantem minimalem Wert, einer Aussteuerung AS von hundert Prozent entspricht ein pulsdichtemoduliertes Signal PDM mit konstantem maximalem Wert. Diese beiden Extremwerte bedingen, da das pulsdichtemodulierte Signal PDM in beiden Fällen niemals seinen Wert ändert, einen Fehler f von Null Prozent

da eventuelle Anstiegszeiten t_r oder Abfallzeiten t_f niemals auftreten und somit keinen Fehler verursachen können.

Beträgt die Aussteuerung AS fünfzig Prozent, so entspricht dies einem pulsdichtemodulierten Signal PDM, welches mit der
5 größtmöglichen Frequenz seinen Wert zwischen einem minimalen und einem maximalen Wert wechselt. In diesem Fall wirken sich Differenzen zwischen der Abfallzeit t_f und der Anstiegszeit t_r auf den Fehler f der Digital-analog Wandlerschaltung maximal aus und der Fehler f nimmt einen Maximalwert $f_{\max}$ an.

10 In Fig.3 ist beispielhaft ein maximaler Fehler $f_{\max}$ mit negativem Wert dargestellt. Für alle anderen Werte der Aussteuerung AS liegt der Wert des Fehlers f unterhalb des bei einer Aussteuerung von fünfzig Prozent auftretenden Fehlermaximums.

15

Fig.4 zeigt beispielhaft und schematisch die Darstellung des prinzipiellen Aufbaus eines erfindungsgemäßen Digital-analog Wandlers für pulsdichtemodulierte digitale Signale. Das zu wandelnde pulsdichtemodulierte Signal PDM wird

20 erfindungsgemäß gleichzeitig zwei Treibern zugeführt, wobei ein Treiber T1 das pulsdichtemodulierte Signal PDM invertiert und der andere Treiber T2 das pulsdichtemodulierte Signal PDM nicht invertiert. Die Ausgangssignale der beiden Treiber T1, T2 werden einer sogenannten Differenzverstärkerschaltung,
25 umfassend einen Operationsverstärker OPV, den Widerständen R1, R2, R3, R3 und den Kondensatoren C1, C2 zugeführt. Das Ausgangssignal des invertierenden Treibers T1 wird über den Widerstand R1 dem invertierenden Eingang des
30 nichtinvertierenden Treibers T2 wird über den Widerstand R2 dem nichtinvertierenden Eingang des Operationsverstärkers OPV zugeführt. Das analoge Ausgangssignal S stellt das analoge äquivalent des digitalen pulsdichtemodulierten Signals PDM

005751

dar. Durch die erfindungsgemäße Schaltung wird der durch unterschiedliche Anstiegszeiten t_r und Abfallzeiten t_f hervorgerufene Fehler kompensiert.

- 5 **Fig.5** zeigt beispielhaft und schematisch die Darstellung des prinzipiellen Aufbaus einer weiteren Ausführungsform eines erfindungsgemäßen Digital-analog Wandlers für pulsdichtemodulierte digitale Signale mit Schalteingang. Es ist ein pulsdichtemoduliertes Signal PDM dargestellt,
- 10 welches an jeweils einen Eingang von zwei XOR-Gattern XOR1, XOR2 geführt wird. Der zweite Eingang des ersten XOR-Gatters XOR1 ist konstant mit dem logischen high Pegel verbunden. Der zweite Eingang des zweiten XOR-Gatters XOR2 ist mit einem Schaltsignal EN belegt. Die weiteren Bestandteile der
- 15 erfindungsgemäßen Digital-Analogwandlerschaltung entsprechen dem in Fig. 4 dargestellten und sind in Fig.5 zur Vereinfachung nicht dargestellt.
- Die beiden XOR-Gatter XOR1, XOR2 erfüllen die Aufgabe der Treiber wie in Fig.4 dargestellt. Das erste XOR-Gatter XOR1
- 20 wirkt in dieser Schaltung als Inverter und gibt an seinem Ausgang das invertierte Eingangssignal des einen Eingangs, welcher das pulsdichtemodulierte Signal PDM empfängt, aus. Das zweite XOR-Gatter wirkt in dieser Schaltung als Inverter, welcher von dem Schaltsignal EN in einen Puffer umschaltbar
- 25 ist, wobei bei einem Schaltsignal EN mit logischem High Pegel das zweite XOR-Gatter XOR2 dieselbe Funktion wie das erste XOR-Gatter XOR1 aufweist und das Eingangssignal (pulsdichtemoduliertes Signal PDM) invertiert. Bei einem Schaltsignal EN mit logischem low Pegel gibt das zweite XOR-
- 30 Gatter XOR2 das Eingangssignal (pulsdichtemoduliertes Signal PDM) unverändert als Ausgangssignal aus und wirkt somit als Puffer. Die (in Fig.5 nicht dargestellte) Differenzverstärkerschaltung kann somit bei einem

006751

- Schaltsignal EN mit logischem high Pegel und somit identischen Ausgangssignalen der beiden XOR-Gattern XOR1, XOR2 keine Differenz zwischen diesen Ausgangssignalen verarbeiten und es stellt sich als Ausgangsspannung S jener
- 5 Wert ein, welcher bei einem Schaltsignal EN mit logischem low Pegel und einem pulsdichtemodulierten Signal PDM mit einem Wert der Aussteuerung AS von 50 Prozent erhalten wird.

Liste der Bezeichnungen

	PDM	Pulsdichtemoduliertes Signal
5	T	Treiber
	RA, RB	Widerstände
	C	Kondensator
	ST	Ausgangssignal des Treibers
	OPV	Operationsverstärker
10	t	Zeit
	tr	Anstiegszeit
	tf	Abfallzeit
	f	Fehler
	fmax	maximaler Fehler
15	AS	Aussteuerung
	T1	invertierender Treiber
	T2	nichtinvertierender Treiber
	R1, R2, R3, R4	Widerstände
20	C1, C2	Kondensatoren
	S	analoges Ausgangssignal
	XOR1,2	XOR Gatter
	EN	Schaltsignal
	High	logisches high Signal

25

Patentansprüche

1. Digital-Analog Wandler für pulsdichtemodulierte
5 digitale Signale (PDM) mit einem aus einem
Operationsverstärker-Differenzverstärkers aufgebauten
Integrator **dadurch gekennzeichnet, dass** im Signalweg
zum invertierenden Eingang des Operationsverstärkers
(OPV) eine invertierende Treiberstufe (T1) vorgesehen
10 ist und im Signalweg zum nichtinvertierenden Eingang
des Operationsverstärkers (OPV) eine nichtinvertierende
Treiberstufe (T2) vorgesehen ist.
2. Digital-Analog Wandler für pulsdichtemodulierte
15 digitale Signale gemäß Anspruch 1 **dadurch**
gekennzeichnet, dass die Treiberstufen (T1, T1) als
mittels integrierter Schaltungen aufgebaute logische
Gatter realisiert sind.
- 20 3. Digital-Analog Wandler für pulsdichtemodulierte
digitale Signale gemäß einem der Ansprüche 1 oder 2 mit
einem Schalteingang **dadurch gekennzeichnet, dass** die
Treiberstufen (T1, T2) mittels logischer XOR-Gatter
(XOR1, XOR2) aufgebaut sind und das
25 pulsdichtemodulierte digitale Signal (PDM) an jeweils
einem Eingang jedes der beiden XOR-Gatter (XOR1, XOR2)
anliegt und der zweite Eingang des ersten XOR-Gatters
(XOR1) mit logischem high-Pegel beaufschlagt ist und
ein Schaltsignal (EN) an den zweiten Eingang des
30 zweiten XOR-Gatter (XOR2) geführt ist.

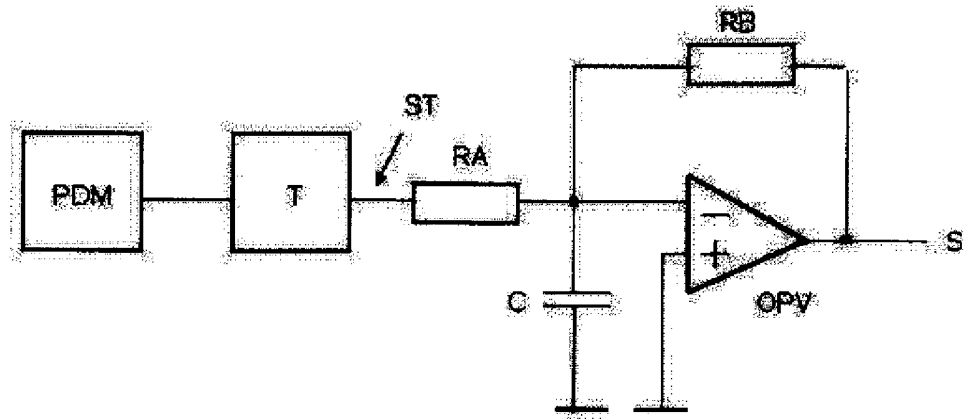


Fig. 1

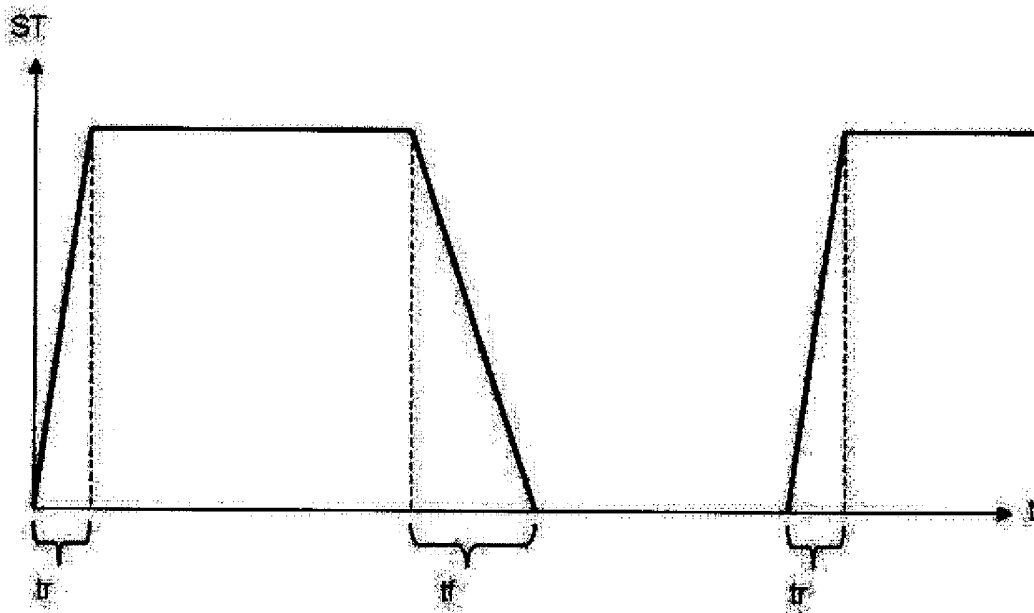


Fig. 2

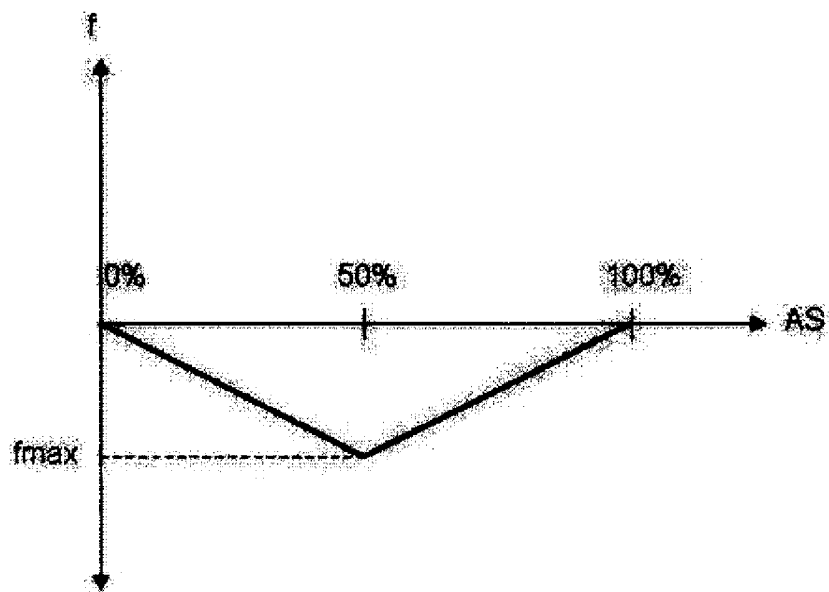


Fig. 3

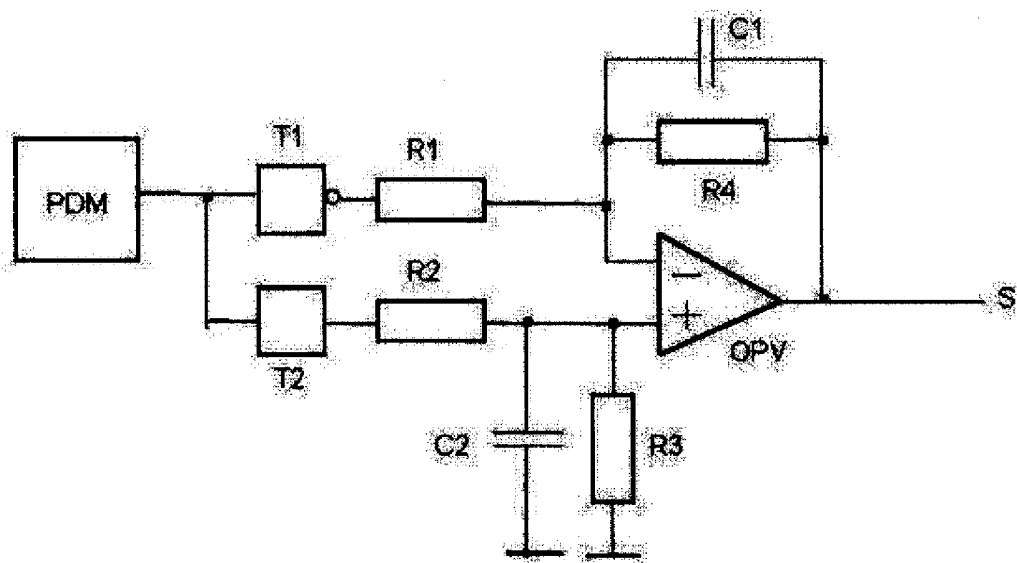


Fig. 4

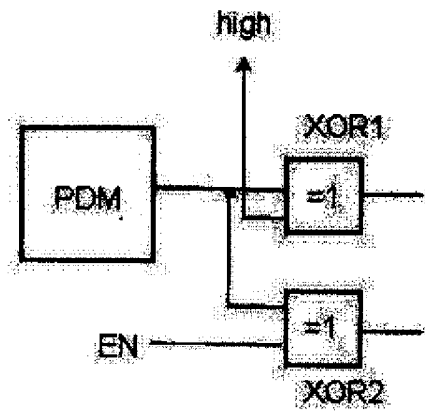


Fig.5



Klassifikation des Anmeldungsgegenstands gemäß IPC⁸:
H03M 1/82

Klassifikation des Anmeldungsgegenstands gemäß ECLA:
H03M 1/82W

Recherchierter Prüfstoff (Klassifikation):
H03M

Konsultierte Online-Datenbank:
WPI, EPODOC, PAJ, DEPATIS, ESPACE

Dieser Recherchenbericht wurde zu den am 11. Juni 2008 eingereichten Ansprüchen erstellt.

Kategorie ¹	Bezeichnung der Veröffentlichung: Ländercode, Veröffentlichungsnummer, Dokumentart (Anmelder), Veröffentlichungsdatum, Textstelle oder Figur soweit erforderlich	Betreffend Anspruch
X	US 5148168 A (Toshihiko Masuda & Masaaki Ueki) 15. September 1992 (15.09.1992) <i>Beschreibung Spalte 2, Zeile 66 bis Spalte 3, Zeile 8; Anspruch 3; Figur 3</i> --	1 - 3
X	US 5021788 A (Masaaki Ueki, Toshihiko Masuda & Takashi Kanai) 4. Juni 1991 (04.06.1991) <i>Beschreibung Spalte 3, Zeile 27 bis Zeile 42; Spalte 4, Zeile 13 bis 22; Figur 3</i> --	1 - 3
X	EP 574250 A2 (Sony Corporation) 15. Dezember 1993 (15.12.1993) <i>Beschreibung Spalte 3, Zeile 17 bis Zeile 22; Anspruch 1; Figur 1</i> ---	1 - 3

Datum der Beendigung der Recherche:
10. Juni 2009

☐ Fortsetzung siehe Folgeblatt

Prüfer(in):
Dr. ZUGAREK

¹ Kategorien der angeführten Dokumente:

- X Veröffentlichung von besonderer Bedeutung: der Anmeldungsgegenstand kann allein aufgrund dieser Druckschrift nicht als neu bzw. auf erfinderischer Tätigkeit beruhend betrachtet werden.
- Y Veröffentlichung von Bedeutung: der Anmeldungsgegenstand kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren weiteren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist.

- A Veröffentlichung, die den allgemeinen Stand der Technik definiert.
- P Dokument, das von Bedeutung ist (Kategorien X oder Y), jedoch nach dem Prioritätstag der Anmeldung veröffentlicht wurde.
- E Dokument, das von besonderer Bedeutung ist (Kategorie X), aus dem ein älteres Recht hervorgehen könnte (früheres Anmeldedatum, jedoch nachveröffentlicht, Schutz ist in Österreich möglich, würde Neuheit in Frage stellen).
- & Veröffentlichung, die Mitglied der selben Patentfamilie ist.