

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年2月2日(2012.2.2)

【公表番号】特表2011-508451(P2011-508451A)

【公表日】平成23年3月10日(2011.3.10)

【年通号数】公開・登録公報2011-010

【出願番号】特願2010-540740(P2010-540740)

【国際特許分類】

H 01 L 25/065 (2006.01)

H 01 L 25/07 (2006.01)

H 01 L 25/18 (2006.01)

【F I】

H 01 L 25/08 B

【手続補正書】

【提出日】平成23年12月9日(2011.12.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ダイ・オン・ダイアセンブリを形成する方法であって、
第1半導体ダイ上に第1外部接点を形成することと、

前記第1外部接点上を含む前記第1半導体ダイ上に第1シード層を形成することと、
前記第1シード層上に第1開口及び第2開口を有する第1フォトレジスト層を形成することであって、前記第1開口は前記第1外部接点の上方にあることと、

前記第1開口に第1めっき接点を形成するとともに前記第2開口にペグを形成するめっき工程を行なうことと、

前記第1フォトレジスト層を除去することと、

前記第1めっき接点及び前記ペグに近接する領域における前記第1シード層を除去することと、

第2半導体ダイ上に第2外部接点を形成することと、

前記第2外部接点上を含む前記第2半導体ダイ上に第2シード層を形成することと、

前記第2シード層上に第3開口及びリング開口を有する第2フォトレジスト層を形成することであって、前記第3開口は前記第2外部接点の上方にあることと、

前記第3開口に第2めっき接点を形成するとともに、前記第1半導体ダイと前記第2半導体ダイとの間の移動を拘束するのに有用な収容領域を画定するのに有用である収容部を前記リング開口に形成するめっき工程を行なうことと、

前記第2フォトレジスト層を除去することと、

前記第2めっき接点及び前記収容部に近接する領域における前記第2シード層を除去することと、

前記第1めっき接点が前記第2めっき接点に接触するとともに前記ペグが前記包含領域内に位置するように、前記第1半導体ダイを前記第2半導体ダイと接触するように配置することと、

を備える方法。

【請求項2】

前記第1開口に前記第1めっき接点を形成するとともに前記第2開口に前記ペグを形成

するめっき工程を行なう工程は、前記ペグを前記第1めっき接点の高さよりも大きい高さに形成することによってさらに特徴付けられる請求項1に記載の方法。

【請求項3】

前記第1開口に前記第1めっき接点を形成するとともに前記第2開口に前記ペグを形成するめっき工程を行なう工程は、前記第1開口に第1めっき部を形成し、前記第2開口に第1ペグ部を形成し、前記第1めっき部上に第1金属層を形成し、前記第1ペグ部上に第2金属層を形成することによってさらに特徴付けられる請求項2に記載の方法。

【請求項4】

前記第1開口に前記第1めっき接点を形成するとともに前記第2開口に前記ペグを形成するめっき工程を行なう工程は、前記第1金属層及び前記第2金属層が錫を含むことによってさらに特徴付けられる請求項3に記載の方法。

【請求項5】

前記第1フォトレジスト層を形成する工程は、前記第1開口が前記第2開口の面積よりも大きい面積を有することによってさらに特徴付けられる請求項4に記載の方法。

【請求項6】

前記シード層を除去する工程は、前記第2金属層の下方の前記ペグの部位の幅を減少させて前記第1ペグ部の頂面が144平方ミクロン以下の面積を有することによってさらに特徴付けられる請求項5に記載の方法。

【請求項7】

前記第1シード層上に第1フォトレジスト層を形成する工程は、前記第1フォトレジスト層が第5開口を有することによってさらに特徴付けられ、

前記第1開口に第1めっき接点を形成するとともに前記第2開口にペグを形成するめっき工程を行なう工程は、前記第5開口に第2ペグを形成することによってさらに特徴付けられ、

前記第1めっき接点及び前記ペグに近接する領域における前記第1シード層を除去する工程は、前記第2ペグに近接する前記第1シード層も除去し、

前記第2シード層上に第2フォトレジスト層を形成する工程は、前記第2フォトレジスト層が第2リング開口を有することによってさらに特徴付けられ、

前記第3開口に第2めっき接点を形成するとともに収容部を前記リング開口に形成するめっき工程を行なう工程は、前記第1半導体ダイと前記第2半導体ダイとの間の移動を拘束するのに有用な第2包含領域を画定するのに有用である第2収容部を前記第2リング開口に形成することによってさらに特徴付けられ、

前記第2めっき接点及び前記収容部に近接する領域における前記第2シード層を除去する工程は、前記第2収容部に近接する前記第2シード層を除去することによって特徴付けられ、

前記第1半導体ダイを前記第2半導体ダイと接触するように配置する工程は、前記第2ペグを前記第2包含領域内に位置させることによってさらに特徴付けられる、
請求項1に記載の方法。