

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 24 年 2 月 2 日 (2012.2.2)

【公表番号】特表 2011-508451 (P2011-508451A)

【公表日】平成 23 年 3 月 10 日 (2011.3.10)

【年通号数】公開・登録公報 2011-010

【出願番号】特願 2010-540740 (P2010-540740)

【国際特許分類】

H 0 1 L 25/065 (2006.01)

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/18 (2006.01)

【F I】

H 0 1 L 25/08 B

【手続補正書】

【提出日】平成 23 年 12 月 9 日 (2011.12.9)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ダイ・オン・ダイアセンブリを形成する方法であって、
 第 1 半導体ダイ上に第 1 外部接点を形成することと、
 前記第 1 外部接点上を含む前記第 1 半導体ダイ上に第 1 シード層を形成することと、
 前記第 1 シード層上に第 1 開口及び第 2 開口を有する第 1 フォトレジスト層を形成することであって、前記第 1 開口は前記第 1 外部接点の上方にあることと、
 前記第 1 開口に第 1 めっき接点を形成するとともに前記第 2 開口にペグを形成するめっき工程を行なうことと、
 前記第 1 フォトレジスト層を除去することと、
 前記第 1 めっき接点及び前記ペグに近接する領域における前記第 1 シード層を除去することと、
 第 2 半導体ダイ上に第 2 外部接点を形成することと、
 前記第 2 外部接点上を含む前記第 2 半導体ダイ上に第 2 シード層を形成することと、
 前記第 2 シード層上に第 3 開口及びリング開口を有する第 2 フォトレジスト層を形成することであって、前記第 3 開口は前記第 2 外部接点の上方にあることと、
 前記第 3 開口に第 2 めっき接点を形成するとともに、前記第 1 半導体ダイと前記第 2 半導体ダイとの間の移動を拘束するのに有用な収容領域を画定するのに有用である収容部を前記リング開口に形成するめっき工程を行なうことと、
 前記第 2 フォトレジスト層を除去することと、
 前記第 2 めっき接点及び前記収容部に近接する領域における前記第 2 シード層を除去することと、
 前記第 1 めっき接点が前記第 2 めっき接点に接触するとともに前記ペグが前記包含領域内に位置するように、前記第 1 半導体ダイを前記第 2 半導体ダイと接触するように配置することと、
 を備える方法。

【請求項 2】

前記第 1 開口に前記第 1 めっき接点を形成するとともに前記第 2 開口に前記ペグを形成

するめっき工程を行なう工程は、前記ペグを前記第 1 めっき接点の高さよりも大きい高さに形成することによってさらに特徴付けられる請求項 1 に記載の方法。

【請求項 3】

前記第 1 開口に前記第 1 めっき接点を形成するとともに前記第 2 開口に前記ペグを形成するめっき工程を行なう工程は、前記第 1 開口に第 1 めっき部を形成し、前記第 2 開口に第 1 ペグ部を形成し、前記第 1 めっき部上に第 1 金属層を形成し、前記第 1 ペグ部上に第 2 金属層を形成することによってさらに特徴付けられる請求項 2 に記載の方法。

【請求項 4】

前記第 1 開口に前記第 1 めっき接点を形成するとともに前記第 2 開口に前記ペグを形成するめっき工程を行なう工程は、前記第 1 金属層及び前記第 2 金属層が錫を含むことによってさらに特徴付けられる請求項 3 に記載の方法。

【請求項 5】

前記第 1 フォトリソ層を形成する工程は、前記第 1 開口が前記第 2 開口の面積よりも大きい面積を有することによってさらに特徴付けられる請求項 4 に記載の方法。

【請求項 6】

前記シード層を除去する工程は、前記第 2 金属層の下方の前記ペグの部位の幅を減少させて前記第 1 ペグ部の頂面が 144 平方ミクロン以下の面積を有するようにすることによってさらに特徴付けられる請求項 5 に記載の方法。

【請求項 7】

前記第 1 シード層上に第 1 フォトリソ層を形成する工程は、前記第 1 フォトリソ層が第 5 開口を有することによってさらに特徴付けられ、

前記第 1 開口に第 1 めっき接点を形成するとともに前記第 2 開口にペグを形成するめっき工程を行なう工程は、前記第 5 開口に第 2 ペグを形成することによってさらに特徴付けられ、

前記第 1 めっき接点及び前記ペグに近接する領域における前記第 1 シード層を除去する工程は、前記第 2 ペグに近接する前記第 1 シード層も除去し、

前記第 2 シード層上に第 2 フォトリソ層を形成する工程は、前記第 2 フォトリソ層が第 2 リング開口を有することによってさらに特徴付けられ、

前記第 3 開口に第 2 めっき接点を形成するとともに収容部を前記リング開口に形成するめっき工程を行なう工程は、前記第 1 半導体ダイと前記第 2 半導体ダイとの間の移動を拘束するのに有用な第 2 包含領域を画定するのに有用である第 2 収容部を前記第 2 リング開口に形成することによってさらに特徴付けられ、

前記第 2 めっき接点及び前記収容部に近接する領域における前記第 2 シード層を除去する工程は、前記第 2 収容部に近接する前記第 2 シード層を除去することによって特徴付けられ、

前記第 1 半導体ダイを前記第 2 半導体ダイと接触するように配置する工程は、前記第 2 ペグを前記第 2 包含領域内に位置させることによってさらに特徴付けられる、

請求項 1 に記載の方法。