



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0071713
(43) 공개일자 2009년07월02일

(51) Int. Cl.

H02M 3/155 (2006.01)

(21) 출원번호 10-2007-0139586

(22) 출원일자 2007년12월28일

심사청구일자 2007년12월28일

(71) 출원인

인하대학교 산학협력단

인천 남구 용현동 253 인하대학교

(72) 발명자

윤광섭

인천 남구 용현3동 인하대학교 전자공학과 하이테크관 810호

조대웅

서울 용산구 용문동 1-75호 3층

(74) 대리인

이은철, 유완식

전체 청구항 수 : 총 10 항

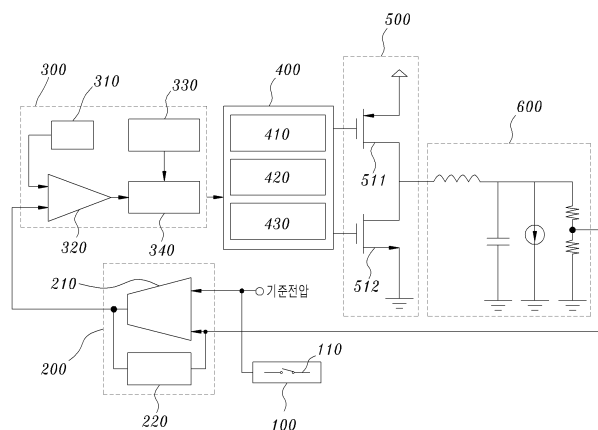
(54) 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기

(57) 요약

본 발명은 DC-DC 변환기에 관한 것으로, 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 관한 것이다.

본 발명은 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 있어서, 외부로부터 전압을 공급받아 출력전압을 기준 전압까지 순차적으로 증가시키고, 기준전압과 비교하여 내부 스위치의 동작을 제어하는 소프트 스타트부; 소프트 스타트부의 출력전압 및 저역 통과 필터부의 피드백 전압을 비교하여 그 오차를 증폭하는 오차증폭부; 오차증폭부의 출력을 입력받아 펄스신호를 생성하는 펄스 발생부; 펄스 발생부로부터 펄스신호를 입력받아 온/오프 제어 신호를 출력하는 저전력 버퍼부; 저전력 버퍼부의 온/오프 제어신호를 입력받아 스위칭 출력신호를 출력하는 파워 스위치부; 및 파워 스위치부의 스위칭 출력신호에 따라 발생하는 고주파 노이즈를 제거하여 출력전압을 일정하게 유지하는 저역 통과 필터부;를 포함한다.

대표도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호	36662-1
부처명	정보통신부
연구사업명	대학 IT 연구센터 지원사업
연구과제명	초광대역 (UWB) 무선전송 및 시스템 응용기술
주관기관	정보통신진흥연구원
연구기간	2006년 09월 01일 ~ 2007년 08월 31일

특허청구의 범위

청구항 1

저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 있어서,

외부로부터 전압을 공급받아 출력전압을 기준전압까지 순차적으로 증가시키고, 상기 출력전압을 기준전압과 비교하여 내부 스위치의 동작을 제어하는 소프트 스타트부;

상기 소프트 스타트부의 출력전압 및 저역 통과 필터부의 피드백 전압을 입력받고, 입력받은 상기 소프트 스타트부의 출력전압 및 저역 통과 필터부의 피드백 전압을 비교하여 그 오차를 증폭하는 오차증폭부;

상기 오차증폭부의 출력을 입력받아 펄스신호를 생성하는 펄스 발생부;

상기 펄스 발생부로부터 펄스신호를 입력받아 온/오프 제어신호를 출력하는 저전력 버퍼부;

상기 저전력 버퍼부의 온/오프 제어신호를 입력받아 스위칭 출력신호를 출력하는 파워 스위치부; 및

상기 파워 스위치부의 스위칭 출력신호에 따라 발생하는 고주파 노이즈를 제거하여 출력전압을 일정하게 유지하는 저역 통과 필터부;를 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 2

제 1 항에 있어서,

상기 소프트 스타트부는,

초기 구동시, 출력전압을 0v부터 기준전압까지 순차적으로 증가시키고, 출력전압이 소프트 스타트부의 기준전압에 도달할 때까지 내부 스위치를 턴-오프시키며, 상기 출력전압이 소프트 스타트부의 기준전압에 도달한 경우, 상기 내부 스위치를 턴-온하여 일정하게 유지된 출력전압을 출력하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 3

제 1 항에 있어서,

상기 오차증폭부는,

상기 소프트 스타트부의 출력전압 및 저역 통과 필터부의 피드백 전압을 비교하여 그 오차를 증폭하는 오차증폭 모듈; 및

상기 오차를 보상하는 보상 모듈;을 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 4

제 1 항에 있어서,

상기 펄스 발생부는,

툽니파형을 발생하는 툽니파 발생모듈;

상기 오차증폭부의 출력신호와 상기 툽니파 발생모듈의 툽니파 신호를 입력받는 비교기 모듈; 및

상기 비교기 모듈의 출력신호와 발진모듈의 발진신호를 입력받아 펄스 신호를 발생하는 펄스폭 발생모듈;을 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 5

제 1 항에 있어서,

상기 저전력 버퍼부는,

상기 펄스 발생부로부터 '0'의 펄스신호를 입력받아, '1'의 펄스신호를 발생하는 회로 및 '0'의 펄스신호를 받

생하는 회로로 이루어진 파워스위치 제어모듈;

상기 '1'의 펄스신호 및 '0'의 펄스신호를 풀업시키는 풀업 트랜지스터모듈; 및

상기 '1'의 펄스신호 및 '0'의 펄스신호를 풀다운시키는 풀다운 트랜지스터모듈;을 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 6

제 5 항에 있어서,

상기 '1'의 펄스신호를 발생하는 회로는,

게이트 단자가 상기 펄스 발생부의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 전원단(VDD)과 연결되는 제1 트랜지스터;

게이트 단자가 상기 제1 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 접지단(GND)과 연결되는 제2 트랜지스터;

게이트 단자가 상기 제2 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 전원단과 연결되는 제3 트랜지스터;

게이트 단자가 상기 제3 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 접지단과 연결되는 제4 트랜지스터; 및

게이트 단자가 상기 제4 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 전원단과 연결되는 제5 트랜지스터;를 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 7

제 5 항에 있어서,

상기 '0'의 펄스신호를 발생하는 회로는,

게이트 단자가 상기 펄스 발생부의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 접지단과 연결되는 제8 트랜지스터;

게이트 단자가 상기 제8 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 전원단과 연결되는 제9 트랜지스터;

게이트 단자가 상기 제9 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 접지단과 연결되는 제10 트랜지스터;

게이트 단자가 상기 제10 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 전원단과 연결되는 제11 트랜지스터; 및

게이트 단자가 상기 제11 트랜지스터의 드레인 단자와 연결되고, 소스 단자가 접지단과 연결되는 제12 트랜지스터;를 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 8

제 5 항에 있어서,

상기 풀업 트랜지스터모듈은,

게이트 단자가 펄스 발생부의 출력단자와 연결되어 펄스신호를 입력받고, 드레인 단자가 제12 트랜지스터의 드레인 단자와 연결되며, 소스 단자가 PMOS 파워스위치의 입력단자와 연결되는 제6 트랜지스터; 및

게이트 단자가 펄스 발생부의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자는 전원단과 연결되며, 드레인 단자가 PMOS 파워스위치의 입력단자와 연결되는 제7 트랜지스터;를 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 9

제 5 항에 있어서,

상기 풀다운 트랜지스터모듈은,

게이트 단자가 펄스 발생부의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 제5 트랜지스터의 드레인 단자와 연결되며, 드레인 단자가 NMOS 파워스위치의 입력단자와 연결되는 제13 트랜지스터; 및

게이트 단자가 펄스 발생부의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 접지단과 연결되며, 드레인 단자가 NMOS 파워스위치의 입력단자와 연결되는 제14 트랜지스터;를 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

청구항 10

제 1 항에 있어서,

상기 파워 스위치부는,

게이트 단자가 저전력 버퍼부의 출력인 온/오프 제어신호를 입력받고, 소스 단자가 전원단에 연결되며, 드레인 단자가 저역 통과 필터부(600)의 입력 단자에 연결되는 PMOS 파워스위치; 및

게이트 단자가 저전력 버퍼부의 출력인 온/오프 제어신호를 입력받고, 소스 단자가 접지단에 연결되며, 드레인 단자가 저역 통과 필터부(600)의 입력 단자에 연결되는 NMOS 파워스위치;를 포함하는 것을 특징으로 하는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 DC-DC 변환기에 관한 것으로, 더욱 상세하게는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 관한 것이다.

배경 기술

- <2> 종래, DC-DC 변환기에 대한 기술은 대한민국 공개특허 제2005-0022124호 '부스트 업 직류/직류 변환기' 이외에 다수 출원 및 공개된 상태이다.
- <3> 상기 종래기술은, 전원전압과 제1 노드 사이에 접속된 인덕터와, 상기 제1 노드 및 출력단 사이에 접속된 다이오드와, 상기 다이오드와 출력단 사이에 접속되어 접지되는 캐패시터와, 상기 인덕터와 접지 사이에 접속된 NMOS 트랜지스터와, 상기 출력단에서 궤환되어 부단자로 입력되는 전압과 정단자로 입력되는 제2 기준전압을 비교 증폭하는 증폭기와, 상기 증폭기의 출력, 제1 과 제3 기준전압과 램프 오실레이터의 펄스 신호를 비교하여 PWM 전압을 생성하여 상기 NMOS 트랜지스터로 출력하는 비교 및 PWM 전압 생성부로 구성된다.
- <4> 그러나, 기존 스텝다운 DC-DC 변환기에서 파워 스위치를 구동하는 드라이브 버퍼는 인버터 구조를 기본으로 하고 있으므로 VDD에서 GND로 단락 회로 전류가 흐르게 되어 DC-DC 변환기의 효율이 저하되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

- <5> 본 발명의 목적은, 상기와 같은 문제점을 해결하기 위한 것으로서, 저전력 버퍼를 이용하여 구성 소자를 줄임으로써, 칩 면적을 줄이는 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기를 제공함에 있다.
- <6> 그리고 본 발명의 다른 목적은, 저전력 버퍼를 이용하여 단락 회로 전류를 제거함으로써, 스텝다운 DC-DC 변환기의 효율을 향상시킴에 있다.

과제 해결수단

- <7> 본 발명은 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 있어서, 외부로부터 전압을 공급받아 출력전압을 기준전압까지 순차적으로 증가시키고, 상기 출력전압을 기준전압과 비교하여 내부 스위치의 동작을 제어하는 소프

트 스타트부; 상기 소프트 스타트부의 출력전압 및 저역 통과 필터부의 피드백 전압을 입력받고, 입력받은 상기 소프트 스타트부의 출력전압 및 저역 통과 필터부의 피드백 전압을 비교하여 그 오차를 증폭하는 오차증폭부; 상기 오차증폭부의 출력을 입력받아 펄스신호를 생성하는 펄스 발생부; 상기 펄스 발생부로부터 펄스신호를 입력받아 온/오프 제어신호를 출력하는 저전력 버퍼부; 상기 저전력 버퍼부의 온/오프 제어신호를 입력받아 스위칭 출력신호를 출력하는 파워 스위치부; 및 상기 파워 스위치부의 스위칭 출력신호에 따라 발생하는 고주파 노이즈를 제거하여 출력전압을 일정하게 유지하는 저역 통과 필터부;를 포함한다.

효 과

- <8> 상기와 같은 본 발명에 따르면, 저전력 버퍼회로를 이용하여 구성 소자를 줄임으로써, 칩 면적을 줄이는 효과가 있다.
- <9> 그리고, 본 발명에 따르면, 저전력 버퍼회로를 이용하여 단락 회로 전류를 제거함으로써, 스텝다운 DC-DC 변환기의 효율을 향상시키는 효과가 있다.

발명의 실시를 위한 구체적인 내용

- <10> 이하, 첨부된 도면을 참조하여 본 발명을 상세하게 설명한다.
- <11> 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 관하여 도 1 내지 도 4를 참조하여 설명하면 다음과 같다.
- <12> 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기는 도 1에 도시된 바와 같이, 소프트 스타트부(100), 오차증폭부(200), 펄스 발생부(300), 저전력 버퍼부(400), 파워 스위치부(500) 및 저역 통과 필터부(600)를 포함한다.
- <13> 우선, 소프트 스타트부(100)는 외부로부터 전압을 공급받고, 출력전압을 0v부터 기준전압(Reference Voltage)까지 순차적으로 증가시키며, 상기 출력전압을 기준전압과 비교하여 내부 스위치(110)의 동작을 제어한다.
- <14> 즉, 소프트 스타트부(100)는 초기 구동시, 출력전압을 0v부터 기준전압까지 순차적으로 증가시키고, 출력전압이 소프트 스타트부의 기준전압에 도달할 때까지 내부 스위치(110)를 턴-오프(turn-off)하여, 오차증폭부(200)로 전달하는 소프트 스타트부의 출력전압을 차단시킨다.
- <15> 그리고 소프트 스타트부(100)의 출력전압이 기준전압에 도달한 경우, 소프트 스타트부(100)는 출력전압을 일정하게 유지하고, 내부 스위치(110)를 턴-온(turn-on)하여 일정하게 유지된 출력전압을 출력한다.
- <16> 또한, 오차증폭부(200)는 소프트 스타트부(100)로부터 입력받는 출력전압과 저역 통과 필터부(600)의 피드백 전압을 입력받고, 소프트 스타트부(100)의 출력전압과 저역 통과 필터부(600)의 피드백 전압을 서로 비교하여 그에 대한 오차를 증폭하고, 그 오차를 보상하여 저역 통과 필터부(500)로부터 피드백된 전압이 기준전압과 동일하도록 한다.
- <17> 즉, 오차증폭부(200)는 소프트 스타트부(100)로부터 입력받는 출력전압과 저역 통과 필터부(600)의 피드백 전압을 입력받고, 소프트 스타트부의 출력전압과 저역 통과 필터부(600)의 피드백 전압을 비교하여, 그 비교한 값에 대한 오차를 증폭하는 오차증폭 모듈(210)과, 상기 오차를 보상하는 보상 모듈(220)을 포함한다.
- <18> 또한, 펄스 발생부(300)는 톱니파 발생모듈(310), 비교기 모듈(320), 발진모듈(330) 및 펄스폭 발생모듈(340)을 포함하고, 오차증폭부(200)의 출력신호를 입력받아 펄스신호를 생성한다.
- <19> 이러한 펄스 발생부(300)는 오차증폭부(200)로부터 출력신호를 입력받고, 그 입력받은 오차증폭부(200)의 출력신호와 톱니파 발생모듈(310)의 톱니파 신호를 입력받는 비교기 모듈(320)과, 비교기 모듈(320)의 출력신호와 발진모듈(330)의 발진신호를 입력받아 펄스신호를 발생하는 펄스폭 발생모듈(340)로 구성된다.
- <20> 또한, 저전력 버퍼부(400)는 펄스 발생부(300)로부터 펄스신호를 입력받아, 파워 스위치부(500)의 온/오프 동작을 제어하는 온/오프 제어신호를 출력한다. 여기서, 온/오프 제어신호는 '1'의 펄스신호 및 '0'의 펄스신호를 포함한다.
- <21> 이러한 저전력 버퍼부(400)는 파워스위치부(500)의 온/오프 동작을 제어하는 온/오프 제어신호를 발생하는 파워스위치 제어모듈(410), 풀업 트랜지스터모듈(420) 및 풀다운 트랜지스터모듈(430)로 구성된다.
- <22> 파워스위치 제어모듈(410)은 도 2에 도시된 바와 같이, '1'의 펄스신호를 발생하는 제1 트랜지스터(M1) 내지 제

5 트랜지스터(M5)와, '0'의 펄스신호를 발생하는 제8 트랜지스터(M8) 내지 제12 트랜지스터(M12)로 구성된다.

- <23> 풀업 트랜지스터모듈(420)은 제6 트랜지스터(M6)와 제7 트랜지스터(M7)로 구성되어 파워스위치 제어모듈(410)의 '1'의 펄스신호 및 '0'의 펄스신호를 풀업시키는 기능을 하고, 풀다운 트랜지스터모듈(430)은 제13 트랜지스터(M13)와 제14 트랜지스터(M14)로 구성되어, 파워스위치 제어모듈(410)의 '1'의 펄스신호 및 '0'의 펄스신호를 풀다운시키는 기능을 한다.
- <24> 본 발명의 일실시예에 따른 저전력 버퍼부(400)의 온 제어신호를 발생하는 제1 트랜지스터(M1) 내지 제5 트랜지스터(M5)를 설명하면 다음과 같다.
- <25> 제1 트랜지스터(M1)는 게이트 단자가 펄스 발생부(300)의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 전원단(VDD)과 연결되며, 드레인 단자가 제2 트랜지스터(M2)의 게이트 단자와 연결된다.
- <26> 제2 트랜지스터(M2)는 게이트 단자가 제1 트랜지스터(M1)의 드레인 단자와 연결되고, 소스 단자가 접지단(GND)과 연결되며, 드레인 단자가 제3 트랜지스터(M3)의 게이트 단자와 연결된다.
- <27> 제3 트랜지스터(M3)는 게이트 단자가 제2 트랜지스터(M2)의 드레인 단자와 연결되고, 소스 단자가 전원단(VDD)와 연결되며, 드레인 단자가 제4 트랜지스터(M4)의 게이트 단자와 연결된다.
- <28> 제4 트랜지스터(M4)는 게이트 단자가 제3 트랜지스터(M3)의 드레인 단자와 연결되고, 소스 단자가 접지단(GND)과 연결되며, 드레인 단자가 제5 트랜지스터(M5)의 게이트 단자와 연결된다.
- <29> 제5 트랜지스터(M5)는 게이트 단자가 제4 트랜지스터(M4)의 드레인 단자와 연결되고, 소스 단자가 전원단(VDD)과 연결된다.
- <30> 다음으로 본 발명의 일실시예에 따른 저전력 버퍼부(400)의 오프 제어신호를 발생하는 제8 트랜지스터(M8) 내지 제12 트랜지스터(M12)를 설명하면 다음과 같다.
- <31> 제8 트랜지스터(M8)는 게이트 단자가 펄스 발생부(300)의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 접지단(GND)과 연결되며, 드레인 단자가 제9 트랜지스터(M9)의 게이트 단자와 연결된다.
- <32> 제9 트랜지스터(M9)는 게이트 단자가 제8 트랜지스터(M8)의 드레인 단자와 연결되고, 소스 단자가 전원단(VDD)과 연결되며, 드레인 단자가 제10 트랜지스터(M10)의 게이트 단자와 연결된다.
- <33> 제10 트랜지스터(M10)는 게이트 단자가 제9 트랜지스터(M9)의 드레인 단자와 연결되고, 소스 단자가 접지단(GND)과 연결되며, 드레인 단자가 제11 트랜지스터(M11)의 게이트 단자와 연결된다.
- <34> 제11 트랜지스터(M11)는 게이트 단자가 제10 트랜지스터(M10)의 드레인 단자와 연결되고, 소스 단자가 전원단(VDD)과 연결되며, 드레인 단자가 제12 트랜지스터(M12)의 게이트 단자와 연결된다.
- <35> 제12 트랜지스터(M12)는 게이트 단자가 제11 트랜지스터(M11)의 드레인 단자와 연결되고, 소스 단자가 접지단(GND)과 연결된다.
- <36> 다음으로 본 발명의 일실시예에 따른 저전력 버퍼부(400)의 풀업 트랜지스터모듈(420)인 제6 트랜지스터(M6)와 제7 트랜지스터(M7)를 설명하면 다음과 같다.
- <37> 제6 트랜지스터(M6)는 게이트 단자가 펄스 발생부(300)의 출력단자와 연결되어 펄스신호를 입력받고, 드레인 단자가 제12 트랜지스터(M12)의 드레인 단자와 연결되며, 소스 단자가 PMOS 파워스위치(511)의 입력단자와 연결된다.
- <38> 제7 트랜지스터(M7)는 게이트 단자가 펄스 발생부(300)의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자는 전원단(VDD)과 연결되며, 드레인 단자가 PMOS 파워스위치(511)의 입력단자와 연결된다.
- <39> 그리고 본 발명의 일실시예에 따른 저전력 버퍼부(400)의 풀다운 트랜지스터모듈(430)인 제13 트랜지스터(M13)와 제14 트랜지스터(M14)를 설명하면 다음과 같다.
- <40> 제13 트랜지스터(M13)는 게이트 단자가 펄스 발생부(300)의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 제5 트랜지스터(M5)의 드레인 단자와 연결되며, 드레인 단자가 NMOS 파워스위치(512)의 입력단자와 연결된다.
- <41> 제14 트랜지스터(M14)는 게이트 단자가 펄스 발생부(300)의 출력단자와 연결되어 펄스신호를 입력받고, 소스 단자가 접지단(GND)과 연결되며, 드레인 단자가 NMOS 파워스위치(512)의 입력단자와 연결된다.

- <42> 본 발명의 일실시예에 따라 펄스 발생부(300)로부터 입력받는 '0'의 펄스신호를 예를 들면, 저전력 버퍼부(400)의 동작특성은 다음과 같다.
- <43> 제1 트랜지스터(M1)와 제8 트랜지스터(M8)의 게이트가 펄스 발생부(300)의 '0'의 펄스신호를 입력받으면, 제8 트랜지스터(M8) 내지 제12 트랜지스터(M12)로 구성된 회로는 무한대의 임피던스를 출력하고, 제1 트랜지스터(M1) 내지 제5 트랜지스터(M5)로 구성된 회로는 '1'의 펄스신호를 출력한다.
- <44> 이때, 제5 트랜지스터(M5)와 연결된 풀다운 트랜지스터모듈(430)에서, 제14 트랜지스터(M14)는 턴-오프되고, 제13 트랜지스터(M13)는 펄스 발생부(300)로부터 '0'의 펄스신호를 입력받아 턴-온되어, '1'의 펄스신호를 발생한다.
- <45> 그리고 제12 트랜지스터(M12)와 연결된 풀업 트랜지스터모듈(420)에서, 제6 트랜지스터(M6)는 턴-오프되고, 제7 트랜지스터(M7)는 펄스 발생부(300)로부터 '0'의 펄스신호를 입력받아 턴-온되어 '1'의 펄스신호를 발생한다.
- <46> 여기서, 제6 트랜지스터(M6)는 제12 트랜지스터(M12)의 드레인에서 전원단으로 전류가 흐르는 것을 방지하고, 제13 트랜지스터(M13)는 제5 트랜지스터(M5)의 드레인에서 접지단으로 전류가 흐르는 것을 방지하여 일종의 전류제한 기능을 하여 단락 회로 전류를 막는 기능을 한다.
- <47> 그리고 제7 트랜지스터(M7)는 풀업 트랜지스터이고, 제14 트랜지스터(M14)는 풀다운 트랜지스터이다. 이러한 제7 트랜지스터(M7)와 제14 트랜지스터(M14)는 파워스위치부(500)의 PMOS 파워스위치(511)와 NMOS 파워스위치(512) 중 하나가 동작하지 않을 때 확실히 오프를 시켜주어 파워 소모를 줄이는 효과가 있다.
- <48> 또한, 파워 스위치부(500)는 저전력 버퍼부(400)의 풀업 트랜지스터모듈(420)과 연결되는 PMOS 파워스위치(511)와 저전력 버퍼부(400)의 풀다운 트랜지스터모듈(430)과 연결되는 NMOS 파워스위치(512)로 구성되고, 저전력 버퍼부(400)의 출력인 온/오프 제어신호를 입력받아 스위칭 출력신호를 출력한다.
- <49> 여기서, PMOS 파워스위치(511)는 게이트 단자로 저전력 버퍼부(400)의 출력인 온/오프 제어신호를 입력받고, 소스 단자가 전원단에 연결되며, 드레인 단자가 저역 통과 필터부(600)의 입력 단자에 연결된다.
- <50> 그리고 NMOS 파워스위치(512)는 게이트 단자로 저전력 버퍼부(400)의 출력인 온/오프 제어신호를 입력받고, 소스 단자가 접지단에 연결되며, 드레인 단자가 저역 통과 필터부(600)의 입력 단자에 연결된다.
- <51> 본 발명의 일실시예에 따른 저전력 버퍼부(400)가 펄스 발생부(300)로부터 '0'의 펄스신호를 입력받은 경우, 파워 스위치부(500)의 동작특성은 다음과 같다.
- <52> 파워 스위치부(500)의 PMOS 파워스위치(511)는 풀업 트랜지스터모듈(420)의 출력인 '1'의 펄스신호를 입력받아 턴-오프되고, NMOS 파워스위치(512)는 풀다운 트랜지스터모듈(430)의 출력인 '1'의 펄스신호를 입력받아 턴-온되어, '0'의 출력전압을 발생하게 된다.
- <53> 그리고, 저역 통과 필터부(600)는 파워 스위치부(500)의 스위칭 출력신호에 따라 발생하는 고주파 노이즈를 제거하여 출력전압을 일정치로 유지한다.
- <54> 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기의 동작을 실험한 결과, 도 3에 도시된 바와 같이, 위에서부터 펄스 발생부의 펄스신호, NMOS 파워스위치의 입력신호, PMOS 파워스위치의 입력신호, 그리고 파워스위치부의 출력신호로 나타난다. 여기서 파워 스위치부(500) 출력신호의 주기는 1μs이며 1MHz의 주파수를 갖는다.
- <55> 그리고 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기와 일반 버퍼를 이용한 스텝다운 DC-DC 변환기를 비교 실험한 결과, 도 4에 도시된 바와 같이 나타난다.
- <56> 도 4에 도시된 바와 같이, 부하전류가 50mA일 경우, 본 발명의 일실시예에 따른 저전력 버퍼의 효율과 일반 버퍼의 효율이 각각 80.09%, 74.88%이고, 부하전류가 500mA일 경우, 저전력 버퍼의 효율과 일반 버퍼의 효율이 각각 80.84%, 80.43%로 나타난다. 여기서, 평균 약 3%정도의 효율 향상이 이루어졌음을 다음의 수학적식을 통해서 알 수 있다.

수학적식 1

$$P_{eff} = \frac{\text{출력전류(평균값)} \times \text{출력전압(평균값)}}{\text{입력전류(평균값)} \times \text{입력전압(평균값)}}$$

<57>

<58> 즉, 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기는 인버터 기반의 드라이브 버퍼회로에 비해 평균 3%정도의 효율을 향상시킨다.

<59> 이상으로 본 발명의 기술적 사상을 예시하기 위한 바람직한 실시예와 관련하여 설명하고 도시하였지만, 본 발명은 이와 같이 도시되고 설명된 그대로의 구성 및 작용에만 국한되는 것이 아니며, 기술적 사상의 범주를 일탈함이 없이 본 발명에 대해 다수의 변경 및 수정이 가능함을 당업자들은 잘 이해할 수 있을 것이다. 따라서, 그러한 모든 적절한 변경 및 수정과 균등물들도 본 발명의 범위에 속하는 것으로 간주되어야 할 것이다.

도면의 간단한 설명

<60> 도 1은 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기에 관한 구성도.

<61> 도 2는 본 발명의 일실시예에 따른 저전력 버퍼부에 관한 회로도.

<62> 도 3은 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기의 동작을 실험한 결과그래프.

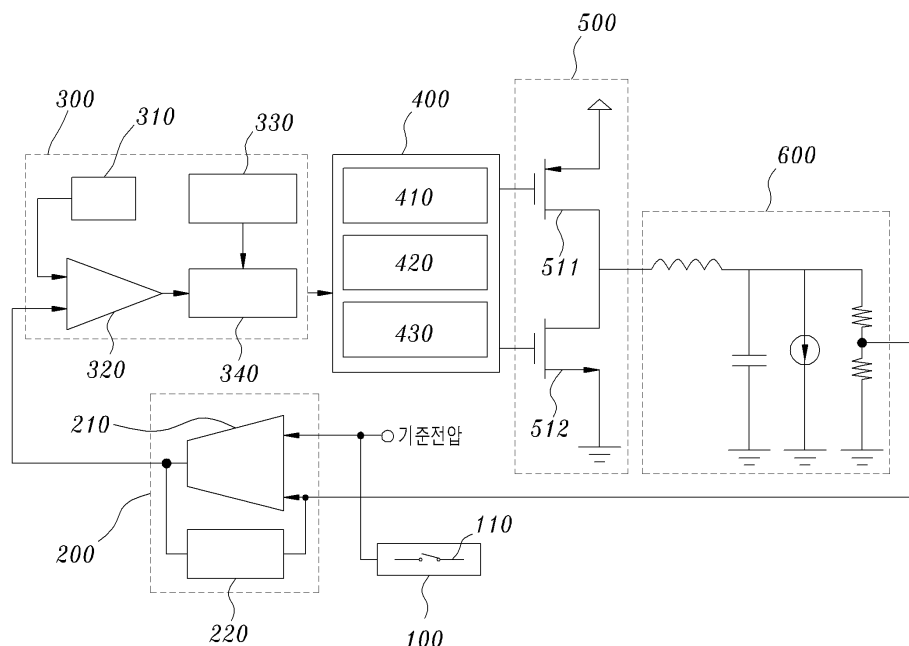
<63> 도 4는 본 발명의 일실시예에 따른 저전력 버퍼를 이용한 스텝다운 DC-DC 변환기와 일반 버퍼를 이용한 스텝다운 DC-DC 변환기를 비교 실험한 결과그래프.

<64> <도면 부호에 대한 설명>

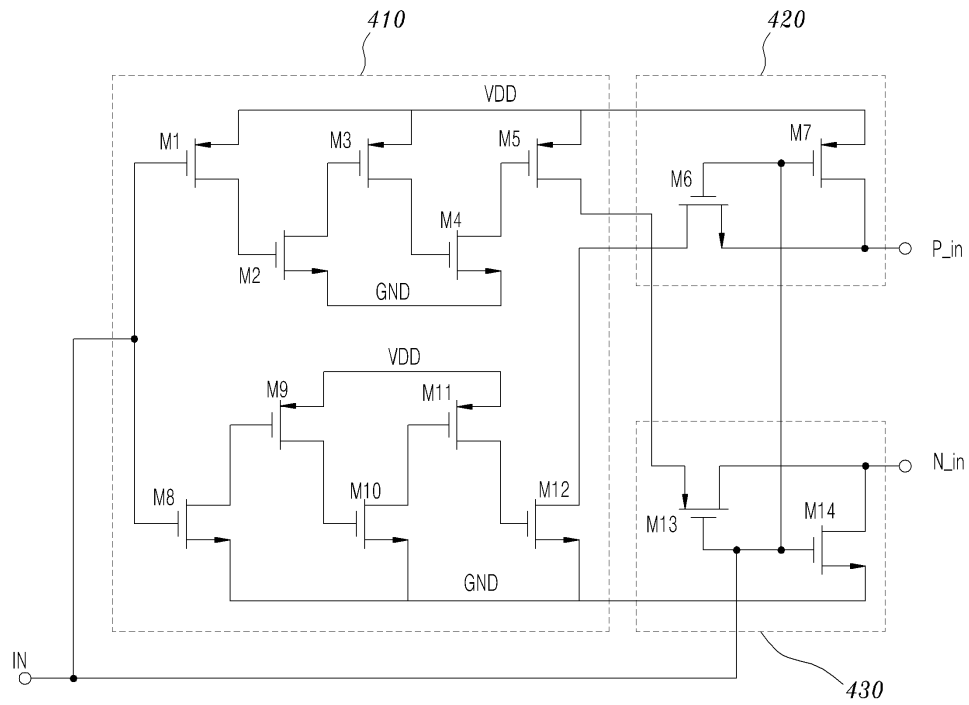
<65> 100 : 소프트 스타트부	110 : 내부 스위치
<66> 200 : 오차증폭부	210 : 오차증폭 모듈
<67> 220 : 보상 모듈	300 : 펄스 발생부
<68> 310 : 톱니파 발생모듈	320 : 비교기 모듈
<69> 330 : 발진모듈	340 : 펄스폭 발생모듈
<70> 400 : 저전력 버퍼부	410 : 파워스위치 제어모듈
<71> 420 : 풀업 트랜지스터모듈	430 : 풀다운 트랜지스터모듈
<72> 500 : 파워 스위치부	511 : PMOS 파워스위치
<73> 512 : NMOS 파워스위치	

도면

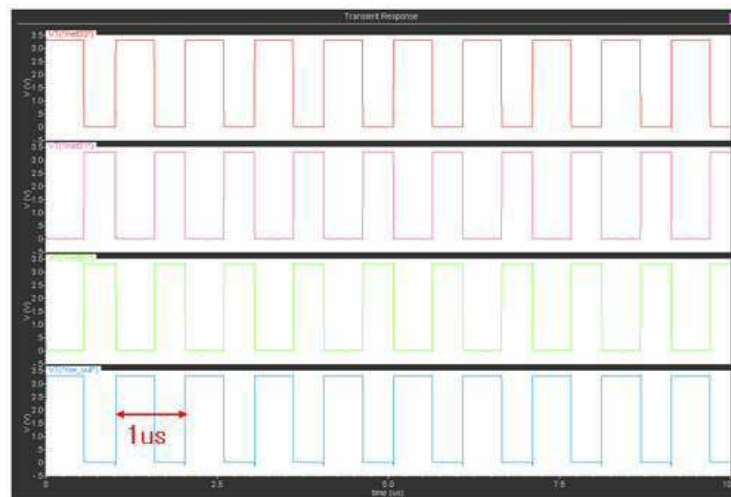
도면1



도면2



도면3



도면4

