

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局(43) 国际公布日
2013 年 6 月 20 日 (20.06.2013)

W I P O | P C T

(10) 国际公布号
W O 2013/086912 A 1

- (51) 国际分类号 :
H01L 27/112 (2006.01) H01L 21/8246 (2006.01)
- (21) 国际申请号 : PCT/CN20 12/084284
- (22) 国际申请日 : 2012 年 11 月 8 日 (08.11.2012)
- (25) 申报语言 : 中文
- (26) 公布语言 : 中文
- (30) 优先权 :
2011104225 11.9 2011 年 12 月 15 日 (15.12.2011) CN
- (71) 申请人 : 无锡华润上华科技有限公司 (CSMC TECHNOLOGIES FAB2 CO., LTD.) [CN/CN]; 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。
- (72) 发明人 : 周玮 (ZHOU, Wei); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。蔡建祥 (CAI, Jianxiang); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。王锴 (WANG, Kai); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。李付军 (LI, Fujun); 中国江苏省无锡市国家高新技术产业开发区新洲路 8 号, Jiangsu 214028 (CN)。
- (74) 代理人 : 广州华进联合专利商标代理有限公司 (ADVANCE CHINA I.P. LAW OFFICE); 中国广东省广州市先烈中路 69 号东山广场 918-920 室, Guangdong 510095 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, ML, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。

本国际公布 :

- 包括国际检索报告 (条约第 21 条 (3))。

(54) Title: READ ONLY MEMORY AND MANUFACTURING METHOD THEREFOR

(54) 发明名称 : 只读存储器及其制作方法

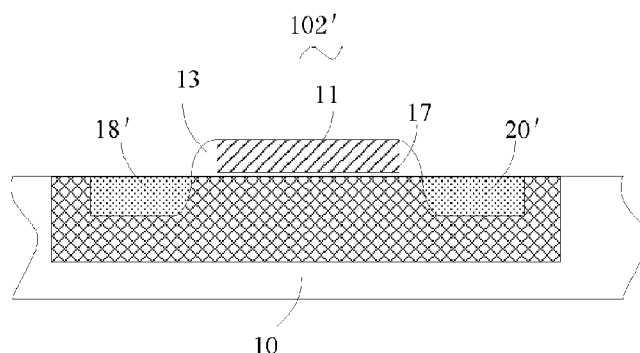


图 3 / FIG. 3

(57) Abstract: A read only memory, including several storage units arranged in an array. The read only memory includes two kinds of storage units with different structures. The two kinds of storage units are first MOS tubes and second MOS tubes respectively. The source and drain of the first MOS tube are provided with a lightly doped drain area, and one of the source and drain of the second MOS tube has a lightly doped drain area or does not have any lightly doped drain area. Therefore, the difference between the drive currents output by these two kinds of MOS tubes with different structures can be used for distinguishing the "0" or "1" signal stored in the storage units of the read only memory. Moreover, as compared to the conventional MOS tube manufacturing process, the manufacturing of the storage units of the read only memory can save the additional mask plates of the conventional mask read only memory and shortens the manufacturing period and lowers the costs of the read only memory.

(57) 摘要 :

[见续页]



1

2013/086912

一种只读存储器，包含若干个阵列排布的存储单元。只读存储器包含两种不同结构的存储单元；两种存储单元分别为第一 MOS 管和第二 MOS 管；第一 MOS 管的源极和漏极均设有轻掺杂漏区，第二 MOS 管的源极和漏极其中之一具有轻掺杂漏区或者均无轻掺杂漏区。因此，这两种不同结构的 MOS 管输出的驱动电流差别可用于区别只读存储器存储单元存储的"0"或"1"信号。且只读存储器的存储单元的制作与传统 MOS 管制作工艺，可以省去传统掩模只读存储器额外的掩模板，缩短只读存储器的制作周期与成本。

发明名称 :只读存储器及其制作方法

[1] 技术领域】

[2] 本发明涉及半导体存储器，尤其是涉及一种只读存储器及其制作方法。

[3] 背景技术】

[4] 只读存储器(ROM, read only memory) 是半导体存储器的一种。顾名思义，只读存储器只可以读取其已存入的信息，而无法对已存入的信息进行擦除或重新写入。ROM 存储数据稳定，即使在没有电源支持的情况下，所存的数据也不会丢失。

[5] 只读存储器包含若干个呈阵列排布，用于储存信息的存储单元。目前，市面上较为常见的只读存储器为掩模只读存储器。该掩模只读存储器制作时需要额外的掩模板来形成用于存储信息的存储单元。利用此额外的掩模板离子注入形成两种不同开启电压的存储单元。在读取信息时，利用介于两种开启电压之间的操作电压读取存储单元信息。例如，读取时，低于操作电压的开启电压的存储单元就会开启有相应的电信号获得；高于操作电压的开启电压的存储单元就会处于关闭状态，没有电信号获得。因此，掩模只读存储器存储的信息采用上述方法就可进行有效地读取。

[6] 然而，此种掩模只读存储器需要利用到额外的掩模板来形成两种不同开启电压的存储单元，增加了只读存储器的制作成本。

[7] 发明内容】

[8] 基于此，本发明提供一种只读存储器及其制作方法，可省去传统掩模只读存储器中额外的掩模板，缩短只读存储器的制作周期以及制作成本。

[9] 一种只读存储器，包含若干个阵列排布的存储单元。只读存储器包含两种不同结构的存储单元。两种存储单元分别为第一MOS管和第二MOS管。第一MOS管的源极和漏极均设有轻掺杂漏区，第二MOS管的源极和漏极其中之一具有轻掺杂漏区或者均无轻掺杂漏区。

[10] 进一步地，以两种不同结构的存储单元均为P型存储单元为例，第一MOS管的

源极和漏极均设有P型轻掺杂漏区，第二MOS管的源极和漏极其中之一具有P型轻掺杂漏区或者均无P型轻掺杂漏区。

[11] 进一步地，以两种不同结构的存储单元为N型存储单元为例，第一MOS管的源极和漏极均设有N型轻掺杂漏区，第二MOS管的源极和漏极其中之一具有N型轻掺杂漏区或者均无N型轻掺杂漏区。

[12] 一种上述只读存储器的制作方法，包括以下步骤：

[13] 步骤1：提供硅衬底，在硅衬底同时形成两种不同结构的存储单元的有源区；

[14] 步骤2：在有源区表面形成两种不同结构存储单元的栅氧介质及控制栅；

[15] 步骤3：在第一MOS管控制栅的两侧形成漏极及源极各自的轻掺杂漏区，同时在第二MOS管控制栅的一侧形成漏极的轻掺杂漏区或源极的轻掺杂漏区；或者仅在第一MOS管控制栅的两侧形成漏极及源极各自的轻掺杂漏区；

[16] 步骤4：在第一MOS管和第二MOS管的控制栅两侧形成侧壁；

[17] 步骤5：在具有侧壁的控制栅两侧同时形成第一MOS管漏极及源极各自的离子掺杂区和第二MOS管漏极及源极各自的离子掺杂区。

[18] 进一步地，步骤3包括以下分步骤：

[19] 步骤31：在形成有控制栅的硅衬底表面涂覆光阻；

[20] 步骤32：去除两种不同结构存储单元中即将形成轻掺杂漏区的区域上的光阻部分；

[21] 步骤33：向去除了光阻的区域进行离子注入，形成轻掺杂漏区；

[22] 步骤34：去除离子注入后残留在硅衬底表面的光阻。

[23] 进一步地，步骤32包括以下步骤：

[24] 提供轻掺杂漏区掩模板，将第一MOS管漏极和源极的轻掺杂漏区和第二MOS管漏极或源极的轻掺杂漏区定义在轻掺杂漏区掩模板上；或者仅将第一MOS管漏极和源极的轻掺杂漏区定义在轻掺杂漏区掩模板上；

[25] 通过轻掺杂漏区的掩模板，曝光形成有控制栅的硅衬底表面的光阻，显影去除硅衬底表面对应于轻掺杂漏区掩模板上定义的轻掺杂漏区区域上的光阻部分。

[26] 上述只读存储器，利用第二MOS管漏极和源极相对第一MOS管具有轻掺杂漏区的漏极和源极只有其一具有轻掺杂漏区或者两者均无掺杂漏区，使得两种MOS

S管在读取信息时，电流之间的差别可用于判断其存储的"0"或"1"信息。在只读存储器的制作方法中，直接在轻掺杂漏区的掩模板上定义出要形成的轻掺杂漏区位置即可，无需额外的掩模板，因此可以省去传统掩模只读存储器额外的掩模板。

[27] **【附图说明】**

[28] 图1为本发明只读存储器实施例中第一MOS管结构示意图；

[29] 图2为本发明只读存储器实施例中第二MOS管结构示意图；

[30] 图3为本发明只读存储器实施例中第二MOS管另一种结构示意图；

[31] 图4为图1、图2和图3所示的三种MOS管输出的驱动电流示意图；

[32] 图5为本发明实施例中只读存储器存储单元部分版图示意图。

[33] **【具体实施方式】**

[34] 本实施例提出了只读存储器及其制作方法，可省去传统掩模只读存储器额外的掩模板，缩短只读存储器的制作周期及成本。

[35] 本实施例的只读存储器，包含若干个阵列排布的存储单元。只读存储器包含两种不同结构的存储单元。两种存储单元分别为图1所示的第一MOS管101、图2或图3所示的第二MOS管102或102'。第一MOS管101的源极14和漏极16均设有轻掺杂漏区12（LDD，Lightly Doped Drain）。如图2所示第二MOS管102的源极18和漏极20中仅漏极20设有轻掺杂漏区12，或者仅源极18设有轻掺杂漏区12。总之，第二MOS管102的源极18或者漏极20之一具有轻掺杂漏区12即可。或者如图3所示，第二MOS管102'漏极20'和源极18'均无轻掺杂漏区。

[36] 存储单元中第一MOS管101与第二MOS管102相比，漏极16及源极14均设有轻掺杂漏区12，而第二MOS管102源极18和漏极20只有其一设有轻掺杂漏区12。因此当第一MOS管101和第二MOS管102，加载相同的电压条件时，输出的驱动电流 I_d 幅度是有较大差别的。第二MOS管102的源极18和漏极20只有两者之一具有轻掺杂漏区12，因此第二MOS管102有效沟道长度大于第一MOS管101的有效沟道长度，从而第二MOS管102输出的驱动电流 I_d 则小于第一MOS管101输出的驱动电流 I_d 。同理，图3所示的第二MOS管102'由于漏极20'和源极18'两者均无轻掺杂漏区，因此在工作状态时，第二MOS管102'有效沟道长度大于图2所

示第二MOS管102的沟道有效长度，从而第二MOS管102'输出的驱动电流小于第二MOS管102的输出驱动电流。

[37] 请参阅图4，图4中的实线曲线对应图3所示第二MOS管102'输出的驱动电流，点划线曲线对应图2所示第二MOS管102输出的驱动电流，虚线曲线则对应图1所示的第一MOS管101输出的驱动电流。因此，存储单元中第二MOS管无论采用图2所示的结构或者图3所示的结构，只读存储器都能依靠第二MOS管与第一MOS管输出的驱动电流的差别来辨别信号"0"或"1"。第二MOS管优选地选择图3所示的结构，由于图3所示的第二MOS管102'与第一MOS管输出的驱动电流是最大的，更利于信息读取装置清楚分辨只读存储器存储的信号"0"或"1"。

[38] 以P型存储单元为例，两种不同结构的存储单元均为P型存储单元。第一MOS管的源极和漏极均设有P型轻掺杂漏区（PLDD），第二MOS管的源极和漏极其中之一具有P型轻掺杂漏区或者均无P型轻掺杂漏区。

[39] 以N型存储单元为例，两种不同结构的存储单元为N型存储单元。第一MOS管的源极和漏极均设有N型轻掺杂漏区，第二MOS管的源极和漏极其中之一具有N型轻掺杂漏区或者均无N型轻掺杂漏区。

[40] 一种上述只读存储器实施例的制作方法，包括以下步骤：

[41] 步骤1：提供硅衬底，在硅衬底同时形成两种不同结构的存储单元的有源区。请参阅图1至图3以及图5，同时在硅衬底上形成图1和图2或图3所示的第一MOS管和第二MOS管的有源区10。图5所示有源区10为有源区掩模板上只读存储器存储单元部分版图示意图。

[42] 步骤2：在有源区10表面形成两种不同结构存储单元的栅氧介质及控制栅。请参阅图1至图3以及图5，在有源区10表面同时形成依次堆叠的MOS管的栅氧介质17及控制栅11。

[43] 步骤3：请参阅图1和图2，在第一MOS管101控制栅11的两侧形成漏极16及源极14各自的轻掺杂漏区12，同时在第二MOS管102控制栅11的一侧形成漏极20的轻掺杂漏区12或源极18的轻掺杂漏区12。或者，请参阅图1和图3仅在第一MOS管101控制栅11的两侧形成漏极20及源极18各自的轻掺杂漏区12，第二MOS管102'的控制栅11两侧无需形成轻掺杂区。

- [44] 步骤3具体包括以下分步骤：
- [45] 步骤31：在形成有控制栅11的硅衬底表面涂覆光阻；
- [46] 步骤32：去除两种不同结构存储单元中即将形成轻惨杂漏区的区域上的光阻部分，以便后序步骤进行离子注入；
- [47] 步骤33：向去除了光阻的区域进行离子注入，形成轻惨杂漏区；
- [48] 步骤34：去除离子注入后残留在硅衬底表面的光阻。
- [49] 其中，步骤32包括以下步骤：
- [50] 提供轻惨杂漏区掩模板，将第一MOS管101漏极16和源极14的轻惨杂漏区12和第二MOS管102漏极20或源极18的轻惨杂漏区12定义在轻惨杂漏区掩模板上。或者，选择优选方案：仅第一MOS管101需要形成轻惨杂漏区12。因此，仅将第一MOS管101漏极20和源极18的轻惨杂漏区12定义在轻惨杂漏区掩模板上。如图5示例的区域20为轻惨杂漏区掩模板上定义的两个图1所示的第一MOS管101漏极16及源极14的轻惨杂漏区12。图5例举的仅为只读存储器中存储单元部分版图示意图。实际上，只读存储器中包含了若干个如图1所示的第一MOS管101和若干图3所示的第二MOS管102'。因此在轻惨杂漏区的掩模板上实际上定义有若干个区域20对应于若干个第一MOS管101漏极16和源极14的轻惨杂漏区12。
- [51] 通过轻惨杂漏区的掩模板，曝光形成有控制栅11的硅衬底表面的光阻，显影去除硅衬底表面对应于轻惨杂漏区掩模板上定义的轻惨杂漏区区域20上的光阻部分。
- [52] 其中，步骤33注入的离子类型是依据只读存储器中存储单元的类型而定。若存储单元为P型，第一MOS管和第二MOS管则均为PMOS管，轻惨杂漏区对应为P型轻惨杂漏区，步骤33注入的离子类型则为P型。若存储单元为N型，第一MOS管和第二MOS管则均为NMOS管，轻惨杂漏区对应为N型轻惨杂漏区，步骤33注入的离子类型则为N型。
- [53] 步骤4：在第一MOS管和第二MOS管的控制栅11两侧形成侧壁。请参阅图1、图2或图3，形成的控制栅11两侧的侧壁13可以通过以下例举的实现方法形成：在完成轻惨杂漏区离子注入后，在控制栅11表面生长绝缘介质层，然后进行刻蚀形成绝缘介质材料的侧壁13。

- [54] 步骤5: 在具有侧壁 13 的控制栅 11 两侧同时形成图 1 所示的第一 MOS 管 101 漏极 16 及源极 14 各自的离子掺杂区和图 2 或图 3 所示的第二 MOS 管 102 或 102' 漏极 20 或 20' 及源极 18 或 18' 各自的离子掺杂区。MOS 管漏极和源极的离子掺杂区主要通过以下步骤完成: 在形成带有侧壁的控制栅的硅衬底表面涂敷光阻, 通过漏极和源极掩模板曝光, 去除漏极和源极区域上的光阻。请参阅图 5, 虚线框 21 为漏极和源极掩模板上示意的漏极和源极的离子掺杂区。然后进行漏极和源极的离子注入, 形成漏极和源极的离子掺杂区, 即漏极和源极。最后去除离子注入残留在硅衬底表面的光阻。
- [55] 因此, 从整个只读存储器的制作方法中可以看出, 相对传统的只读存储器, 整个过程无需额外的掩模板, 和传统 MOS 管的制作工艺兼容。因此, 本实施例的只读存储器的制作周期会缩短, 其成本也有所降低。
- [56] 以上实施例仅表达了本发明的几种实施方式, 其描述较为具体和详细, 但并不能因此而理解为对本发明专利范围的限制。应当指出的是, 对于本领域的普通技术人员来说, 在不脱离本发明构思的前提下, 还可以做出若干变形和改进, 这些都属于本发明的保护范围。因此, 本发明的保护范围应以所附权利要求为准。

- [权利要求 1] 一种只读存储器，包含若干个阵列排布的存储单元，其特征在于，所述只读存储器包含两种不同结构的存储单元；所述两种存储单元分别为第一MOS管和第二MOS管；所述第一MOS管的源极和漏极均设有轻掺杂漏区，所述第二MOS管的源极和漏极其中之一具有轻掺杂漏区或者均无轻掺杂漏区。
- [权利要求 2] 根据权利要求1所述的只读存储器，其特征在于，所述两种不同结构的存储单元均为P型存储单元，所述第一MOS管的源极和漏极均设有P型轻掺杂漏区，所述第二MOS管的源极和漏极其中之一具有P型轻掺杂漏区或者均无P型轻掺杂漏区。
- [权利要求 3] 根据权利要求1所述的只读存储器，其特征在于，所述两种不同结构的存储单元均为N型存储单元，所述第一MOS管的源极和漏极均设有N型轻掺杂漏区，所述第二MOS管的源极和漏极其中之一具有N型轻掺杂漏区或者均无N型轻掺杂漏区。
- [权利要求 4] 一种如权利要求1所述的只读存储器的制作方法，其特征在于，包括以下步骤：
- 步骤1：提供硅衬底，在所述硅衬底同时形成所述两种不同结构的存储单元的有源区；
- 步骤2：在所述有源区表面形成所述两种不同结构存储单元的栅氧介质及控制栅；
- 步骤3：在所述第一MOS管控制栅的两侧形成漏极及源极各自的轻掺杂漏区，同时在第二MOS管控制栅的一侧形成漏极的轻掺杂漏区或源极的轻掺杂漏区；或者仅在第一MOS管控制栅的两侧形成漏极及源极各自的轻掺杂漏区；
- 步骤4：在所述第一MOS管和第二MOS管的控制栅两侧形成侧壁；
- 步骤5：在具有所述侧壁的控制栅两侧同时形成所述第一MOS管漏极及源极各自的离子掺杂区和第二MOS管漏极及源极各自的离子

惨杂区。

[权利要求 5]

根据权利要求4所述的只读存储器的制作方法，其特征在于，所述步骤3包括以下分步骤：

步骤31：在形成有控制栅的硅衬底表面涂覆光阻；

步骤32：去除所述两种不同结构存储单元中即将形成所述轻惨杂漏区的区域上的光阻部分；

步骤33：向所述去除了光阻的区域进行离子注入，形成轻惨杂漏区；

步骤34：去除离子注入后残留在所述硅衬底表面的光阻。

[权利要求 6]

根据权利要求5所述的只读存储器的制作方法，其特征在于，去除即将形成所述轻惨杂漏区的区域上的光阻部分包括以下步骤：

提供轻惨杂漏区掩模板，将所述第一MOS管漏极和源极的轻惨杂漏区和所述第二MOS管漏极或源极的轻惨杂漏区定义在所述轻惨杂漏区掩模板上；或者仅将所述第一MOS管漏极和源极的轻惨杂漏区定义在所述轻惨杂漏区掩模板上；

通过所述轻惨杂漏区的掩模板，曝光所述形成有控制栅的硅衬底表面的光阻，显影去除所述硅衬底表面对应于所述轻惨杂漏区掩模板上定义的轻惨杂漏区区域上的光阻部分。

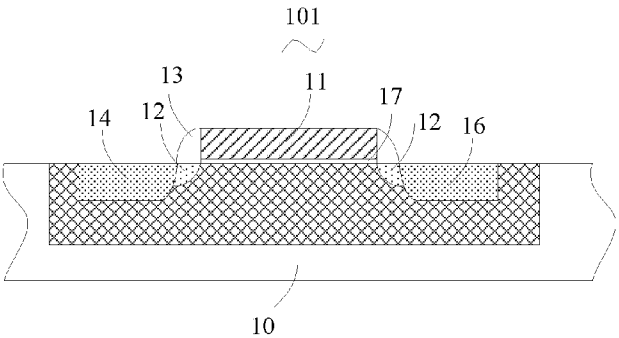


图 1

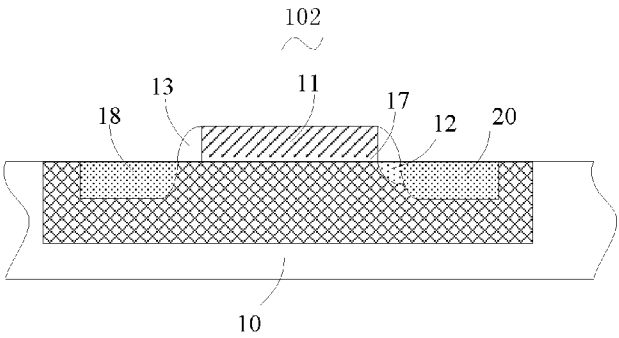


图 2

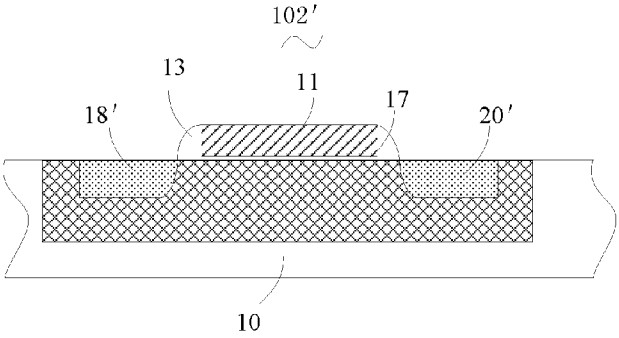


图 3

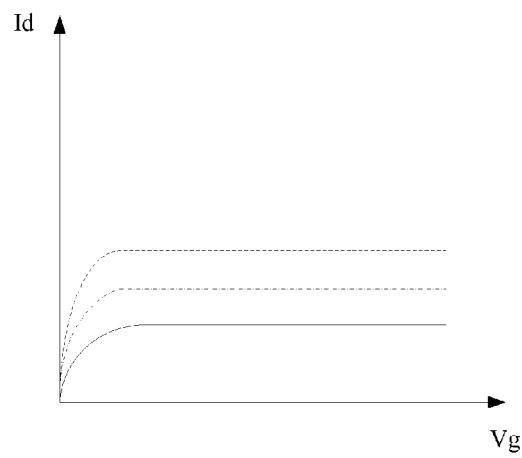


图 4

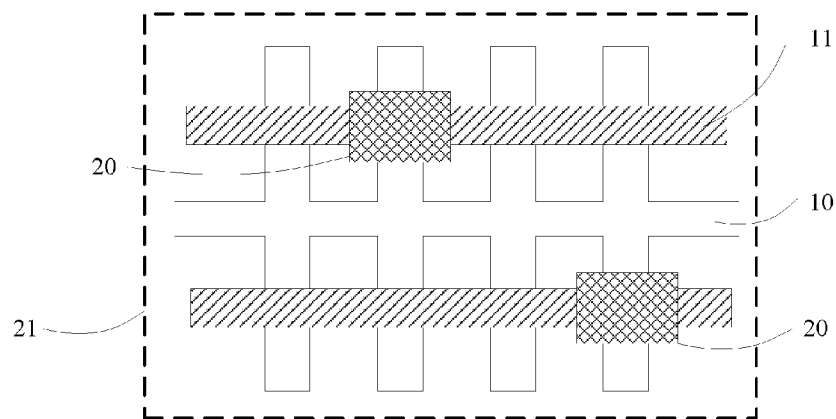


图 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/084284

A. CLASSIFICATION OF SUBJECT MATTER

See the extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC, IEEE: MOS, read only memory, ROM, dope, source, drain, active, control gate, sidewall, ion, implantation mask

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6803283 B1 (TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.), 12 October 2004 (12.10.2004), description, column 4, line 7 to column 7, line 27, and figures 5-8	1-3
Y		4-6
Y	JP 7297301 A (NIPPON PRECISION CIRCUITS KK), 10 November 1995 (10.11.1995), description, paragraphs 0001-0020, and figures 1-6	4-6
A	JP 2004006898 A (MATSUSHITA DENKI SANGYO KK), 08 January 2004 (08.01.2004), the whole document	1-6
A	GB 2383900 A (HYUNDAI ELECTRONICS INDUSTRIES CO., LTD.), 09 July 2003 (09.07.2003), the whole document	1-6

II Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search 15 January 2013 (15.01.2013)	Date of mailing of the international search report 14 February 2013 (14.02.2013)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LIU, Guoliang Telephone No.: (86-10) 62411893

International application No.
PCT/CN2012/084284

Form PCT/IS A/210 (patent family annex) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2012/084284

CONTINUATION: CLASSIFICATION O F SUBJECT MATTER

HOIL 27/112 (2006.01) i

HOIL 21/8246 (2006.01) i

A. 主题的分类

见附加页

按照国际专利分类(IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

包含在检索领域中的除最低限度文献以外的检索文献

IPC: H01L

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词 (如使用))

CNPAT, CNKI, WPI, EPODOC, IEEE: 只读存储器, MOS, 掺杂, 源, 漏, 有源, 控制栅, 侧壁, 离子, 注入, 掩模, read only memory, ROM, dope, source, drain, active, control gate, sidewall, ion, implantation, mask

C. 相关文件

类 型 *	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US6803283B1(TAIWAN SEMICONDUCTOR MANUFACTURING CO., LTD.) 12. 10 月 2004(12. 10.2004) 说明书第 4 栏第 7 行至第 7 栏第 27 行、图 5-8	1-3
Y		4-6
Y	JP7297301A(NIPPON PRECISION CIRCUITS KK) 10. 11 月 1995(10. 11.1995) 说明书第 0001-0020 段、图 1-6	4-6
A	JP2004006898A(MATSUSHITA DENKI SANGYO KK) 08. 1 月 2004(08.01.2004) 全文	1-6
A	GB2383900A(HYUNDAI ELECTRONICS INDUSTRIES CO., LTD.) 09.7 月 2003(09.07.2003) 全文	1-6



其余文件在 C 栏的续页中列出。

因 见同族专利附件。

* 引用文件的具体类型:

"A" 认为不特别相关的表示了现有技术一般状态的文件

"E" 在国际申请日的 3 个月之前公布的在先申请或专利

"L" 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

"O" 涉及口头公开、使用、展览或其他方式公开的文件

"P" 公布日先于国际申请日但迟于所要求的优先权日的文件

"T" 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

"X" 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

"Y" 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

"&" 同族专利的文件

国际检索实际完成的日期

15. 1 月 2013(15.01.2013)

国际检索报告邮寄日期

14.2 月 2013 (14.02.2013)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

刘国梁

电话号码: (86-10) 62411893

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2012/084284

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US6803283B1	12. 10.2004	无	
JP7297301A	10. 11. 1995	无	
JP2004006898A	08.01.2004	JP3541846B2	14.07.2004
GB2383900A	09.07.2003	GB2383900B	20.08.2003

续：主题的分类

H01L 27/1 12(2006.01)1

H01L 21/8246(2006.01)1