

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 19 年 4 月 5 日 (2007.4.5)

【公開番号】特開 2000-299469 (P2000-299469A)
 【公開日】平成 12 年 10 月 24 日 (2000.10.24)
 【出願番号】特願 2000-33377 (P2000-33377)
 【国際特許分類】

H 0 1 L 29/786 (2006.01)
G 0 9 F 9/30 (2006.01)
G 0 2 F 1/1368 (2006.01)
H 0 1 L 21/336 (2006.01)

【F I】

H 0 1 L 29/78 6 1 2 B
 G 0 9 F 9/30 3 3 8
 G 0 2 F 1/1368
 H 0 1 L 29/78 6 1 6 A
 H 0 1 L 29/78 6 1 8 F

【手続補正書】

【提出日】平成 19 年 2 月 8 日 (2007.2.8)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】半導体装置、電子機器、および半導体装置の作製方法

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【特許請求の範囲】

【請求項 1】

同一基板上に、駆動回路と画素部とを有し、

前記駆動回路は、ゲート絶縁膜を挟んで一部がゲート電極と重なるように配置された L D D 領域を有する駆動 T F T を含み、

前記画素部は、ゲート絶縁膜を挟んでゲート電極と重ならないように配置された L D D 領域を有する画素 T F T を含み、

前記画素部の保持容量は、前記画素 T F T の上方に設けられた遮光膜、前記遮光膜上に形成された誘電体膜および画素電極で形成されていることを特徴とする半導体装置。

【請求項 2】

同一基板上に、駆動回路と画素部とを有し、

前記駆動回路は、

ゲート絶縁膜を挟んでゲート電極と全部が重なるように配置された L D D 領域を有する第 1 の駆動 T F T と、

ゲート絶縁膜を挟んでゲート電極と一部が重なるように配置された L D D 領域を有する第 2 の駆動 T F T と、を含み、

前記画素部は、ゲート絶縁膜を挟んでゲート電極と重ならないように配置された L D D

領域を有する画素 T F T を含み、

前記画素部の保持容量は、前記画素 T F T の上方に設けられた遮光膜、前記遮光膜上に形成された誘電体膜および画素電極で形成されていることを特徴とする半導体装置。

【請求項 3】

同一基板上に、駆動回路と画素部とを有し、

前記駆動回路は、

ゲート絶縁膜を挟んでゲート電極と全部が重なるように配置された L D D 領域を有する第 1 の n チャネル型 T F T と、

ゲート絶縁膜を挟んでゲート電極と一部が重なるように配置された L D D 領域を有する第 2 の n チャネル型 T F T と、

p チャネル型 T F T と、を含み、

前記画素部は、ゲート絶縁膜を挟んでゲート電極と重ならないように配置された L D D 領域を有する画素 T F T を含み、

前記画素部の保持容量は、前記画素 T F T の上方に設けられた遮光膜、前記遮光膜上に形成された誘電体膜および画素電極で形成されていることを特徴とする半導体装置。

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項において、

前記遮光膜は、アルミニウム、タンタル、チタンから選ばれた一種または複数種を主成分とする材料から成ることを特徴とする半導体装置。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、

前記誘電体膜は、前記遮光膜の酸化物であることを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至請求項 4 のいずれか一項において、

前記誘電体膜は、窒化シリコン、酸化シリコン、窒酸化シリコン、D L C、ポリイミドから選ばれた材料で形成されていることを特徴とする半導体装置。

【請求項 7】

請求項 1 乃至請求項 6 のいずれか一項に記載の前記半導体装置を表示部に用いたことを特徴とする電子機器。

【請求項 8】

同一基板上に駆動回路及び画素部を含む半導体装置の作製方法において、

前記駆動回路を形成する第 1 の n チャネル型 T F T の島状半導体層に、チャンネル形成領域、ソース領域、ドレイン領域、及び、ゲート絶縁膜を挟んでゲート電極と全部が重なるように配置された L D D 領域を形成し、

前記駆動回路を形成する第 2 の n チャネル型 T F T の島状半導体層に、チャンネル形成領域、ソース領域、ドレイン領域、及び、ゲート絶縁膜を挟んでゲート電極と一部が重なるように配置された L D D 領域を形成し、

前記駆動回路を形成する p チャネル型 T F T の島状半導体層に、チャンネル形成領域、ソース領域、及びドレイン領域を形成し、

前記画素部を形成する画素 T F T の島状半導体層に、チャンネル形成領域、ソース領域、ドレイン領域、及び、ゲート絶縁膜を挟んでゲート電極と重ならないように配置された L D D 領域を形成し、

前記画素 T F T の上方に設けられた遮光膜、前記遮光膜上に形成された誘電体膜および画素電極で前記画素部の保持容量を形成することを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 8 において、

前記遮光膜は、アルミニウム、タンタル、チタンから選ばれた一種または複数種を主成分とする材料から成ることを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 8 または請求項 9 において、

前記誘電体膜は、前記遮光膜の酸化物であることを特徴とする半導体装置の作製方法。

【請求項 11】

請求項 8 または請求項 9 において、

前記誘電体膜は、窒化シリコン、酸化シリコン、窒酸化シリコン、DLC、ポリイミドから選ばれた材料で形成されていることを特徴とする半導体装置の作製方法。