

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

O P I S P A T E N T O W Y PATENTU TYMCZASOWEGO

76 080

Patent tymczasowy dodatkowy
do patentu _____

Zgłoszono: 23.08.1972 (P. 157411)

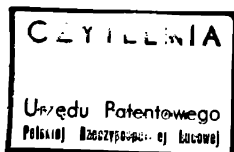
Pierwszeństwo: _____

Zgłoszenie ogłoszono: 30.05.1973

Opis patentowy opublikowano: 19.05.1975

Kl. 21e, 1/30

MKP G01r 1/30



Twórcy wynalazku: Grzegorz Zieliński, Andrzej Aniołowski

Uprawniony z patentu tymczasowego: Państwowe Zakłady Teletransmisyjne „Telkom-PZT”,
Warszawa (Polska)

Układ wejściowy w szczególności do miernika poziomu napięcia

Przedmiotem wynalazku jest układ wejściowy w szczególności do miernika poziomu napięcia pozwalający otrzymać dużą symetrię wejściową.

W dotychczasowych rozwiązaniach na wejściu miernika poziomu znajduje się transformator symetryzujący, który zapewnia żadaną symetrię wejścia układu. Wejście niesymetryczne uzyskuje się w przypadku uziemienia dowolnej końcówki wejściowej transformatora.

Wadą takiego rozwiązania jest konieczność zastosowania transformatora, który jest elementem nieekonomicznym i trudnym technologicznie ze względu na uzyskanie dużej symetrii uzwojenia wejściowego w szerokim zakresie częstotliwości. Ponadto transformator ogranicza pasmo przenoszonych częstotliwości.

Celem wynalazku jest opracowanie układu wejściowego w szczególności do miernika poziomu, który mógłby pracować bez użycia transformatora i zapewniłby dużą symetrię wejściową oraz pozwalałby uzyskać wejście niesymetryczne przez uziemienie dowolnej końcówki wejściowej.

Cel ten został osiągnięty dzięki temu, że emiter jednego tranzystora poprzez rezystor oraz kolektor drugiego tranzystora połączone są z wejściem wzmacniacza o zerowej impedancji wejściowej. Kolektor tranzystora pierwszego połączony jest z zaciskiem źródła zasilającego, emiter tranzystora drugiego poprzez rezystor z masą układu, a baza tranzystora pierwszego i baza tranzystora drugiego stanowią wejście układu.

Zaletą układu jest to, że oba tranzystory pracują w układzie wspólnego kolektora, co umożliwia znaczne rozszerzenie zakresu częstotliwości pracy.

Wynalazek zostanie omówiony na przykładzie wykonania pokazanym na rysunku, który przedstawia schemat zasadniczy układu wejściowego.

Zasada działania układu jest następująca. W przypadku symetrycznego sterowania układu sygnał wejściowy przyłożony jest między bazą tranzystora 1, a bazą tranzystora 3. W obwodzie emitera tranzystora 1 i w obwodzie kolektora tranzystora 3 popłyną prądy, które zsumują się na wejściu wzmacniacza 5 o zerowej impedancji wejściowej. Napięcie na wyjściu układu jest proporcjonalne do wartości sumy prądów na wejściu wzmacniacza 5 o zerowej impedancji wejściowej, a zatem i do wartości sygnału wejściowego. Po uziemieniu dowolnej końcówki wejściowej układ umożliwia pracę niesymetryczną od strony wejścia.

W przypadku uziemienia końcówki wejściowej od strony bazy tranzystora 1 prąd kolektorowy tranzystora 3 steruje wzmacniacz 5 o zerowej impedancji wejściowej. Gdy wartość rezystora 2 jest równa wartości rezystora 4 wzmocnienie układu w obu wypadkach pracy niესymetrycznej jak również pracy symetrycznej jest jednakowe. Sterowanie układu w taki sposób, że jednym zaciskiem wejściowym są zwarte obie końcówki wejściowe, a drugim jest masa układu powoduje w obwodzie emitera tranzystora 1 i w obwodzie kolektora tranzystora 3 przepływ prądów o przeciwnych fazach, a jednakowych amplitudach w przypadku równych wartości rezystorów 2 i 4. Prądy te na wejściu wzmacniacza 5 o zerowej impedancji wejściowej znoszą się co zapewnia symetrię układu. W układzie istnieje możliwość otrzymania różnych wartości impedancji wejściowych przez dołączenie do końcówek wejściowych żądanych wartości rezystancji.

Wynalazek może być stosowany wszędzie tam, gdzie wymagana jest duża symetria układu wejściowego w szerokim zakresie częstotliwości pracy oraz możliwość sterowania przy uziemieniu dowolnej końcówki wejściowej.

Zastrzeżenie patentowe

Układ wejściowy w szczególności do miernika poziomu napięcia, zawierający dwa tranzystory i wzmacniacz o zerowej impedancji wejściowej, znamienny tym, że emiter tranzystora (1) poprzez rezystor (2) oraz kolektor tranzystora (3) połączone są z wejściem wzmacniacza (5) o zerowej impedancji wejściowej, kolektor tranzystora (1) połączony jest z zaciskiem źródła zasilającego, emiter tranzystora (3) poprzez rezystor (4) połączony jest z masą układu, a baza tranzystora (1) i baza tranzystora (3) stanowią wejście układu.

