

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G03F 7/16

G03F 7/26 H01L 21/027



[12] 发明专利申请公开说明书

[21] 申请号 03142960.2

[43] 公开日 2004 年 4 月 7 日

[11] 公开号 CN 1487362A

[22] 申请日 2003. 6. 17 [21] 申请号 03142960. 2

[30] 优先权

[32] 2002. 9. 17 [33] US [31] 10/244862

[71] 申请人 惠普开发有限公司

地址 美国德克萨斯州

[72] 发明人 C·佩尔洛夫 C·陶西 P·梅

[74] 专利代理机构 中国专利代理(香港)有限公司

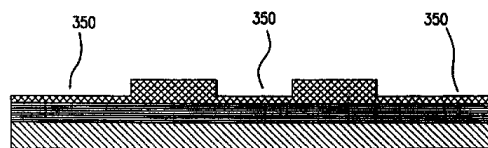
代理人 肖春京 黄力行

权利要求书 2 页 说明书 8 页 附图 7 页

[54] 发明名称 压印掩模光刻

[57] 摘要

本发明公开了制造数字电路，例如制造已知的耐久廉价的稳定存储器(PIRM)交叉点阵列的多层组和方法，所述交叉点阵列可以采用透明压印工具(110)通过图形化和固化在柔性衬底(140)上制成。



I S S N 1 0 0 8 - 4 2 7 4

1、一种采用压印和剥离工艺制造数字电路的方法，该方法包含以下步骤：

给柔性衬底（140）的一个表面涂覆至少一层膜（130）；

5 给所述柔性衬底上的所述膜涂覆可光固化的聚合物（120），以形成具有顶面和底面的第一多层组，所述底面基本上与所述柔性衬底相接触

利用基本透明的压印工具（110）压印多个基本平行的凹陷部（350），所述凹陷部具有位于所述聚合物上的沟槽部分和峰部分；

10 利用穿过所述基本透明的压印工具的光能使所述可光固化的聚合物固化；

通过将包括所述多个凹陷部的区域一直蚀刻到基本与所述第一分层组（410）内的所述凹陷部的沟槽部分相连的所述衬底表面来将所述第一多层组图形化；

15 将一过渡聚合物（510）施加到所述第一多层组的顶面上；

将所述第一多层组倒置；

将所述柔性衬底（420）剥离，以将所述第一多层组底面上的一个基本平的表面（610）露出来；

20 基本按照第一多层组的涂覆、成形、压印、固化和图形化步骤提供一第二多层组（710）；

将所述第二多层组施加到第一多层组底面的所述基本平暴露表面上，使得所述第一和第二多层组的基本平行的线性凹陷部彼此基本正交地重叠。

25 2、如权利要求1所述的制造数字电路的方法，其中所述压印工艺利用至少一个压模，该压模主要是由包括可紫外线固化的硅橡胶的组中的至少一种材料制成的。

3、如权利要求1所述的制造数字电路的方法，其中所述图形化过程中的刻蚀包括各向异性刻蚀，使得所述沟槽部分的横向分辨率得以保持。

30 4、如权利要求1所述的制造数字电路的方法，其中所述图形化过程中的刻蚀包括反应离子刻蚀。

5、如权利要求1所述的制造数字电路的方法，其中所述第一和第

二多层组的所述膜可以是由包括金属、电介质和半导体的组中的至少一种材料制成的薄膜。

6、如权利要求1所述的制造数字电路的方法，其中所述可光固化的聚合物是一种可紫外线固化的聚合物，且所述光能包括紫外光。

5 7、如权利要求2所述的制造数字电路的方法，其中所述压印工艺利用了至少一个主要由至少是聚二甲基硅氧烷制成的压模。

8、一种数字数据电路系统，包括：

10 一具有数字电路的存储模块，所述数字电路具有多个成形的部分，至少一个所述成形部分至少具有第一和第二压印多层组，所述第一和第二压印多层组分别是由基本线性的沟槽和峰形成的，所述第一和第二压印层多组彼此基本上正交地重叠。

9、如权利要求8所述的数字数据电路系统，其中所述第一和第二压印多层组的各基本直线的沟槽和峰处形成在一个柔性衬底上，并采用各向异性刻蚀对它们进行掩模蚀刻。

15 10、如权利要求8或9所述的数字数据电路系统，其中将所述第一和第二压印多层组形成在柔性衬底上是通过采用紫外线固化来完成的。

压印掩模光刻

技术领域

- 5 本发明涉及用在数字储存器电路中的集成电路的制造领域，所述数字存储器电路适合于高密度、高容量、低成本的数据存储。具体说，本发明还涉及刻提供大量生产的交叉点储存阵列，这些阵列是按照压印法在柔性衬底上制成的多层组，该方法将构成多层组的薄膜图形化。与处于一个刚性的晶片上或旋涂在光抗蚀剂上不同，本发明的阵列是被滚涂在柔性的衬底上。这种创新方法使我们能低成本地大量生产用于数字存储系统中的存储阵列，例如耐久廉价的稳定存储器（PIRM）交叉点阵列，它们可用在家电和其它电子装置中。

背景技术

- 许多消费产品，例如数码相机（静止和/或活动图象），数码音乐播放机/录音机（如MP3播放机），个人数字助手（PDA），移动电话等，目前已用来产生和/或利用数字数据，而且数据量正在不断增加，举例来说，用来摄取静止和/或活动图象的便携式数码相机会产生大量的代表影象的数字数据。每一幅数字影象可能需要多达几兆位（MB）的数据存储量，而且在相机内就必须有这些存储量。就象这样，目前的数字消费产品要求有专门的数据存储器来存放大量的数字数据。

- 为提供此类数据存储之用，数据存储器应做到：（1）成本较低，而且有足够的容量（大约10兆位（MB）是1千兆位（BG））；（2）功耗低（例如 $\ll 1$ 瓦）；（3）具有比较稳定的物理特性，以适应便携式电池供电的使用环境；（4）最好有较短的存取时间（最好小于1毫秒）和中等的传送速率（例如20兆位/秒），还要能封装在一个工业标准的接口模块（如个人计算机内存卡国际联合会（PCMCIA）或微型内存（CE）卡）内。众所周知，当前工业标准快速存储器存在一些局限性，如成本较高，而且当用到上面提到的一些场合时容量还不够，因此，最近在制造一种称为“PIRM”（便携式廉价的稳定存储器）的存储模块方面取得了进展，它能解决为数码相机和其它便携式产品低成本的数据存储问题。PIRM存储器的优点使它能满足上述消费产品对大容量存储的一些要求。例如，有一个PCMCIA或CF卡之类的工

业标准接口模块，可承受 2000G 的冲击，功耗低 ($\ll 1$ 瓦)，存取时间短 (< 1 毫秒)，中等的传送速率 (20 兆位/秒)，足够的容量 (10MB-1GB)。另外，PIRM 存储器模块可以通过不用硅衬底，降低表面密度，以及使制造尽可能简单来降低成本。

- 5 但是，PIRM 存储器模块的生产还是有问题，因为流行的消费产品对存储器的要求总在不断增加，因而当前的生产方法可能非常昂贵。这就要求存储器阵列的这种型式能够批量生产的降低成本。

对于这种批量生产曾打算在辊对辊 (roll to roll) 生产环境下将金属和半导体薄膜在柔性塑料膜上图形化。然而，目前塑料卷的生产效率很低，这是在柔性衬底上进行实际图形化的方法所固有的缺陷。10 具体来说，现有的图形化方式，例如丝网印刷和喷墨、光刻和激光剥离等每一种在分辨率和/或生产率方面都不足，而且还可能造成间接的损坏。特别是，以丝网印刷或喷墨为基础的作用方式的生产率相当低，而且对于可用于淀积的许多材料的图形化能力很有限。光刻、15 激光剥离，或其它一些以光学为基础的图形化方式的生产率较低，基本投资较大，分辨率也低。这是因为这类以光学为基础的方式受到与 λ/NA 成正比的衍射的限制，其中 λ 为照射波长，而 NA 为成象系统的数字光圈。考虑到成象系统的景深，也就是对付表面不规则性的能力是受 λ/NA^2 的限制，因此用这种方法有时很难分辨柔性衬底上的小细节。20 这是由于采用真空或静电吸盘夹持柔性衬底时很难不引起表面不平整，特别是柔性卷一般表面都很粗糙。

在柔性衬底上采用压印和剥离技术可以提供一种低成本的图形化方法，其分辨率和生产率都较高。不过，也确实有一些问题限制它生产电路的能力。其中一个限制与多层淀积的图形化有关。另一个问题与25 在一组原已有图形的薄膜的顶面进行第二次淀积/图形化的步骤有关，虽然这个工艺流程对于单次均匀淀积很合适，但不一定对非均匀的淀积合适（后者是在按顺序进行多层薄膜淀积后一起图形化的），因为侧壁上的覆盖物可能使已作好的图形产生短接现象。

为了克服这些缺点，现在已能制造多个层。但即使这些进展也很有限，30 因为到开发的工艺流程只限于将光抗蚀剂旋涂在刚性晶片衬底上的淀积方法，因而是一种不太经济的方法，在批量生产中的使用受到限制。

因而以前的一些方法只限于用在上面谈到的其它一些图形化方法中，而没有考虑在柔性衬底上对多层膜图形化时采用压印技术。

因此，为了适当地提供像 PIRM 存储模块这类数字电路，需要有一种可大量生产，高分辨率而且成本低的方法，它可以通过在生产所需数量的交叉点阵列和其它类型的相应集成电路时，在柔性卷片材衬底上采用压印工艺而实现。

发明内容

根据本发明的原理，在生产 PIRM 交叉点存储阵列中将在柔性衬底上进行多层压印、固化和刻蚀。按照一种改良的压印光刻技术，交叉点阵列是在一种以塑料卷为基础的辊对辊环境下生产的，这种技术能提供所需的高分辨率和生产率，而同时克服现有的图形化技术的限制。此外，由于采用创新的压印光刻法在柔性衬底上图形化，制作这类数字电路的复杂性显著降低。

与以往一些在刚性的和柔性衬底上图形化的方法相比，本发明的压印法有比较高的生产率，具有在很宽范围的材料上图形化的能力而且能提供较高的分辨率。如具体与其它图形化方法比较，本发明在高生产率、低投资成本和高分辨率方面具有各种优点。特别是，本发明的生产率要比现有的光学等方式高，因为对一个给定塑料卷的整个宽度只要压印一次，而光学方式具有一个固有的限制，那就是光源必须以某种方式相对于衬底扫描。至于相对于与现有的准分子激光等系统，本发明的压印系统的投资成本要比它低得多，同时还避免了由准分子激光的热效应造成间接损坏的可能性，以及准分子激光（非常类似于光学系统）所具有的其它一些缺陷，例如需要扫描，对 z 高度感，等等。本发明的批量压印光刻法还克服了现有的压印技术在多层膜作用以及将各组在衬底上堆叠方面的限制。特别是，本发明克服了以往各种柔性和刚性衬底图形化方法的不同限制，以及现有的压印技术在生产交叉点存储阵列上的缺陷，因为它引入了能在柔性而不是在刚性衬底上滚涂多个层的方案。在一具体实施例中，利用一种透明的压印工具对这些层进行压印和固化处理，其中固化处理可以从压印工具的背面进行，其中所述工具让紫外光照射一种可用紫外光固化的光聚合物。还可如上所述采用干法刻蚀过程（如各向异性刻蚀）。本发明的一种形式可为用于交叉点存储阵列等的集成电路提供行列的电极以

及提供端接接合区。

附图说明

下面以举例方式参考所附各图通过对一个优选实施例的说明来详细描述本发明，在这些附图中：

5 图 1 是包括多个薄膜的多层组的剖面图，这些薄膜是在压印前相对于透明压印工具按顺序淀积在一个柔性衬底上。

图 2 是包括柔性衬底上多个薄膜的已图形化的多层组的剖面面，其中透明的发紫外光的压印工具正沿着沟槽压印并使压印层固化；

10 图 3 是在透明的紫外光发射压印工具对沟槽压印并使压印层固化而留下一个多余层后，包括柔性衬底上多个薄膜的已图形化的多层组的截面图；

图 4 为已压印并固化的作有图形的多层组经刻蚀的结果的三维 (3-D) 图形，其中由本发明工艺中的选择性刻蚀步骤将剩下的压印和薄膜层向下刻蚀至压印沟槽区域的衬底上；

15 图 5 为在本发明的已压印和固化的作有图形的多层组下面的过渡 (粘连) 层的三维视图；

图 6 为在本发明的已压印和固化的作有图形的多层组顶面上的过渡 (粘连) 层的倒置三维视图，其中原来把作有图形的各层加在其上的原始衬底被剥离了。因而留下的基本是一个平的表面，具有图形的各层被埋在过渡层内；

20 图 7 是在本发明作有图形的原始多层组和过渡聚合物的 (原始) 底面的顶部加上第二图形化的多层组的三维视图；

图 8 是按本发明将已压印材料用作刻蚀膜，基本按照对原始多层组图形化的类似方式对下面的薄膜叠层成即第二多层组作用的三维视图。

具体实施方式

30 根据本发明提供的一种改良的压印批量光刻法，可以在辊对辊环境下，把诸如交叉点存储阵列和其它应用 (如 PIRM 数字存储系统) 中的电路高效地大量作在一塑料卷上。在下面的描述中，为说明清楚，提供了一些具体的术语和实施详情，以便对本发明有一个全面的了解。但是，本领域技术人员显然知道，这些具体细节在实践本发明进并不一定需要。

数字存储系统的电路

典型的数字存储系统（为 PIRM 存储模块）是由许多层形成的，每一层具有一个交叉点存储阵列。可以把许多层堆叠成一个单独的存储模块，其存储量将为一个单层所能存储的数据量的很多倍。因此，PIRM 存储模块的制造中，要通过其它的电路（如导电接合区）收许多存储层堆叠成一个相互连接的三维贮存模块。美国专利申请#####（律师案卷号 No. /10002367）详细描述了有关提供 PIRM 存储模块中优良堆叠电路的技术问题，而美国专利申请#####（律师案卷号 No. 10003477）详细描述了用于消费产品中的普遍参照的以 PIRM 为基础的数字存储系统，同时美国专利申请#####（律师案卷号 NO. 10003812，“用于堆叠电路相互连接的大线导电接合区”）详细描述了用在以 PIRM 为基础的数字存储器内连接各层的导电接合区的电路类型。这些文件都被直接引用到这儿作为参考。

可堆叠式电路，导电接合区及类似电路中的交叉点存储阵列，可以按照简单而便宜的工艺过程进行批量生产，此工艺在辊对辊处理中采用一种柔性塑料或金属衬底。虽然本发明的压印批量光刻技术可用于所有形式的数字存储电路，但这里要描述的细节特别适合于在上述数字存储系统中形成交叉点阵列的实施例。同时以后的讨论将专门针对交叉点阵列存储器电路的生产。

交叉点阵列的压印掩模光刻

根据本发明的一个实施例，本发明的交叉点阵列将由至少一个形成图形的原始多层组和一个二次形成图形的多层组的组合组成。一个已知组的结构可由图 1 所示的原始样品组表示。图 1 为在本发明的压印掩模光刻刚要开始之前一个已图形化的多层组例子。在一种一个实施例中，已图形化的多层组包括至少一个用来图形化的薄膜 130，此薄膜形成于一个塑料（聚合物）衬底 140 上。虽然不是非用聚合物材料来做衬底不可，但固其生产和处理成本较低，建议还是用这种材料为好。衬底 140 可由各种商用柔性衬底（为聚合物材料或其它柔性）形成，最好是片状材料。希望衬底很薄（为 0.01 毫米至 0.05 毫米量级），以便可作柔性“辊对辊”处理。薄膜 130 的薄膜淀积可以包含一层或几层金属、半导体和介质。有多种不同材料可用作存储电路的半导体层，如有机和无机材料，其中无机半导体材料更好，因为它们

的环境稳定性高，工艺成熟。在一个实施例中，作为叠层的例子可以是下面的形式：金属/I-A-Si/P⁺微晶硅/I-A-Si/N⁺微晶硅/金属。关于衬底和薄膜成分的及淀积过程的详情，可参考上面引用的专利申请。当然正如本领域技术人员所知，为了本发明的各种目的也可以采用其它的材料。

5 加在薄膜 130 顶上的是压印层 120。这一层可以是在紫外光下可固化的树脂的未固化层，或者加热至 T_g 温度以上的塑料树脂，或者化学软化塑料，或者其它以液体为基础的材料和在高温下加上的固体。在一个优选实施例中，压印层 120 包括一种光聚合物，例如涂在
10 薄膜 130 上的在紫外线下可固化的树脂。

然后，可以有几种方法用来在一个给定组内图形化。在一个实施例中，可以采用一种改进过的压印和剥离技术（如前面引用的美国专利申请，“用于堆叠电路相互连接的长线导电接合区”所述），以利用粘接剂来按需要剥掉压印层。但是，在这里所述的一个优选实施例中，
15 将按照下面描述的创新性的压印批量光剂技术来处理已图形化的多层组，这时采用各向异性刻蚀和一种透明压印工具进行压印并用紫外光（UV）来固化。

这种创新工艺接着将以微米或亚微米尺寸的压模图形对压印层进行压印开始。压印采用一个压模即压印工具 110 来完成，压印工具是一个辊子（未示出）的一部分，工具表面上有一些图形。当压印层 120
20 在辊对辊处理中被压印工具压印时，由于它处在软化的液体状态，在衬底和薄膜层上出现的不希望有的变形压力非常小。一般是将压印工具固定在一个辊子上，后者与一个第二辊子保持一个固定距离。被涂覆的衬底被馈送到两个辊子之间，同时软化的塑料在卷料通过辊子之间的模坯时被压上了压印工具的布图特征。压模或压印工具 110 可由
25 对 UV 透明的材料如 PDMS（聚二甲基硅氧烷）制成。把压印工具作成透明结构意味着，压印层 120 可以不仅仅是一般地暴露于固化光能下，而可以先压印然后通过压印工具 110 的透明性按照图形精确地曝光。最好让这种固化发生在压印工具 110 完全与压印层 120 接合时，
30 以达到高的曝光精度并使压印工具 110 从已压印的压印层 120 中干净利落地退出。在一个实施例中，光能是一个 UV 光源，它基本上是从压印工具后面照过来的，如图 2 所示。因此，在压印之后，在薄膜顶

部的已压印的压印层 120 内将形成一个如浮雕般的图形（如图 2 所示），其中至少一部分已压印的压印层 120 可以精确地固化以形成所要求的布局，以便将压印工具 110 从已压印的压印层 120 干净利落地退出。

- 5 经过图形化和固化后，图 3 表明仍有一薄层已压印和固化的压印层 120 保留在沟槽 350 的底部。这样得到的已压印和固化的压印层 120 的形貌将有一个具有峰（高点）和沟槽（低点）（当从极点至下面的薄膜层 130 测量各自的深度时）的锯齿状侧壁轮廓。在优选实施例中，峰和沟槽各自深度将具有一定的比值。具体而言，已压印的压印层 120 较高点的深度将比沟 350 中剩余已压印的压印层的深度高出 3 至 5 倍，而在一个优选实施例中，它们的比值约为 3:1。这类相对深度差异将当作一个掩模，以利于形成有图形的压印层 120，用于刻蚀过程，使得只沿沟槽 350 刻蚀出薄膜层 130 的各部分。根据各层组所用的具体材料不同，这个过程最理想是一种干法刻蚀优选，是反应离子刻蚀一类的各向异性刻蚀，以便保持峰和沟槽的横向尺寸分辨率。在刻蚀过程结束时，已图形化的薄膜组将如图 4 所示。

- 10 接下去如图 5 所示，将一种过渡聚合物 510 加到位于原始衬底 420 上的已图形化的膜 410 上。应用聚合物 510 有两个作用。一是填充刻蚀沟，以在衬底 420 上提供一个平面界面。另一个功能是为以后的剥离给经过刻蚀的结构提供支撑。然后如图 6 所示，把原始组倒置并进行机械剥离过程，这时初始衬底 420（原始组 410 就施加它上面）被剥离，以显露已暴露的基本为平面的面 610。这样把原始图形化的膜 410 的原来顺序填倒了，使得以后再加上另外的已图形化的多层组并对它压印，从而可以方便地从最初为平的表面开始。

- 25 下一工艺步骤是淀积第二图形化的多层组，它象原始组一样可以由一或几层金属、半导体和电介质组成，操作方法也和上面所述的类似。这之后按照上述对图形化的原始薄层组所说的那样，制成第二图形化的薄层组。然后按前面所述对这样制成的第二薄层组涂覆、压印和刻蚀。在此过程中把第二图形化的薄层组压印并刻蚀，以在原始图形化的薄层组的顶上提供一个基本上正交重叠的第二图形化薄层组（见图 7）。这样就得到基本正交重叠的行和列电极层，它们可以用到上述任何一种电路中去。要按上述细节处理各组时，就可以按各种

方式形成电路（为交叉点阵列存储器）。在一个实施例中，可以采用普遍的结构方式，即把一种金属淀积在顶面，一种金属淀积在底面，其间夹着一个二极管和开关，这类存储阵列的形成是已知的。但是，在任何一个优选实施例中，上述选择性刻蚀将保证刻蚀过程在第二组
5 内终止，而不侵入原始组内，如从图 8 所见。然而，在各沟槽和峰点之间可能需要有较大的结构纵横尺寸比，以适应在此处理中可能存在的平面误差。

上面对本发明一种优选实施例的详细描述只是以举例方式进行的，对所述的电路、结构、安排和工艺作出许多修改而不超出本发明的范围。本领域技术人员清楚，本发明的原理可以用于对这里描述的
10 的电路、结构、安排和工艺作许多修改的情况，而不超出本发明的范围，本发明的范围将由下面的权利要求书界定。

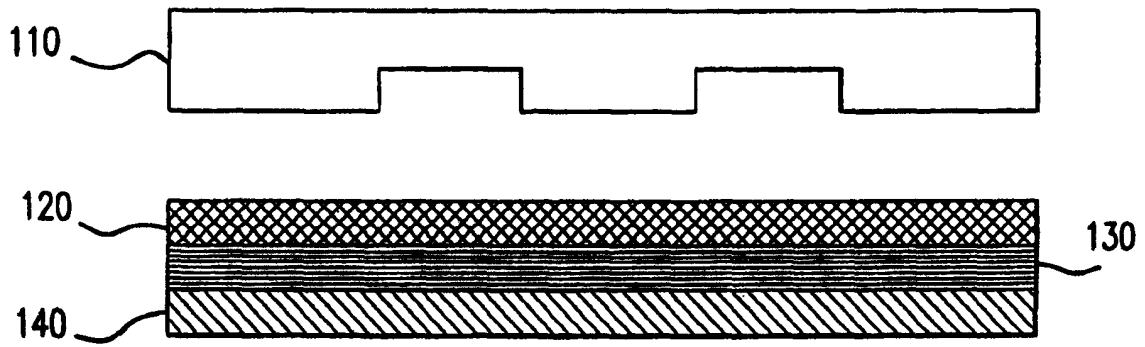


图 1

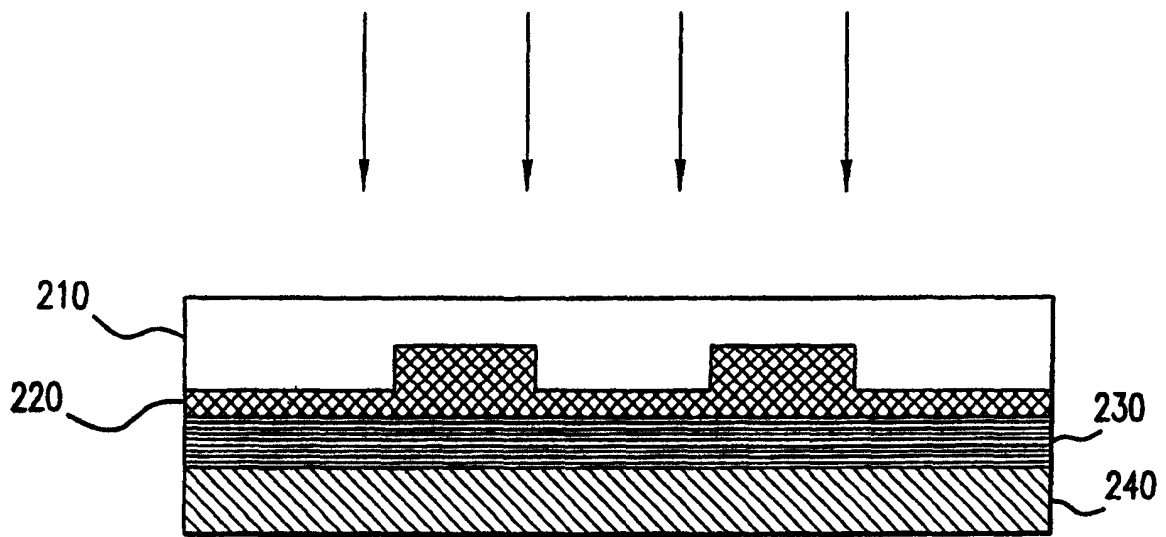


图 2

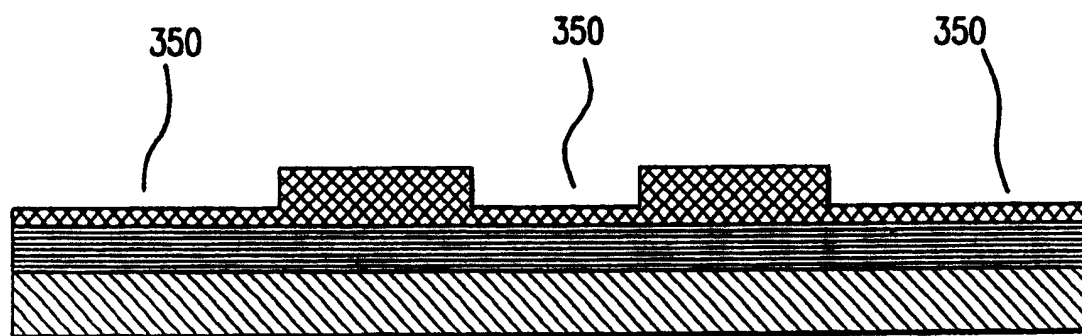


图 3

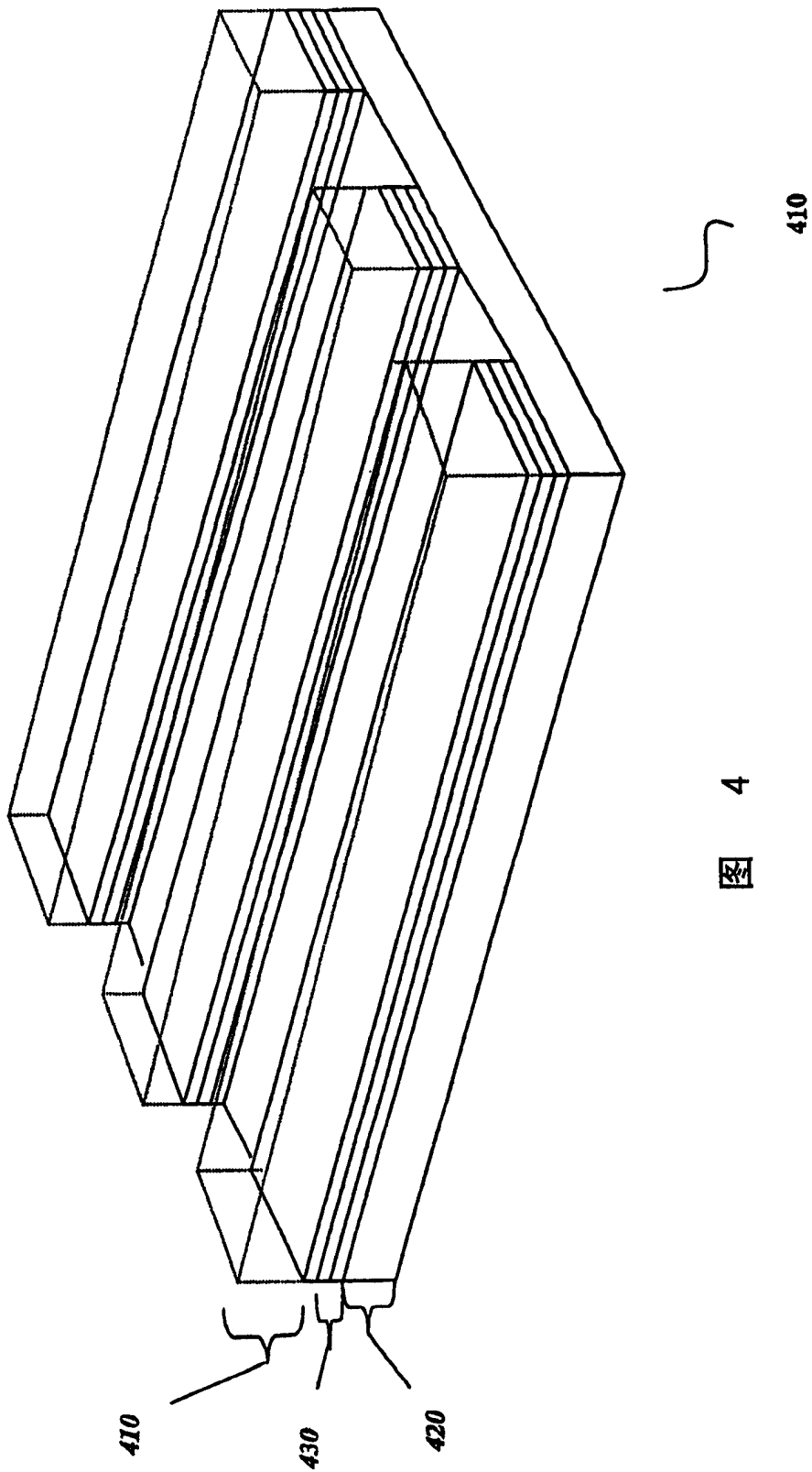


图 4

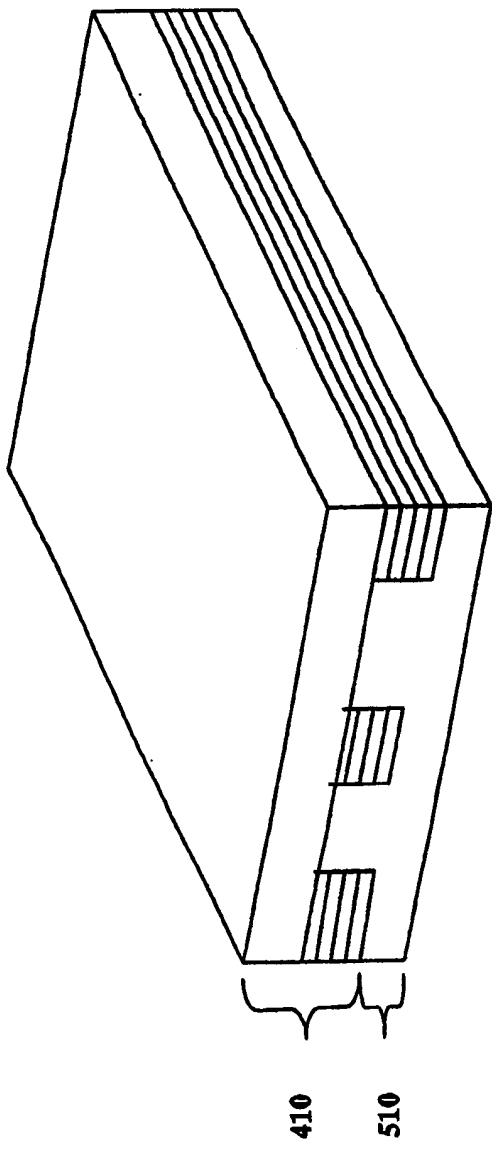


图 5

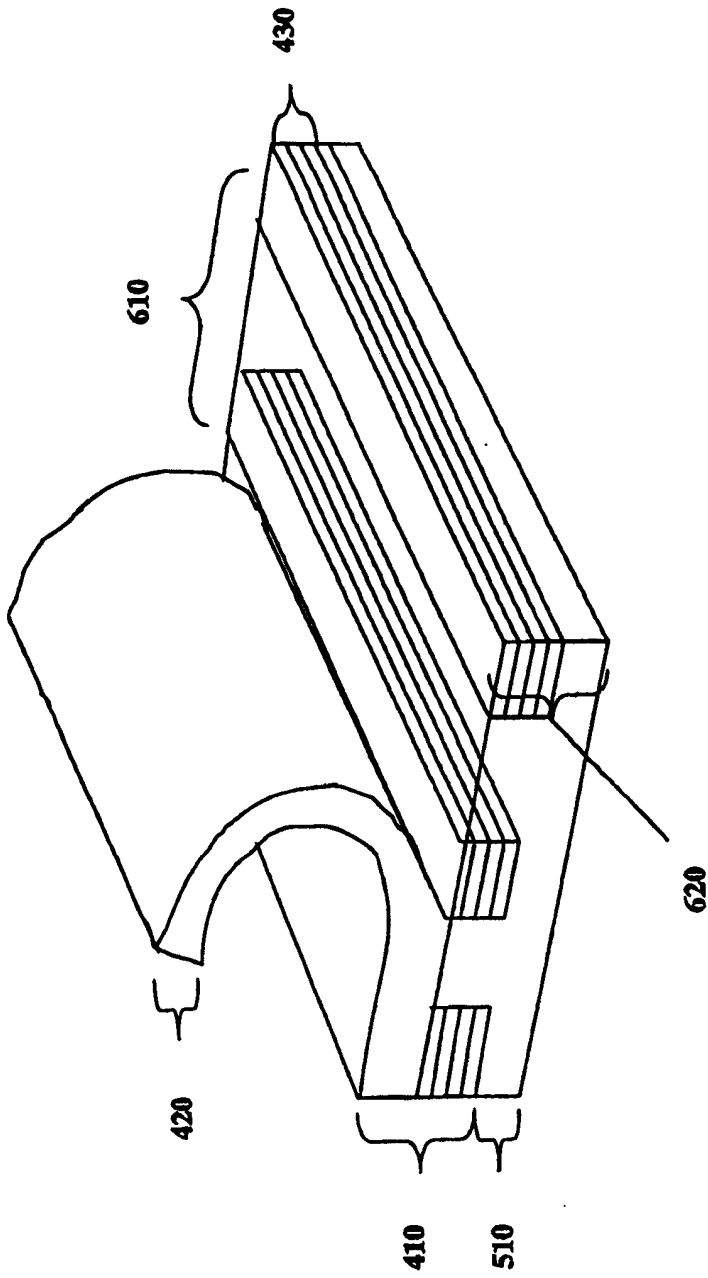


图 6

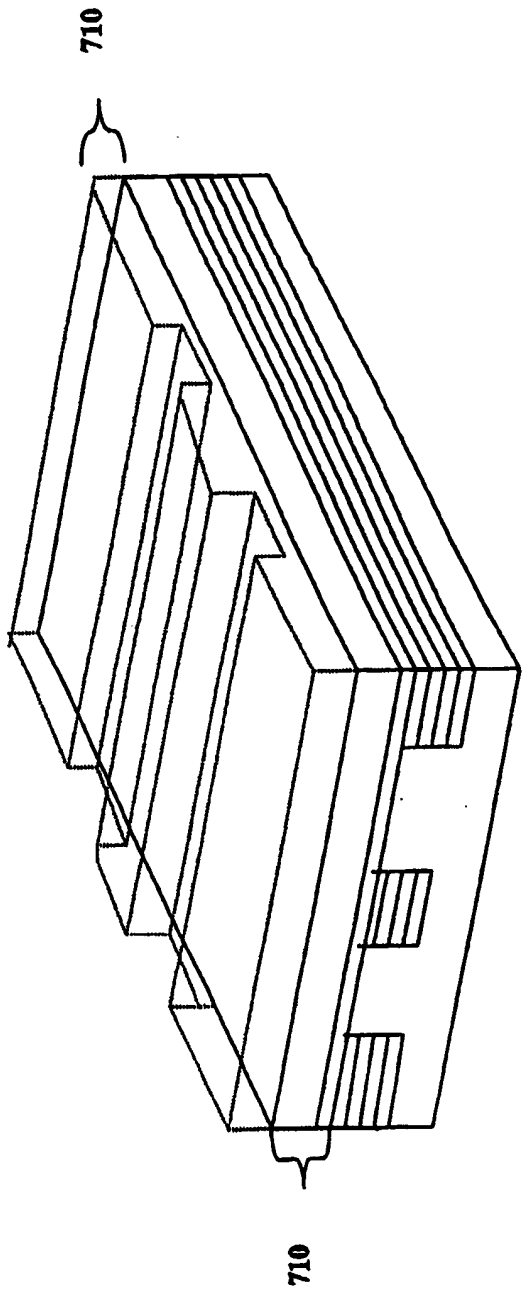


图 7

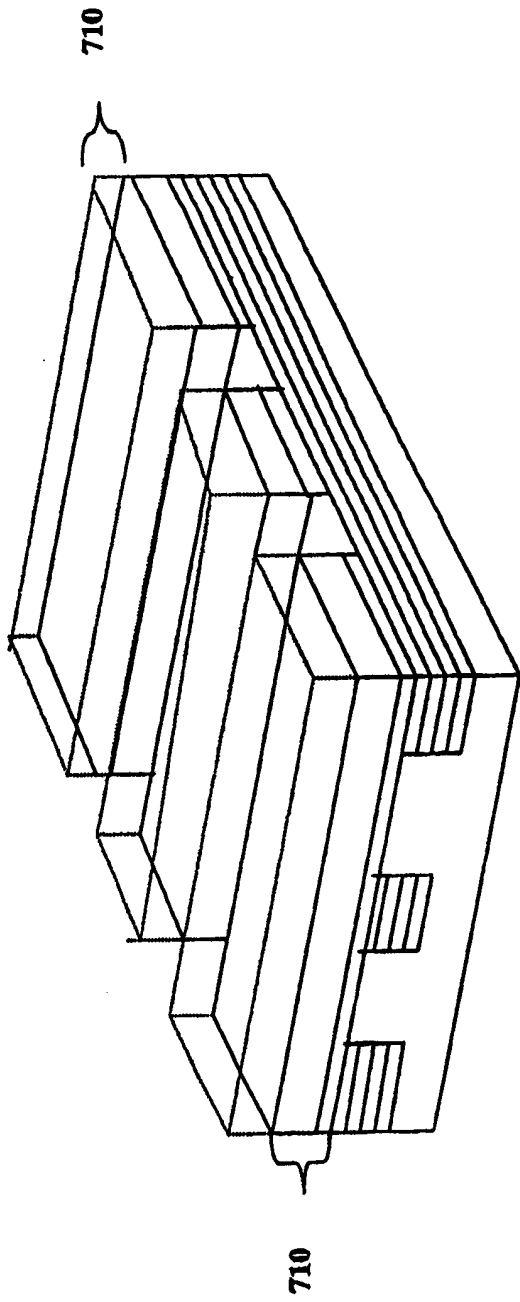


图 8