

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年6月11日(11.06.2020)



(10) 国際公開番号

WO 2020/116374 A1

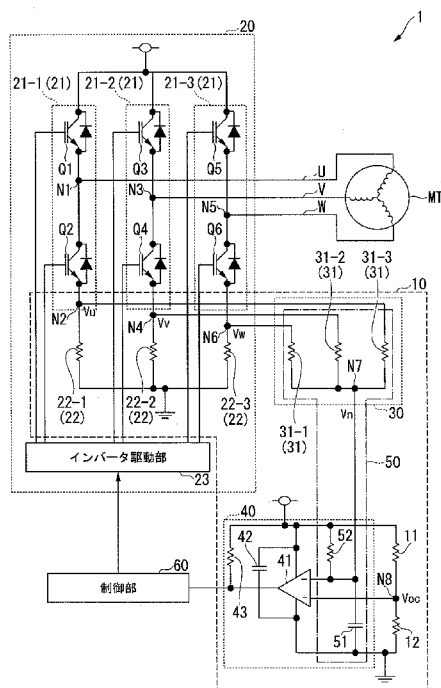
- (51) 国際特許分類:
H02H 7/08 (2006.01) *H02M 7/48* (2007.01)
H02H 7/122 (2006.01)
- (21) 国際出願番号: PCT/JP2019/046952
- (22) 国際出願日: 2019年12月2日(02.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-227479 2018年12月4日(04.12.2018) JP
- (71) 出願人: 日本電産株式会社 (NIDEC CORPORATION) [JP/JP]; 〒6018205 京都府京都市南区久世殿城町 3 3 8 番地 Kyoto (JP).
- (72) 発明者: 藤田 淳(FUJITA, Atsushi); 〒6018205 京都府京都市南区久世殿城町 3 3 8 番地 日本電産株式会社内 Kyoto (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,

BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

(54) Title: OVERCURRENT DETECTION DEVICE AND MOTOR UNIT

(54) 発明の名称: 過電流検出装置、及びモータユニット



23 Inverter driving unit
60 Control unit

(57) Abstract: This overcurrent detection device is provided with: shunt resistors across which currents flowing through AC generation units, which are provided in an inverter unit for generating AC currents of a plurality of phases and generate the AC currents of the phases, can be converted to voltages that can be detected, and which respectively correspond to the phases; a wire connection unit in which detection terminals of the shunt resistors are connected through resistors to a neutral point shared between the plurality of phases; and an overcurrent determination unit which determines that an overcurrent has occurred in the inverter unit on the basis of the voltage of the neutral point of the wire connection unit. In addition, one aspect of the present invention is a motor unit provided with: the inverter unit which generates, as driving signals, the AC signals of the plurality of phases; a motor which is driven on the basis of the driving signals generated by the inverter; and the overcurrent detection device.

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：過電流検出装置は、複数相の交流信号を生成するインバータ部が備える各相の交流信号を生成する交流生成部に流れる電流を電圧に変換して検出可能であり、複数相の各相に対応するシャント抵抗と、シャント抵抗の検出端子を、抵抗を介して複数相分を1つの中性点に結線した結線部と、結線部の中性点の電圧に基づいて、インバータ部に過電流が生じていることを判定する過電流判定部とを備える。また、本発明の一態様は、前記複数相の交流信号を駆動信号として生成する前記インバータ部と、前記インバータ部が生成した前記駆動信号に基づいて、駆動するモータと、上記の過電流検出装置とを備えるモータユニットである。

明 細 書

発明の名称： 過電流検出装置、及びモータユニット

技術分野

[0001] 本発明は、過電流検出装置、及びモータユニットに関する。

背景技術

[0002] 近年、例えば、３相モータなどのモータユニットの過電流を検出する技術が知られている（例えば、日本国公開公報特開２０１０－２７９１２５号公報を参照）。このような過電流の検出技術では、例えば、３相の駆動電流のそれぞれを個別に検出して過電流を検出していた。

先行技術文献

特許文献

[0003] 特許文献１：日本国公開公報：特開２０１０－２７９１２５号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、上述した技術では、各相の駆動電流をそれぞれ個別に検出するため、例えば、部品数が多くなり、構成を簡略化、又は省スペース化することが困難であった。

[0005] 本発明は、上記問題を解決すべくなされたもので、その目的は、構成を簡略化、又は省スペース化することができる過電流検出装置、及びモータユニットを提供することにある。

課題を解決するための手段

[0006] 上記問題を解決するために、本発明の一態様は、複数相の交流信号を生成するインバータ部が備える各相の交流信号を生成する交流生成部に流れる電流を電圧に変換して検出可能であり、前記複数相の各相に対応するシャント抵抗と、前記シャント抵抗の検出端子を、抵抗を介して前記複数相分を１つの中性点に結線した結線部と、前記結線部の中性点の電圧に基づいて、前記インバータ部に過電流が生じていることを判定する過電流判定部とを備える過

電流検出装置である。

[0007] また、本発明の一態様は、前記複数相の交流信号を駆動信号として生成する前記インバータ部と、前記インバータ部が生成した前記駆動信号に基づいて、駆動するモータと、上記の過電流検出装置とを備えるモータユニットである。

[0008] また、本発明の一態様は、複数相の交流信号を生成するインバータ部が備える各相の交流信号を生成する交流生成部に流れる電流を電圧に変換して検出可能であり、前記複数相の各相に対応するシャント抵抗と、前記シャント抵抗の検出端子を、抵抗を介して前記複数相分を1つの中性点に結線した結線部と、前記結線部の中性点の電圧に基づいて、前記インバータ部に過電流が生じていると判定された場合に、過電流異常の対応処理を行う対応処理部とを備える過電流検出装置である。

発明の効果

[0009] 本発明によれば、構成を簡略化、又は省スペース化することができる。

図面の簡単な説明

[0010] [図1]図1は、第1の実施形態によるモータユニットの一例を示すブロック図である。

[図2]図2は、第1の実施形態における過電流判定部の動作の一例を示すタイムチャートである。

[図3]図3は、第1の実施形態による制御部の動作の一例を示すフローチャートである。

[図4]図4は、第2の実施形態によるモータユニットの一例を示すブロック図である。

[図5]図5は、第2の実施形態による制御部の動作の一例を示すフローチャートである。

発明を実施するための形態

[0011] 以下、本発明の一実施形態による過電流検出装置、及びモータユニットについて、図面を参照して説明する。

[0012] [第1の実施形態]

図1は、第1の実施形態によるモータユニット1の一例を示すブロック図である。

図1に示すように、モータユニット1は、インバータ部20と、結線部30と、過電流判定部40と、制御部60と、モータMTとを備える。

[0013] インバータ部20は、後述する制御部60の制御に基づいて、複数相の交流信号を生成し、当該複数相の交流信号を駆動信号として、モータMTに出力する。インバータ部20は、例えば、U相信号、V相信号、及びW相信号の3相の交流信号を生成する。

また、インバータ部20は、交流生成部(21-1、21-2、21-3)と、シャント抵抗(22-1、22-2、22-3)と、インバータ駆動部23とを備える。

[0014] なお、本実施形態において、交流生成部21-1と、交流生成部21-2と、交流生成部21-3とは、同一の構成であり、モータユニット1が備える任意の交流生成部を示す場合、又は特に区別しない場合には、交流生成部21として説明する。

また、本実施形態において、シャント抵抗22-1と、シャント抵抗22-2と、シャント抵抗22-3とは、同一の構成であり、モータユニット1が備える任意のシャント抵抗を示す場合、又は特に区別しない場合には、シャント抵抗22として説明する。

[0015] 交流生成部21は、電源供給線とGND線との間に直列に接続された2つのスイッチング素子を備え、モータMTを駆動する交流信号を生成する。

交流生成部21-1は、3相の交流信号のうちのU相信号を生成して、当該U相信号を駆動信号としてモータMTに供給する。交流生成部21-1は、スイッチング素子Q1と、スイッチング素子Q2とを備える。スイッチング素子Q1とスイッチング素子Q2とは、例えば、FWD(Free Wheeling Diode)付きのIGBT(Insulated Gate Bipolar Transistor)であり、シャント抵抗22-1を介して、電源供給線とGND線との間に直列に接続され

ている。ここで、FWDは、負荷電流を転流させるためのダイオードである。スイッチング素子Q1とスイッチング素子Q2とのそれぞれは、ゲート端子にインバータ駆動部23から出力される制御信号が供給されてスイッチング制御され、スイッチング素子Q1とスイッチング素子Q2との間のノードN1からU相信号を出力する。

[0016] 交流生成部21-2は、3相の交流信号のうちのV相信号を生成して、当該V相信号を駆動信号としてモータMTに供給する。交流生成部21-2は、スイッチング素子Q3と、スイッチング素子Q4とを備える。スイッチング素子Q3とスイッチング素子Q4とは、例えば、FWD付きのIGBTであり、シャント抵抗22-2を介して、電源供給線とGND線との間に直列に接続されている。スイッチング素子Q3とスイッチング素子Q4とのそれぞれは、ゲート端子にインバータ駆動部23から出力される制御信号が供給されてスイッチング制御され、スイッチング素子Q3とスイッチング素子Q4との間のノードN3からV相信号を出力する。

[0017] 交流生成部21-3は、3相の交流信号のうちのW相信号を生成して、当該W相信号を駆動信号としてモータMTに供給する。交流生成部21-3は、スイッチング素子Q5と、スイッチング素子Q6とを備える。スイッチング素子Q5とスイッチング素子Q6とは、例えば、FWD付きのIGBTであり、シャント抵抗22-3を介して、電源供給線とGND線との間に直列に接続されている。スイッチング素子Q5とスイッチング素子Q6とのそれぞれは、ゲート端子にインバータ駆動部23から出力される制御信号が供給されてスイッチング制御され、スイッチング素子Q5とスイッチング素子Q6との間のノードN5からW相信号を出力する。

[0018] シャント抵抗22は、インバータ部20が備える各相の交流信号を生成する交流生成部21に流れる電流を電圧に変換して検出可能にする。シャント抵抗22は、例えば、交流生成部21とGND線との間に配置される。

シャント抵抗22-1は、交流生成部21-1とGND線との間に配置され、U相に対応する。交流生成部21-1と、シャント抵抗22-1との間

のノードN 2は、U相に対応する検出端子であり、交流生成部2 1-1に流れる電流 I_u を電圧に変換した電圧 V_u を出力する。

[0019] シャント抵抗2 2-2は、交流生成部2 1-2とGND線との間に配置され、V相に対応する。交流生成部2 1-2と、シャント抵抗2 2-2との間のノードN 4は、V相に対応する検出端子であり、交流生成部2 1-2に流れる電流 I_v を電圧に変換した電圧 V_v を出力する。

シャント抵抗2 2-3は、交流生成部2 1-3とGND線との間に配置され、W相に対応する。交流生成部2 1-3と、シャント抵抗2 2-3との間のノードN 6は、W相に対応する検出端子であり、交流生成部2 1-3に流れる電流 I_w を電圧に変換した電圧 V_w を出力する。

[0020] インバータ駆動部2 3は、制御部6 0の制御に基づいて、インバータ部2 0を動作させる制御信号を出力する。インバータ駆動部2 3は、スイッチング素子Q 1～スイッチング素子Q 6のゲート端子に、各スイッチング素子のスイッチングを制御する制御信号を供給する。

モータMTは、例えば、3相モータであり、インバータ部2 0が出力する3相の駆動信号（U相信号、V相信号、及びW相信号）に基づいて駆動する。

[0021] なお、本実施形態において、上述した3相の各相に対応するシャント抵抗2 2と、結線部3 0と、過電流判定部4 0とは、過電流検出装置1 0に対応する。

結線部3 0は、シャント抵抗2 2の検出端子を、抵抗3 1を介して複数相分を1つの中性点に結線する。結線部3 0は、抵抗3 1-1と、抵抗3 1-2と、抵抗3 1-3とを備え、スター結線によりこれらの抵抗3 1を結線する。ここで、抵抗3 1-1と、抵抗3 1-2と、抵抗3 1-3とは、例えば、同一の抵抗値であり、結線部3 0が備える任意の抵抗を示す場合、又は特に区別しない場合には、抵抗3 1として説明する。

[0022] 抵抗3 1-1は、シャント抵抗2 2-1の検出端子（ノードN 2）と、中性点であるノードN 7との間に接続され、抵抗3 1-2は、シャント抵抗2 2

－ 2 の検出端子（ノード N 4）と、中性点であるノード N 7 との間に接続されている。また、抵抗 3 1－ 3 は、シャント抵抗 2 2－ 3 の検出端子（ノード N 6）と、中性点であるノード N 7 との間に接続されている。ここで、中性点の電圧 V_n は、下記の数式（ 1 ）で表される。

[0023] 中性点の電圧 $V_n = (V_u + V_v + V_w) / 3 \dots (1)$

[0024] このように、結線部 3 0 は、ノード N 7 の中性点から各相に対応する検出端子の電圧の平均電圧（ V_n ）を出力する。なお、各相に対応する抵抗 3 1 の抵抗値は、中性点の電圧 V_n が、各相に対応するシャント抵抗 2 2 の検出端子の電圧（ V_u 、 V_v 、及び V_w ）の平均電圧になるように定められている。具体的には、抵抗 3 1－ 1 と、抵抗 3 1－ 2 と、抵抗 3 1－ 1 とは、等しい抵抗値に設定されている。

[0025] 抵抗 1 1 及び抵抗 1 2 は、電源供給線と GND 線との間に、直接に接続され、抵抗分圧により基準電圧 V_{oc} を生成する。なお、基準電圧 V_{oc} は、過電流が発生していることを判定するための所定の電圧の一例である。直列に接続された抵抗 1 1 と抵抗 1 2 との間のノード N 8 には、抵抗 1 1 の抵抗値と、抵抗 1 2 の抵抗値との抵抗比に応じた基準電圧 V_{oc} が出力される。

[0026] 過電流判定部 4 0 は、結線部 3 0 の中性点の電圧 V_n に基づいて、インバータ部 2 0 に過電流が生じていることを判定する。過電流判定部 4 0 は、中性点の電圧 V_n と基準電圧 V_{oc} とを比較するコンパレータ 4 1 を備え、中性点の電圧 V_n が基準電圧 V_{oc} 以上である場合に、過電流が生じていると判定する。ここで、コンパレータ 4 1 は、比較部の一例である。また、過電流判定部 4 0 は、コンパレータ 4 1 と、コンデンサ（ 4 2、 5 1）と、抵抗（ 4 3、 5 2）とを備える。

[0027] コンパレータ 4 1 は、－入力端子（反転入力端子）に結線部 3 0 の中性点であるノード N 7 が接続され、＋入力端子（非反転入力端子）に上述したノード N 8 が接続されている。また、コンパレータ 4 1 は、中性点の電圧 V_n と基準電圧 V_{oc} との比較結果である出力信号を制御部 6 0 に出力する。

コンパレータ 4 1 は、例えば、中性点の電圧 V_n が基準電圧 V_{oc} 以上に

なった場合に、ロウ状態（Low状態）を出力する。また、コンパレータ41は、例えば、中性点の電圧 V_n が基準電圧 V_{oc} 未満になった場合に、ハイ状態（High状態）を出力する。

[0028] コンデンサ42は、コンパレータ41の2つの電源端子の間に接続され、電源供給線とGND線との間の電源ノイズを低減する平滑コンデサとして機能する。

抵抗43は、コンパレータ41の出力線と、電源供給線との間に接続され、コンパレータ41の出力線を通常ハイ状態（H状態）に保持するプルアップ抵抗として機能する。

[0029] コンデンサ51は、上述した中性点のノードN7と、GND線との間に配置されている。また、抵抗52は、中性点のノードN7と、電源供給線との間に接続されている。コンデンサ51及び抵抗52と、抵抗31-1～抵抗31-3とは、フィルタ部50に対応する。

[0030] フィルタ部50は、中性点の電圧 V_n から、インバータ部20を駆動する駆動信号の周波数を含む周波数帯域の成分を低減させる。フィルタ部50は、例えば、ローパスフィルタであり、インバータ部20のスイッチングノイズを中性点の電圧 V_n から低減させる。

[0031] 制御部60は、例えば、CPU（Central Processing Unit）などを含むプロセッサであり、モータユニット1を統括的に制御する。制御部60は、外部から入力された駆動指令と、例えば、不図示のモータMTの駆動状態検出部が検出した駆動状態とが一致するように、インバータ駆動部23を制御する。

[0032] また、制御部60は、過電流判定部40がインバータ部20に過電流が生じていると判定した場合に、過電流異常の対応処理を実行する。すなわち、制御部60は、コンパレータ41の出力信号が、ロウ状態になった場合に、過電流異常の対応処理を実行する。また、制御部60は、コンパレータ41の出力信号が、ハイ状態である場合に、インバータ部20に過電流が生じていないものとして、過電流異常の対応処理を実行しない。制御部60は、過電

流が生じている場合に、過電流異常の対応処理として、例えば、モータMTの駆動を停止させる、及び、過電流異常が発生した旨を示す警告を外部に出力する、等の処理を実行する。本実施形態において、制御部60は、結線部30の中性点の電圧 V_n に基づいて、インバータ部20に過電流が生じていると判定された場合に、過電流異常の対応処理を行う対応処理部に対応する。

[0033] 次に、図面を参照して、本実施形態による過電流検出装置10の動作について説明する。

過電流検出装置10において、まず、各相のシャント抵抗22が、インバータ部20の各相の電流(I_u 、 I_v 、 I_w)を、電流に対応する電圧(V_u 、 V_v 、 V_w)に変換する。シャント抵抗22-1は、インバータ部20の交流生成部21-1に流れる電流 I_u を電圧 V_u に変換し、検出端子であるノードN2から出力する。また、シャント抵抗22-2は、インバータ部20の交流生成部21-2に流れる電流 I_v を電圧 V_v に変換し、検出端子であるノードN4から出力する。また、シャント抵抗22-3は、インバータ部20の交流生成部21-3に流れる電流 I_w を電圧 V_w に変換し、検出端子であるノードN6から出力する。

[0034] 次に、結線部30は、スター結線により上述した電圧 V_u 、電圧 V_v 、及び電圧 V_w を平均した中性点の電圧 V_n を出力する。すなわち、結線部30は、上述した数式(1)により示される電圧 V_n をノードN7から出力する。

[0035] 次に、過電流判定部40のコンパレータ41は、抵抗11及び抵抗12が抵抗分圧で生成した基準電圧 V_{oc} と、上述した中性点の電圧 V_n とを比較して、比較結果を制御部60に出力する。コンパレータ41は、中性点の電圧 V_n が基準電圧 V_{oc} 以上である場合に、ロウ状態を出力する。また、コンパレータ41は、中性点の電圧 V_n が基準電圧 V_{oc} 未満である場合に、ハイ状態を出力する。ここで、図2を参照して、過電流判定部40の動作について説明する。

[0036] 図2は、実施形態における過電流判定部40の動作の一例を示すタイムチャートである。

図2において、各グラフは、上から順に、インバータ部20の各相の電流値、中性点の電圧 V_n 、及びコンパレータ41の出力電圧を示している。また、各グラフの横軸は、時間を示している。

[0037] 図2において、波形W1は、電流 I_u を示し、波形W2は、電流 I_v を示し、波形W3は、電流 I_w を示している。また、波形W4は、中性点の電圧 V_n を示し、波形W5は、コンパレータ41の出力電圧を示している。

[0038] 結線部30は、中性点の電圧 V_n に、各相の電流 I_u 、電流 I_v 、及び電流 I_w の平均値に対応する電圧である電圧 V_u 、電圧 V_v 、及び電圧 V_w の平均電圧 V_n を出力する（波形W4を参照）。インバータ部20及びモータMTの動作電流が正常な状態である場合には、中性点の電圧 V_n が、基準電圧 V_{oc} 未満であり、コンパレータ41の出力電圧は、ハイ状態を出力する。

[0039] また、時刻T1において、中性点の電圧 V_n が、基準電圧 V_{oc} 以上になると、コンパレータ41は、出力をハイ状態からロウ状態に変更する（波形W5を参照）。すなわち、コンパレータ41は、過電流が生じている判定して、ロウ状態を出力する。

[0040] 次に、図3を参照して、制御部60の動作について説明する。

図3は、本実施形態による制御部60の動作の一例を示すフローチャートである。

図3に示すように、まず、制御部60は、過電流が発生しているか否かを判定する（ステップS101）。制御部60は、中性点の電圧 V_n が、基準電圧 V_{oc} 以上になったか否かのコンパレータ41による出力によって、過電流が発生しているか否かを判定する。すなわち、制御部60は、コンパレータ41の出力が、ロウ状態になった場合に、過電流が発生していると判定する。制御部60は、過電流が発生している場合（ステップS101：YES）に、処理をステップS102に進める。また、制御部60は、過電流が

発生していない場合（ステップS101：NO）に、処理をステップS101に戻す。

[0041] ステップS102において、制御部60は、過電流異常の対応処理を実行する。制御部60は、例えば、モータMTの駆動を停止させる処理、及び、過電流異常が発生した旨を示す警告を外部に出力する処理、等を実行する。ステップS102の処理後に、制御部60は、処理を終了する。

なお、上述したステップS101及びステップS102の処理は、コンパレータ41の出力がロウ状態になったことをトリガとする割込み処理により実行されてもよい。

[0042] 以上説明したように、本実施形態による過電流検出装置10は、複数相の各相に対応するシャント抵抗22と、結線部30と、過電流判定部40とを備える。複数相の各相に対応するシャント抵抗22は、複数相の交流信号を生成するインバータ部20が備える各相の交流信号を生成する交流生成部21に流れる電流を電圧に変換して検出可能である。結線部30は、シャント抵抗22の検出端子を、抵抗31を介して複数相分を1つの中性点に結線する。過電流判定部40は、結線部30の中性点の電圧に基づいて、インバータ部20に過電流が生じていることを判定する。

[0043] これにより、本実施形態による過電流検出装置10は、インバータ部20の各相に流れる駆動電流を1か所の中性点の電圧を検出することで検出することができるため、過電流を検出するための構成を簡略化することができる。よって、本実施形態による過電流検出装置10は、構成を簡略化、又は省スペース化することができる。また、本実施形態による過電流検出装置10は、各相の駆動電流のそれぞれを個別に検出して過電流を検出する必要がないため、部品数を低減することが可能であり、製造コストを低減することができる。

[0044] 例えば、電流の検出などに用いるコンパレータやオペアンプは、1つのICに4素子入りのものが一般的である。また、モータMTの制御には、例えば、モータMTの回転位置の把握に、3か所に配置したホール素子などの検出

信号を用いるものがある。このような場合には、本実施形態による過電流検出装置 10 は、3つのホール素子の検出用の3つの素子と、上述した中性点の電圧用の1つの素子とで、合計4素子になるため、1つのICでこれらの処理を賄うことができる。そのため、本実施形態による過電流検出装置 10 は、搭載する部品（IC）の素子の無駄を低減することができる。

[0045] また、本実施形態では、過電流判定部 40 は、中性点の電圧 V_n と所定の電圧（例えば、基準電圧 V_{oc} ）とを比較する比較部（例えば、コンパレータ 41）を備える。過電流判定部 40 は、中性点の電圧 V_n が所定の電圧以上である場合に、過電流が生じていると判定する。

これにより、本実施形態による過電流検出装置 10 は、比較部を用いることで、より簡易な構成により、容易に過電流が生じていることを判定することができる。

[0046] また、本実施形態による過電流検出装置 10 は、中性点の電圧から、インバータ部 20 を駆動する駆動信号の周波数を含む周波数帯域の成分を低減させるフィルタ部 50 を備える。例えば、フィルタ部 50 は、ローパスフィルタである。

これにより、本実施形態による過電流検出装置 10 は、例えば、インバータ部 20 のスイッチングによるノイズなどによる過電流の誤検出を低減することができる。

[0047] また、本実施形態では、各相に対応する抵抗 31 の抵抗値は、中性点の電圧 V_n が、各相に対応する検出端子の電圧（ V_u 、 V_v 、 V_w ）の平均電圧になるように定められている。すなわち、各相に対応する抵抗 31 の抵抗値は、等しい値である。

これにより、本実施形態による過電流検出装置 10 は、簡易な構成により、中性点の電圧 V_n を平均電圧にすることができ、適切に過電流異常を検出することができる。

[0048] また、本実施形態によるモータユニット 1 は、インバータ部 20 と、モータ MT と、上述した過電流検出装置 10 とを備える。インバータ部 20 は、

複数相の交流信号を駆動信号として生成する。モータMTは、インバータ部20が生成した駆動信号に基づいて駆動する。過電流検出装置10は、上述した複数相の各相に対応するシャント抵抗22と、結線部30と、過電流判定部40とを備える。

これにより、本実施形態によるモータユニット1は、上述した過電流検出装置10と同様の効果を奏し、構成を簡略化、又は省スペース化することができる。

[0049] また、本実施形態では、複数相が3相であり、モータMTが、3相モータである。

これにより、本実施形態によるモータユニット1は、3相モータにおいて、構成の簡略化、又は省スペース化を実現することができる。

[0050] なお、本実施形態において、過電流検出装置10に制御部60を含めてもよい。この場合、過電流検出装置10は、シャント抵抗22と、結線部30と、制御部60である対応処理部とを備える。複数相の各相に対応するシャント抵抗22は、複数相の交流信号を生成するインバータ部20が備える各相の交流信号を生成する交流生成部21に流れる電流を電圧に変換して検出可能である。結線部30は、シャント抵抗22の検出端子を、抵抗31を介して複数相分を1つの中性点に結線する。対応処理部は、結線部30の中性点の電圧 V_n に基づいて、インバータ部20に過電流が生じていると判定された場合に、過電流異常の対応処理を行う。

これにより、本実施形態による過電流検出装置10は、構成を簡略化、又は省スペース化できるとともに、インバータ部20に過電流が生じている場合に、過電流異常の対応処理を行うことができる。

[0051] また、対応処理部は、インバータ部20に過電流が生じている場合に、過電流異常の対応処理として、インバータ部20が生成した複数相の交流信号を駆動信号として駆動するモータMTの駆動を停止させる、又は、過電流異常が発生した旨を示す警告を外部に出力する。

これにより、本実施形態による過電流検出装置10は、インバータ部20

に過電流が生じている場合に、適切な過電流異常の対応処理を行うことができる。

[0052] [第2の実施形態]

次に、図面を参照して、第2の実施形態による過電流検出装置10a及びモータユニット1aについて説明する。

本実施形態では、上述した第1の実施形態においてコンパレータ41で行っていた比較処理を制御部60aで行う場合の変形例について説明する。

[0053] 図4は、第2の実施形態によるモータユニット1aの一例を示すブロック図である。

図4に示すように、モータユニット1は、インバータ部20と、結線部30と、ADC (Analog to Digital Converter) 44と、制御部60aと、モータMTとを備える。

[0054] なお、本実施形態では、3相の各相に対応するシャント抵抗22と、結線部30と、フィルタ部50と、過電流判定部40aとは、過電流検出装置10aに対応する。ADC 44と、制御部60aとは、本実施形態の過電流判定部40aに対応する。

また、図4において、図1と同一の構成には同一の符号を付与してその説明を省略する。

[0055] ADC 44は、結線部30の中性点の電圧 V_n を検出してデジタル信号に変換する。ADC 44は、変換した電圧値を制御部60aに出力する。

制御部60aは、例えば、CPUなどを含むプロセッサであり、モータユニット1aを統括的に制御する。制御部60aは、ADC 44が変換した中性点の電圧 V_n の値が、所定の電圧（例えば、基準電圧 V_{oc} ）以上であるか否かを判定することで、過電流が生じているか否かを判定する。

[0056] 制御部60aは、例えば、CPUなどを含むプロセッサであり、モータユニット1aを統括的に制御する。制御部60aは、電圧 V_n の値が、基準電圧 V_{oc} 以上である場合に、過電流が生じていると判定する。また、制御部60aは、電圧 V_n の値が、基準電圧 V_{oc} 未満である場合に、過電流が生じ

ていないと判定する。このように、本実施形態では、制御部60aは、中性点の電圧 V_n と所定の電圧（例えば、基準電圧 V_{oc} ）とを比較する比較部として機能する。

[0057] 制御部60aは、インバータ部20に過電流が生じていると判定した場合に、過電流異常の対応処理を実行する。

なお、制御部60aのその他の処理は、上述した第1の実施形態の制御部60と同様であるため、ここではその説明を省略する。なお、本実施形態において、制御部60aは、結線部30の中性点の電圧 V_n に基づいて、インバータ部20に過電流が生じていると判定された場合に、過電流異常の対応処理を行う対応処理部に対応する。

[0058] 次に、図5を参照して、本実施形態における制御部60aの動作について説明する。

図5は、本実施形態による制御部60aの動作の一例を示すフローチャートである。

図5に示すように、制御部60aは、まず、ADC44から中性点の電圧 V_n の値を取得する（ステップS201）。

[0059] 次に、制御部60aは、ADC44から取得した電圧値（電圧 V_n の値）が、所定の電圧以上であるか否かを判定する（ステップS202）。ここで、所定の電圧は、例えば、基準電圧 V_{oc} である。制御部60aは、ADC44から取得した電圧値が、所定の電圧以上である場合（ステップS202：YES）に、処理をステップS203に進める。また、制御部60aは、ADC44から取得した電圧値が、所定の電圧未満である場合（ステップS202：NO）に、処理を終了する。

[0060] ステップS203において、制御部60aは、過電流異常の対応処理を実行する。制御部60aは、例えば、モータMTの駆動を停止させる処理、及び、過電流異常が発生した旨を示す警告を外部に出力する処理、等を実行する。ステップS203の処理後に、制御部60aは、処理を終了する。

なお、制御部60aは、上述したステップS201からステップS203

までの処理を定期的に行う。

[0061] 以上説明したように、本実施形態による過電流検出装置 10 a 及びモータユニット 1 a では、過電流検出装置 10 a が、複数相の各相に対応するシャント抵抗 22 と、結線部 30 と、過電流判定部 40 a とを備え、過電流判定部 40 a が、ADC 44 と、制御部 60 a とを備える。過電流判定部 40 a は、中性点の電圧 V_n と所定の電圧とを比較する比較部に対応する。

これにより、本実施形態による過電流検出装置 10 a 及びモータユニット 1 a は、第 1 の実施形態と同様の効果を奏し、構成を簡略化、又は省スペース化することができる。

また、本実施形態による過電流検出装置 10 a 及びモータユニット 1 a は、1 素子分のコンパレータが未使用となるため、他の回路に未使用となったコンパレータを利用させる事も可能となる。

[0062] なお、本発明は、上記の各実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲で変更可能である。

例えば、上記の各実施形態において、複数相の一例として、3 相である例を説明したが、複数相であれば、他の数の相に対応するようにしてもよい。

[0063] また、上記の各実施形態において、過電流検出装置 10 (10 a) は、フィルタ部 50 を備える例を説明したが、これに限定されるものではなく、フィルタ部 50 を備えない構成であってもよい。また、フィルタ部 50 は、ローパスフィルタに限定されるものではなく、バンドパスフィルタなどの他のフィルタであってもよい。

また、上記の第 2 の実施形態において、フィルタとして、デジタルフィルタを用いることができる。この場合、ADC 44 で取得した電圧 V_n のデジタル値に対して、デジタルフィルタを適用すればよい。この場合、コンデンサ 51 を削減することができる。

[0064] また、上記の第 1 の実施形態において、コンパレータ 41 は、ヒステリシス機能を有するものであってもよい。また、上記の第 2 の実施形態において

も、ソフト的にヒステリシス機能を適用するものであってもよい。

これにより、過電流検出装置 10 は、さらに過電流の誤検出を低減することができる。

[0065] また、上記の各実施形態において、スイッチング素子 (Q1～Q6) が、IGBT である例を説明したが、これに限定されるものではなく、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) などの他のスイッチング素子を適用してもよい。

[0066] なお、上述した過電流検出装置 10 (10a) 及びモータユニット 1 (1a) が備える各構成は、内部に、コンピュータシステムを有している。そして、上述した過電流検出装置 10 (10a) 及びモータユニット 1 (1a) が備える各構成の機能を実現するためのプログラムをコンピュータ読み取り可能な記録媒体に記録して、この記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行することにより上述した過電流検出装置 10 (10a) 及びモータユニット 1 (1a) が備える各構成における処理を行ってもよい。ここで、「記録媒体に記録されたプログラムをコンピュータシステムに読み込ませ、実行する」とは、コンピュータシステムにプログラムをインストールすることを含む。ここでいう「コンピュータシステム」とは、OS や周辺機器等のハードウェアを含むものとする。

また、「コンピュータシステム」は、インターネットや WAN、LAN、専用回線等の通信回線を含むネットワークを介して接続された複数のコンピュータ装置を含んでもよい。また、「コンピュータ読み取り可能な記録媒体」とは、フレキシブルディスク、光磁気ディスク、ROM、CD-ROM 等の可搬媒体、コンピュータシステムに内蔵されるハードディスク等の記憶装置のことをいう。このように、プログラムを記憶した記録媒体は、CD-ROM 等の非一過性の記録媒体であってもよい。

[0067] また、記録媒体には、当該プログラムを配信するために配信サーバからアクセス可能な内部又は外部に設けられた記録媒体も含まれる。なお、プログラムを複数に分割し、それぞれ異なるタイミングでダウンロードした後に過電

流検出装置 10 (10a) 及びモータユニット 1 (1a) が備える各構成で合体される構成や、分割されたプログラムのそれぞれを配信する配信サーバが異なってもよい。さらに「コンピュータ読み取り可能な記録媒体」とは、ネットワークを介してプログラムが送信された場合のサーバやクライアントとなるコンピュータシステム内部の揮発性メモリ (RAM) のように、一定時間プログラムを保持しているものも含むものとする。また、上記プログラムは、上述した機能の一部を実現するためのものであってもよい。さらに、上述した機能をコンピュータシステムに既に記録されているプログラムとの組み合わせで実現できるもの、いわゆる差分ファイル (差分プログラム) であってもよい。

[0068] また、上述した機能の一部又は全部を、LSI (Large Scale Integration) 等の集積回路として実現してもよい。上述した各機能は個別にプロセッサ化してもよいし、一部、又は全部を集積してプロセッサ化してもよい。また、集積回路化の手法はLSIに限らず専用回路、又は汎用プロセッサで実現してもよい。また、半導体技術の進歩によりLSIに代替する集積回路化の技術が出現した場合、当該技術による集積回路を用いてもよい。

請求の範囲

- [請求項1] 複数相の交流信号を生成するインバータ部が備える各相の交流信号を生成する交流生成部に流れる電流を電圧に変換して検出可能であり、
前記複数相の各相に対応するシャント抵抗と、
前記シャント抵抗の検出端子を、抵抗を介して前記複数相分を1つの中性点に結線した結線部と、
前記結線部の中性点の電圧に基づいて、前記インバータ部に過電流が生じていることを判定する過電流判定部と
を備える過電流検出装置。
- [請求項2] 前記過電流判定部は、
前記中性点の電圧と所定の電圧とを比較する比較部を備え、
前記中性点の電圧が所定の電圧以上である場合に、過電流が生じていると判定する
請求項1に記載の過電流検出装置。
- [請求項3] 前記中性点の電圧から、前記インバータ部を駆動する駆動信号の周波数を含む周波数帯域の成分を低減させるフィルタ部を備える
請求項1又は請求項2に記載の過電流検出装置。
- [請求項4] 前記各相に対応する前記抵抗の抵抗値は、前記中性点の電圧が、前記各相に対応する前記検出端子の電圧の平均電圧になるように定められている
請求項1から請求項3のいずれか一項に記載の過電流検出装置。
- [請求項5] 前記複数相の交流信号を駆動信号として生成する前記インバータ部と、
前記インバータ部が生成した前記駆動信号に基づいて、駆動するモータと、
請求項1から請求項4のいずれか一項に記載の過電流検出装置と
を備えるモータユニット。
- [請求項6] 前記複数相が3相であり、前記モータが、3相モータである請求項

5に記載のモータユニット。

[請求項7]

複数相の交流信号を生成するインバータ部が備える各相の交流信号を生成する交流生成部に流れる電流を電圧に変換して検出可能であり、前記複数相の各相に対応するシャント抵抗と、

前記シャント抵抗の検出端子を、抵抗を介して前記複数相分を1つの中性点に結線した結線部と、

前記結線部の中性点の電圧に基づいて、前記インバータ部に過電流が生じていると判定された場合に、過電流異常の対応処理を行う対応処理部と

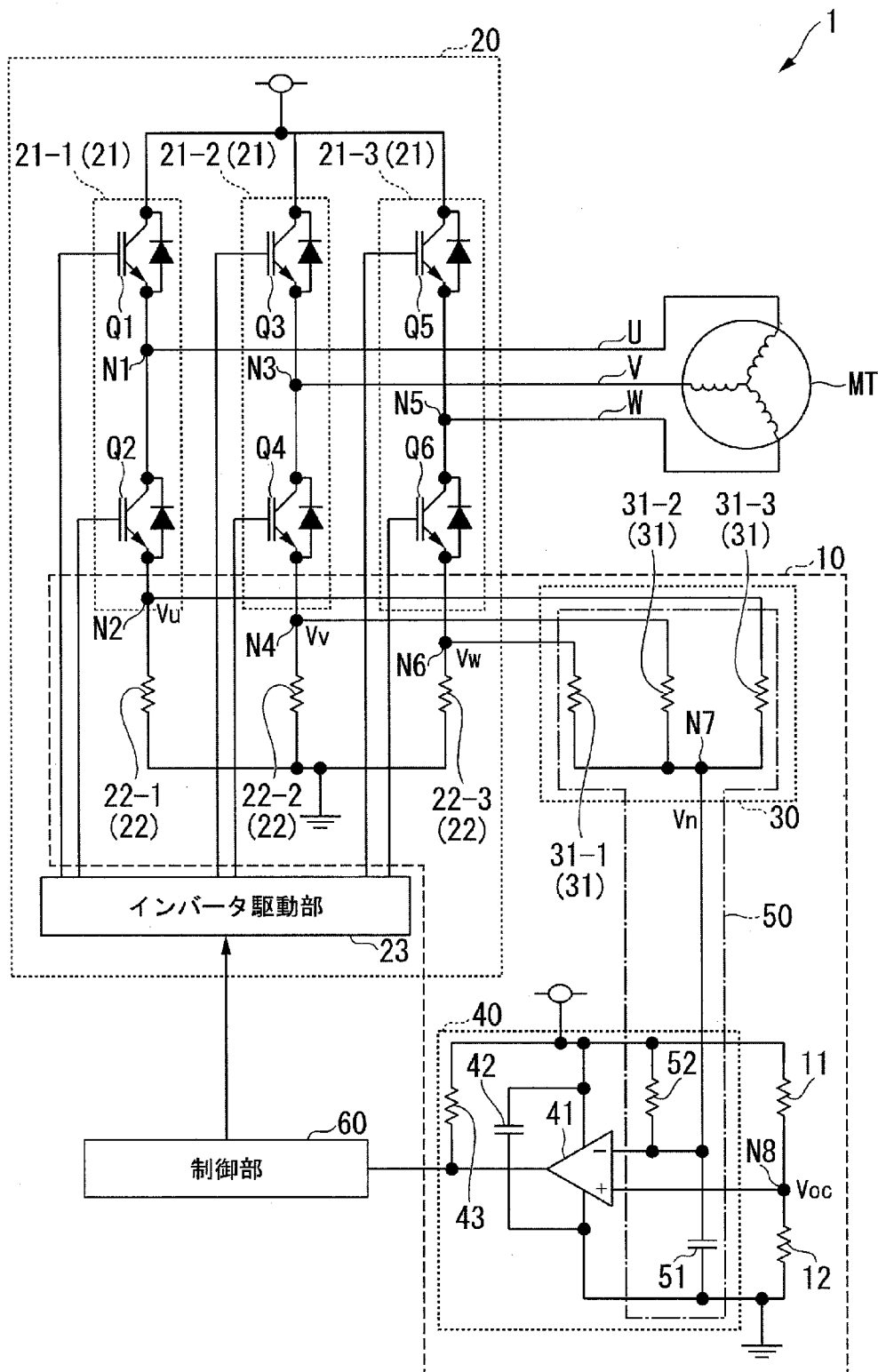
を備える過電流検出装置。

[請求項8]

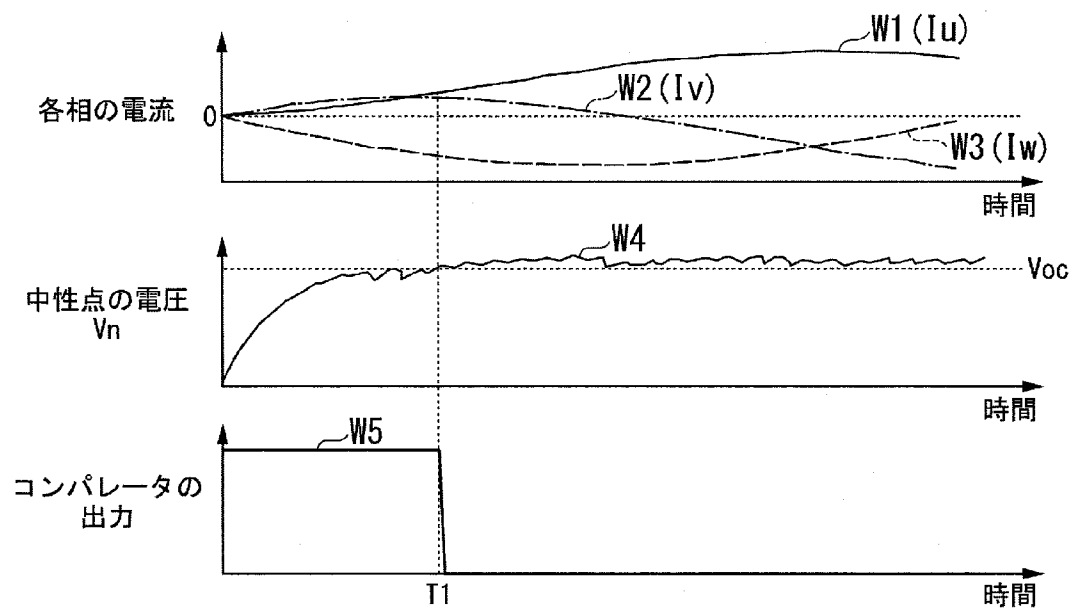
前記対応処理部は、前記インバータ部に過電流が生じている場合に、前記過電流異常の対応処理として、前記インバータ部が生成した前記複数相の交流信号を駆動信号として駆動するモータの駆動を停止させる、又は、前記過電流異常が発生した旨を示す警告を外部に出力する

請求項7に記載の過電流検出装置。

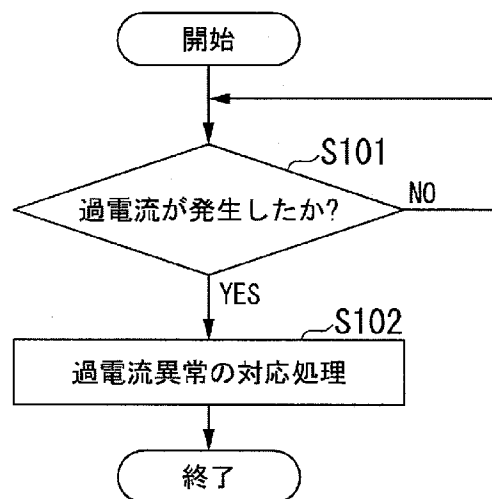
[図1]



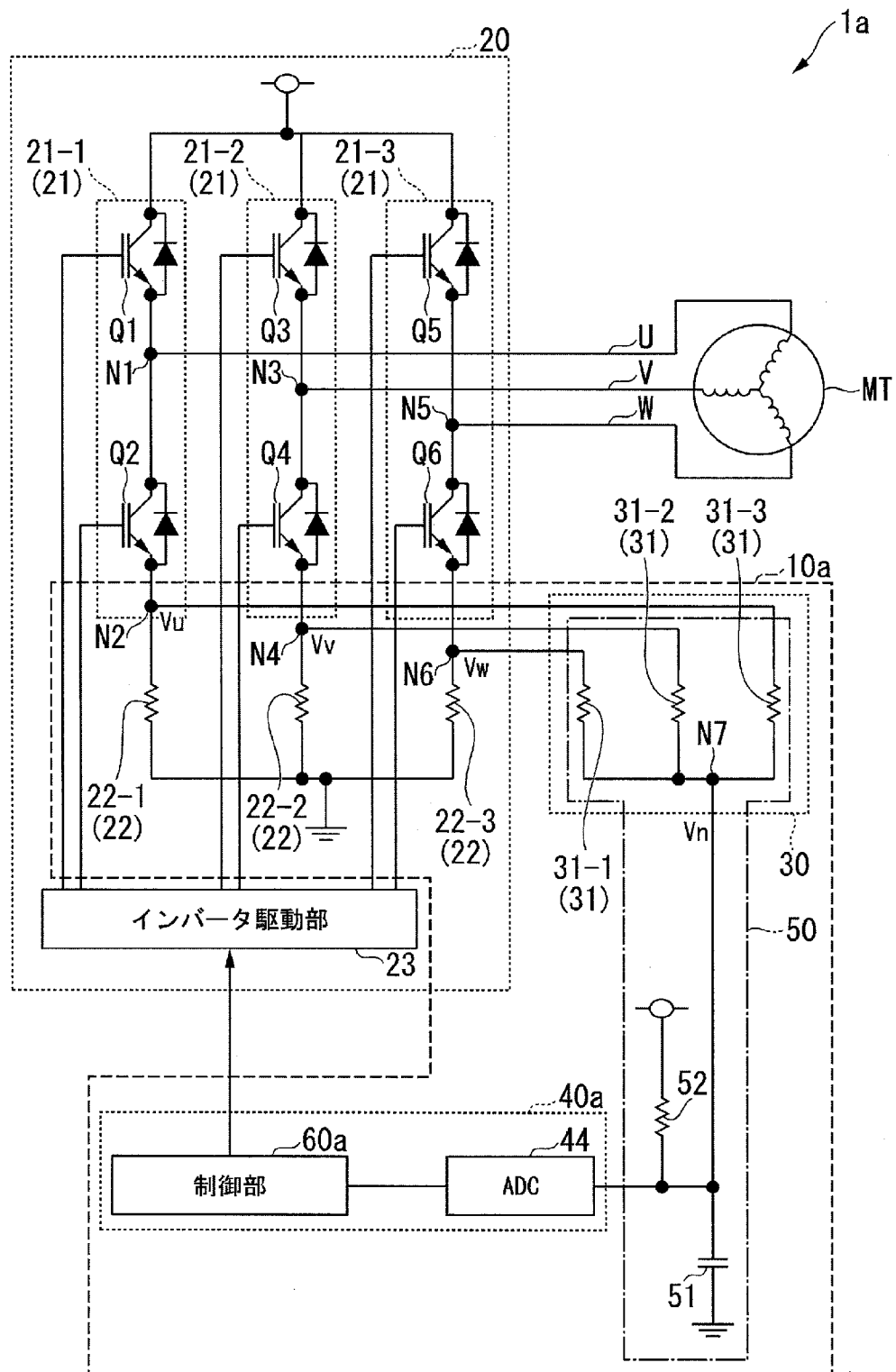
[図2]



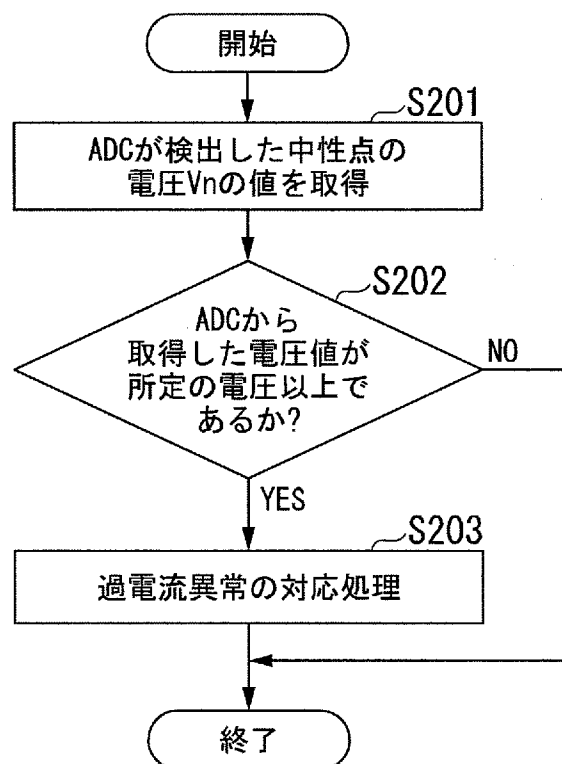
[図3]



[図4]



[図5]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/046952

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. H02H7/08 (2006.01) i, H02H7/122 (2006.01) i, H02M7/48 (2007.01) n

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl. H02H7/08, H02H7/122, H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 7-239359 A (MITSUBISHI ELECTRIC CORP.) 12 September 1995, paragraphs [0025], [0026], fig. 8, 9	1-8
Y	WO 2010/137328 A1 (SANDEN CORP.) 02 December 2010, paragraphs [0011], [0021]-[0047], fig. 2-5	1-8

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
22.01.2020

Date of mailing of the international search report
04.02.2020

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/JP2019/046952

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 7-239359 A	12.09.1995	(Family: none)	
WO 2010/137328 A1	02.12.2010	CN 102428640 A	
		paragraphs [0011],	
		[0030]-[0060], fig. 2-	
		5	
		EP 2432112 A1	
		paragraphs [0011],	
		[0021]-[0047], fig. 2-	
		5	
		JP 2010-279125 A	
		paragraphs [0011],	
		[0021]-[0047], fig. 2-	
		5	
		JP 5537837 B2	
		paragraphs [0011],	
		[0021]-[0047], fig. 2-	
		5	
		US 2012/0074885 A1	
		paragraphs [0011],	
		[0025]-[0053], fig. 2-	
		5	
		US 9024555 B2	
		paragraphs [0011],	
		[0025]-[0053], fig. 2-	
		5	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02H 7/08(2006.01)i; H02H 7/122(2006.01)i; H02M 7/48(2007.01)n										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02H7/08; H02H7/122; H02M7/48 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2020年									
日本国実用新案登録公報	1996-2020年									
日本国登録実用新案公報	1994-2020年									
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
Y	JP 7-239359 A（三菱電機株式会社）12.09.1995（1995-09-12） paragraphs 0025-0026 and figures 8-9	1-8								
Y	WO 2010/137328 A1（サンデン株式会社）02.12.2010（2010-12-02） paragraphs 0011, 0021-0047 and figures 2-5	1-8								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 22.01.2020		国際調査報告の発送日 04.02.2020								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 杉田 恵一 5T 8936 電話番号 03-3581-1101 内線 3568								

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2019/046952

引用文献			公表日	パテントファミリー文献	公表日
JP	7-239359	A	12.09.1995	(ファミリーなし)	
WO	2010/137328	A1	02.12.2010	CN 102428640 A	
				paragraphs 0011, 0030-0060 and figures 2-5	
				EP 2432112 A1	
				paragraphs 0011, 0021-0047 and figures 2-5	
				JP 2010-279125 A	
				paragraphs 0011, 0021-0047 and figures 2-5	
				JP 5537837 B2	
				paragraphs 0011, 0021-0047 and figures 2-5	
				US 2012/0074885 A1	
				paragraphs 0011, 0025-0053 and figures 2-5	
				US 9024555 B2	
				paragraphs 0011, 0025-0053 and figures 2-5	