



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I658311 B

(45) 公告日：中華民國 108 (2019) 年 05 月 01 日

(21) 申請案號：107102787

(22) 申請日：中華民國 107 (2018) 年 01 月 25 日

(51) Int. Cl. : **G02F1/1368 (2006.01)**

(71) 申請人：鴻海精密工業股份有限公司 (中華民國) HON HAI PRECISION INDUSTRY CO., LTD. (TW)

新北市土城區自由街 2 號

(72) 發明人：廖金閔 LIAO, CHIN-YUEH (TW)；劉家麟 LIU, CHIA-LIN (TW)；戴延樞 DAI, YAN-TANG (TW)；呂宏哲 LU, HUNG-CHE (TW)

(56) 參考文獻：

TW 201001055A

TW 201641994A

TW 201641995A

TW 201734598A

CN 104516193A

審查人員：梁宏維

申請專利範圍項數：10 項 圖式數：13 共 27 頁

(54) 名稱

電連接結構及其製作方法、TFT 陣列基板及其製備方法

ELECTRICAL CONNECTION STRUCTURE AND METHOD FOR MAKING SAME, TFT ARRAY SUBSTRATE AND METHOD FOR MAKING SAME

(57) 摘要

一種電連接結構的製作方法，包括：提供基板，在所述基板上形成配合層，所述配合層為氧化鈮薄膜和氧化矽薄膜交替排佈的疊層；在所述配合層上形成相互電性連接的連接墊與連接線，所述連接墊與所述連接線均為金屬層；形成覆蓋所述連接線的絕緣覆蓋層；以及對所述絕緣覆蓋層進行曝光。本發明還提供一種電連接結構、一種 TFT 陣列基板及其製作方法。本發明藉由在基板上設置配合層，能夠有效減少曝光時金屬層反射到絕緣覆蓋層中的光線，使絕緣覆蓋層不易被過度曝光，得到平坦的絕緣覆蓋層。

A method for making an electrical connection structure includes: providing a substrate and forming a mating layer on the substrate, the mating layer being a stack of alternating niobium oxide films and silicon oxide films; forming a connection pad and a connection lines electrically connecting the connection pad, both the connection pad and the connection line are made of metal; forming an insulating coating layer covering the connection line; and exposing the insulating coating layer. The present invention also provides an electrical connection structure, a TFT array substrate and a manufacturing method thereof. The present invention can effectively reduce the light reflected by the metal layer in the insulating coating layer during exposure by providing the matching layer on the substrate so as to prevent the insulating coating layer from being overexposed and obtain a flat insulating coating layer.

指定代表圖：

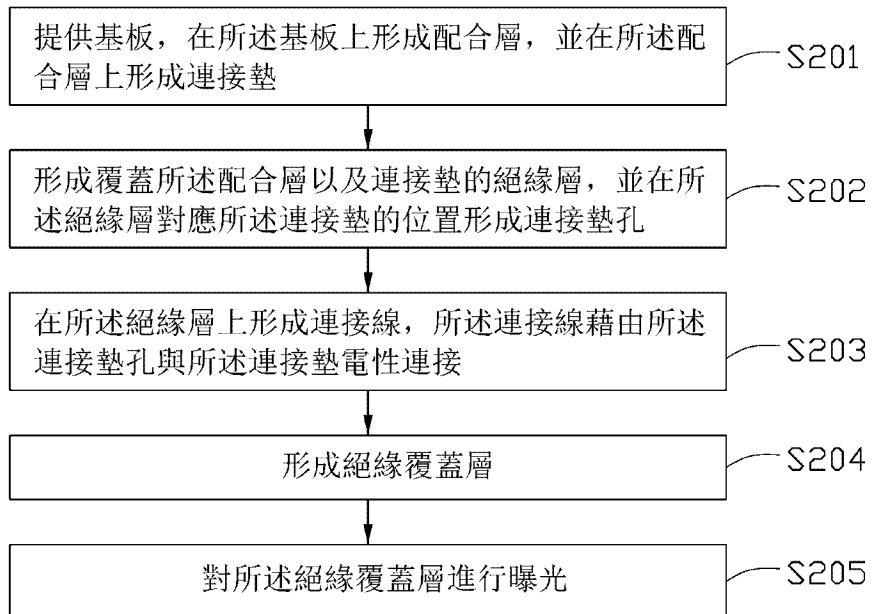


圖 1

## 【發明說明書】

【中文發明名稱】電連接結構及其製作方法、TFT陣列基板及其製備方法

【英文發明名稱】ELECTRICAL CONNECTION STRUCTURE AND METHOD FOR MAKING SAME, TFT ARRAY SUBSTRATE AND METHOD FOR MAKING SAME

### 【技術領域】

【0001】本發明涉及一種電連接結構的製作方法、一種薄膜電晶體（TFT）陣列基板的製作方法以及上述方法製得的電連接結構和TFT陣列基板。

### 【先前技術】

【0002】液晶顯示面板通常包括TFT陣列基板、對向基板及夾設在所述TFT陣列基板與對向基板之間的液晶層，藉由控制所述液晶層中液晶分子的旋轉以控制光線的通過量，進而實現畫面顯示。其中，該TFT陣列基板包括諸如薄膜電晶體、存儲電容以及位於TFT陣列基板周邊的连接墊、連接線等結構。在形成上述結構之後，通常形成一覆蓋上述結構的絕緣覆蓋層，例如形成一平坦化層，並對所述絕緣覆蓋層進行曝光。然而，對所述絕緣覆蓋層進行曝光容易使絕緣覆蓋層的表面不平整，影響TFT陣列基板的穩定性。

### 【發明內容】

【0003】鑒於此，有必要提供一種電連接結構的製作方法，包括：提供基板，在所述基板上形成配合層，所述配合層為氧化銻薄膜和氧化矽薄膜交替排佈的疊層；在所述配合層上形成相互電性連接的连接墊與連接線，所

述連接墊與所述連接線均為金屬層；形成覆蓋所述連接線的絕緣覆蓋層；以及對所述絕緣覆蓋層進行曝光。

**【0004】** 還有必要提供一種陣列基板的製作方法，包括：提供基板，在所述基板上形成配合層，所述配合層為氧化銦薄膜和氧化矽薄膜交替排佈的疊層；在所述配合層上形成薄膜電晶體，所述薄膜電晶體包括源極、汲極、通道層以及閘極，所述源極、汲極與閘極均為金屬層；形成覆蓋所述薄膜電晶體的絕緣覆蓋層；以及藉由一掩膜對所述絕緣覆蓋層進行曝光。

**【0005】** 一種電連接結構，其包括基板、形成在所述基板上的配合層、形成在所述配合層上的相互電性連接的連接墊與連接線、以及覆蓋所述配合層和所述連接線的絕緣覆蓋層，所述連接墊與所述連接線均為金屬層，所述配合層為氧化銦薄膜和氧化矽薄膜交替排佈的疊層。

**【0006】** 一種TFT陣列基板，其包括基板、形成在所述基板上的配合層、形成在所述配合層上的薄膜電晶體、以及覆蓋所述薄膜電晶體的絕緣覆蓋層，所述薄膜電晶體包括源極、汲極、通道層以及閘極，所述源極、汲極與閘極均為金屬層，所述配合層為氧化銦薄膜和氧化矽薄膜交替排佈的疊層。

**【0007】** 與現有技術相對比，本發明具體實施方式提供的電連接結構、陣列基板的製作方法由於在基板上設置有配合層，能夠有效減少曝光時金屬層反射到絕緣覆蓋層中的光線，使絕緣覆蓋層不易被過度曝光，進而得到平坦的絕緣覆蓋層。

#### **【圖式簡單說明】**

**【0008】** 圖1為本發明較佳實施方式電連接結構的製作方法的流程圖。

**【0009】** 圖2至圖6為圖1中各步驟的分步示意圖。

【0010】圖7為本發明較佳實施方式陣列基板的製作方法的流程圖。

【0011】圖8至圖13為圖7中各步驟的分步示意圖。

### 【實施方式】

【0012】在液晶顯示器中陣列基板的形成過程中，經常會在陣列基板上的電連接結構上形成一絕緣覆蓋層，如鈍化層，之後對該絕緣覆蓋層進行曝光以在所述絕緣覆蓋層上開孔或對所述絕緣覆蓋層漂白。然而，現有技術中對所述絕緣覆蓋層進行曝光容易使該絕緣覆蓋層的表面不平整。經本發明的發明人研究發現，導致所述絕緣覆蓋層不平整的原因主要在於對所述絕緣覆蓋層進行曝光時該由金屬層形成的電連接結構會把曝光的光線反射至所述絕緣覆蓋層，導致該絕緣覆蓋層受到了二次曝光，進而使得該絕緣覆蓋層正對金屬層的區域的表面凹凸不平。

【0013】因此，在本發明具體實施方式中，藉由設置配合層降低所述電連接結構等金屬層對光線的反射，防止所述絕緣覆蓋層因遭受過度曝光而損壞，進而得到平坦的絕緣覆蓋層。下面詳細舉例進行說明。

【0014】請參閱圖1，為本發明具體實施方式所提供的電連接結構的製作方法的流程圖。應說明的是，本發明電連接結構的製作方法並不受限於下述步驟的順序，且在其他實施方式中，本實施例電連接結構的製作方法可以只包括以下所述步驟的其中一部分，或者其中的部分步驟可以被刪除。

【0015】下面結合圖1各流程步驟的說明對本發明具體實施方式所提供的電連接結構的製作方法進行詳細介紹。

【0016】步驟S201，請參閱圖2，提供基板100，在所述基板100上形成緩衝層105，在所述緩衝層105上形成配合層106，並在所述配合層106上形成連接墊118。

【0017】具體地，首先在所述基板100上形成一覆蓋所述基板100的緩衝層105；接著在所述緩衝層105上形成一覆蓋所述緩衝層105的配合層106；然後在所述配合層106上形成一覆蓋所述配合層106的金屬層；之後圖案化所述金屬層以形成所述連接墊118。

【0018】在本實施方式中，所述基板100的材質選自透明基材，例如玻璃、石英或有機聚合物等。所述緩衝層105的材質選自透明絕緣材料，例如氧化矽、氮化矽以及氮氧化矽等。

【0019】可以理解，所述緩衝層105不是必要的，在其它實施方式中，所述配合層106可直接形成在所述基板100上。

【0020】所述配合層106可為多層薄膜，其包括氧化鋯薄膜和氧化矽薄膜交替排佈的疊層。所述配合層106的厚度可為100-1000埃。

【0021】步驟S202，請參閱圖3，形成覆蓋所述配合層106以及連接墊118的絕緣層122，並在所述絕緣層122對應所述連接墊118的位置形成連接墊孔172。

【0022】具體地，首先形成覆蓋所述配合層106以及連接墊118的絕緣層122；接著圖案化所述絕緣層122以在所述絕緣層122對應所述連接墊118的位置形成連接墊孔172。

【0023】在本實施方式中，所述絕緣層122的材質選自透明絕緣材料，例如氧化鋁、氧化矽、氮化矽以及氮氧化矽等。

【0024】步驟S203，請參閱圖4，在所述絕緣層122上形成連接線146，所述連接線146藉由所述連接墊孔172與所述連接墊118電性連接。

【0025】具體地，首先在所述絕緣層122上形成一金屬層，該金屬層也覆蓋在所述連接墊孔172中，之後藉由圖案化所述金屬層以形成所述連接線146。

【0026】在本實施方式中，所述連接線146的材質選自鋁、鈦、鉬、鉭、銅等金屬。

【0027】經由上述步驟，該連接線146與該連接墊118經由該連接墊孔172構成電性連接，從而形成電連接結構。可以理解，本發明的電連接結構並不限於本實施例所列，還可包括其他層結構，如具有半導體層結構的其他類型電連接結構。例如，當所述電連接結構為一TFT陣列基板，則連接線146與該連接墊118可分別為走線與連接墊。

【0028】步驟S204，請參閱圖5，在形成覆蓋所述連接線146以及絕緣層122上的絕緣覆蓋層152。

【0029】在本實施方式中，所述絕緣覆蓋層152的材料可選自常作為鈍化層的有機材料，例如採用聚碳酸酯(PC)以及苯並環乙烯(BCB)等。

【0030】步驟S205，請參閱圖6，藉由一掩膜200（例如半透光的）對所述絕緣覆蓋層152進行曝光。經過光線的照射，該絕緣覆蓋層152被光線漂白，增加了光線的透射率，從而形成了鈍化層。

【0031】如圖6所示，射入所述電連接結構的光線部分被所述金屬材質的連接線146反射，部分被所述配合層106反射，而這兩種反射光之間產生干涉，進而大大減少反射到所述絕緣覆蓋層152的光線，由此大大減少所述絕緣覆蓋層152的二次曝光。

【0032】由此，本發明具體實施方式所提供的電連接結構的製作方法藉由設置配合層106，能夠有效降低所述絕緣覆蓋層152與所述連接線146對應位置的光線強度，使絕緣覆蓋層152不易被光線破壞，進而得到平坦的絕緣覆蓋層152。

【0033】請參閱圖6所示的電連接結構，其包括基板100、形成在所述基板100上的緩衝層105、形成在所述緩衝層105上的配合層106、形成在所述配

合層106上的連接墊118、形成在所述配合層106上且覆蓋所述連接墊118的絕緣層122、形成在所述絕緣層122上且貫穿所述絕緣層122從而與所述連接墊118連接的連接線146、以及形成在所述絕緣層122上且覆蓋所述連接線146的絕緣覆蓋層152。所述連接墊118和所述連接線146均為金屬層。

【0034】請參閱圖7，為本發明具體實施方式所提供的TFT陣列基板的製作方法的流程圖。應說明的是，本發明TFT陣列基板的製作方法並不受限於下述步驟的順序，且在其他實施方式中，本實施例TFT陣列基板的製作方法可以只包括以下所述步驟的其中一部分，或者其中的部分步驟可以被刪除。下面結合圖7各流程步驟的說明對本發明具體實施方式所提供的TFT陣列基板的製作方法進行詳細介紹。

【0035】步驟S301，請參閱圖8，提供基板100，在所述基板100上形成緩衝層105，在所述緩衝層105上形成配合層106，並在所述配合層106上形成閘極114以及連接墊118。

【0036】具體地，首先在所述基板100上形成一覆蓋所述基板100的緩衝層105；接著，在所述緩衝層105上形成一覆蓋所述緩衝層105的配合層106；然後在所述配合層106上形成一覆蓋所述配合層106的金屬層；之後圖案化所述金屬層以形成所述閘極114和所述連接墊118。

【0037】在本實施方式中，所述基板100的材質選自透明基材，例如玻璃、石英或有機聚合物等。所述緩衝層105的材質選自透明絕緣材料，例如氧化矽、氮化矽以及氮氧化矽等。

【0038】可以理解，所述緩衝層105不是必要的，在其它實施方式中，所述配合層106可直接形成在所述基板100上。

【0039】所述配合層106可為多層薄膜，其包括氧化鋯薄膜和氧化矽薄膜交替排佈的疊層。所述配合層106的厚度可為100-1000埃。



【0040】步驟S302，請參閱圖9，形成覆蓋所述配合層106、所述閘極114以及所述連接墊118的絕緣層122，在所述絕緣層122上與閘極114對應的位置形成通道層132，並在所述絕緣層122對應所述連接墊118的位置開設連接墊孔172以使所述連接墊118露出。

【0041】具體地，首先形成覆蓋所述配合層106、所述閘極114以及所述連接墊118的絕緣層122；接著，在所述絕緣層122上形成一覆蓋所述絕緣層122的半導體層；之後圖案化所述半導體層以形成所述通道層132。所述通道層132的位置與所述閘極114的位置相對應。在圖案化所述半導體層以形成所述通道層132的同時，一併圖案化所述絕緣層122以在所述絕緣層122對應所述連接墊118的位置形成連接墊孔172。

【0042】在本實施方式中，所述絕緣層122的材質選自透明絕緣材料，例如氧化鋁、氧化矽、氮化矽以及氮氧化矽等。所述通道層132的材質為半導體，例如金屬氧化物、非晶矽或多晶矽等。

【0043】步驟S303，請參閱圖10，在所述絕緣層122上形成源極142、汲極144以及連接線146，所述源極142與所述汲極144設置在所述絕緣層122上且分別覆蓋所述通道層132的兩側，所述連接線146設置在所述絕緣層122上且藉由所述連接墊孔172與所述連接墊118電性連接。

【0044】具體地，首先在所述絕緣層122與通道層132上形成一金屬層，之後圖案化所述金屬層以形成所述源極142、所述汲極144和所述連接線146。

【0045】在本實施方式中，所述源極142、所述汲極144以及所述連接線146的材質可選自鋁、鈦、鉬、鉭、銅等金屬。

【0046】經由上述步驟，該連接線146與該連接墊118經由該連接墊孔172構成電性連接，從而形成一電連接結構。

【0047】與此同時，經上述步驟，所述閘極114、所述源極142、所述汲極144以及所述通道層132構成一薄膜電晶體。可以理解的，本發明的薄膜電晶體並不限於本實施例所列，還可以為其它結構，例如一頂柵型薄膜電晶體結構。

【0048】步驟S304，請參閱圖11，形成覆蓋所述源極142、所述通道層132、所述汲極144、所述連接線146以及所述絕緣層122的絕緣覆蓋層152。

【0049】在本實施方式中，所述絕緣覆蓋層152的材料可選自常作為鈍化層的有機材料，例如採用聚碳酸酯(PC)以及苯並環乙烯(BCB)等。

【0050】步驟S305，請參閱圖12，藉由一掩膜300對所述絕緣覆蓋層152進行曝光，所述掩膜300包括第一掩膜區310和第二掩膜區320，該第一掩膜區310對應對應汲極144的部分的位置，用於在所述絕緣覆蓋層152上開設接觸孔174，第二掩膜區320對應其他區域。該第一掩膜區310的透光率高於第二掩膜區320（半透光的）的透光率。經過光線的照射，該絕緣覆蓋層152被光線漂白，增加了光線的透射率，從而形成了鈍化層。

【0051】經過光線的照射，與該第一掩膜區310位置對應的絕緣覆蓋層152被照射的最嚴重，能夠被光阻顯影液去除；與該第二掩膜區320位置對應的絕緣覆蓋層152被光線漂白，增加了光線的透射率。

【0052】射入所述陣列基板的光線部分被金屬材質的所述源極142、汲極144以及連接線146反射，部分被所述配合層106反射，而這兩種反射光線之間產生干涉，進而大大減少反射到所述絕緣覆蓋層152的光線，由此大大減少所述絕緣覆蓋層152的二次曝光。

【0053】步驟S306，請參閱圖13，在所述絕緣覆蓋層152上形成一畫素電極162電性連接所述汲極144。

【0054】具體地，首先在所述絕緣覆蓋層152上形成一導電層，之後圖案化所述導電層以形成所述畫素電極162。所述畫素電極162形成在所述絕緣覆蓋層152上並延伸至接觸孔174中與所述汲極144電性連接。

【0055】由此，本發明具體實施方式所提供的電連接結構的製作方法藉由設置配合層106，能夠有效降低減少被所述源極142、汲極144以及連接線146反射到所述絕緣覆蓋層中的光線強度，避免使絕緣覆蓋層152過度曝光，進而得到平坦的絕緣覆蓋層152。

【0056】請參閱圖13所示的TFT陣列基板，其包括基板100、形成在所述基板100上的緩衝層105、形成在所述緩衝層105上的配合層106、形成在所述配合層106上且間隔設置的閘極114和連接墊118、形成在所述配合層106上且覆蓋所述閘極114和所述連接墊的絕緣層122、形成在所述絕緣層122上且與閘極114對應的通道層132、形成在所述絕緣層122上且分別與通道層132的兩端電性連接的源極142和汲極144、形成在所述絕緣層122上且貫穿所述絕緣層122與所述連接墊118連接的連接線146、以及形成在所述絕緣層122上且覆蓋所述源極142、通道層132、汲極144、和連接線146的絕緣覆蓋層152。其中，所述閘極114、所述源極142、所述通道層132、和所述汲極144配合構成TFT。所述閘極114、所述源極142、和所述汲極144均為金屬層。

【0057】以上實施例僅用以說明本發明的技術方案而非限制，圖示中出現的上、下、左及右方向僅為了方便理解，儘管參照較佳實施例對本發明進行了詳細說明，本領域的普通技術人員應當理解，可以對本發明的技術方案進行修改或等同替換，而不脫離本發明技術方案的精神和範圍。

## 【符號說明】

## 【0058】

基板	100
緩衝層	105
配合層	106
閘極	114
連接墊	118
絕緣層	122
連接墊孔	172
接觸孔	174
通道層	132
源極	142
汲極	144
絕緣覆蓋層	152
畫素電極	162
連接線	146
掩膜	200、300
第一掩膜區	310
第二掩膜區	320



I658311

## 【發明摘要】

【中文發明名稱】電連接結構及其製作方法、TFT陣列基板及其製備方法

【英文發明名稱】ELECTRICAL CONNECTION STRUCTURE AND METHOD FOR MAKING SAME, TFT ARRAY SUBSTRATE AND METHOD FOR MAKING SAME

### 【中文】

一種電連接結構的製作方法，包括：提供基板，在所述基板上形成配合層，所述配合層為氧化鈮薄膜和氧化矽薄膜交替排佈的疊層；在所述配合層上形成相互電性連接的連接墊與連接線，所述連接墊與所述連接線均為金屬層；形成覆蓋所述連接線的絕緣覆蓋層；以及對所述絕緣覆蓋層進行曝光。本發明還提供一種電連接結構、一種TFT陣列基板及其製作方法。本發明藉由在基板上設置配合層，能夠有效減少曝光時金屬層反射到絕緣覆蓋層中的光線，使絕緣覆蓋層不易被過度曝光，得到平坦的絕緣覆蓋層。

### 【英文】

A method for making an electrical connection structure includes: providing a substrate and forming a mating layer on the substrate, the mating layer being a stack of alternating niobium oxide films and silicon oxide films; forming a connection pad and a connection lines electrically connecting the connection pad, both the connection pad and the connection line are made of metal; forming an insulating coating layer covering the connection line; and exposing the insulating coating layer. The present invention also provides an electrical connection structure, a TFT array substrate and a manufacturing method thereof. The present invention can effectively reduce the light reflected by the metal layer in the insulating coating layer during exposure by

providing the matching layer on the substrate so as to prevent the insulating coating layer from being overexposed and obtain a flat insulating coating layer.

【指定代表圖】 圖1

【代表圖之符號簡單說明】 無

【特徵化學式】 無

## 【發明申請專利範圍】

【第1項】一種電連接結構的製作方法，包括：

提供基板，在所述基板上形成配合層，所述配合層為氧化鈮薄膜和氧化矽薄膜交替排佈的疊層；

在所述配合層上形成相互電性連接的連接墊與連接線，所述連接墊與所述連接線均為金屬層；

形成覆蓋所述連接線的絕緣覆蓋層；以及

對所述絕緣覆蓋層進行曝光。

【第2項】如請求項1所述的電連接結構的製作方法，其中：所述連接墊設置於所述配合層上，所述連接線設置於所述連接墊上。

【第3項】如請求項1所述的電連接結構的製作方法，其中：所述配合層與所述絕緣覆蓋層之間設置有一絕緣層，所述絕緣層位於所述配合層上且覆蓋所述連接墊，所述連接線設置在所述絕緣層上且貫穿所述絕緣層與所述連接墊連接，所述絕緣覆蓋層設置在所述絕緣層上且覆蓋所述連接線。

【第4項】如請求項1所述的電連接結構的製作方法，其中：所述配合層的厚度為100-1000埃。

【第5項】一種TFT陣列基板的製作方法，包括：

提供基板，在所述基板上形成配合層，所述配合層為氧化鈮薄膜和氧化矽薄膜交替排佈的疊層；

在所述配合層上形成薄膜電晶體，所述薄膜電晶體包括源極、汲極、通道層以及閘極，所述源極、汲極與閘極均為金屬層；

形成覆蓋所述薄膜電晶體的絕緣覆蓋層；以及

藉由一掩膜對所述絕緣覆蓋層進行曝光。

【第6項】如請求項5所述的TFT陣列基板的製作方法，其中：所述掩膜包括第一掩膜區和第二掩膜區，第一掩膜區的透光率要大於第二掩膜區的透過率，所述第一掩膜區對應所述汲極的部分的位置，用於在所述絕緣覆蓋層上開設接觸孔，所述第二掩膜區對應其他區域設置。

【第7項】如請求項5所述的TFT陣列基板的製作方法，其中：在形成所述薄膜電晶體的同時在所述基板上形成一電連接結構，所述電連接結構包括相互電性連接的連接墊與連接線，該連接墊與該連接線均為金屬層。

【第8項】如請求項7所述的TFT陣列基板的製作方法，其中：所述連接墊與所述閘極在同一製程中形成，所述連接線與所述源極和汲極在同一製程中形成。

【第9項】一種電連接結構，其包括基板、形成在所述基板上的配合層、形成在所述配合層上的相互電性連接的連接墊與連接線、以及覆蓋所述配合層和所述連接線的絕緣覆蓋層，所述連接墊與所述連接線均為金屬層，其改良在於：所述配合層為氧化銻薄膜和氧化矽薄膜交替排佈的疊層。

【第10項】一種TFT陣列基板，其包括基板、形成在所述基板上的配合層、形成在所述配合層上的薄膜電晶體、以及覆蓋所述薄膜電晶體的絕緣覆蓋層，所述薄膜電晶體包括源極、汲極、通道層以及閘極，所述源極、汲極與閘極均為金屬層，其改良在於：所述配合層為氧化銻薄膜和氧化矽薄膜交替排佈的疊層。



## 【發明圖式】

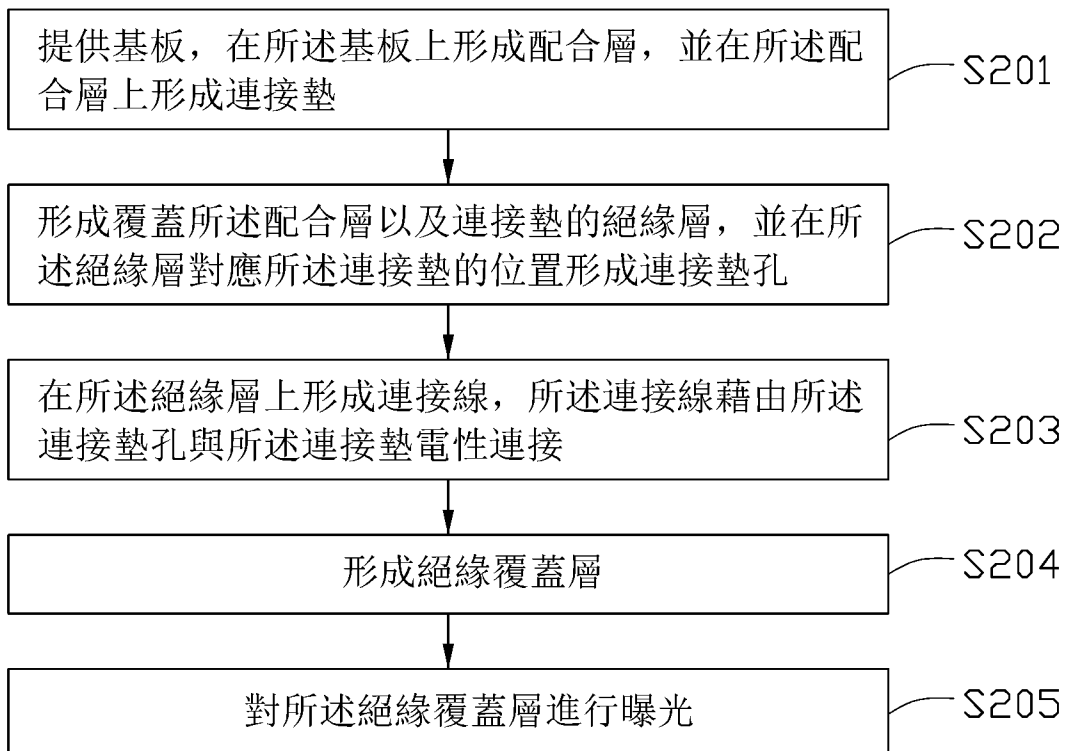


圖 1

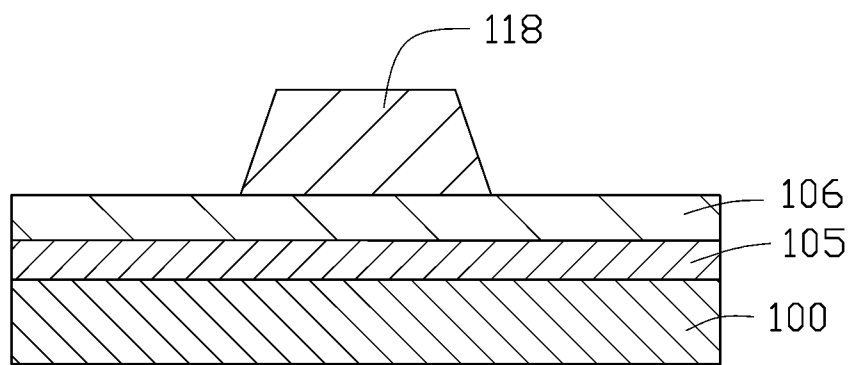


圖 2

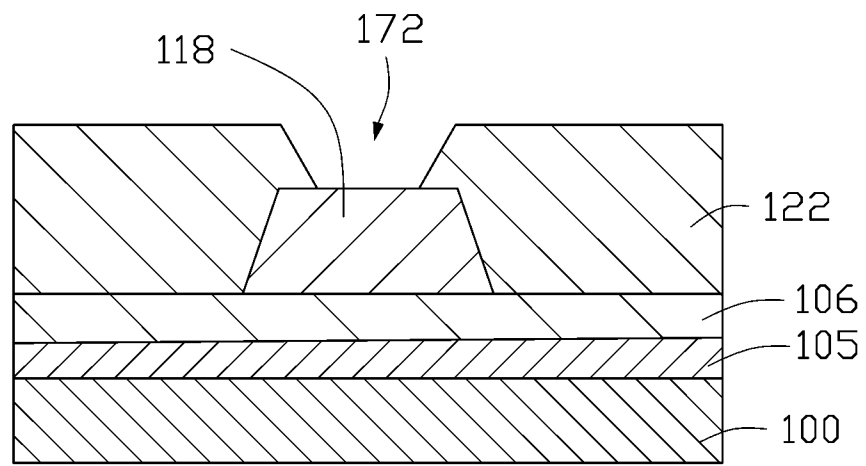


圖 3

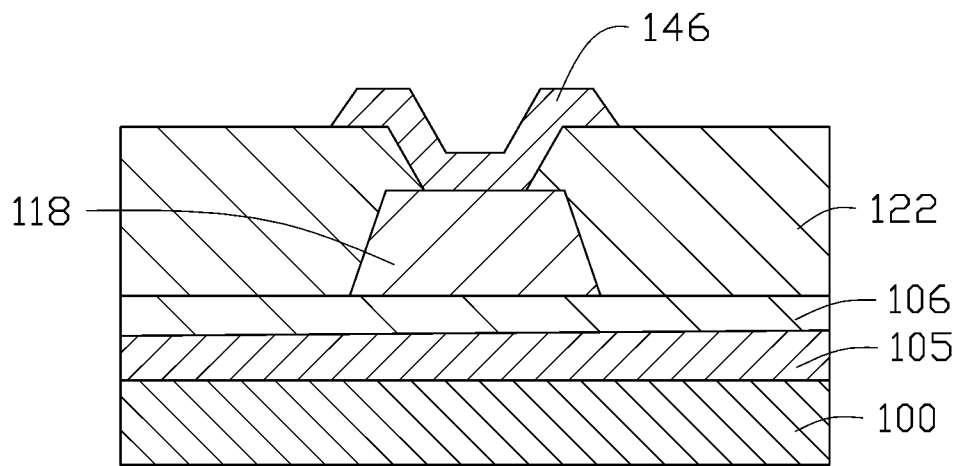


圖 4

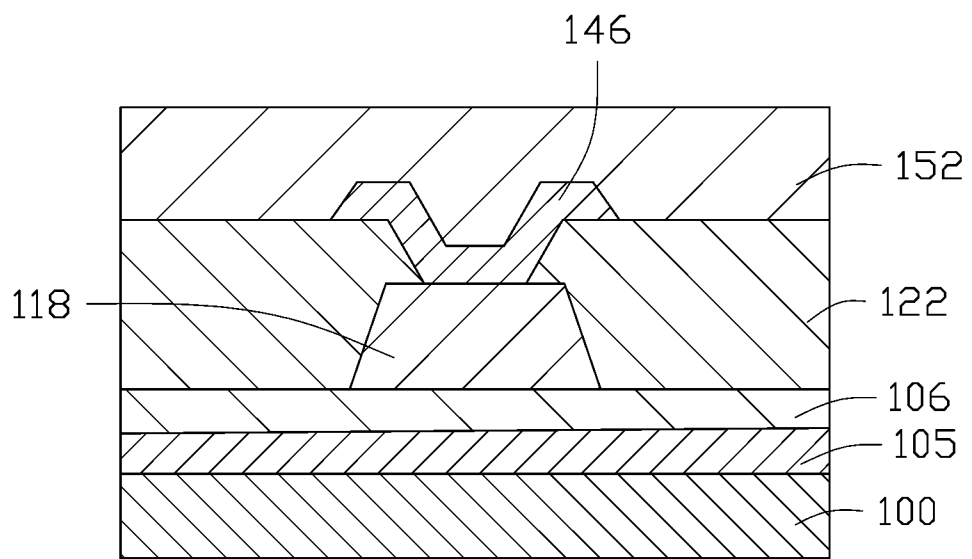


圖 5

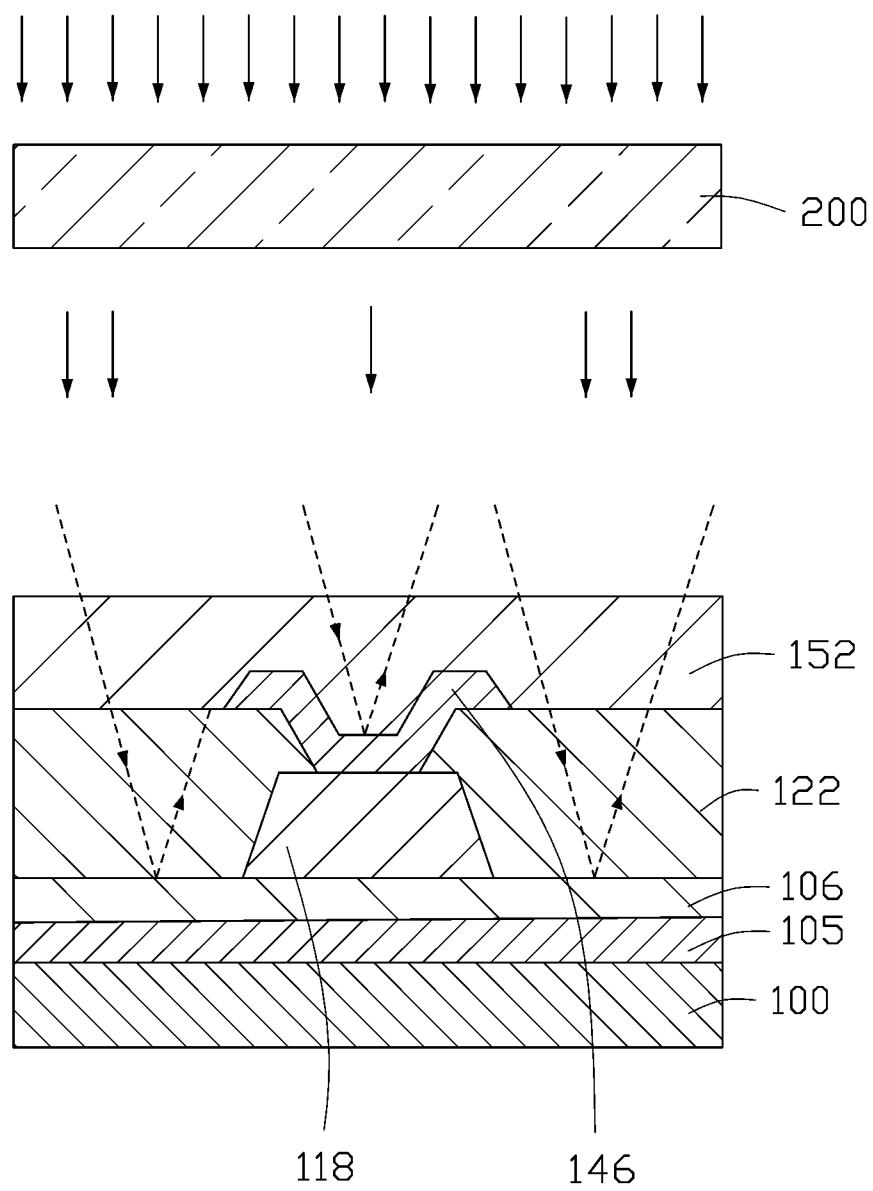


圖 6

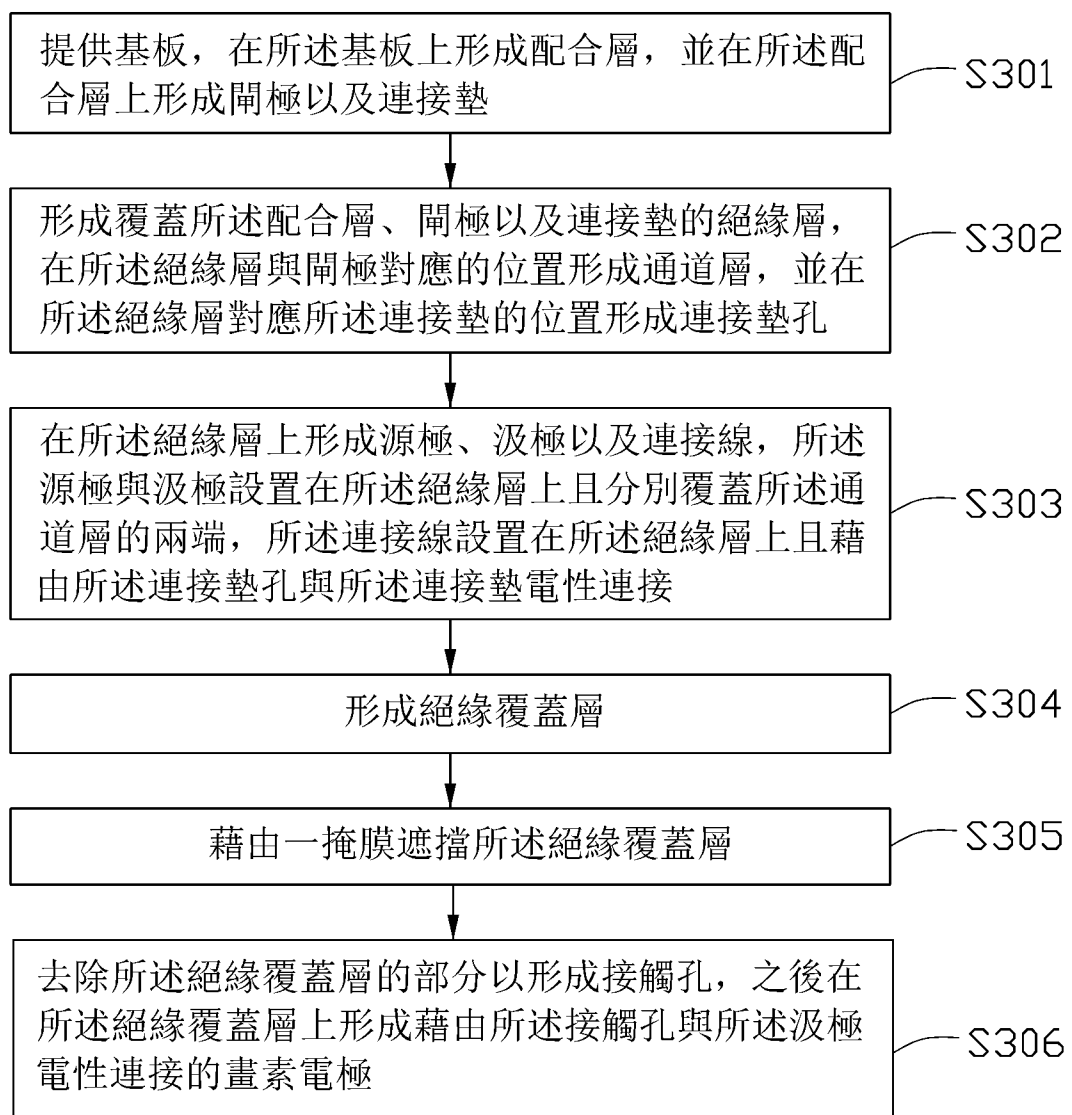


圖 7

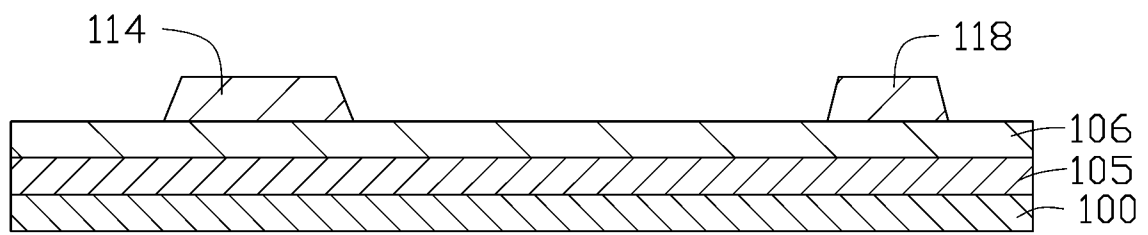


圖 8



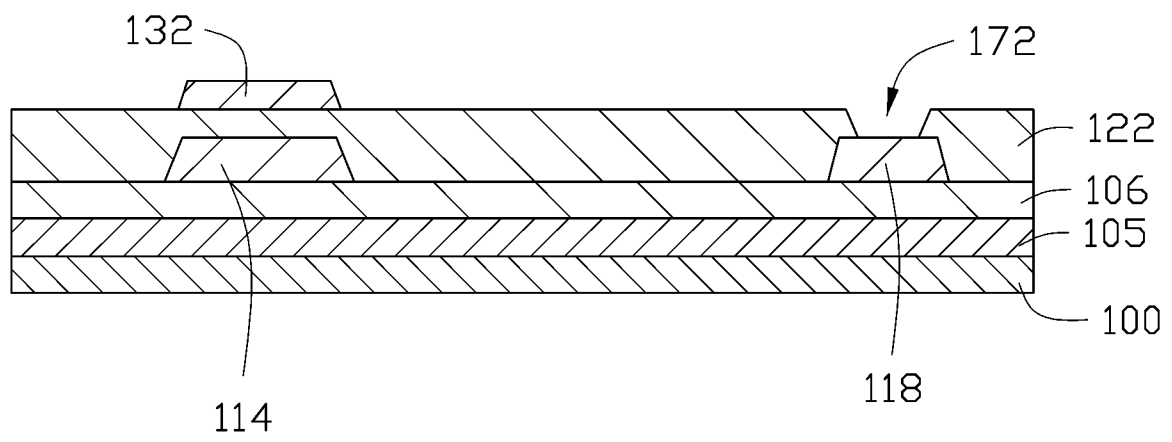


圖 9

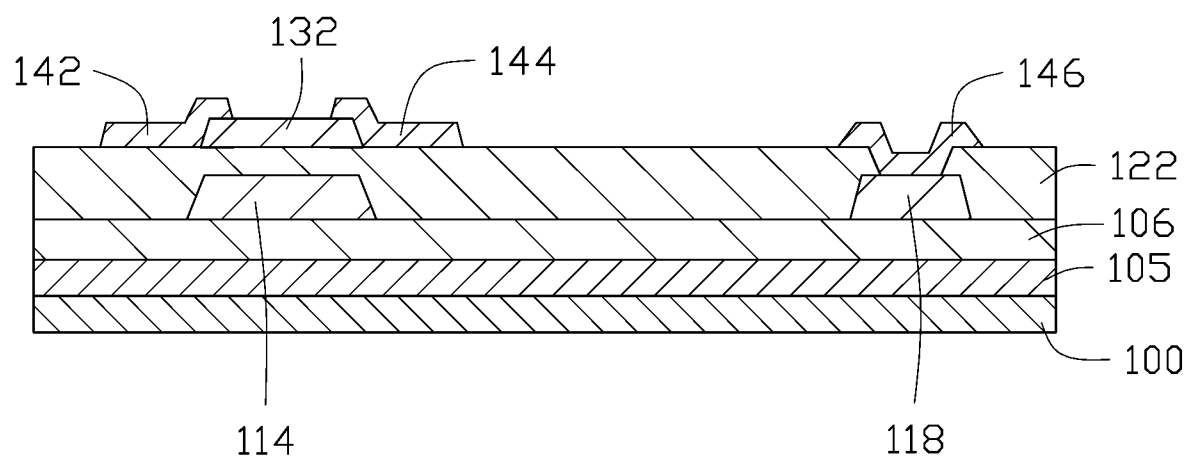


圖 10

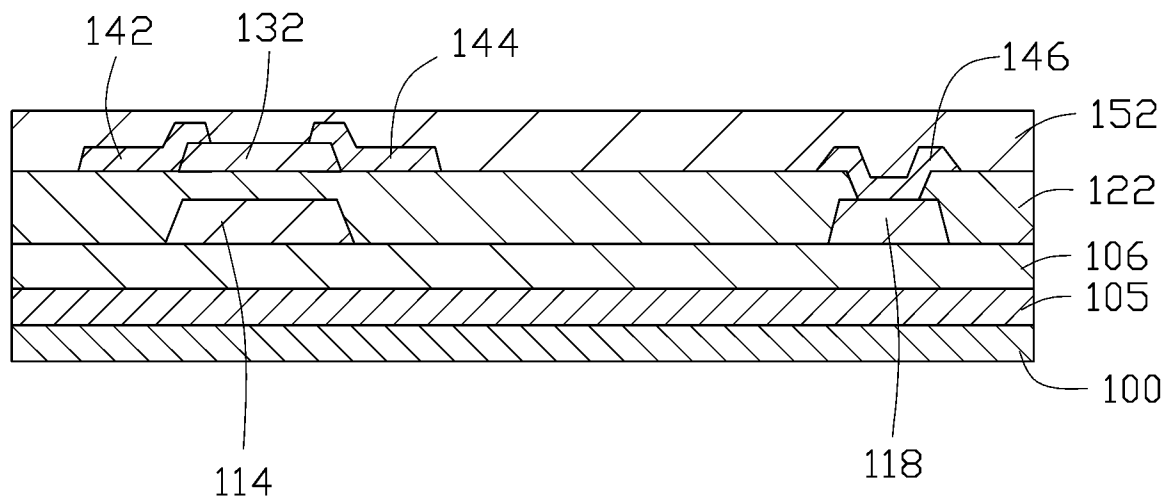


圖 11

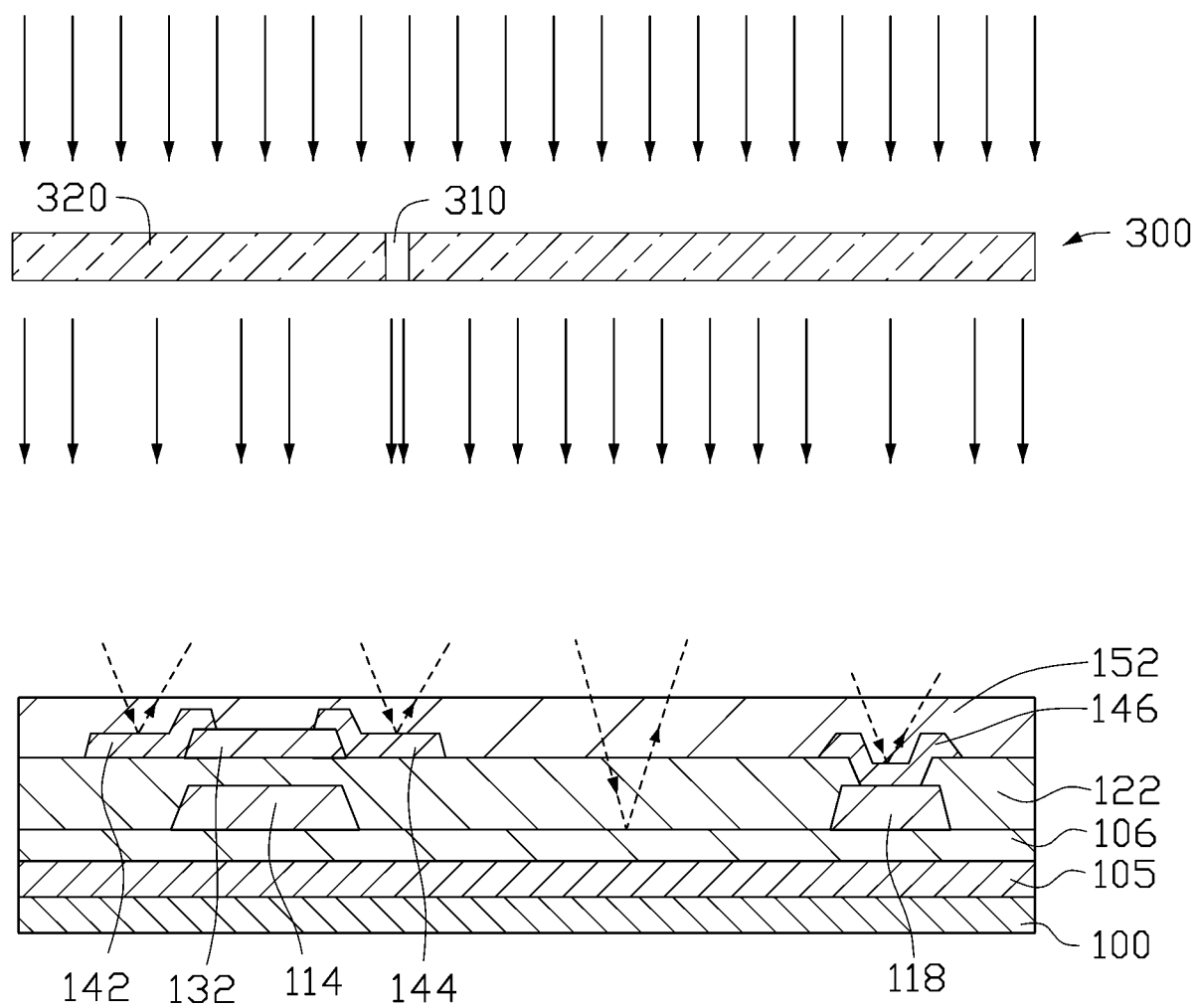


圖 12

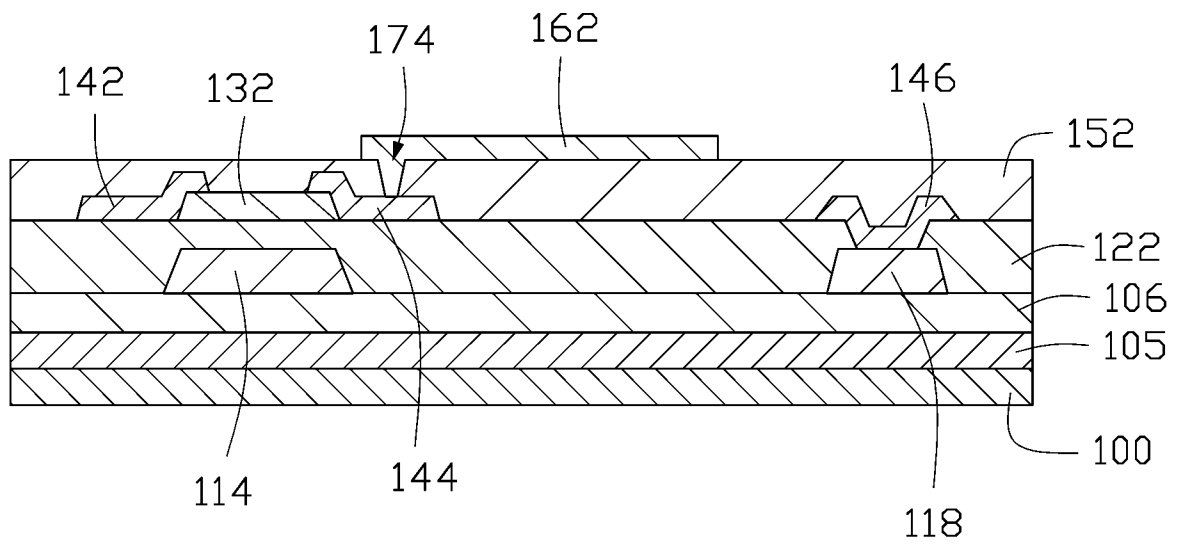


圖 13