



(12) 发明专利申请

(10) 申请公布号 CN 102012715 A

(43) 申请公布日 2011.04.13

(21) 申请号 201010557984.5

(22) 申请日 2010.11.24

(71) 申请人 天津泛海科技有限公司
地址 300384 天津市华苑产业区海泰西路
18号软件与服务外包产业基地北二楼

(72) 发明人 李景虎 马杰 喻明艳

(74) 专利代理机构 天津盛理知识产权代理有限公司 12209

代理人 王融生

(51) Int. Cl.
G05F 3/30 (2006.01)

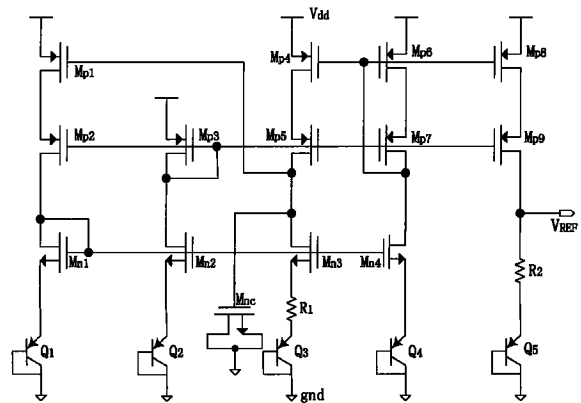
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

高阶曲率补偿的带隙基准电压源

(57) 摘要

本发明涉及带隙基准非线性补偿领域,其特征在于利用非线性分段补偿的原理,增加了两条支路电流,依据输出支路内部温度负反馈结构,分别为对基准输出支路分压电阻抽取和注入电流,依据在不同温度范围内抽取与注入电流温度系数对输出电压的影响,从而改变了输出基准电压源的温度特性,使得在整个工作温度范围内输出基准电压多次达到局部极值点,其输出电压基准对温度的一阶导数在这些点处为零,达到分段补偿的目的,有效的降低了输出基准电压源的温度系数。



1. 高阶曲率补偿的带隙基准电压源，其特征在于，该带隙基准电压源含有：
一阶带隙基准电压源部分，包括：

PMOS 管 M_{P1} ，该管的衬底和源极接电源，漏极接 PMOS 管 M_{P2} 的源极， M_{P2} 管的衬底接电源，漏极接 NMOS 管 M_{N1} 的漏极， M_{N1} 的栅极和漏极短接，衬底接地，源极接三极管 Q1 的发射极，Q1 的基极与集电极接地；

PMOS 管 M_{P3} ，该管的衬底和源极接电源，漏极和栅极短接与 M_{P2} 的栅极以及 NMOS 管 M_{N2} 的漏极相连， M_{N2} 的栅极和 M_{N1} 的栅极相连，衬底接地，源极接三极管 Q2 的发射极，Q2 的基极与集电极接地；

PMOS 管 M_{P4} ，该管的衬底和源极接电源，漏极接 PMOS 管 M_{P5} 的源极， M_{P5} 管的衬底接电源，栅极和 M_{P3} 管的栅极相连，漏极接 M_{P1} 的栅极、NMOS 电容 M_{nc} 的栅极以及 NMOS 管 M_{N3} 的漏极， M_{nc} 的漏极、源极与衬底接地， M_{N3} 的栅极和 M_{N1} 的栅极相连，漏极经电阻 R_1 后接三极管 Q3 的发射极，Q3 的基极与集电极接地；

PMOS 管 M_{P6} ，该管的衬底和源极接电源，漏极接 PMOS 管 M_{P7} 的源极， M_{P7} 管的衬底接电源，栅极和 M_{P3} 管的栅极相连，漏极接 M_{P6} 、 M_{P4} 的栅极以及 NMOS 管 M_{N4} 的漏极， M_{N4} 的栅极和 M_{N1} 的栅极相连，衬底接地，源极接三极管 Q4 的发射极，Q4 的基极与集电极接地；

PMOS 管 M_{P8} ，该管的衬底和源极接电源，漏极接 PMOS 管 M_{P9} 的源极， M_{P9} 管的衬底接电源，栅极接 M_{P3} 的栅极，漏极经电阻 R_2 后为输出端 V_{REF} ，该 V_{REF} 端经电阻 R_3 、 R_4 后接三极管 Q5 的发射极，Q5 的基极与集电极接地；

产生高阶曲率补偿抽取电流 I_a 与注入电流 I_b 的电流支路部分，包括：

NMOS 管 M_{NS} ，该管的栅极和 M_{P9} 的漏极相连，源极连接 Q5 的发射极，而漏极连接电阻 R_3 、 R_4 共同结点处并抽取电流 I_a ；

PMOS 管 M_{P10} ，该管的衬底和源极接电源，栅极和 M_{P6} 的栅极相连，漏极接 PMOS 管 M_{P11} 的源极， M_{P11} 的衬底接电源，栅极和 M_{P3} 的栅极相连，漏极接 NMOS 管 M_{N5} 的漏极， M_{N5} 的栅极和 M_{N1} 的栅极相连，衬底接地，源极接 NMOS 管 M_{N6} 的漏极， M_{N6} 的栅极接 M_{N5} 的漏极，衬底和源极接地；

电阻 R_5 ，该电阻一端接电源，另一端接 NMOS 管 M_{N7} 的漏极， M_{N7} 的栅极和 M_{N5} 的栅极相连，衬底接地，源极接 NMOS 管 M_{N8} 的漏极， M_{N8} 的栅极和 M_{N6} 的栅极相连，衬底于源极接地；

PMOS 管 M_{P11} ，该管的衬底和源极接电源，栅极接 M_{N7} 漏极，漏极连接电阻 R_3 、 R_4 共同结点处，即 M_{NS} 的漏极并注入电流 I_b 。

高阶曲率补偿的带隙基准电压源

技术领域

[0001] 本发明设计低温度系数的带隙基准电压源电路，具体涉及高阶曲率补偿的带隙基准电压源。

背景技术

[0002] 在模拟集成电路中基准电压源是一个非常重要的模块，一个有效的基准电压源在一定范围内基本上与电源电压变化、工艺参数变化、温度变化等无关。自从 Widlar 基准电压源被介绍以来，在双极集成电路中带隙电压源技术被广泛应用。随着一些新的电路被设计和技术的革新，例如，温度补偿、激光修正等技术，促使带隙基准电压源的性能不断得到提高；在 CMOS 技术迅速发展的今天，带隙基准电压源技术也获得了飞速发展。因而带隙基准电压源被广泛地应用在 DC-DC 转换、RF 电路中，基准源在模数转换器 (ADC) 和数模转换器 (DAC) 等混合信号电路中的作用更大，是该转换器精度高低的的重要决定因素，其精度必须优于 ADC 本身的精度，否则会严重影响 ADC 的性能。因此，高精度、高稳定性电压基准电路在现代混合信号集成电路设计中具有不可或缺的地位。

[0003] 对于一阶带隙电压基准源的基本原理如图 1 所示，它的设计思路是：利用 V_{BE} 在一阶特性上具有负温度系数的特点，而 ΔV_{BE} 则具有正温度系数，两者线性叠加，在一阶特性上可以实现基准 V_{REF} 的温度系数为零，因此也叫做一阶基准电压源。由于 V_{REF} 等于硅半导体材料在热力学零温度时的外推禁带宽度（能带间隙）。因此这种基准电压称为带隙基准电压源，带隙基准电压源的核心电路是 ΔV_{BE} ， ΔV_{BE} 实际上是两个不同电流密度的匹配晶体管 Q_3 和 Q_4 的基射结电压差， Q_3 的电流密度是 Q_4 的 N 倍，有

$$[0004] \quad V_{BE4} = \frac{kT}{q} \ln\left(\frac{I_4}{I_S}\right)$$

$$[0005] \quad V_{BE3} = \frac{kT}{q} \ln\left(\frac{I_3}{I_S}\right)$$

$$[0006] \quad \Delta V_{BE} = V_{BE4} - V_{BE3} = \frac{kT}{q} \ln(N)$$

[0007] 由此可见，构造 ΔV_{BE} 的目的是为了消除与温度密切相关的饱和电流 I_S ，使 ΔV_{BE} 与绝对温度成正比 (PTAT)，具有正温度系数。此正温度系数电压经过电阻 R_1 产生了正温度系数电流 I_{PTAT} ， I_{PTAT} 经过 M_{p8} 镜像，在基准输出支路中得出输出基准电压 V_{REF} ，有

$$[0008] \quad V_{REF} = \frac{\Delta V_{BE}}{R_1} \cdot R_2 + V_{BE} = \frac{R_2}{R_1} \cdot \frac{kT}{q} \ln(N) + V_{BE}$$

[0009] 只要选择适当的 R_1 、 R_2 和 N ，就可以得到图 3 中一阶对称输出参考电压 V_{REF} ，温度系数做到大约在 20ppm/°C 左右，而在某些高精度要求场合，如高分辨率的 DAC 和 ADC，就必须采用高阶温度补偿，以进一步降低带隙基准源的温度系数。

[0010] 对于高阶曲率补偿，主要包括结构简单但精度有限的分段线性补偿（见文

献 Rincon-Mora G, Allen P E. A 1.1-V current-mode and piecewise-linear curvature-corrected bandgap voltage reference. IEEE J Solid-State Circuits, 1998, 33(10): 1551 以及 Wang Hongyi, Lai Xinquan, Li Yushan, et al. A Piecewise-Linear Compensated Bandgap Reference. Chinese Journal Of Semiconductors, 2004, 25(7): 771, 以及利用 PN 结电流非线性抵消输出电压非线性的补偿方法(见文献 Malcovati P, Maloberti F, Fiocchi C, et al. Curvature-Compensated BiCMOS Bandgap with 1-V Supply Voltage. IEEE J Solid-State Circuits, 2001, 36(7): 1076 以及 Xing Xinpeng, Li Dongmei, Wang Zhihua. A near-1V 10ppm/°C CMOS Bandgap Reference With Curvature Compensation. Journal of Semiconductor, 2008, 29(1): 24), 理论上可达到理想的补偿效果, 但补偿控制结构复杂, 运放失调等非理想特性的影响使理想补偿效果难以实现, 可控性与稳定性不高。同时也有其它一些解决方案, 例如专利 CN 100428104C, 对带隙基准电压源通过对产生 I_{PTAT} 电流支路中的两个三极管集电极注入电流和取出电流, 来改变两个三极管电流的温度特性, 实现对基准电压源的多点曲率补偿, 并在专利中对多点曲率补偿电路的存在性进行了理论的推导。但该方案相对于本发明存在以下几个不足之处, 电路中应用了运放电路增加了电路的复杂性与功耗, 以及运放输入的失调对输出参考电压的影响会比较明显, 同时补偿电路对产生 I_{PTAT} 两条支路进行补偿。而本发明中只对输出支路进行补偿, 而且输出支路存在补偿的自适应负反馈作用, 因此本发明无论在控制的简易程度还是稳定性方面都得到了提高。

发明内容

[0011] 本发明提供一种高阶曲率补偿的带隙基准电压源。它所解决的技术问题是采用基本的分段补偿原理, 结合自适应负反馈控制结构, 提出了一种结构简化且精度更高的非线性温度电流补偿结构, 该电压源通过对低中高温范围内的输出电压进行补偿, 使得输出电压在整个温度范围内有多个局部极值点, 明显降低了输出电压的温度系数, 提高了输出电压精度。

[0012] 本发明的特征在于, 该带隙基准电压源含有:

[0013] 一阶补偿带隙基准电压源部分, 包括:

[0014] PMOS 管 M_{P1} , 该管的衬底和源极接电源, 漏极接 PMOS 管 M_{P2} 的源极, M_{P2} 管的衬底接电源, 漏极接 NMOS 管 M_{N1} 的漏极, M_{N1} 的栅极和漏极短接, 衬底接地, 源极接三极管 Q1 的发射极, Q1 的基极与集电极接地;

[0015] PMOS 管 M_{P3} , 该管的衬底和源极接电源, 漏极和栅极短接与 M_{P2} 的栅极以及 NMOS 管 M_{N2} 的漏极相连, M_{N2} 的栅极和 M_{N1} 的栅极相连, 衬底接地, 源极接三极管 Q2 的发射极, Q2 的基极与集电极接地;

[0016] PMOS 管 M_{P4} , 该管的衬底和源极接电源, 漏极接 PMOS 管 M_{P5} 的源极, M_{P5} 管的衬底接电源, 栅极和 M_{P3} 管的栅极相连, 漏极接 M_{P1} 的栅极、NMOS 电容 M_{nc} 的栅极以及 NMOS 管 M_{N3} 的漏极, M_{nc} 的漏极、源极与衬底接地, M_{N3} 的栅极和 M_{N1} 的栅极相连, 漏极经电阻 R_1 后接三极管 Q3 的发射极, Q3 的基极与集电极接地;

[0017] PMOS 管 M_{P6} , 该管的衬底和源极接电源, 漏极接 PMOS 管 M_{P7} 的源极, M_{P7} 管的衬底接电源, 栅极和 M_{P3} 管的栅极相连, 漏极接 M_{P6} 、 M_{P4} 的栅极以及 NMOS 管 M_{N4} 的

漏极， M_{N4} 的栅接 M_{N1} 的栅，衬底接地，源极接三极管 Q4 的发射极，Q4 的基极与集电极接地；

[0018] PMOS 管 M_{P8} ，该管的衬底和源极接电源，漏极接 PMOS 管 M_{P9} 的源极， M_{P9} 管的衬底接电源，栅极接 M_{P3} 的栅极，漏极经电阻 R_2 后为输出端 V_{REF} ，该 V_{REF} 端经电阻 R_3 、 R_4 后接三极管 Q5 的发射极，Q5 的基极与集电极接地；

[0019] 产生高阶曲率补偿抽取电流 I_a 与注入电流 I_b 的电流支路部分，包括：

[0020] NMOS 管 M_{NS} ，该管的栅极和 M_{P9} 的漏极相连，源极连接 Q5 的发射极，而漏极连接电阻 R_3 、 R_4 共同结点处并抽取电流 I_a ；

[0021] PMOS 管 M_{P10} ，该管的衬底和源极接电源，栅极和 M_{P6} 的栅相连，漏极接 PMOS 管 M_{P11} 的源极， M_{P11} 的衬底接电源，栅极和 M_{P3} 的栅极相连，漏极接 NMOS 管 M_{N5} 的漏极， M_{N5} 的栅极和 M_{N1} 的栅极相连，衬底接地，源极接 NMOS 管 M_{N6} 的漏极， M_{N6} 的栅极接 M_{N5} 的漏极，衬底和源极接地；

[0022] 电阻 R_5 ，该电阻一端接电源，另一端接 NMOS 管 M_{N7} 的漏极， M_{N7} 的栅极和 M_{N5} 的栅极相连，衬底接地，源极接 NMOS 管 M_{N8} 的漏极， M_{N8} 的栅和 M_{N6} 的栅相连，衬底于源极接地；

[0023] PMOS 管 M_{P1} ，该管的衬底和源极接电源，栅极接 M_{N7} 漏极，漏极连接电阻 R_3 、 R_4 共同结点处，即 M_{NS} 的漏极并注入电流 I_b 。

[0024] 本发明的有益效果是：与传统的高阶补偿基准电路相比，基于分段补偿原理而提出的新的高阶补偿结构，具有补偿元件数量少、控制结构简单的显著特点，利用输出之路内部自适应负反馈控制，提高了注入与抽取电流随温度变化的稳定性，通过一阶线性补偿、高阶线性补偿的相互作用，将一阶线性补偿的单峰极值变为多峰极值，使高阶曲率补偿结构对温度系数的改善十分明显，而采用共源共栅偏置结构代替高增益运放，减小功耗，简化了电路，电路设计的可控性与稳定性得到了很大的提高。

附图说明

[0025] 图 1 一种传统的一阶带隙基准电压产生电路原理图；

[0026] 图 2 本发明提出的高阶曲率补偿的带隙基准电压源的电路图；

[0027] 图 3 一种典型带隙基准电压一阶温度系数与一阶非对称分布温度系数示意图

[0028] 图 4 M_{NS} 管高阶补偿后的温度特性示意图

[0029] 图 5 M_{P1} 管进行高阶曲率补偿的原理示意图

[0030] 图 6 采用高阶曲率补偿前后的带隙基准电压源的温度特性（曲线 a：一阶补偿，曲线 b： M_{NS} 管补偿，曲线 c： M_{NS} 、 M_{P1} 管共同补偿）

具体实施方式

[0031] 下面结合附图以及实例对本发明作进一步说明。

[0032] 本发明解决其问题的技术方案是：本发明提出的高阶曲率补偿的带隙基准电压如图 2 所示。它是在传统一阶带隙基准的基础之上，增加部分电路进而得到了温度特性更加优异的输出基准电压。图 2 中电流 I_a 、 I_b 分别由工作在线性区 M_{NS} 和工作在亚阈值以及饱和区 M_{P1} 管产生。

[0033] NMOS 管 M_{NS} 的作用是抽取流过电阻 R_4 的 I_{PTAT} 电流，而 PMOS 管 M_{PI} 的作用是给电阻 R_4 注入正温度系数电流。 M_{NS} 管的分流作用是通过电阻 R_2 、 R_3 、 R_4 共同作用进行控制的。 M_{PI} 管注入电流则通过正温度系数的电流 I_{PTAT} 和电阻 R_5 来控制 M_{PI} 管的栅源电压进行调节，进而实现对注入电流温度系数的控制。下面就从 M_{NS} 管抽取电流与 M_{PI} 管注入电流两个方面对本发明进行详细的阐述。

[0034] 图 2 中电阻 R_2 、 R_3 、 R_4 与 NMOS 管 M_{NS} 共同构成了抽取电流支路。该支路对一阶电路进行补偿，为了实现高阶补偿的控制目标，最有效方法是对一阶非对称分布温度特性曲线中低温区进行补偿，如图 3 所示。当不考虑注入电流的情况下，有

$$[0035] \quad V_{REF} = I_{PTAT}(R_3+R_4)+V_{BE}-I_a R_4$$

[0036] 通过合理的控制 I_a 电流温度系数即可得到如图 4 所示的高阶曲率补偿电压曲线。在图 4 中把高阶曲率补偿分为四段：AB、BC、CD 与 DE。而 NMOS 管 M_{NS} 分流的作用是把一阶非对称分布基准电压曲线在低中温段的正温度系数降低，从而实现零温度系数输出，并出现第一个峰值 B 点。当温度高于 B 点时，由于抽取电流 I_a 的作用，使负温度系数大于正温度系数，输出基准电压在 B 点后出现下降。但是由于 M_{NS} 管抽取电流 I_a 正温度系数开始缓慢减小，输出电压降低速率相应减慢，随着基准电压降低， M_{NS} 管与电阻 R_4 组成的负反馈作用逐渐限制了 M_{NS} 管有效驱动电压以及流过该管的正温度系数电流的增加。在常温阶段，由于抽取电流的正温度系数明显下降， I_a 电流的曲率补偿作用迅速减弱，同时一阶基准源正温度系数特性逐渐占据主导作用，基准输出电压形成波谷。温度继续增加在一阶基准源的负温度特性段下，将使输出基准电压在 C 点出现第二个峰值。所以从图 4 可看出，低温度 AB 段主要由一阶温度带隙基准源决定，BC 段主要由曲率补偿作用起主导作用，CD、DE 中高温段则恢复一阶基准源的主导作用。

[0037] M_{NS} 管与电阻 R_2 、 R_3 、 R_4 共同实现了图 4 中的高阶曲率补偿，图形中的 AB 段通过电阻 R_3 控制着温度起点 A 到峰值 B 点的大小，而 BC、CD 段则主要由电阻 R_3 起主导作用，当电阻 R_3 的阻值较大时，则波谷 C 点抬高，为了得到好的温度电压曲线，应该控制 C 点与 A 点持平，高温区 DE 主要由电阻 R_4 起主导作用，电阻 R_4 阻值越小，峰值 D 越向低段偏移。而 M_{NS} 管比则影响着温度电压曲线在低中高温段的温度系数。通过电阻 R_2 、 R_3 、 R_4 与 M_{NS} 管合理的调整即可实现类似图 5 补偿峰值曲线。

[0038] 图 2 中 $M_{N5} \sim M_{N8}$ 、 M_{P10} 、 M_{P11} 、 M_{PI} 与电阻 R_5 共同组成了电流注入支路。通过 M_{P10} 、 M_{P6} 以及 M_{N8} 、 M_{N6} 的镜像关系得出流过电阻 R_5 的电流为 I_{PTAT} ，因此 M_{PI} 的栅源电压的值为 $I_{PTAT} \cdot R_5$ 。在 I_{PTAT} 不变情况下，通过调节电阻 R_5 值控制着 M_{PI} 随温度导通的状态，而对于 M_{PI} 管，则可调节其宽长比，控制其导通后电流变化速率，从而依靠电阻 R_5 与 M_{PI} 管共同作用，对基准电压在中高温段进行分段线性补偿。

[0039] 图 5 为 M_{PI} 管分段线性补偿的基本思想，图中曲线 A 为经过 M_{NS} 管补偿后的输出电压，曲线 B 是经 M_{PI} 管产生的用于补偿曲线 A 在中高温段的温度特性的补偿电流。为了对曲线 A 进行补偿，需要把图 4 中峰值与波谷极值点向低温段偏移，增加 DE 段的温度范围。而曲线 B 对曲线 A 进行补偿，则为对曲线 A 的 DE 段的温度范围进行补偿，通过 M_{PI} 在 DE 段导通，对基准支路注入正温度系数电流，使曲线 A 在高温段负温度系数降低，从而再次实现零温度系数输出，形成波谷。而 M_{PI} 管在 DE 段工作状态也分为两种情况，在波谷产生前要求负温度系数仍然占主导作用，所以 M_{PI} 中电流温度系数较小，同时

电流也相对较小，其工作在亚阈值状态，而波谷产生后，要求正温度系数迅速增加， M_{PI} 管中电流增加相对较大，其工作在饱和状态，以此达到对基准电压进行进一步的高阶曲率补偿的作用。

[0040] 以上描述高阶曲率补偿的带隙基准的工作原理。在实际的设计中，通过电路模拟软件能够准确的确定电路中晶体管的尺寸及电阻的阻值。采用 Chartered 公司 $0.35\ \mu\text{m}$ CMOS 工艺进行仿真验证，在工作电压为 3.3V ，温度范围为 $-40\sim 125^\circ\text{C}$ 的情况下得到一阶补偿、只有 M_{NS} 作用和 M_{NS} 、 M_{PI} 共同作用三种情况下温度特性仿真结果，如图 6。在一阶补偿情况下，整个工作温度范围内输出电压最大值与最小值之差约为 3.5mV ，一阶基准电路的温度系数为 $17.6\text{ppm}/^\circ\text{C}$ 。只采用 M_{NS} 管进行补偿，输出电压最大值与最小值之差约为 $718\ \mu\text{V}$ ，得到基准电路的温度系数为 $3.53\text{ppm}/^\circ\text{C}$ 。当采用 M_{NS} 、 M_{PI} 共同补偿作用下，输出电压最大值与最小值之差只有 $183\ \mu\text{V}$ 左右，电路的温度系数约为 $0.912\text{ppm}/^\circ\text{C}$ ，温度特性得到了极大的改善。

[0041] 本发明的主要技术特征在于：采用高阶曲率补偿的方法，不同于一阶补偿只对整个工作温度范围内单一的温度点进行补偿，而是在整个温度范围内寻找多个输出基准电压局部极值点，采用分段补偿控制方法减小基准温度特性，这是不同于以往带隙基准曲率补偿的新思想。而且，本发明还给出了实用电路，利用输出支路内部自适应负反馈控制，通过在低中温和中高温段分别对基准输出电压支路抽取与注入正温度系数电流，将一阶带隙基准源的单峰极值改变为多峰极值，从而改善了输出电压的温度特性，仿真结果表明此电路较普通一阶基准电压源温度特性有了很大的提高。

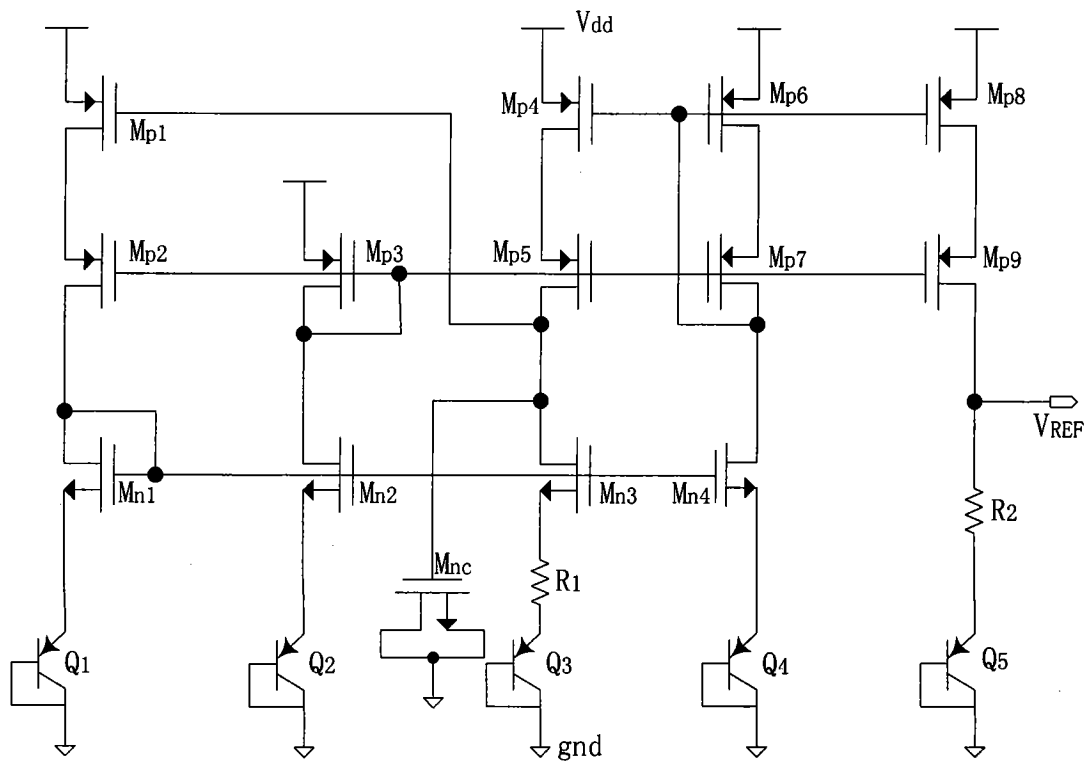


图 1

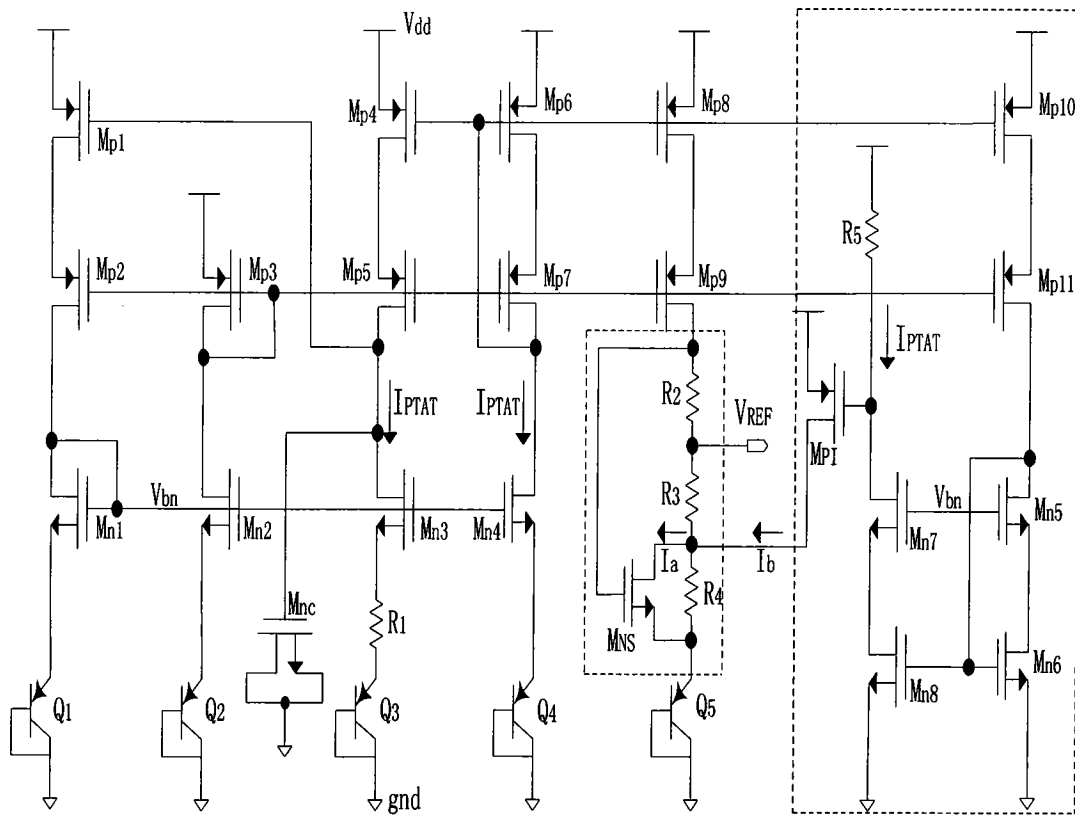


图 2

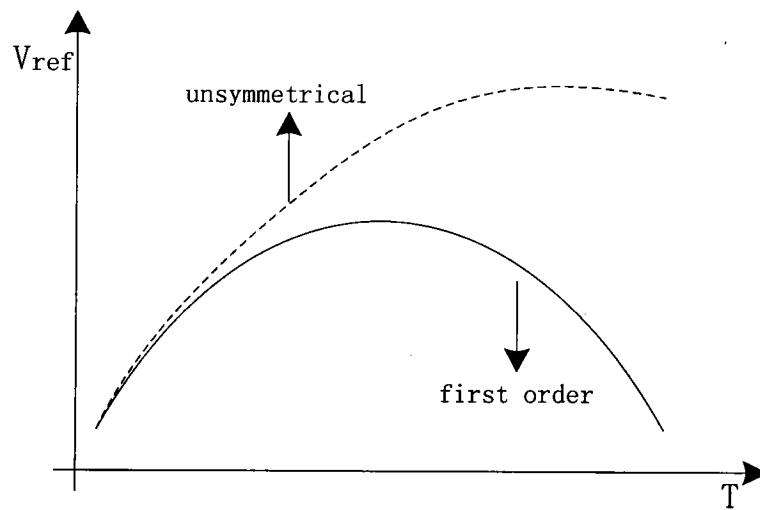


图 3

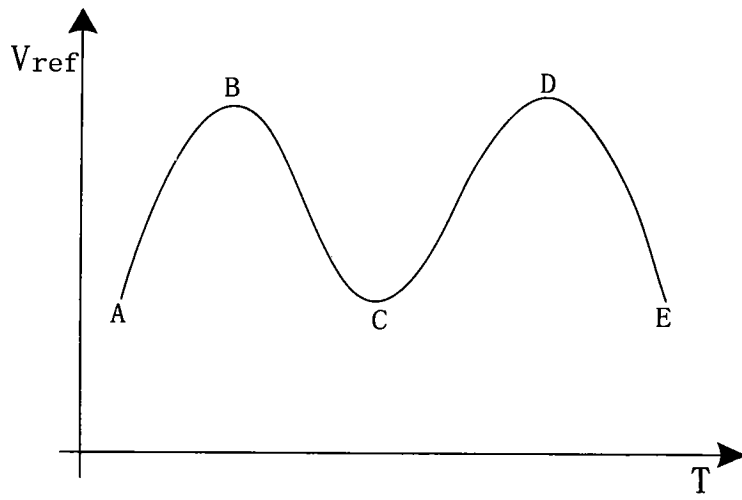


图 4

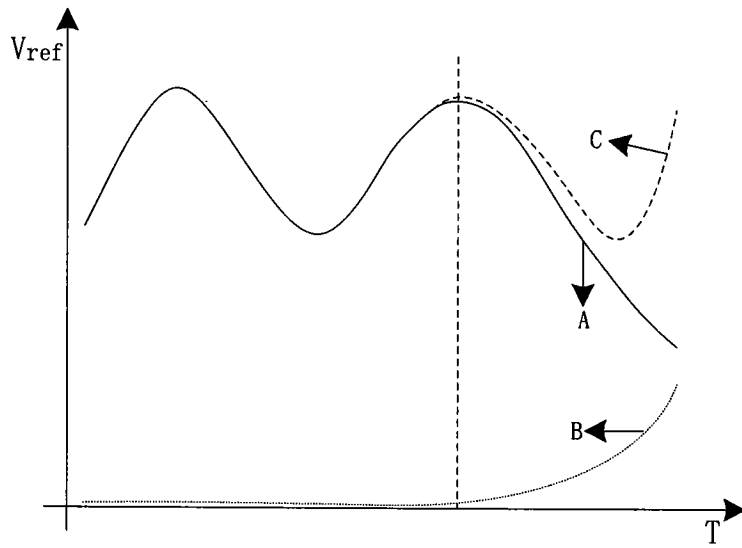


图 5

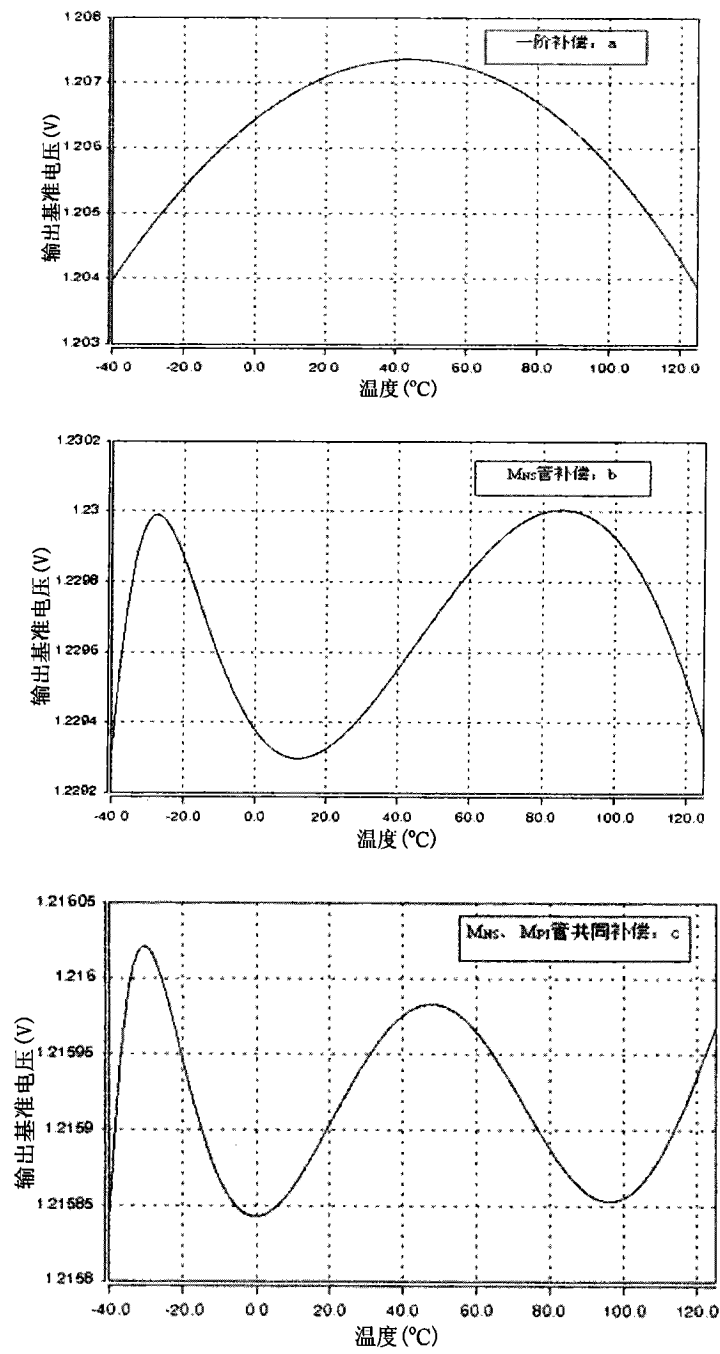


图 6