

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年3月26日(26.03.2020)



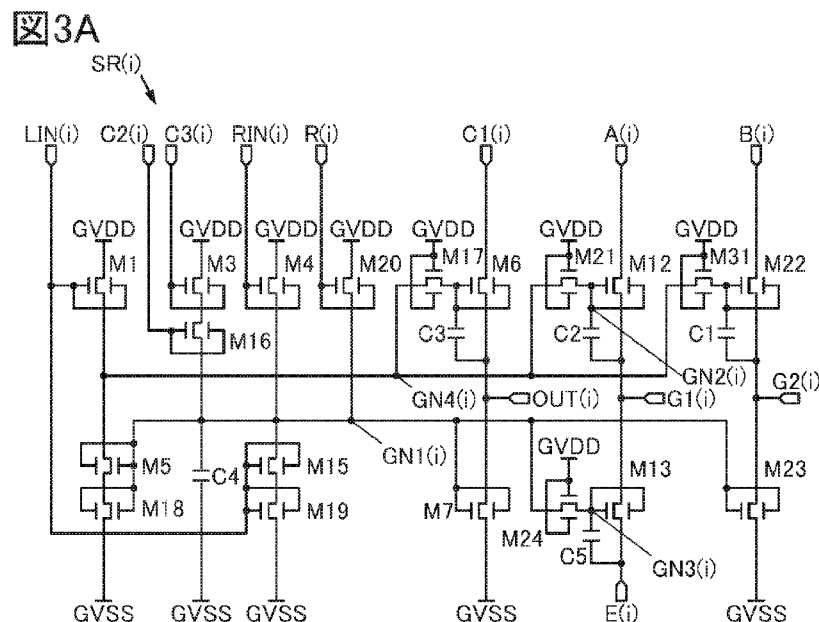
(10) 国際公開番号

WO 2020/058799 A1

- (51) 国際特許分類:
G09G 3/20 (2006.01) *G09G 3/3266* (2016.01)
G02F 1/133 (2006.01) *G09G 3/36* (2006.01)
G09G 3/3233 (2016.01) *G11C 19/28* (2006.01)
- (21) 国際出願番号: PCT/IB2019/057561
- (22) 国際出願日: 2019年9月9日(09.09.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-177156 2018年9月21日(21.09.2018) JP
- (71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木市長谷398 Kanagawa (JP).
- (72) 発明者: 豊高 耕平 (TOYOTAKA, Kouhei); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 渡邊 一徳 (WATANABE, Kazunori); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 川島 進 (KAWASHIMA, Susumu); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 久保田 大介 (KUBOTA, Daisuke); 〒2430036 神奈川県厚木市長谷398 株式会社半導体エネルギー研究所内 Kanagawa (JP). 石谷 哲二 (ISHITANI, Tetsuji); 〒2430036 神奈川県厚木市長谷398 株式会

(54) Title: FLIP-FLOP CIRCUIT, DRIVE CIRCUIT, DISPLAY PANEL, DISPLAY DEVICE, INPUT/OUTPUT DEVICE, AND INFORMATION PROCESSING DEVICE

(54) 発明の名称: フリップ・フロップ回路、駆動回路、表示パネル、表示装置、入出力装置、情報処理装置



(57) Abstract: Provided is a flip-flop circuit. Further provided is a drive device. A flip-flop circuit comprising first to fifth input terminals and first to third output terminals, wherein the first input terminal is supplied with a first trigger signal, the second input terminal is supplied with a second trigger signal, the third input terminal is supplied with a batch selection signal, the fourth input terminal is supplied with a first pulse width modulated signal, and the fifth input terminal

社半導体エネルギー研究所内 Kanagawa (JP).
山下晃央(YAMASHITA, Akio); 〒2430036 神奈
川県厚木市長谷 3 9 8 株式会社半導体エ
ネルギー研究所内 Kanagawa (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,
DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

— 国際調査報告（条約第21条(3)）

is supplied with a second pulse width modulated signal. In the period from when the first trigger signal is supplied until the second trigger signal is supplied, the first output terminal supplies a first selection signal on the basis of the first pulse width modulated signal; in the period when the batch selection signal is being supplied, the first output terminal supplies the first selection signal; in the period from when the first trigger signal is provided until the second trigger signal is supplied, the second output terminal supplies a second selection signal on the basis of the second pulse width modulated signal; and the third output terminal supplies a third trigger signal.

(57) 要約：フリップ・フロップ回路を提供する。また、駆動回路を提供する。第1乃至第5の入力端子および第1乃至第3の出力端子を有するフリップ・フロップ回路であって、第1の入力端子は第1のトリガ信号を供給され、第2の入力端子は第2のトリガ信号を供給され、第3の入力端子は一括選択信号を供給され、第4の入力端子は第1のパルス幅変調信号を供給され、第5の入力端子は、第2のパルス幅変調信号を供給される。第1の出力端子は第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1のパルス幅変調信号に基づいて、第1の選択信号を供給し、第1の出力端子は一括選択信号が供給されている期間、第1の選択信号を供給し、第2の出力端子は第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第2のパルス幅変調信号に基づいて、第2の選択信号を供給し、第3の出力端子は、第3のトリガ信号を供給する。

明細書

発明の名称

フリップ・フロップ回路、駆動回路、表示パネル、表示装置、入出力装置、情報処理装置

技術分野

[0001]

本発明の一態様は、フリップ・フロップ回路、駆動回路、表示パネル、表示装置、入出力装置、情報処理装置または半導体装置に関する。

[0002]

なお、本発明の一態様は、上記の技術分野に限定されない。本明細書等で開示する発明の一態様の技術分野は、物、方法、または、製造方法に関するものである。または、本発明の一態様は、プロセス、マシン、マニュファクチャ、または、組成物（コンポジション・オブ・マター）に関するものである。そのため、より具体的に本明細書で開示する本発明の一態様の技術分野としては、半導体装置、表示装置、発光装置、蓄電装置、記憶装置、それらの駆動方法、または、それらの製造方法、を一例として挙げることができる。

背景技術

[0003]

走査線駆動回路が有するシフトレジスタにおける選択信号のシフトと、走査線に対する選択信号の供給と、を独立に制御する表示装置が知られている（特許文献1）。これにより、任意の領域のみに対して画像の書き換えを行うことが可能である。また、上記の動作を、クロック信号又は固定電位を示す信号を供給する配線を設けることによって実現する。そのため、当該配線を有する表示装置は、部分駆動が可能な表示装置でありながら、配線を含めた回路の構成を簡略化することができる。

[先行技術文献]

[特許文献]

[0004]

[特許文献1] 特開2011-209714号公報

発明の概要

発明が解決しようとする課題

[0005]

本発明の一態様は、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することを課題の一とする。または、利便性、有用性または信頼性に優れた新規な駆動回路を提供することを課題の一とする。または、利便性、有用性または信頼性に優れた新規な表示パネルを提供することを課題の一とする。または、利便性、有用性または信頼性に優れた新規な表示装置を提供することを課題の一とする。または、利便性、有用性または信頼性に優れた新規な入出力装置を提供することを課題の一とする。または、利便性、有用性または信頼性に優れた新規な情報処理装置を提供することを課題の一とする。または、新規なフリップ・フロップ回路、新規な駆動回路、新規な表示パネル、新規な表示装置、新規な入出力装置、新規な情報処理装置または新規な半導体装置を提供することを課題の一とする。

[0006]

なお、これらの課題の記載は、他の課題の存在を妨げるものではない。なお、本発明の一態様は、これらの課題の全てを解決する必要はないものとする。なお、これら以外の課題は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の課題を抽出することが可能である。

課題を解決するための手段

[0007]

(1) 本発明の一態様は、第1の入力端子L IN (i) と、第2の入力端子R IN (i) と、第3の入力端子E (i) と、第4の入力端子A (i) と、第5の入力端子B (i) と、第1の出力端子G 1 (i) と、第2の出力端子G 2 (i) と、第3の出力端子OUT (i) と、を有するフリップ・フロップ回路SR (i) である。

[0008]

第1の入力端子L IN (i) は第1のトリガ信号を供給され、第2の入力端子R IN (i) は第2のトリガ信号を供給され、第3の入力端子E (i) は一括選択信号を供給され、第4の入力端子A (i) は第1のパルス幅変調信号を供給され、第5の入力端子B (i) は第2のパルス幅変調信号を供給される。

[0009]

第1の出力端子G 1 (i) は第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1のパルス幅変調信号に基づいて、第1の選択信号を供給する機能を備え、第1の出力端子G 1 (i) は一括選択信号が供給されている期間、第1の選択信号を供給する機能を備える。

[0010]

第2の出力端子G 2 (i) は第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第2のパルス幅変調信号に基づいて、第2の選択信号を供給する。

[0011]

第3の出力端子OUT (i) は第3のトリガ信号を供給する。

[0012]

(2) また、本発明の一態様は、第1のトランジスタM1 3と、第2のトランジスタM2 3と、第3のトランジスタM7と、ノードGN 1 (i) と、第1の配線GVSSと、を有する上記のフリップ・フロップ回路SR (i) である。

[0013]

第1のトランジスタM1 3は、ノードGN 1 (i) と電気的に接続されるゲート電極、第1の出力端子G 1 (i) と電気的に接続される第1の電極および第3の入力端子E (i) と電気的に接続される第2の電極を備える。また、第1のトランジスタM1 3は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、非導通状態である。

[0014]

第2のトランジスタM2 3は、ノードGN 1 (i) と電気的に接続されるゲート電極、第2の出力端子G 2 (i) と電気的に接続される第1の電極および第1の配線GVSSと電気的に接続される第2の電極を備える。また、第2のトランジスタM2 3は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、非導通状態である。

[0015]

第3のトランジスタM7は、ノードGN1 (i) と電氣的に接続されるゲート電極、第3の出力端子OUT (i) と電氣的に接続される第1の電極および第1の配線GVSSと電氣的に接続される第2の電極を備える。また、第3のトランジスタM7は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、非導通状態である。

[0016]

これにより、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1の選択信号および第2の選択信号を供給することができる。または、一括選択信号が供給されている期間に第1の選択信号を供給することができる。その結果、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。

[0017]

(3) また、本発明の一態様は、第4のトランジスタM24と、第2の配線GVDDと、を有する、上記フリップ・フロップ回路SR (i) である。

[0018]

第4のトランジスタM24は、第2の配線GVDDと電氣的に接続されるゲート電極、ノードGN1 (i) と電氣的に接続される第1の電極および第1のトランジスタM13のゲート電極と電氣的に接続される第2の電極と、を備える。

[0019]

これにより、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間を除く、一括選択信号がハイである期間TBにおいて、第4のトランジスタM24を非導通状態にすることができる。または、ノードGN1 (i) の電位を、GVDDが供給する電位からトランジスタM24のしきい値電圧を減じた電位より低く抑制することができる。または、ノードGN1 (i) の電位の上昇が第1のトランジスタM13、第2のトランジスタM23、第3のトランジスタM7、トランジスタM5およびトランジスタM18にもたらすストレスを、抑制することができる。または、ノードGN1 (i) の電位の上昇がトランジスタM15およびトランジスタM19にもたらすストレスを、抑制することができる。その結果、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。

[0020]

(4) また、本発明の一態様は、一群のフリップ・フロップ回路SR (1) 乃至フリップ・フロップ回路SR (m+2) と、第3の配線VEEと、を有する駆動回路GDである。

[0021]

一群のフリップ・フロップ回路SR (1) 乃至フリップ・フロップ回路SR (m+2) は、上記の第1のフリップ・フロップ回路SR (i)、第2のフリップ・フロップ回路SR (i+1) および第3のフリップ・フロップ回路SR (i+2) を含む。

[0022]

第2のフリップ・フロップ回路SR (i+1) は第1のフリップ・フロップ回路SR (i) と電氣的に接続され、第2のフリップ・フロップ回路SR (i+1) は第3のフリップ・フロップ回路SR (i+2) と電氣的に接続され、第2のフリップ・フロップ回路SR (i+1) は第3のトリガ信号を供給される。

[0023]

第3のフリップ・フロップ回路SR (i+2) は第2のトリガ信号を供給する。

[0024]

第3の配線VEEは一括選択信号を供給する。第3の配線VEE是一群のフリップ・フロップ回路SR(1)乃至フリップ・フロップ回路SR(m+2)と電氣的に接続される。

[0025]

これにより、一群のフリップ・フロップ回路は、第1の選択信号を所定の順番で供給することができる。または、一群のフリップ・フロップ回路は、第2の選択信号を所定の順番で供給することができる。または、一群のフリップ・フロップ回路は、第1の選択信号を一斉に供給することができる。その結果、利便性、有用性または信頼性に優れた新規な駆動回路を提供することができる。

[0026]

(5) また、本発明の一態様は、表示領域231と、上記の駆動回路GDと、を有する表示パネルである。

[0027]

表示領域231は、第1の走査線GL1(i)、第2の走査線GL2(i)、第1の信号線SL1(j)、第2の信号線SL2(j)および画素702(i, j)を備える。

[0028]

画素702(i, j)は、表示素子750(i, j)および画素回路530(i, j)を備える。

[0029]

表示素子750(i, j)は、画素回路530(i, j)と電氣的に接続される。

[0030]

画素回路530(i, j)は、第1の走査線GL1(i)、第2の走査線GL2(i)、第1の信号線SL1(j)および第2の信号線SL2(j)と電氣的に接続される。

[0031]

第1の走査線GL1(i)は第1の出力端子G1(i)と電氣的に接続され、第2の走査線GL2(i)は第2の出力端子G2(i)と電氣的に接続される。

[0032]

これにより、第1の選択信号を第1の走査線GL1(i)に供給することができる。または、第2の選択信号を第2の走査線GL2(i)に供給することができる。または、第1の選択信号または第2の選択信号を用いて画素702(i, j)を駆動することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0033]

(6) また、本発明の一態様は、表示領域231が一群の画素702(i, 1)乃至画素702(i, n)および他の一群の画素702(1, j)乃至画素702(m, j)を備える上記の表示パネルである。

[0034]

一群の画素702(i, 1)乃至画素702(i, n)は、行方向に配設され、一群の画素702(i, 1)乃至画素702(i, n)は、画素702(i, j)を含む。

[0035]

他の一群の画素702(1, j)乃至画素702(m, j)は、行方向と交差する列方向に配設され、他の一群の画素702(1, j)乃至画素702(m, j)は画素702(i, j)を含む。

[0036]

第1の走査線GL1 (i) は一群の画素702 (i, 1) 乃至画素702 (i, n) と電氣的に接続され、第2の走査線GL2 (i) は一群の画素702 (i, 1) 乃至画素702 (i, n) と電氣的に接続される。

[0037]

第1の信号線SL1 (j) は他の一群の画素702 (1, j) 乃至画素702 (m, j) と電氣的に接続され、第2の信号線SL2 (j) は他の一群の画素702 (1, j) 乃至画素702 (m, j) と電氣的に接続される。

[0038]

これにより、複数の画素に画像情報を供給することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0039]

(7) また、本発明の一態様は、機能層520を有する上記の表示パネルである。機能層520は駆動回路GDおよび画素回路530 (i, j) を含む。

[0040]

これにより、画素回路530 (i, j) のトランジスタに用いる半導体膜を形成する工程において、駆動回路GDのトランジスタに用いる半導体膜を形成することができる。または、部品点数を削減することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0041]

(8) また、本発明の一態様は、上記の表示パネル700と、制御部238と、を有する表示装置である。

[0042]

制御部238は画像情報VIおよび制御情報CIを供給され、制御部238は画像情報VIに基づいて情報V11を生成し、制御部238は制御情報CIに基づいて制御信号SPを生成する。また、制御部238は情報V11および制御信号SPを供給する。

[0043]

表示パネル700は情報V11および制御信号SPを供給され、画素702 (i, j) は情報V11に基づいて表示する。

[0044]

これにより、表示素子を用いて画像情報を表示することができる。その結果、利便性、有用性または信頼性に優れた新規な表示装置を提供することができる。

[0045]

(9) また、本発明の一態様は、入力部240と、表示部230と、を有する入出力装置である。

[0046]

表示部230は上記の表示パネル700を備える。

[0047]

入力部240は、検知領域241を備え、入力部240は検知領域241に近接するものを検知する。

[0048]

検知領域241は、画素702 (i, j) と重なる領域を備える。

[0049]

これにより、表示部を用いて画像情報を表示しながら、表示部と重なる領域に近接するものを検知することができる。または、表示部に近接させる指などをポインタに用いて、位置情報を入力することができる。または、位置情報を表示部に表示する画像情報に関連付けることができる。その結果、利便性、有用性または信頼性に優れた新規な入出力装置を提供することができる。

[0050]

(10) また、本発明の一態様は、演算装置210と、入出力装置220と、を有する情報処理装置である。

[0051]

演算装置210は入力情報I1または検知情報DSを供給され、演算装置210は入力情報I1または検知情報DSに基づいて、制御情報C1および画像情報V1を生成する。また、演算装置210は制御情報C1および画像情報V1を供給する。

[0052]

入出力装置220は入力情報I1および検知情報DSを供給し、入出力装置220は制御情報C1および画像情報V1を供給され、入出力装置220は、表示部230、入力部240および検知部250を備える。

[0053]

表示部230は上記の表示パネル700を備え、表示部230は制御情報C1に基づいて、画像情報V1を表示する。

[0054]

入力部240は入力情報I1を生成し、検知部250は検知情報DSを生成する。

[0055]

これにより、入力情報I1または検知情報DSに基づいて、制御情報C1を生成することができる。または、入力情報I1または検知情報DSに基づいて、画像情報V1を表示することができる。その結果、利便性、有用性または信頼性に優れた新規な情報処理装置を提供することができる。

[0056]

(11) また、本発明の一態様は、キーボード、ハードウェアボタン、ポインティングデバイス、タッチセンサ、照度センサ、撮像装置、音声入力装置、視線入力装置、姿勢検出装置、のうち一以上と、上記の表示パネルと、を含む、情報処理装置である。

[0057]

これにより、さまざまな入力装置を用いて供給する情報に基づいて、画像情報または制御情報を演算装置に生成させることができる。その結果、利便性、有用性または信頼性に優れた新規な情報処理装置を提供することができる。

[0058]

本明細書に添付した図面では、構成要素を機能ごとに分類し、互いに独立したブロックとしてブロック図を示しているが、実際の構成要素は機能ごとに完全に切り分けることが難しく、一つの構成要素が複数の機能に係わることもあり得る。

[0059]

本明細書においてトランジスタが有するソースとドレインは、トランジスタの極性及び各端子に与えられる電位の高低によって、その呼び方が入れ替わる。一般的に、nチャネル型トランジスタで

は、低い電位が与えられる端子がソースと呼ばれ、高い電位が与えられる端子がドレインと呼ばれる。また、pチャネル型トランジスタでは、低い電位が与えられる端子がドレインと呼ばれ、高い電位が与えられる端子がソースと呼ばれる。本明細書では、便宜上、ソースとドレインとが固定されているものと仮定して、トランジスタの接続関係を説明する場合があるが、実際には上記電位の関係に従ってソースとドレインの呼び方が入れ替わる。

[0060]

本明細書においてトランジスタのソースとは、活性層として機能する半導体膜の一部であるソース領域、或いは上記半導体膜に接続されたソース電極を意味する。同様に、トランジスタのドレインとは、上記半導体膜の一部であるドレイン領域、或いは上記半導体膜に接続されたドレイン電極を意味する。また、ゲートはゲート電極を意味する。

[0061]

本明細書においてトランジスタが直列に接続されている状態とは、例えば、第1のトランジスタのソースまたはドレインの一方のみが、第2のトランジスタのソースまたはドレインの一方のみに接続されている状態を意味する。また、トランジスタが並列に接続されている状態とは、第1のトランジスタのソースまたはドレインの一方が第2のトランジスタのソースまたはドレインの一方に接続され、第1のトランジスタのソースまたはドレインの他方が第2のトランジスタのソースまたはドレインの他方に接続されている状態を意味する。

[0062]

本明細書において接続とは、電気的な接続を意味しており、電流、電圧または電位が、供給可能、或いは伝送可能な状態に相当する。従って、接続している状態とは、直接接続している状態を必ずしも指すわけではなく、電流、電圧または電位が、供給可能、或いは伝送可能であるように、配線、抵抗、ダイオード、トランジスタなどの回路素子を介して間接的に接続している状態も、その範疇に含む。

[0063]

本明細書において回路図上は独立している構成要素どうしが接続されている場合であっても、実際には、例えば配線の一部が電極として機能する場合など、一の導電膜が、複数の構成要素の機能を併せ持っている場合もある。本明細書において接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

[0064]

また、本明細書中において、トランジスタの第1の電極または第2の電極の一方がソース電極を、他方がドレイン電極を指す。

発明の効果

[0065]

本発明の一態様によれば、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。または、利便性、有用性または信頼性に優れた新規な駆動回路を提供することができる。または、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。または、利便性、有用性または信頼性に優れた新規な表示装置を提供することができる。または、利便性、有用性または信頼性に優れた新規な入出力装置を提供することができる。または、利便性、有用性または信頼性に優れた新規な情報処理装置を提供することができる。または、新規

なフリップ・フロップ回路、新規な駆動回路、新規な表示パネル、新規な表示装置、新規な入出力装置、新規な情報処理装置または、新規な半導体装置を提供することができる。

[0066]

なお、これらの効果の記載は、他の効果の存在を妨げるものではない。なお、本発明の一態様は、必ずしも、これらの効果の全てを有する必要はない。なお、これら以外の効果は、明細書、図面、請求項などの記載から、自ずと明らかとなるものであり、明細書、図面、請求項などの記載から、これら以外の効果を抽出することが可能である。

図面の簡単な説明

[0067]

図1A乃至図1Cは、実施の形態に係るフリップ・フロップ回路の構成を説明するブロック図である。

図2Aおよび図2Bは、実施の形態に係るフリップ・フロップ回路の構成を説明する回路図である。

図3Aおよび図3Bは、実施の形態に係るフリップ・フロップ回路の構成を説明する回路図である。

図4Aおよび図4Bは、実施の形態に係るフリップ・フロップ回路を含む駆動回路の動作を説明するタイミングチャートである。

図5Aおよび図5Bは、実施の形態に係るフリップ・フロップ回路を含む駆動回路の動作を説明するタイミングチャートである。

図6は、実施の形態に係る駆動回路の構成を説明するブロック図である。

図7Aおよび図7Bは、実施の形態に係る表示パネルの構成を説明する図である。

図8Aおよび図8Bは、実施の形態に係る表示パネルの構成を説明する図である。

図9は、実施の形態に係る表示パネルの構成を説明する図である。

図10は、実施の形態に係る表示パネルの構成を説明するブロック図である。

図11Aおよび図11Bは、実施の形態に係る表示パネルの構成を説明する断面図である。

図12Aおよび図12Bは、実施の形態に係る表示パネルの構成を説明する断面図である。

図13A乃至図13Dは、実施の形態に係る表示装置の構成を説明する図である。

図14A乃至図14Cは、実施の形態に係る表示装置の構成を説明する図である。

図15は、実施の形態に係る入出力装置の構成を説明するブロック図である。

図16A乃至図16Cは、実施の形態に係る情報処理装置の構成を説明するブロック図および投影図である。

図17Aおよび図17Bは、実施の形態に係る情報処理装置の駆動方法を説明するフローチャートである。

図18A乃至図18Cは、実施の形態に係る情報処理装置の駆動方法を説明する図である。

図19A乃至図19Eは、実施の形態に係る情報処理装置の構成を説明する図である。

図20A乃至図20Eは、実施の形態に係る情報処理装置の構成を説明する図である。

図21Aおよび図21Bは、実施の形態に係る情報処理装置の構成を説明する図である。

図22は実施例に係る作製した表示装置の表示状態を説明する写真である。

発明を実施するための形態

[0068]

本発明の一態様のフリップ・フロップ回路は、第1乃至第5の入力端子および第1乃至第3の出力端子を有する。第1の入力端子は第1のトリガ信号を供給され、第2の入力端子は第2のトリガ信

号を供給され、第3の入力端子は一括選択信号を供給され、第4の入力端子は第1のパルス幅変調信号を供給され、第5の入力端子は、第2のパルス幅変調信号を供給される。また、第1の出力端子は第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1のパルス幅変調信号に基づいて、第1の選択信号を供給し、第1の出力端子は一括選択信号が供給されている期間、第1の選択信号を供給し、第2の出力端子は第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第2のパルス幅変調信号に基づいて、第2の選択信号を供給し、第3の出力端子は、第3のトリガ信号を供給する。

[0069]

これにより、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1の選択信号および第2の選択信号を供給することができる。または、一括選択信号が供給されている期間に第1の選択信号を供給することができる。その結果、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。

[0070]

実施の形態について、図面を用いて詳細に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する発明の構成において、同一部分又は同様な機能を有する部分には同一の符号を異なる図面間で共通して用い、その繰り返しの説明は省略する。

[0071]

(実施の形態1)

本実施の形態では、本発明の一態様のフリップ・フロップ回路の構成について、図1乃至図5を参照しながら説明する。

[0072]

図1は本発明の一態様のフリップ・フロップ回路の構成を説明するブロック図である。図1Aおよび図1Bは本発明の一態様のフリップ・フロップ回路が備える端子の構成を説明するブロック図であり、図1Cは本発明の一態様の複数のフリップ・フロップ回路を接続する例を説明するブロック図である。

[0073]

図2は本発明の一態様のフリップ・フロップ回路の構成を説明する図である。図2Aは本発明の一態様のフリップ・フロップ回路の回路図であり、図2Bは図2Aのフリップ・フロップ回路に接続して用いることができるフリップ・フロップ回路の回路図である。

[0074]

図3は本発明の一態様のフリップ・フロップ回路の構成を説明する図である。図3Aは本発明の一態様のフリップ・フロップ回路の回路図であり、図3Bは図3Aのフリップ・フロップ回路に接続して用いることができるフリップ・フロップ回路の回路図である。

[0075]

図4は本発明の一態様のフリップ・フロップ回路の動作を説明する図である。図4Aは図2に示す本発明の一態様のフリップ・フロップ回路を含む駆動回路の動作を説明するタイミングチャートであり、図4Bは図3に示す本発明の一態様のフリップ・フロップ回路を含む駆動回路の動作を説明するタイミングチャートである。

[0076]

図5は本発明の一態様のフリップ・フロップ回路の動作を説明する図である。図5Aは図2に示す本発明の一態様のフリップ・フロップ回路を含む駆動回路の、図4Aとは異なる動作を説明するタイミングチャートであり、図5Bは図3に示す本発明の一態様のフリップ・フロップ回路を含む駆動回路の、図4Bとは異なる動作を説明するタイミングチャートである。

[0077]

なお、本明細書において、1以上の整数を値にとる変数を符号に用いる場合がある。例えば、1以上の整数の値をとる変数 p を含む(p)を、最大 p 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。また、例えば、1以上の整数の値をとる変数 m および変数 n を含む(m, n)を、最大 $m \times n$ 個の構成要素のいずれかを特定する符号の一部に用いる場合がある。

[0078]

<フリップ・フロップ回路の構成例1.>

本実施の形態で説明するフリップ・フロップ回路SR(i)は、入力端子LIN(i)と、入力端子RIN(i)と、入力端子E(i)と、入力端子A(i)と、入力端子B(i)を有する。また、出力端子G1(i)と、出力端子G2(i)と、出力端子OUT(i)と、を有する(図1A参照)。また、端子C1(i)、端子C2(i)および端子C3(i)を有する。なお、配線CLK1乃至配線CLK4から一を選んで、端子C1(i)乃至端子C3(i)の一と電氣的に接続する。例えば、端子C1(i)を配線CLK1と電氣的に接続し、端子C2(i)を配線CLK2と電氣的に接続し、端子C3(i)を配線CLK3と電氣的に接続する。これにより、位相がシフトする複数のクロック信号を、端子C1(i)乃至端子C3(i)に供給することができる。

[0079]

《入力端子》

入力端子LIN(i)は第1のトリガ信号を供給され、入力端子RIN(i)は、第2のトリガ信号を供給される(図4A参照)。

[0080]

入力端子E(i)は一括選択信号を供給される。

[0081]

入力端子A(i)は第1のパルス幅変調信号を供給され、入力端子B(i)は第2のパルス幅変調信号を供給される。

[0082]

《出力端子》

出力端子G1(i)は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1のパルス幅変調信号に基づいて、第1の選択信号を供給する。また、出力端子G1(i)は、一括選択信号が供給されている期間、第1の選択信号を供給する(図4Aおよび図5A参照)。

[0083]

出力端子G2(i)は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第2のパルス幅変調信号に基づいて、第2の選択信号を供給する。

[0084]

出力端子OUT(i)は、第3のトリガ信号を供給する。

[0085]

<フリップ・フロップ回路の構成例2.>

例えば、トランジスタM1、トランジスタM16、トランジスタM3、トランジスタM4、トランジスタM6、トランジスタM12、トランジスタM22、トランジスタM5、トランジスタM15、トランジスタM7、トランジスタM13およびトランジスタM23を、フリップ・フロップ回路SR(i)に用いることができる(図2A参照)。また、トランジスタM17、トランジスタM21、トランジスタM31、トランジスタM18、トランジスタM19をフリップ・フロップ回路SR(i)に用いることができる。また、容量素子C1、容量素子C2、容量素子C3、容量素子C4および容量素子C5を用いることができる。

[0086]

なお、本発明の一態様のフリップ・フロップ回路は、単極性のトランジスタで構成することができる。具体的には、n型動作をするトランジスタで構成することができる。

[0087]

《トランジスタM1、トランジスタM15、トランジスタM19》

トランジスタM1、トランジスタM15およびトランジスタM19は、第1のトリガ信号を供給されるゲート電極を備える。なお、第1のトリガ信号に基づいて、トランジスタM1は配線GVDDの電位をノードGN4(i)に供給する機能を備える。

[0088]

また、第1のトリガ信号に基づいて、トランジスタM15およびトランジスタM19は配線GVSSの電位をノードGN1(i)に供給する機能を備える。これにより、フリップ・フロップ回路SR(i)の動作を開始することができる。または、配線GVSSの電位をノードGN1(i)に供給するまで、ノードGN1(i)をフローティング状態に保つことができる。

[0089]

《トランジスタM4》

トランジスタM4は、第2のトリガ信号を供給されるゲート電極を備える。なお、第2のトリガ信号に基づいて、トランジスタM4は配線GVDDの電位をノードGN1(i)に供給する機能を備える。

[0090]

《トランジスタM6、トランジスタM12、トランジスタM22》

トランジスタM6、トランジスタM12およびトランジスタM22は、ノードGN4(i)と電氣的に接続されるゲート電極を備える。なお、ノードGN4(i)の電位に基づいて、トランジスタM6は、第1のクロック信号を出力端子OUT(i)に供給する機能を備え、トランジスタM12は、第1のパルス幅変調信号を出力端子G1(i)に供給する機能を備え、トランジスタM22は、第2のパルス幅変調信号を出力端子G2(i)に供給する機能を備える。

[0091]

《トランジスタM5、トランジスタM18、トランジスタM7、トランジスタM13、トランジスタM23》

トランジスタM5、トランジスタM18、トランジスタM7、トランジスタM13およびトランジスタM23は、ノードGN1(i)と電氣的に接続されるゲート電極を備える。なお、ノードGN1(i)の電位に基づいて、トランジスタM5およびトランジスタM18は、配線GVSSの電位

をノードGN4 (i) に供給する機能を備え、トランジスタM7は配線GVSSの電位を出力端子OUT (i) に供給する機能を備え、トランジスタM13は入力端子E (i) の電位を出力端子G1 (i) に供給する機能を備え、トランジスタM23は配線GVSSの電位を出力端子G2 (i) に供給する機能を備える。

[0092]

《トランジスタM16、トランジスタM3》

トランジスタM16は、第2のクロック信号を供給されるゲート電極を備え、トランジスタM3は、第3のクロック信号を供給されるゲート電極を備える。なお、第2のクロック信号および第3のクロック信号が重なる期間、トランジスタM16およびトランジスタM3は、配線GVDDの電位をノードGN1 (i) に供給する機能を備える。

[0093]

《トランジスタM20》

トランジスタM20は、端子R (i) と電氣的に接続されるゲート電極を備える。なお、端子R (i) の電位に基づいて、トランジスタM20は配線GVDDの電位をノードGN1 (i) に供給する。例えば、リセット信号を端子R (i) に供給することができる。これにより、フリップ・フロップ回路SR (i) をリセットすることができる。または、フリップ・フロップ回路SR (i) を備えるシフトレジスタ回路をリセットすることができる。なお、フリップ・フロップ回路SR (i) は、クロック信号を用いてリセットすることもできる。

[0094]

《トランジスタM17、トランジスタM21、トランジスタM31》

トランジスタM17、トランジスタM21およびトランジスタM31は、配線GVDDの電位が供給されるゲート電極を備える。これにより、例えば、ノードGN4 (i) の電位が配線GVDDの電位より高くなる場合において、トランジスタM6、トランジスタM12およびトランジスタM22に加わるストレスを抑制することができる。または、ノードGN4 (i) を用いて、出力を安定して供給できる。または、トランジスタM1、トランジスタM5およびトランジスタM18が備える第1の電極および第2の電極間に加わるストレスを抑制することができる。

[0095]

なお、フリップ・フロップ回路SR (m+1) は、入力端子RIN (i) およびトランジスタM4を備えない点が異なるほかは、フリップ・フロップ回路SR (i) と同様の構成を備える (図1Bおよび図2B参照)。また、シフトレジスタ回路の終段に用いることができる。なお、フリップ・フロップ回路SR (i) に用いるトランジスタと比較して、チャネルが形成される領域の幅が広いトランジスタが、フリップ・フロップ回路SR (m+1) に好適である。具体的には、フリップ・フロップ回路SR (m+1) が備えるトランジスタM3またはトランジスタM16のチャネルが形成される領域の幅は、フリップ・フロップ回路SR (i) が備えるトランジスタM3またはトランジスタM16のチャネルが形成される領域の幅より広い。

[0096]

<フリップ・フロップ回路の構成例3.>

また、本実施の形態で説明するフリップ・フロップ回路SR (i) は、トランジスタM13と、トランジスタM23と、トランジスタM7と、ノードGN1 (i) と、配線GVSSと、を有する (図2A、図2B、図3Aおよび図3B参照)。

[0097]

《トランジスタM13》

トランジスタM13は、ノードGN1(i)と電氣的に接続されるゲート電極、出力端子G1(i)と電氣的に接続される第1の電極および入力端子E(i)と電氣的に接続される第2の電極を備える。

[0098]

トランジスタM13は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、非導通状態である。

[0099]

《トランジスタM23》

トランジスタM23は、ノードGN1(i)と電氣的に接続されるゲート電極、出力端子G2(i)と電氣的に接続される第1の電極および配線GVSSと電氣的に接続される第2の電極を備える。

[0100]

トランジスタM23は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、非導通状態である。

[0101]

《トランジスタM7》

トランジスタM7は、ノードGN1(i)と電氣的に接続されるゲート電極、出力端子OUT(i)と電氣的に接続される第1の電極および配線GVSSと電氣的に接続される第2の電極を備える。

[0102]

トランジスタM7は、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、非導通状態である。

[0103]

これにより、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間において、第1の選択信号および第2の選択信号を供給することができる。または、一括選択信号が供給されている期間に第1の選択信号を供給することができる。その結果、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。

[0104]

<フリップ・フロップ回路の構成例4.>

また、本実施の形態で説明するフリップ・フロップ回路SR(i)は、トランジスタM24と、配線GVDDと、を有する(図3Aおよび図3B参照)。

[0105]

トランジスタM24は、配線GVDDと電氣的に接続されるゲート電極、ノードGN1(i)と電氣的に接続される第1の電極およびトランジスタM13のゲート電極と電氣的に接続される第2の電極と、を備える。

[0106]

これにより、第1のトリガ信号が供給されてから第2のトリガ信号が供給されるまでの期間を除く、一括選択信号がハイである期間TBにおいて、トランジスタM24を非導通状態にすることができる(図3Bまたは図4B参照)。または、ノードGN1(i)の電位を、配線GVDDが供給する電位からトランジスタM24のしきい値電圧を減じた電位より低く抑制することができる。または、

ノードGN1 (i) の電位の上昇がトランジスタM23、トランジスタM7、トランジスタM5およびトランジスタM18にもたらすストレスを、抑制することができる。または、ノードGN1 (i) の電位の上昇がトランジスタM15およびトランジスタM19にもたらすストレスを、抑制することができる。その結果、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。

[0107]

《ノードGN2 (i) の電位》

ノードGN2 (i) は、第1のトリガ信号がハイである期間において配線GVDDの電位が供給される(図2A、図2Bおよび図4AT1参照)。また、ノードGN2 (i) は、第1のトリガ信号および第2のトリガ信号がローであり、ノードGN1 (i) の電位が、トランジスタM5のしきい値電圧を配線GVDDが供給する電位に加えた値より低い期間、または、トランジスタM18のしきい値電圧を配線GVDDが供給する電位に加えた値より低い期間、においてフローティング状態を保つ(図4AT2参照)。

[0108]

なお、ノードGN2 (i) は、例えば、容量素子C2を介して、出力端子G1 (i) と容量結合する。

[0109]

《ノードGN1 (i) の電位》

ノードGN1 (i) は、第1のトリガ信号がハイである期間において配線GVSSの電位が供給される(図2A、図2Bおよび図4AT1参照)。また、ノードGN1 (i) は、第1のトリガ信号および第2のトリガ信号がローである期間においてフローティング状態を保つ(図4AT2参照)。

[0110]

なお、例えば、容量素子C5を介して、ノードGN1 (i) は、入力端子E (i) と容量結合する。

[0111]

例えば、フリップ・フロップ回路SR (i) がトランジスタM24を備えない場合、これにより、ノードGN1 (i) の電位は入力端子E (i) の電位の影響を受ける。または、ノードGN1 (i) の電位は、例えば、一括選択信号の影響を受けて上昇する(図2A、図2Bおよび図4AT3参照)。または、ノードGN1 (i) の電位は、例えば、配線GVDDが供給する電位に一括選択信号が供給する電圧を加えた電位に近づく。

[0112]

一方、フリップ・フロップ回路SR (i) がトランジスタM24を備える場合、これにより、ノードGN3 (i) の電位は入力端子E (i) の電位の影響を受ける。または、ノードGN3 (i) の電位は、例えば、一括選択信号の影響を受けて上昇する(図3A、図3Bおよび図4BT3参照)。または、ノードGN3 (i) の電位は、例えば、配線GVDDが供給する電位に一括選択信号がハイである電圧を加えた電位に近づく。または、トランジスタM24は、非導通状態になる。または、ノードGN1 (i) の電位に対する一括選択信号の影響を抑制することができる。または、ノードGN1 (i) の電位を、配線GVDDが供給する電圧からトランジスタM24のしきい値電圧を減じた電位より低く抑制することができる。または、一括選択信号がノードGN1 (i) の電位におよぼす影響をなくすことができる。または、ノードGN1 (i) と電氣的に接続されるゲート電極を備えるトランジスタに与えるストレスを抑制することができる。または、トランジスタM13、

トランジスタM23、トランジスタM7、トランジスタM5およびトランジスタM18に与えるストレスを抑制することができる。または、トランジスタM15およびトランジスタM19に与えるストレスを抑制することができる。または、トランジスタM16、トランジスタM4およびトランジスタM20に与えるストレスを抑制することができる。その結果、利便性、有用性または信頼性に優れた新規なフリップ・フロップ回路を提供することができる。

[0113]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0114]

(実施の形態2)

本実施の形態では、本発明の一態様の駆動回路の構成について、図1および図6を参照しながら説明する。

[0115]

図6は本発明の一態様の駆動回路の構成を説明するブロック図である。

[0116]

<駆動回路GDの構成例>

本実施の形態で説明する駆動回路GDは、一群のフリップ・フロップ回路SR(1)乃至フリップ・フロップ回路SR(m+2)と、配線VEEと、を有する(図6参照)。また、配線RES、配線DUM1(1)、配線DUM2(1)、配線DUM1(2)および配線DUM2(2)を有する。

[0117]

一群のフリップ・フロップ回路SR(1)乃至フリップ・フロップ回路SR(m+2)は、実施の形態1に記載のフリップ・フロップ回路SR(i)、フリップ・フロップ回路SR(i+1)およびフリップ・フロップ回路SR(i+2)を含む。

[0118]

《フリップ・フロップ回路SR(i+1)》

フリップ・フロップ回路SR(i+1)はフリップ・フロップ回路SR(i)と電氣的に接続され、フリップ・フロップ回路SR(i+1)は第3のトリガ信号を供給される(図1C参照)。

[0119]

フリップ・フロップ回路SR(i+1)は、フリップ・フロップ回路SR(i+2)と電氣的に接続される。

[0120]

フリップ・フロップ回路SR(i+2)は、第2のトリガ信号を供給する。

[0121]

《配線VEE》

配線VEEは一括選択信号を供給し、配線VEE是一群のフリップ・フロップ回路SR(1)乃至フリップ・フロップ回路SR(m+2)と電氣的に接続される。

[0122]

これにより、一群のフリップ・フロップ回路は、第1の選択信号を所定の順番で供給することができる。または、一群のフリップ・フロップ回路は、第2の選択信号を所定の順番で供給することが

できる。または、一群のフリップ・フロップ回路は、第1の選択信号を一斉に供給することができる。その結果、利便性、有用性または信頼性に優れた新規な駆動回路を提供することができる。

[0123]

《入力端子の接続例》

例えば、入力端子 $LIN(i)$ は配線 SPL またはフリップ・フロップ回路 $SR(i-1)$ の出力端子 $OUT(i-1)$ と電氣的に接続される(図1Cおよび図6参照)。なお、配線 SPL はスタートパルス信号を供給し、フリップ・フロップ回路 $SR(i-1)$ の出力端子 $OUT(i-1)$ は、第1のトリガ信号を供給する。

[0124]

入力端子 $RIN(i)$ はフリップ・フロップ回路 $SR(i+2)$ の $OUT(i+2)$ と電氣的に接続される。なお、フリップ・フロップ回路 $SR(i+2)$ の出力端子 $OUT(i+2)$ は第2のトリガ信号を供給する。

[0125]

入力端子 $E(i)$ は配線 VEE と電氣的に接続される。なお、配線 VEE は一括選択信号を供給する。

[0126]

入力端子 $A(i)$ は配線 $PWCA1$ 乃至配線 $PWCA4$ のいずれかと電氣的に接続される。なお、配線 $PWCA1$ 乃至配線 $PWCA4$ はいずれも第1のパルス幅変調信号を供給する。例えば、矩形波を第1のパルス幅変調信号に用いることができる(図4Aまたは図5A参照)。

[0127]

入力端子 $B(i)$ は配線 $PWCB1$ 乃至配線 $PWCB4$ のいずれかと電氣的に接続される。なお、配線 $PWCB1$ 乃至配線 $PWCB4$ はいずれもパルス幅変調信号を供給する。例えば、第1のパルス幅変調信号と同じ信号を第2のパルス幅変調信号に用いることができる(図4A参照)。または、第1のパルス幅変調信号とは異なるパルス幅の信号を第2のパルス幅変調信号に用いることができる。具体的には、第1のパルス幅変調信号より短いパルス幅の信号を第2のパルス幅変調信号に用いることができる(図5A参照)。

[0128]

《出力端子の接続例》

出力端子 $G1(i)$ は走査線 $GL1(i)$ と電氣的に接続され、出力端子 $G2(i)$ は走査線 $GL2(i)$ と電氣的に接続される(図1Cおよび図6参照)。

[0129]

出力端子 $OUT(i)$ はフリップ・フロップ回路 $SR(i+1)$ の $LIN(i+1)$ およびフリップ・フロップ回路 $SR(i-2)$ の $RIN(i)$ と電氣的に接続される(図6参照)。

[0130]

＜駆動回路GDの動作例＞

本発明の一態様の駆動回路GDは、選択信号を順番に供給する。例えば、期間TAの間に、フリップ・フロップ回路 $SR(1)$ 乃至フリップ・フロップ回路 $SR(m+2)$ は、順番に、選択信号を供給する(図4Aおよび図5A参照)。

[0131]

また、本発明の一態様の駆動回路GDは、一括選択信号を供給する。例えば、期間TBの間に、フリップ・フロップ回路SR (1) 乃至フリップ・フロップ回路SR (m+2) は、同時に、選択信号を供給する。

[0132]

なお、期間TAおよび期間TBを含む期間を1サブフレーム (SUB FRAME) 期間とすることができる。

[0133]

また、表示パネルの表示素子に、例えば、液晶素子を用いる場合は、1サブフレーム期間の終了後に、光源を点灯する期間LIGHTを設けることができる (図4Aおよび図5A参照)。

[0134]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0135]

(実施の形態3)

本実施の形態では、本発明の一態様の表示パネルの構成について、図7、図8および図10を参照しながら説明する。

[0136]

図7は本発明の一態様の表示パネルの構成を説明する図である。図7Aは本発明の一態様の表示パネルの上面図であり、図7Bは図7Aの一部である。

[0137]

図8は本発明の一態様の表示パネルの構成を説明する図である。図8Aは図7Aの切断線X1-X2、X3-X4、X9-X10および画素における断面図であり、図8Bは画素回路530 (i, j) の構成を説明する回路図である。

[0138]

図10は、本発明の一態様の表示パネルの構成を説明する図である。

[0139]

<表示パネルの構成例1.>

本実施の形態で説明する表示パネルは、表示領域231と、実施の形態2に記載の駆動回路GDと、を有する (図10参照)。

[0140]

《表示領域231の構成例1.》

表示領域231は、走査線GL1 (i)、走査線GL2 (i)、信号線SL1 (j)、信号線SL2 (j) および画素702 (i, j) を備える。

[0141]

《画素702 (i, j) の構成例1.》

画素702 (i, j) は、表示素子750 (i, j) および画素回路530 (i, j) を備える (図8A参照)。

[0142]

《表示素子750 (i, j) の構成例》

表示素子750 (i, j) は、画素回路530 (i, j) と電氣的に接続される (図8Aおよび図8B参照)。

[0143]

例えば、光の反射、光の透過または光の射出を制御する素子を表示素子に用いることができる。具体的には、電気光学素子または発光素子を表示素子に用いることができる。

[0144]

《画素回路530(i, j)の構成例1.》

画素回路530(i, j)は、走査線GL1(i)、走査線GL2(i)、信号線SL1(j)および信号線SL2(j)と電氣的に接続される(図8B参照)。

[0145]

走査線GL1(i)は出力端子G1(i)と電氣的に接続され、走査線GL2(i)は出力端子G2(i)と電氣的に接続される(図6参照)。

[0146]

これにより、第1の選択信号を第1の走査線GL1(i)に供給することができる。または、第2の選択信号を第2の走査線GL2(i)に供給することができる。または、第1の選択信号または第2の選択信号を用いて画素702(i, j)を駆動することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0147]

例えば、スイッチ、トランジスタ、ダイオード、抵抗素子、インダクタまたは容量素子等を画素回路530(i, j)に用いることができる。具体的には、トランジスタをスイッチに用いることができる。

[0148]

例えば、複数のトランジスタを画素回路に用いる場合、一のトランジスタの半導体膜を形成する工程において、他方の半導体膜を形成することができる。

[0149]

《画素702(i, j)の構成例2.》

画素702(i, j)は、表示素子750(i, j)に液晶素子を用いることができる。

[0150]

《画素回路530(i, j)の構成例2.》

画素回路530(i, j)は、容量素子C11、スイッチSW11およびノードN1(i, j)を備える(図8B参照)。

[0151]

スイッチSW11は、信号線SL2(j)と電氣的に接続される第1の端子を備え、表示素子750(i, j)の第1の電極と電氣的に接続される第2の端子を備える。なお、スイッチSW11は、選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。

[0152]

容量素子C11は、スイッチSW11の第2の端子と電氣的に接続される第1の電極と、導電膜SCOMと電氣的に接続される第2の電極と、を備える。

[0153]

表示素子750(i, j)はノードN1(i, j)の電位VNに基づいて表示をする。

[0154]

《画素回路530(i, j)の構成例3.》

画素回路530 (i, j) は、容量素子C11、容量素子C12、スイッチSW11、スイッチSW12およびノードN1 (i, j) を備える。

[0155]

スイッチSW11は、信号線SL2 (j) と電氣的に接続される第1の端子を備え、表示素子750 (i, j) の第1の電極と電氣的に接続される第2の端子を備える。なお、スイッチSW11は、第2の選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。

[0156]

容量素子C11は、スイッチSW11の第2の端子と電氣的に接続される第1の電極と、導電膜SCOMと電氣的に接続される第2の電極と、を備える。

[0157]

スイッチSW12は、信号線SL1 (j) と電氣的に接続される第1の端子を備える。なお、スイッチSW12は、第1の選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。

[0158]

容量素子C12は、スイッチSW12の第2の端子と電氣的に接続される第1の電極と、スイッチSW11の第2の端子と電氣的に接続される第2の電極と、を備える。

[0159]

表示素子750 (i, j) はノードN1 (i, j) の電位VNに基づいて表示をする。

[0160]

なお、スイッチSW11が非導通状態であるときに、スイッチSW12を非導通状態から導通状態に変化することができる。また、スイッチSW11が非導通状態であるときに、スイッチSW12を導通状態から非導通状態に変化することができる。

[0161]

[第1のステップ]

第1のステップにおいて、スイッチSW11およびスイッチSW12を導通状態にする。例えば、第1の選択信号を走査線GL1 (i) に供給し、第2の選択信号を走査線GL2 (i) に供給する。

[0162]

また、画像信号を容量素子C12に供給する。例えば、信号線SL1 (j) が供給する電位と信号線SL2 (j) が供給する電位の電位差を用いて、画像信号を供給する。

[0163]

[第2のステップ]

第2のステップにおいて、スイッチSW11を非導通状態に保ちながら、スイッチSW12を導通状態にする。例えば、一括選択信号を走査線GL1 (i) に供給する。

[0164]

また、信号線SL1 (i) に所定の電位を供給し、容量素子C12を介してノードN1 (i, j) の電位をオフセットする。

[0165]

[第3のステップ]

第3のステップにおいて、スイッチSW11およびスイッチSW12を非導通状態に保ちながら、ノードN1 (i, j) の電位に基づいて、表示素子750 (i, j) を用いて表示する。

[0166]

これにより、ノードN1 (i, j) の電位をスイッチSW11およびスイッチSW12を用いて制御することができる。または、スイッチSW11を用いてノードN1 (i, j) の電位を制御し、スイッチSW12を用いてノードN1 (i, j) の電位を変化することができる。または、変化する電位を表示素子750 (i, j) に供給することができる。または、変化する電位に基づいて表示をすることができる。または、表示素子750 (i, j) の表示を変化することができる。または、表示素子750 (i, j) の動作を強調することができる。または、表示素子750 (i, j) の応答を速めることができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0167]

または、これにより、表示素子750 (i, j) に高い電圧を供給することができる。または、例えば、表示素子750 (i, j) の液晶材料を含む層753に大きな電界を印加することができる。または、高分子安定化された液晶材料の配向を制御することができる。その結果、利便性、有用性または信頼性に優れた新規な入出力装置を提供することができる。

[0168]

《画素702 (i, j) の構成例3.》

画素702 (i, j) は、表示素子750 (i, j) に発光素子を用いることができる(図9参照)。例えば、有機EL素子を表示素子750 (i, j) に用いることができる。

[0169]

《画素回路530 (i, j) の構成例4.》

画素回路530 (i, j) は、トランジスタM、容量素子C21、スイッチSW21、ノードN1 (i, j)、容量素子C22およびスイッチSW22を備える(図9参照)。また、画素回路530 (i, j) は、ノードN2 (i, j)、スイッチSW23およびスイッチSW24を備える。

[0170]

トランジスタMは、導電膜ANOと電氣的に接続される第1の電極を備える。

[0171]

容量素子C21は、トランジスタMのゲート電極と電氣的に接続される第1の電極と、トランジスタMの第2の電極と電氣的に接続される第2の電極を備える。

[0172]

スイッチSW21は、信号線SL2 (j) と電氣的に接続される第1の端子を備え、トランジスタMのゲート電極と電氣的に接続される第2の端子を備える。なお、スイッチSW21は、第2の選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。

[0173]

容量素子C22は、トランジスタMのゲート電極と電氣的に接続される第1の電極を備える。

[0174]

スイッチSW22は、信号線SL1 (j) と電氣的に接続される第1の端子を備え、容量素子C22の第2の電極と電氣的に接続される第2の端子を備える。なお、スイッチSW22は、第1の選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。

[0175]

スイッチSW23は、トランジスタMの第2の電極と電氣的に接続される第1の端子と、導電膜V0と電氣的に接続される第2の端子を備える。なお、スイッチSW23は、第1の選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。

[0176]

スイッチSW24は、トランジスタMの第2の電極と電氣的に接続される第1の端子と、表示素子750(i, j)と電氣的に接続される第2の端子を備える。なお、スイッチSW24は、第3の選択信号に基づいて導通状態または非導通状態を切り替える機能を備える。なお、走査線GL3(i)を用いて、第3の選択信号を供給することができる。

[0177]

なお、スイッチSW21が非導通状態であるときに、スイッチSW22を非導通状態から導通状態に変化することができる。また、スイッチSW21が非導通状態であるときに、スイッチSW22を導通状態から非導通状態に変化することができる。

[0178]

表示素子750(i, j)はノードN1(i, j)の電位VNに基づいて表示をする。

[0179]

これにより、ノードN1(i, j)の電位をスイッチSW21およびスイッチSW22を用いて制御することができる。または、スイッチSW21を用いてノードN1(i, j)の電位を制御し、スイッチSW22を用いてノードN1(i, j)の電位を変化することができる。または、変化する電位を表示素子750(i, j)に供給することができる。または、変化する電位に基づいて表示をすることができる。または、表示素子750(i, j)の表示を変化することができる。または、表示素子750(i, j)の動作を強調することができる。または、表示素子750(i, j)の応答を速めることができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0180]

《表示領域231の構成例2.》

表示領域231は、一群の画素702(i, 1)乃至画素702(i, n)および他の一群の画素702(1, j)乃至画素702(m, j)を備える(図10参照)。

[0181]

また、図示しないが、表示領域231は、導電膜CSCOMおよび導電膜VCOM1を有する。

[0182]

一群の画素702(i, 1)乃至画素702(i, n)は、行方向(図中に矢印R1で示す方向)に配設され、一群の画素702(i, 1)乃至画素702(i, n)は画素702(i, j)を含む。

[0183]

他の一群の画素702(1, j)乃至画素702(m, j)は、行方向と交差する列方向(図中に矢印C1で示す方向)に配設され、他の一群の画素702(1, j)乃至画素702(m, j)は、画素702(i, j)を含む。

[0184]

走査線 $GL1(i)$ は一群の画素 $702(i, 1)$ 乃至画素 $702(i, n)$ と電氣的に接続され、走査線 $GL2(i)$ は一群の画素 $702(i, 1)$ 乃至画素 $702(i, n)$ と電氣的に接続される。

[0185]

信号線 $SL1(j)$ は他の一群の画素 $702(1, j)$ 乃至画素 $702(m, j)$ と電氣的に接続され、信号線 $SL2(j)$ は、他の一群の画素 $702(1, j)$ 乃至画素 $702(m, j)$ と電氣的に接続される。

[0186]

これにより、複数の画素に画像情報を供給することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0187]

《駆動回路 GDA 、駆動回路 GDB 》

駆動回路 GDA および駆動回路 GDB を駆動回路 GD に用いることができる。例えば、駆動回路 GDA および駆動回路 GDB は、制御信号 SP に基づいて選択信号を供給する機能を有する。

[0188]

具体的には、制御信号 SP に基づいて、 30Hz 以上、好ましくは 60Hz 以上の頻度で、選択信号を一の走査線に供給する機能を備える。これにより、動画像をなめらかに表示することができる。

[0189]

または、制御信号 SP に基づいて、 30Hz 未満、好ましくは 1Hz 未満、より好ましくは一分に一回未満の頻度で選択信号を一の走査線に供給する機能を備える。これにより、フリッカーが抑制された静止画像を表示することができる。

[0190]

複数の駆動回路を備える場合、例えば、駆動回路 GDA が選択信号を供給する頻度と、駆動回路 GDB が選択信号を供給する頻度とを、異ならせることができる。具体的には、静止画像を表示する一の領域に選択信号を供給する頻度より高い頻度で、動画像を表示する他の領域に選択信号を供給することができる。これにより、一の領域にフリッカーが抑制された静止画像を表示し、他の領域に滑らかに動画像を表示することができる。

[0191]

ところで、フレーム周波数を可変にすることができる。または、例えば、 1Hz 以上 120Hz 以下のフレーム周波数で表示をすることができる。または、プログレッシブ方式を用いて、 120Hz のフレーム周波数で表示をすることができる。

[0192]

《駆動回路 SD 》

駆動回路 SD は、情報 $V11$ に基づいて画像信号を生成する機能と、当該画像信号を一の表示素子と電氣的に接続される画素回路に供給する機能を備える（図10参照）。

[0193]

例えば、シフトレジスタ等のさまざまな順序回路等を駆動回路 SD に用いることができる。

[0194]

例えば、シリコン基板上に形成された集積回路を駆動回路 SD に用いることができる。

[0195]

例えば、COG (Chip on glass) 法またはCOF (Chip on Film) 法を用いて、集積回路を端子に接続することができる。具体的には、異方性導電膜を用いて、集積回路を端子に接続することができる。

[0196]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0197]

(実施の形態4)

本実施の形態では、本発明の一態様の表示パネルに用いることができる画素の構成について、図7乃至図12を参照しながら説明する。

[0198]

図11は本発明の一態様の表示パネルの構成を説明する図である。図11Aは図7Bの切断線Y1-Y2における画素702 (i, j) の断面図であり、図11Bは図11Aの一部を説明する断面図である。

[0199]

図12は本発明の一態様の表示パネルの構成を説明する図である。図12Aは図7Aの切断線X1-X2およびX3-X4における断面図であり、図12Bは図12Aの一部(MG1)を説明する断面図である。

[0200]

<表示パネル700の構成例1.>

本実施の形態で説明する表示パネルは、機能層520を有する(図8A参照)。

[0201]

《機能層520》

機能層520は、実施の形態2に記載の駆動回路GDおよび実施の形態3に記載の画素回路530 (i, j) を含む。なお、機能層520は開口部591Aを備え、画素回路530 (i, j) は、開口部591Aにおいて表示素子750 (i, j) と電氣的に接続される。

[0202]

これにより、画素回路530 (i, j) のトランジスタに用いる半導体膜を形成する工程において、駆動回路GDのトランジスタに用いる半導体膜を形成することができる。または、部品点数を削減することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0203]

《トランジスタの構成例》

例えば、ボトムゲート型のトランジスタまたはトップゲート型のトランジスタなどを、駆動回路GDおよび画素回路530 (i, j) に用いることができる(図11および図12参照)。

[0204]

トランジスタは、半導体膜508、導電膜504、導電膜512Aおよび導電膜512Bを備える(図11B参照)。

[0205]

半導体膜508は、導電膜512Aと電氣的に接続される領域508A、導電膜512Bと電氣的に接続される領域508Bを備える。半導体膜508は、領域508Aおよび領域508Bの間に領域508Cを備える。

[0206]

導電膜504は領域508Cと重なる領域を備え、導電膜504はゲート電極の機能を備える。

[0207]

絶縁膜506は、半導体膜508および導電膜504の間に挟まれる領域を備える。絶縁膜506はゲート絶縁膜の機能を備える。

[0208]

導電膜512Aはソース電極の機能またはドレイン電極の機能の一方を備え、導電膜512Bはソース電極の機能またはドレイン電極の機能の他方を備える。

[0209]

また、導電膜524をトランジスタに用いることができる。導電膜524は、導電膜504との間に半導体膜508を挟む領域を備える。導電膜524は、第2のゲート電極の機能を備える。導電膜524を、例えば、導電膜504と電氣的に接続することができる。なお、導電膜524を走査線GL2(i)に用いることができる。

[0210]

なお、画素回路530(i, j)のトランジスタに用いる半導体膜を形成する工程において、駆動回路GDのトランジスタに用いる半導体膜を形成することができる。

[0211]

《半導体膜508の構成例1.》

例えば、14族の元素を含む半導体を半導体膜508に用いることができる。具体的には、シリコンを含む半導体を半導体膜508に用いることができる。

[0212]

[水素化アモルファスシリコン]

例えば、水素化アモルファスシリコンを半導体膜508に用いることができる。または、微結晶シリコンなどを半導体膜508に用いることができる。これにより、例えば、ポリシリコンを半導体膜508に用いる表示パネルより、表示ムラが少ない表示パネルを提供することができる。または、表示パネルの大型化が容易である。

[0213]

[ポリシリコン]

例えば、ポリシリコンを半導体膜508に用いることができる。これにより、例えば、水素化アモルファスシリコンを半導体膜508に用いるトランジスタより、トランジスタの電界効果移動度を高くすることができる。または、例えば、水素化アモルファスシリコンを半導体膜508に用いるトランジスタより、駆動能力を高めることができる。または、例えば、水素化アモルファスシリコンを半導体膜508に用いるトランジスタより、画素の開口率を向上することができる。

[0214]

または、例えば、水素化アモルファスシリコンを半導体膜508に用いるトランジスタより、トランジスタの信頼性を高めることができる。

[0215]

または、トランジスタの作製に要する温度を、例えば、単結晶シリコンを用いるトランジスタより、低くすることができる。

[0216]

または、駆動回路のトランジスタに用いる半導体膜を、画素回路のトランジスタに用いる半導体膜と同一の工程で形成することができる。または、画素回路を形成する基板と同一の基板上に駆動回路を形成することができる。または、電子機器を構成する部品数を低減することができる。

[0217]

[単結晶シリコン]

例えば、単結晶シリコンを半導体膜508に用いることができる。これにより、例えば、水素化アモルファスシリコンを半導体膜508に用いる表示パネルより、精細度を高めることができる。または、例えば、ポリシリコンを半導体膜508に用いる表示パネルより、表示ムラが少ない表示パネルを提供することができる。または、例えば、スマートグラスまたはヘッドマウントディスプレイを提供することができる。

[0218]

《半導体膜508の構成例2.》

例えば、金属酸化物を半導体膜508に用いることができる。これにより、アモルファスシリコンを半導体膜に用いたトランジスタを利用する画素回路と比較して、画素回路が画像信号を保持することができる時間を長くすることができる。具体的には、フリッカーの発生を抑制しながら、選択信号を30Hz未満、好ましくは1Hz未満、より好ましくは一分に一回未満の頻度で供給することができる。その結果、情報処理装置の使用者に蓄積する疲労を低減することができる。また、駆動に伴う消費電力を低減することができる。

[0219]

例えば、酸化物半導体を用いるトランジスタを利用することができる。具体的には、インジウムを含む酸化物半導体またはインジウムとガリウムと亜鉛を含む酸化物半導体を半導体膜に用いることができる。

[0220]

一例を挙げれば、オフ状態におけるリーク電流が、半導体膜にアモルファスシリコンを用いたトランジスタより小さいトランジスタを用いることができる。具体的には、酸化物半導体を半導体膜に用いたトランジスタを用いることができる。

[0221]

例えば、インジウム、ガリウムおよび亜鉛を含む厚さ25nmの膜を、半導体膜508に用いることができる。

[0222]

例えば、タンタルおよび窒素を含む厚さ10nmの膜と、銅を含む厚さ300nmの膜と、を積層した導電膜を導電膜504に用いることができる。なお、銅を含む膜は、絶縁膜506との間に、タンタルおよび窒素を含む膜を挟む領域を備える。

[0223]

例えば、シリコンおよび窒素を含む厚さ400nmの膜と、シリコン、酸素および窒素を含む厚さ200nmの膜と、を積層した積層膜を、絶縁膜506に用いることができる。なお、シリコンお

よび窒素を含む膜は、半導体膜 508 との間に、シリコン、酸素および窒素を含む膜を挟む領域を備える。

[0224]

例えば、タングステンを含む厚さ 50 nm の膜と、アルミニウムを含む厚さ 400 nm の膜と、チタンを含む厚さ 100 nm の膜と、をこの順で積層した導電膜を、導電膜 512 A または導電膜 512 B に用いることができる。なお、タングステンを含む膜は、半導体膜 508 と接する領域を備える。

[0225]

ところで、例えば、アモルファスシリコンを半導体に用いるボトムゲート型のトランジスタの製造ラインは、酸化物半導体を半導体に用いるボトムゲート型のトランジスタの製造ラインに容易に改造できる。また、例えばポリシリコンを半導体に用いるトップゲート型のトランジスタの製造ラインは、酸化物半導体を半導体に用いるトップゲート型のトランジスタの製造ラインに容易に改造できる。いずれの改造も、既存の製造ラインを有効に活用することができる。

[0226]

これにより、チラツキを抑制することができる。または、消費電力を低減することができる。または、動きの速い動画を滑らかに表示することができる。または、豊かな階調で写真等を表示することができる。その結果、利便性、有用性または信頼性に優れた新規な表示パネルを提供することができる。

[0227]

《半導体膜 508 の構成例 3.》

例えば、化合物半導体をトランジスタの半導体に用いることができる。具体的には、ガリウムヒ素を含む半導体を用いることができる。

[0228]

例えば、有機半導体をトランジスタの半導体に用いることができる。具体的には、ポリアセン類またはグラフェンを含む有機半導体を半導体膜に用いることができる。

[0229]

《容量素子の構成例 1.》

容量素子は、一の導電膜、他の導電膜および絶縁膜を備える。当該絶縁膜は一の導電膜および他の導電膜の間に挟まる領域を備える。

[0230]

例えば、導電膜 504 と、導電膜 512 A と、絶縁膜 506 を容量素子に用いることができる。

[0231]

容量素子 C12 は、導電膜 754 (i, j)、電極 751 (i, j) および絶縁膜 521 B を備える (図 11 A 参照)。

[0232]

《機能層 520 の構成例 1.》

また、機能層 520 は、絶縁膜 521、絶縁膜 518、絶縁膜 516、絶縁膜 506 および絶縁膜 501 C 等を備える (図 11 A 参照)。

[0233]

絶縁膜 521 は、画素回路 530 (i, j) および表示素子 750 (i, j) の間に挟まれる領域を備える。

[0234]

絶縁膜 518 は、絶縁膜 521 および絶縁膜 501C の間に挟まれる領域を備える。

[0235]

絶縁膜 516 は絶縁膜 518 および絶縁膜 501C の間に挟まれる領域を備える。

[0236]

絶縁膜 506 は絶縁膜 516 および絶縁膜 501C の間に挟まれる領域を備える。

[0237]

[絶縁膜 521]

例えば、絶縁性の無機材料、絶縁性の有機材料または無機材料と有機材料を含む絶縁性の複合材料を、絶縁膜 521 に用いることができる。

[0238]

具体的には、無機酸化物膜、無機窒化物膜または無機酸化窒化物膜等またはこれらから選ばれた複数を積層した積層材料を、絶縁膜 521 に用いることができる。

[0239]

例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等またはこれらから選ばれた複数を積層した積層材料を含む膜を、絶縁膜 521 に用いることができる。なお、窒化シリコン膜は緻密な膜であり、不純物の拡散を抑制する機能に優れる。

[0240]

例えば、ポリエステル、ポリオレフィン、ポリアミド、ポリイミド、ポリカーボネート、ポリシロキサン若しくはアクリル樹脂等またはこれらから選択された複数の樹脂の積層材料もしくは複合材料などを絶縁膜 521 に用いることができる。また、感光性を有する材料を用いて形成してもよい。これにより、絶縁膜 521 は、例えば、絶縁膜 521 と重なるさまざまな構造に由来する段差を平坦化することができる。

[0241]

なお、ポリイミドは熱的安定性、絶縁性、靱性、低誘電率、低熱膨張率、耐薬品性などの特性において他の有機材料に比べて優れた特性を備える。これにより、特にポリイミドを絶縁膜 521 等に好適に用いることができる。

[0242]

例えば、感光性を有する材料を用いて形成された膜を絶縁膜 521 に用いることができる。具体的には、感光性のポリイミドまたは感光性のアクリル樹脂等を用いて形成された膜を絶縁膜 521 に用いることができる。

[0243]

[絶縁膜 518]

例えば、絶縁膜 521 に用いることができる材料を含む絶縁膜 518 に用いることができる。

[0244]

例えば、酸素、水素、水、アルカリ金属、アルカリ土類金属等の拡散を抑制する機能を備える材料を絶縁膜 518 に用いることができる。具体的には、窒化物絶縁膜を絶縁膜 518 に用いることができる。例えば、窒化シリコン、窒化酸化シリコン、窒化アルミニウム、窒化酸化アルミニウム等

を絶縁膜 5 1 8 に用いることができる。これにより、トランジスタの半導体膜への不純物の拡散を抑制することができる。

[0 2 4 5]

[絶縁膜 5 1 6]

例えば、絶縁膜 5 2 1 に用いることができる材料を絶縁膜 5 1 6 に用いることができる。

[0 2 4 6]

具体的には、絶縁膜 5 1 8 とは作製方法が異なる膜を絶縁膜 5 1 6 に用いることができる。

[0 2 4 7]

[絶縁膜 5 0 6]

例えば、絶縁膜 5 2 1 に用いることができる材料を絶縁膜 5 0 6 に用いることができる。

[0 2 4 8]

具体的には、酸化シリコン膜、酸化窒化シリコン膜、窒化酸化シリコン膜、窒化シリコン膜、酸化アルミニウム膜、酸化ハフニウム膜、酸化イットリウム膜、酸化ジルコニウム膜、酸化ガリウム膜、酸化タンタル膜、酸化マグネシウム膜、酸化ランタン膜、酸化セリウム膜または酸化ネオジム膜を含む膜を絶縁膜 5 0 6 に用いることができる。

[0 2 4 9]

[絶縁膜 5 0 1 C]

例えば、絶縁膜 5 2 1 に用いることができる材料を絶縁膜 5 0 1 C に用いることができる。具体的には、シリコンおよび酸素を含む材料を絶縁膜 5 0 1 C に用いることができる。これにより、画素回路または表示素子等への不純物の拡散を抑制することができる。

[0 2 5 0]

《機能層 5 2 0 の構成例 2.》

機能層 5 2 0 は、導電膜、配線および端子を備える。導電性を備える材料を配線、電極、端子、導電膜等に用いることができる。

[0 2 5 1]

《配線等》

例えば、無機導電性材料、有機導電性材料、金属または導電性セラミックスなどを配線等に用いることができる。

[0 2 5 2]

具体的には、アルミニウム、金、白金、銀、銅、クロム、タンタル、チタン、モリブデン、タングステン、ニッケル、鉄、コバルト、パラジウムまたはマンガンから選ばれた金属元素などを、配線等に用いることができる。または、上述した金属元素を含む合金などを、配線等に用いることができる。特に、銅とマンガンの合金がウエットエッチング法を用いた微細加工に好適である。

[0 2 5 3]

具体的には、アルミニウム膜上にチタン膜を積層する二層構造、窒化チタン膜上にチタン膜を積層する二層構造、窒化チタン膜上にタングステン膜を積層する二層構造、窒化タンタル膜または窒化タングステン膜上にタングステン膜を積層する二層構造、チタン膜と、そのチタン膜上にアルミニウム膜を積層し、さらにその上にチタン膜を形成する三層構造等を配線等に用いることができる。

[0 2 5 4]

具体的には、酸化インジウム、インジウム錫酸化物、インジウム亜鉛酸化物、酸化亜鉛、ガリウムを添加した酸化亜鉛などの導電性酸化物を、配線等に用いることができる。

[0255]

具体的には、グラフェンまたはグラファイトを含む膜を配線等に用いることができる。

[0256]

例えば、酸化グラフェンを含む膜を形成し、酸化グラフェンを含む膜を還元することにより、グラフェンを含む膜を形成することができる。還元する方法としては、熱を加える方法や還元剤を用いる方法等を挙げることができる。

[0257]

例えば、金属ナノワイヤーを含む膜を配線等に用いることができる。具体的には、銀を含むナノワイヤーを用いることができる。

[0258]

具体的には、導電性高分子を配線等に用いることができる。

[0259]

なお、例えば、導電材料ACF1を用いて、端子519Bをフレキシブルプリント基板FPC1と電気的に接続することができる（図8A参照）。具体的には、導電材料CPを用いて、端子519Bをフレキシブルプリント基板FPC1と電気的に接続することができる。

[0260]

<表示パネル700の構成例2.>

また、表示パネル700は、基材510、基材770および封止材705を備える（図12A参照）。

[0261]

《基材510、基材770》

透光性を備える材料を、基材510または基材770に用いることができる。

[0262]

例えば、可撓性を有する材料を基材510または基材770に用いることができる。これにより、可撓性を備える表示パネルを提供することができる。

[0263]

例えば、厚さ0.7mm以下厚さ0.1mm以上の材料を用いることができる。具体的には、厚さ0.1mm程度まで研磨した材料を用いることができる。これにより、重量を低減することができる。

[0264]

ところで、第6世代（1500mm×1850mm）、第7世代（1870mm×2200mm）、第8世代（2200mm×2400mm）、第9世代（2400mm×2800mm）、第10世代（2950mm×3400mm）等のガラス基板を基材510または基材770に用いることができる。これにより、大型の表示装置を作製することができる。

[0265]

有機材料、無機材料または有機材料と無機材料等の複合材料等を基材510または基材770に用いることができる。

[0266]

例えば、ガラス、セラミックス、金属等の無機材料を用いることができる。具体的には、無アルカリガラス、ソーダ石灰ガラス、カリガラス、クリスタルガラス、アルミノ珪酸ガラス、強化ガラス、化学強化ガラス、石英またはサファイア等を、基材 510 または基材 770 に用いることができる。または、アルミノ珪酸ガラス、強化ガラス、化学強化ガラスまたはサファイア等を、表示パネルの使用者に近い側に配置される基材 510 または基材 770 に好適に用いることができる。これにより、使用に伴う表示パネルの破損や傷付きを防止することができる。

[0267]

具体的には、無機酸化物膜、無機窒化物膜または無機酸窒化物膜等を用いることができる。例えば、酸化シリコン膜、窒化シリコン膜、酸化窒化シリコン膜、酸化アルミニウム膜等を用いることができる。ステンレス・スチールまたはアルミニウム等を基材 510 または基材 770 に用いることができる。

[0268]

例えば、シリコンや炭化シリコンからなる単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウム等の化合物半導体基板、SOI 基板等を基材 510 または基材 770 に用いることができる。これにより、半導体素子を基材 510 または基材 770 に形成することができる。

[0269]

例えば、樹脂、樹脂フィルムまたはプラスチック等の有機材料を基材 510 または基材 770 に用いることができる。具体的には、ポリエステル、ポリオレフィン、ポリアミド（ナイロン、アラミド等）、ポリイミド、ポリカーボネート、ポリウレタンまたはアクリル樹脂、エポキシ樹脂含またはシロキサン結合を有する樹脂を含む材料を基材 510 または基材 770 に用いることができる。例えば、これらの材料を含む樹脂フィルム、樹脂板または積層材料等を用いることができる。これにより、重量を低減することができる。または、例えば、落下に伴う破損等の発生頻度を低減することができる。

[0270]

具体的には、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルサルフォン（PES）、シクロオレフィンポリマー（COP）またはシクロオレフィンコポリマー（COC）等を基材 510 または基材 770 に用いることができる。

[0271]

例えば、金属板、薄板状のガラス板または無機材料等の膜と樹脂フィルム等を貼り合わせた複合材料を基材 510 または基材 770 に用いることができる。例えば、繊維状または粒子状の金属、ガラスもしくは無機材料等を樹脂に分散した複合材料を基材 510 または基材 770 に用いることができる。例えば、繊維状または粒子状の樹脂もしくは有機材料等を無機材料に分散した複合材料を基材 510 または基材 770 に用いることができる。

[0272]

また、単層の材料または複数の層が積層された材料を、基材 510 または基材 770 に用いることができる。例えば、絶縁膜等が積層された材料を用いることができる。具体的には、酸化シリコン層、窒化シリコン層または酸化窒化シリコン層等から選ばれた一または複数の膜が積層された材料を用いることができる。これにより、例えば、基材に含まれる不純物の拡散を防ぐことができる。または、ガラスまたは樹脂に含まれる不純物の拡散を防ぐことができる。または、樹脂を透過する不純物の拡散を防ぐことができる。

[0273]

また、紙または木材などを基材510または基材770に用いることができる。

[0274]

例えば、作製工程中の熱処理に耐えうる程度の耐熱性を有する材料を基材510または基材770に用いることができる。具体的には、トランジスタまたは容量素子等を直接形成する作成工程中に加わる熱に耐熱性を有する材料を、基材510または基材770に用いることができる。

[0275]

例えば、作製工程に加わる熱に耐熱性を有する工程用基板に絶縁膜、トランジスタまたは容量素子等を形成し、形成された絶縁膜、トランジスタまたは容量素子等を、例えば、基材510または基材770に転置する方法を用いることができる。これにより、例えば、可撓性を有する基板に絶縁膜、トランジスタまたは容量素子等を形成できる。

[0276]

《封止材705》

封止材705は、機能層520および基材770の間に挟まれる領域を備え、機能層520および基材770を貼り合わせる機能を備える（図12参照）。

[0277]

無機材料、有機材料または無機材料と有機材料の複合材料等を封止材705に用いることができる。

[0278]

例えば、熱溶解性の樹脂または硬化性の樹脂等の有機材料を、封止材705に用いることができる。

[0279]

例えば、反応硬化型接着剤、光硬化型接着剤、熱硬化型接着剤または／および嫌気型接着剤等の有機材料を封止材705に用いることができる。

[0280]

具体的には、エポキシ樹脂、アクリル樹脂、シリコーン樹脂、フェノール樹脂、ポリイミド樹脂、イミド樹脂、PVC（ポリビニルクロライド）樹脂、PVB（ポリビニルブチラル）樹脂、EVA（エチレンビニルアセテート）樹脂等を含む接着剤を封止材705に用いることができる。

[0281]

＜表示パネル700の構成例3.＞

表示パネル700は、構造体KB1または機能膜770Pなどを備える（図11A参照）。なお、着色膜または遮光膜などを機能層520および基材770の間に用いることができる。

[0282]

《構造体KB1》

構造体KB1は、機能層520および基材770の間に挟まれる領域を備える。また、構造体KB1は、機能層520および基材770の間に所定の間隙を設ける機能を備える。

[0283]

《機能膜770P等》

機能膜770Pは、表示素子750（i，j）と重なる領域を備える。

[0284]

例えば、反射防止フィルム、偏光フィルム、位相差フィルム、光拡散フィルムまたは集光フィルム等を機能膜770Pに用いることができる。

[0285]

例えば、厚さ $1\mu\text{m}$ 以下の反射防止膜を、機能膜 770P に用いることができる。具体的には、誘電体を 3 層以上、好ましくは 5 層以上、より好ましくは 15 層以上積層した積層膜を機能膜 770P に用いることができる。これにより、反射率を 0.5% 以下好ましくは 0.08% 以下に抑制することができる。

[0286]

例えば、円偏光フィルムを機能膜 770P に用いることができる。

[0287]

また、ゴミの付着を抑制する帯電防止膜、汚れを付着しにくくする撥水性の膜、汚れを付着しにくくする撥油性の膜、反射防止膜（アンチ・リフレクション膜）、非光沢処理膜（アンチ・グレア膜）、使用に伴う傷の発生を抑制するハードコート膜、使用に伴う傷の発生を抑制する自己修復性のフィルムなどを、機能膜 770P に用いることができる。

[0288]

《表示素子の構成例》

例えば、光の反射、光の透過または光の射出を制御する素子を表示素子に用いることができる。具体的には、電気光学素子または発光素子を表示素子に用いることができる。

[0289]

《表示素子 750 (i, j) の構成例 1.》

例えば、液晶素子、電気泳動素子、電子インクなどを、表示素子 750 (i, j) に用いることができる（図 11A 参照）。

[0290]

例えば、反射型の液晶素子を表示素子 750 (i, j) に用いることができる。反射型の表示素子を用いることにより、表示パネルの消費電力を抑制することができる。

[0291]

例えば、透過型の液晶素子を表示素子 750 (i, j) に用いることができる。また、表示パネル 700 は、バックライト BL が射出する光の透過を制御して、画像を表示する機能を備える。

[0292]

《液晶素子の構成例 1.》

例えば、IPS (In-Plane-Switching) モード、TN (Twisted Nematic) モード、FFS (Fringe Field Switching) モード、ASM (Axially Symmetric aligned Micro-cell) モード、OCB (Optically Compensated Birefringence) モード、FLC (Ferroelectric Liquid Crystal) モード、AFLC (Anti Ferroelectric Liquid Crystal) モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

[0293]

また、例えば垂直配向 (VA) モード、具体的には、MVA (Multi-Domain Vertical Alignment) モード、PVA (Patterned Vertical Alignment) モード、ECB (Electrically Controlled Birefringence) モード、CPA (Continuous Pinwheel Align

ment) モード、ASV (Advanced Super-View) モードなどの駆動方法を用いて駆動することができる液晶素子を用いることができる。

[0294]

《表示素子750 (i, j) の構成例2.》

表示素子750 (i, j) は、電極751 (i, j)、電極752および液晶材料を含む層753を備える。また、表示素子750 (i, j) は、配向膜AF1および配向膜AF2を備える。

[0295]

電極751 (i, j) は、開口部591Aにおいて画素回路530 (i, j) と電氣的に接続される。

[0296]

電極752は、液晶材料の配向を制御する電界を、電極751 (i, j) との間に形成するように配設される。

[0297]

《液晶材料を含む層753》

液晶材料を含む層753は、配向膜AF1および配向膜AF2に挟まれる領域を備える。

[0298]

例えば、 $1.0 \times 10^{13} \Omega \cdot \text{cm}$ 以上、好ましくは $1.0 \times 10^{14} \Omega \cdot \text{cm}$ 以上、さらに好ましくは $1.0 \times 10^{15} \Omega \cdot \text{cm}$ 以上の固有抵抗率を備える液晶材料を、液晶材料を含む層753に用いることができる。

[0299]

これにより、液晶材料を含む層753を電流が流れにくくすることができる。または、液晶材料を含む層753に加わる電界を維持することができる。または、表示素子750 (i, j) の透過率の変動を抑制することができる。または、表示素子750 (i, j) のチラツキを抑制することができる。または、表示素子750 (i, j) を書き換える頻度を低減することができる。

[0300]

《表示素子750 (i, j) の構成例3.》

本実施の形態で説明する表示素子750 (i, j) は、電極751 (i, j)、電極752および液晶材料を含む層753を備える。また、配向膜AF1および配向膜AF2を有する (図11A参照)。

[0301]

《配向膜AF1および配向膜AF2の構成例》

配向膜AF1は、電極751 (i, j) および液晶材料を含む層753の間に挟まれる領域を備える。また、配向膜AF2は、電極752および液晶材料を含む層753の間に挟まれる領域を備える。

[0302]

およそ水平方向に液晶を配向する配向膜を配向膜AF1および配向膜AF2に用いることができる。例えば、 2° から 5° 程度の角度を、プレチルト角にすることができる。

[0303]

なお、配向膜AF2は、配向膜AF1に対してアンチパラレルになるようにラビング処理される。また、配向膜AF1または配向膜AF2の厚さを、例えば、 70 nm にすることができる。

[0304]

《電極751 (i, j) および電極752の構成例》

電極752は、電極751 (i, j) との間に、液晶材料を含む層753を横切る電界を形成するように配置される。

[0305]

《液晶材料を含む層753の構成例1.》

液晶材料を含む層753は、電界が第1の状態において、入射光 I_0 を第1の散乱強度で散乱する。

[0306]

また、液晶材料を含む層753は、電界が第1の状態より大きい第2の状態において、入射光 I_0 を第2の散乱強度で散乱する。なお、第2の散乱強度は、第1の散乱強度より大きい。

[0307]

なお、液晶材料を含む層753の厚さを、例えば、 2.5μ 以上 $6.0\mu\text{m}$ 以下にすることができる。

[0308]

《液晶材料を含む層753の構成例2.》

液晶材料を含む層753は、液晶材料および高分子材料を含み、液晶材料を含む層753は、高分子で安定化される。

[0309]

《液晶材料の構成例》

例えば、メルク社製液晶材料MDA-00-3506を、液晶材料を含む層753に用いることができる。

[0310]

《高分子材料の構成例》

高分子材料は、多官能モノマーおよび単官能モノマーの共重合体である。

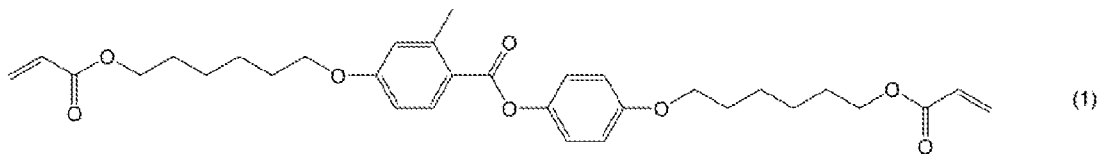
[0311]

《多官能モノマーの構成例》

多官能モノマーは、安息香酸フェニル骨格を備える。例えば、安息香酸フェニル骨格を有するジアクリレートが多官能モノマーに用いることができる。具体的には、下記の構造式(1)で表す材料を、多官能モノマーに用いることができる。

[0312]

[化1]



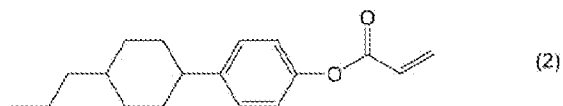
[0313]

《単官能モノマーの構成例》

単官能モノマーは、シクロヘキシルベンゼン骨格を備える。例えば、シクロヘキシル骨格を有するアクリレートが単官能モノマーに用いることができる。具体的には、下記の構造式(2)乃至構造式(4)で表す材料を、単官能モノマーに用いることができる。

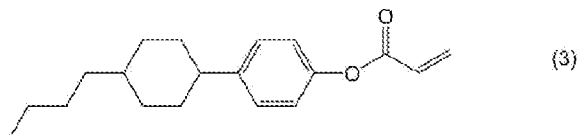
[0314]

[化2]



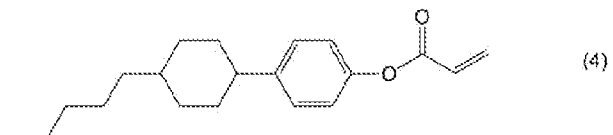
[0315]

[化3]



[0316]

[化4]



[0317]

これにより、第1の電界強度より大きい第2の電界強度において、入射光をより強く散乱することができる。または、入射光を透過しやすい状態において消費する電力を少なくできる。その結果、利便性、有用性または信頼性に優れた新規な液晶素子を提供することができる。

[0318]

なお、安息香酸フェニルは構造式(5)で表す構造を有し、シクロヘキシルベンゼンは構造式(6)で表す構造を有する。また、いずれも置換基を有していてもよい。

[0319]

[化5]



[0320]

[化6]



[0321]

<液晶素子の構成例2.>

また、本実施の形態で説明する液晶素子は、第2の散乱強度が、第1の散乱強度の10倍以上である。

[0322]

これにより、入射光を透過する状態と、入射光を散乱する状態のコントラストを大きくすることができる。その結果、利便性、有用性または信頼性に優れた新規な液晶素子を提供することができる。

[0323]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0324]

(実施の形態5)

本実施の形態では、本発明の一態様の表示装置の構成について、図13を参照しながら説明する。

[0325]

図13は本発明の一態様の表示装置の構成を説明する図である。図13Aは本発明の一態様の表示装置のブロック図であり、図13B乃至図13Dは本発明の一態様の表示装置の外観を説明する投影図である。

[0326]

<表示装置の構成例1.>

本実施の形態で説明する表示装置は、表示パネル700と制御部238を有する(図13A参照)。

[0327]

《制御部238の構成例1.》

制御部238は、画像情報V1および制御情報C1を供給される。例えば、クロック信号またはタイミング信号などを制御情報C1に用いることができる。

[0328]

制御部238は画像情報V1に基づいて情報V11を生成し、制御情報C1に基づいて制御信号SPを生成する。また、制御部238は情報V11および制御信号SPを供給する。

[0329]

例えば、情報V11は、8bit以上好ましくは12bit以上の階調を含む。また、例えば、駆動回路に用いるシフトレジスタのクロック信号またはスタートパルスなどを、制御信号SPに用いることができる。

[0330]

《制御部238の構成例2.》

例えば、伸張回路234および画像処理回路235を制御部238に用いることができる。

[0331]

《伸張回路234》

伸張回路234は、圧縮された状態で供給される画像情報V1を伸張する機能を備える。伸張回路234は、記憶部を備える。記憶部は、例えば伸張された画像情報を記憶する機能を備える。

[0332]

《画像処理回路235》

画像処理回路235は、例えば、記憶領域を備える。記憶領域は、例えば、画像情報V1に含まれる情報を記憶する機能を備える。

[0333]

画像処理回路235は、例えば、所定の特性曲線に基づいて画像情報V1を補正して情報V11を生成する機能と、情報V11を供給する機能を備える。

[0334]

《表示パネルの構成例1.》

表示パネル700は情報V11および制御信号SPを供給される。例えば、駆動回路を表示パネル700に用いることができる。具体的には、実施の形態3または実施の形態4において説明する表示パネル700を用いることができる。

[0335]

《駆動回路》

駆動回路は制御信号SPに基づいて動作する。制御信号SPを用いることにより、複数の駆動回路の動作を同期することができる。

[0336]

例えば、駆動回路GDA(1)、駆動回路GDA(2)、駆動回路GDB(1)および駆動回路GDB(2)を表示パネルに用いることができる。具体的には、実施の形態2において説明する駆動回路を用いることができる。また、駆動回路GDA(1)、駆動回路GDA(2)、駆動回路GDB(1)および駆動回路GDB(2)は、制御信号SPを供給され、選択信号を供給する機能を備える。

[0337]

例えば、駆動回路SDA(1)、駆動回路SDA(2)、駆動回路SDB(1)、駆動回路SDB(2)、駆動回路SDC(1)および駆動回路SDC(2)を表示パネルに用いることができる。また、駆動回路SDA(1)、駆動回路SDA(2)、駆動回路SDB(1)、駆動回路SDB(2)、駆動回路SDC(1)および駆動回路SDC(2)は、制御信号SPおよび情報V11を供給され、画像信号を供給することができる。

[0338]

《画素702(i, j)の構成例》

画素702(i, j)は、情報V11に基づいて表示する。

[0339]

これにより、表示素子を用いて画像情報を表示することができる。その結果、利便性、有用性または信頼性に優れた新規な表示装置を提供することができる。または、例えば、テレビジョン受像システム(図13B参照)、映像モニター(図13C参照)またはノートブックコンピュータ(図13D参照)などを提供することができる。

[0340]

《表示パネルの構成例2.》

例えば、制御回路233を表示パネル700に用いることができる。具体的には、リジッド基板上に形成された制御回路233を表示パネル700に用いることができる。また、リジッド基板上に形成された制御回路233を、フレキシブルプリント基板を用いて、制御部238と電氣的に接続することができる。

[0341]

《制御回路233》

制御回路233は制御信号SPを生成し、供給する機能を備える。例えば、クロック信号またはタイミング信号などを制御信号SPに用いることができる。具体的には、タイミングコントローラを制御回路233に用いることができる。

[0342]

<表示装置の構成例2.>

本実施の形態で説明する表示装置は、表示パネル700と、制御部238と、を有する（図14Aおよび図14B参照）。また、光源SL、演算装置210、センサSENS、駆動部MVおよびバッテリーBTを有する。

[0343]

例えば、実施の形態3または実施の形態4に記載する表示パネルを、表示パネル700に用いることができる。

[0344]

《光源SLの構成例1.》

光源SLは、制御情報CIを供給される。例えば、クロック信号またはタイミング信号などを制御情報CIに用いることができる。

[0345]

光源SLは、発光素子および駆動回路を備える。また、発光素子は駆動回路と電氣的に接続される。

[0346]

例えば、LED、有機EL素子などを光源SLに用いることができる。具体的には、白色の光を射出する発光素子を光源SLに用いることができる。または、青色の光を射出する発光素子、緑色の光を射出する発光素子および赤色の光を射出する発光素子を光源SLに用いることができる。

[0347]

駆動回路は、青色の光を射出する発光素子、緑色の光を射出する発光素子および赤色の光を射出する発光素子を同時に点灯することができる。または、青色の光を射出する発光素子、緑色の光を射出する発光素子および赤色の光を射出する発光素子を順番に点灯することができる。

[0348]

《光源SLの構成例2.》

光源SLは、制御情報CIに基づいて、例えば、フィールド・シーケンシャル方式を用いて画像情報VIを表示することができる（図14C参照）。

[0349]

[第1のステップ]

第1の副画像情報として、例えば、所定の画像情報に含まれる赤色の成分を供給する（図14C（W1）参照）。

[0350]

[第2のステップ]

光源SLを用いて赤色の光を照射して、第1の副画像情報を表示する（図14C（W2）参照）。

[0351]

[第3のステップ]

第2の副画像情報として、例えば、所定の画像情報に含まれる緑色の成分を供給する（図14C（W3）参照）。

[0352]

[第4のステップ]

光源SLを用いて緑色の光を照射して、第2の副画像情報を表示する（図14C（W4）参照）。

[0353]

[第5のステップ]

第3の副画像情報として、例えば、所定の画像情報に含まれる青色の成分を供給する（図14C（W5）参照）。

[0354]

[第6のステップ]

光源SLを用いて青色の光を照射して、第3の副画像情報を表示する（図14C（W6）参照）。

[0355]

《センサSENS》

センサSENSは、検知情報DSを供給する。例えば、脈拍センサ、温度センサまたは圧力センサ等をセンサSENSに用いることができる。

[0356]

《演算装置210》

演算装置210は検知情報DSを供給される。演算装置210は、検知情報DSに基づいて画像情報VIを生成する。

[0357]

例えば、検知情報DSに基づいて、使用者の脈拍、体温などを表示する画像情報VIを生成することができる。または、検知情報DSに基づいて、気温、標高または水深などを表示する画像情報VIを生成することができる。

[0358]

また、演算装置210は、時刻情報などを供給する。

[0359]

《駆動部MV》

駆動部MVは、例えば、短針、長針、秒針、電動機および駆動回路を備える。駆動部MVは、時刻情報などを供給され、時刻などを表示する。例えば、短針、長針、秒針を所定の速度で回転することができる。また、脈拍、体温、気温、標高または水深などを表示することができる。

[0360]

なお、使用者と駆動部MVの間に、表示パネル700を挟むように配置する。これにより、例えば、短針、長針、秒針などの指針より手前に、画像情報を表示することができる。または、画像情報VIを短針、長針、秒針などの指針に重ねて表示することができる。または、短針、長針、秒針などの指針に遮られることなく、画像情報VIを表示することができる。

[0361]

《バッテリーBT》

バッテリーBTは、表示パネル700、制御部238、光源SL、センサSENS、演算装置210および駆動部MVと電氣的に接続される。また、バッテリーBTは、電力を供給する。

[0362]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0363]

（実施の形態6）

本実施の形態では、本発明の一態様の入出力装置の構成について、図15を参照しながら説明する。

[0364]

図15は本発明の一態様の入出力装置の構成を説明するブロック図である。

[0365]

<入出力装置の構成例1.>

本実施の形態で説明する入出力装置は、入力部240と、表示部230と、を有する（図15参照）。

[0366]

《表示部230》

表示部230は表示パネルを備える。例えば、実施の形態3または実施の形態4に記載の表示パネル700を表示部230に用いることができる。なお、入力部240および表示部230を有する構成を入出力パネル700TPということができる。

[0367]

《入力部240の構成例1.》

入力部240は検知領域241を備える。入力部240は検知領域241に近接するものを検知する機能を備える。

[0368]

検知領域241は、画素702(i, j)と重なる領域を備える。

[0369]

これにより、表示部を用いて画像情報を表示しながら、表示部と重なる領域に近接するものを検知することができる。または、表示部に近接させる指などをポインタに用いて、位置情報を入力することができる。または、位置情報を表示部に表示する画像情報に関連付けることができる。その結果、利便性、有用性または信頼性に優れた新規な入出力装置を提供することができる。

[0370]

《検知領域241の構成例1.》

検知領域241は、例えば、単数または複数の検知器を備える。

[0371]

検知領域241は、一群の検知器802(g, 1)乃至検知器802(g, q)と、他の一群の検知器802(1, h)乃至検知器802(p, h)と、を有する。なお、gは1以上p以下の整数であり、hは1以上q以下の整数であり、pおよびqは1以上の整数である。

[0372]

一群の検知器802(g, 1)乃至検知器802(g, q)は、検知器802(g, h)を含み、行方向（図中に矢印R2で示す方向）に配設され、配線CL(g)と電氣的に接続されている。なお、矢印R2で示す方向は、矢印R1で示す方向と同じであっても良いし、異なってもよい。

[0373]

また、他の一群の検知器802(1, h)乃至検知器802(p, h)は、検知器802(g, h)を含み、行方向と交差する列方向（図中に矢印C2で示す方向）に配設され、配線ML(h)と電氣的に接続されている。

[0374]

《検知器》

検知器は近接するポインタを検知する機能を備える。例えば、指やスタイラスペン等をポインタに用いることができる。例えば、金属片またはコイル等を、スタイラスペンに用いることができる。

[0375]

具体的には、静電容量方式の近接センサ、電磁誘導方式の近接センサ、光学方式の近接センサ、抵抗膜方式の近接センサなどを、検知器に用いることができる。

[0376]

また、複数の方式の検知器を併用することもできる。例えば、指を検知する検知器と、スタイラスペンを検知する検知器とを、併用することができる。

[0377]

これにより、ポインタの種類を判別することができる。または、判別したポインタの種類に基づいて、異なる命令を検知情報に関連付けることができる。具体的には、ポインタに指を用いたと判別した場合は、検知情報をジェスチャーと関連付けることができる。または、ポインタにスタイラスペンを用いたと判別した場合は、検知情報を描画処理と関連付けることができる。

[0378]

具体的には、静電容量方式、感圧方式または光学方式の近接センサを用いて、指を検知することができる。または、電磁誘導方式または光学方式の近接センサを用いて、スタイラスペンを検知することができる。

[0379]

《入力部240の構成例2.》

入力部240は発振回路OSCおよび検知回路DCを備える（図15参照）。

[0380]

発振回路OSCは探索信号を検知器802（g，h）に供給する。例えば、矩形波、のこぎり波、三角波、サイン波等を、探索信号に用いることができる。

[0381]

検知器802（g，h）は、検知器802（g，h）に近接するポインタまでの距離および探索信号に基づいて変化する検知信号を生成し供給する。

[0382]

検知回路DCは検知信号に基づいて入力情報を供給する。

[0383]

これにより、近接するポインタから検知領域241までの距離を検知することができる。または、検知領域241内においてポインタが最も近接する位置を検知することができる。

[0384]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0385]

（実施の形態7）

本実施の形態では、本発明の一態様の情報処理装置の構成について、図16乃至図18を参照しながら説明する。

[0386]

図16Aは本発明の一態様の情報処理装置の構成を説明するブロック図である。図16Bおよび図16Cは、情報処理装置の外観の一例を説明する投影図である。

[0387]

図17は、本発明の一態様のプログラムを説明するフローチャートである。図17Aは、本発明の一態様のプログラムの主の処理を説明するフローチャートであり、図17Bは、割り込み処理を説明するフローチャートである。

[0388]

図18は、本発明の一態様のプログラムを説明する図である。図18Aは、本発明の一態様のプログラムの割り込み処理を説明するフローチャートである。また、図18Bは、情報処理装置の操作を説明する模式図であり、図18Cは、本発明の一態様の情報処理装置の動作を説明するタイミングチャートであり、1フレーム(1Frame)と時間(Time)を示す。

[0389]

<情報処理装置の構成例1.>

本実施の形態で説明する情報処理装置は、演算装置210と、入出力装置220と、を有する(図16A参照)。なお、入出力装置220は、演算装置210と電氣的に接続される。また、情報処理装置200は筐体を備えることができる(図16Bおよび図16C参照)。

[0390]

《演算装置210の構成例1.》

演算装置210は入力情報I Iまたは検知情報D Sを供給される。演算装置210は入力情報I Iまたは検知情報D Sに基づいて、制御情報C Iおよび画像情報V Iを生成し、制御情報C Iおよび画像情報V Iを供給する。

[0391]

演算装置210は、演算部211および記憶部212を備える。また、演算装置210は、伝送路214および入出力インターフェース215を備える。

[0392]

伝送路214は、演算部211、記憶部212、および入出力インターフェース215と電氣的に接続される。

[0393]

《演算部211》

演算部211は、例えばプログラムを実行する機能を備える。

[0394]

《記憶部212》

記憶部212は、例えば演算部211が実行するプログラム、初期情報、設定情報または画像等を記憶する機能を有する。

[0395]

具体的には、ハードディスク、フラッシュメモリまたは酸化物半導体を含むトランジスタを用いたメモリ等を用いることができる。

[0396]

《入出力インターフェース215、伝送路214》

入出力インターフェース215は端子または配線を備え、情報を供給し、情報を供給される機能を備える。例えば、伝送路214と電氣的に接続することができる。また、入出力装置220と電氣的に接続することができる。

[0397]

伝送路214は配線を備え、情報を供給し、情報を供給される機能を備える。例えば、入出力インターフェース215と電氣的に接続することができる。また、演算部211、記憶部212または入出力インターフェース215と電氣的に接続することができる。

[0398]

《入出力装置220の構成例》

入出力装置220は、入力情報IIおよび検知情報DSを供給する。入出力装置220は、制御情報CIおよび画像情報VIを供給される（図16A参照）。

[0399]

例えば、キーボードのスキャンコード、位置情報、ボタンの操作情報、音声情報または画像情報等を入力情報IIに用いることができる。または、例えば、情報処理装置200が使用される環境等の照度情報、姿勢情報、加速度情報、方位情報、圧力情報、温度情報または湿度情報等を検知情報DSに用いることができる。

[0400]

例えば、画像情報VIを表示する輝度を制御する信号、彩度を制御する信号、色相を制御する信号を、制御情報CIに用いることができる。または、画像情報VIの一部の表示を変化する信号を、制御情報CIに用いることができる。

[0401]

入出力装置220は、表示部230、入力部240および検知部250を備える。例えば、実施の形態6において説明する入出力装置を入出力装置220に用いることができる。また、入出力装置220は通信部290を備えることができる。

[0402]

《表示部230の構成例》

表示部230は制御情報CIに基づいて、画像情報VIを表示する。

[0403]

表示部230は、制御部238と、駆動回路GDと、駆動回路SDと、表示パネル700と、を有する（図13参照）。例えば、実施の形態5において説明する表示装置を表示部230に用いることができる。

[0404]

《入力部240の構成例》

入力部240は入力情報IIを生成する。例えば、入力部240は、位置情報P1を供給する機能を備える。

[0405]

例えば、ヒューマンインターフェイス等を入力部240に用いることができる（図16A参照）。具体的には、キーボード、マウス、タッチセンサ、マイクまたはカメラ等を入力部240に用いることができる。

[0406]

また、表示部230に重なる領域を備えるタッチセンサを用いることができる。なお、表示部230と表示部230に重なる領域を備えるタッチセンサを備える入出力装置を、タッチパネルまたはタッチスクリーンということができる。

[0407]

例えば、使用者は、タッチパネルに触れた指をポインタに用いて様々なジェスチャー（タップ、ドラッグ、スワイプまたはピンチイン等）をすることができる。

[0408]

例えば、演算装置210は、タッチパネルに接触する指の位置または軌跡等の情報を解析し、解析結果が所定の条件を満たすとき、所定のジェスチャーが供給されたとすることができる。これにより、使用者は、所定のジェスチャーにあらかじめ関連付けられた所定の操作命令を、当該ジェスチャーを用いて供給できる。

[0409]

一例を挙げれば、使用者は、画像情報の表示位置を変更する「スクロール命令」を、タッチパネルに沿ってタッチパネルに接触する指を移動するジェスチャーを用いて供給できる。

[0410]

また、使用者は、表示領域231の端部にナビゲーションパネルNPを引き出して表示する「ドラッグ命令」を、表示領域231の端部に接する指を移動するジェスチャーを用いて供給できる（図16C参照）。また、使用者は、ナビゲーションパネルNPにインデックス画像IND、他のページの一部または他のページのサムネイル画像TNを、所定の順番でパラパラ表示する「リーフスルー命令」を、指を強く押し付ける位置を移動するジェスチャーを用いて供給できる。または、指を押し付ける圧力を用いて供給できる。これにより、紙の書籍のページをパラパラめくるように、電子書籍のページをめくることができる。または、サムネイル画像TNまたはインデックス画像INDを頼りに、所定のページを探すことができる。

[0411]

《検知部250の構成例》

検知部250は検知情報DSを生成する。例えば、検知部250は、情報処理装置200が使用される環境の照度を検出する機能を備え、照度情報を供給する機能を備える。

[0412]

検知部250は、周囲の状態を検知して検知情報を供給する機能を備える。具体的には、照度情報、姿勢情報、加速度情報、方位情報、圧力情報、温度情報または湿度情報等を供給できる。

[0413]

例えば、光検出器、姿勢検出器、加速度センサ、方位センサ、GPS（Global positioning System）信号受信回路、感圧スイッチ、圧力センサ、温度センサ、湿度センサまたはカメラ等を、検知部250に用いることができる。

[0414]

《通信部290》

通信部290は、ネットワークに情報を供給し、ネットワークから情報を取得する機能を備える。

[0415]

《筐体》

なお、筐体は入出力装置220または演算装置210を収納する機能を備える。または、筐体は表示部230または演算装置210を支持する機能を備える。

[0416]

これにより、入力情報または検知情報に基づいて、制御情報を生成することができる。または、入力情報または検知情報に基づいて、画像情報を表示することができる。または、情報処理装置は、情報処理装置が使用される環境において、情報処理装置の筐体を受ける光の強さを把握して動作することができる。または、情報処理装置の使用者は、表示方法を選択することができる。その結果、利便性、有用性または信頼性に優れた新規な情報処理装置を提供することができる。

[0417]

なお、これらの構成は明確に分離できず、一つの構成が他の構成を兼ねる場合や他の構成の一部を含む場合がある。例えばタッチセンサが表示パネルに重ねられたタッチパネルは、表示部であるとともに入力部でもある。

[0418]

《演算装置210の構成例2.》

演算装置210は人工知能部213を備える(図16A参照)。

[0419]

人工知能部213は入力情報I1または検知情報DSを供給され、人工知能部213は入力情報I1または検知情報DSに基づいて、制御情報CIを推論する。また、人工知能部213は制御情報CIを供給する。

[0420]

これにより、好適であると感じられるように表示する制御情報CIを生成することができる。または、好適であると感じられるように表示することができる。または、快適であると感じられるように表示する制御情報CIを生成することができる。または、快適であると感じられるように表示することができる。その結果、利便性、有用性または信頼性に優れた新規な情報処理装置を提供することができる。

[0421]

[入力情報I1に対する自然言語処理]

具体的には、人工知能部213は入力情報I1を自然言語処理して、入力情報I1全体から1つの特徴を抽出することができる。例えば、人工知能部213は、入力情報I1に込められた感情等を推論し特徴にすることができる。また、当該特徴に好適であると感じられる色彩、模様または書体等を推論することができる。また、人工知能部213は、文字の色、模様または書体を指定する情報、背景の色または模様を指定する情報を生成し、制御情報CIに用いることができる。

[0422]

具体的には、人工知能部213は入力情報I1を自然言語処理して、入力情報I1に含まれる一部の言葉を抽出することができる。例えば、人工知能部213は文法的な誤り、事実誤認または感情を含む表現等を抽出することができる。また、人工知能部213は、抽出した一部を他の一部とは異なる色彩、模様または書体等で表示する制御情報CIを生成し、制御情報CIに用いることができる。

[0423]

[入力情報I1に対する画像処理]

具体的には、人工知能部213は入力情報I1を画像処理して、入力情報I1から1つの特徴を抽出することができる。例えば、人工知能部213は、入力情報I1が撮影された年代、屋内または屋外、昼または夜等を推論し特徴にすることができる。また、当該特徴に好適であると感じられる

じられる色調を推論し、当該色調を表示に用いるための制御情報C Iを生成することができる。具体的には、濃淡の表現に用いる色（例えば、フルカラー、白黒または茶褐色等）を指定する情報を制御情報C Iに用いることができる。

[0424]

具体的には、人工知能部213は入力情報I Iを画像処理して、入力情報I Iに含まれる一部の画像を抽出することができる。例えば、抽出した画像の一部と他の一部の間に境界を表示する制御情報C Iを生成することができる。具体的には、抽出した画像の一部を囲む矩形を表示する制御情報C Iを生成することができる。

[0425]

[検知情報D Sを用いる推論]

具体的には、人工知能部213は検知情報D Sを用いて、推論R Iを生成することができる。または、推論R Iに基づいて、情報処理装置200の使用者が快適であると感じられるように制御情報C Iを生成することができる。

[0426]

具体的には、環境の照度等に基づいて、人工知能部213は、表示の明るさが快適であると感じられるように、表示の明るさを調整する制御情報C Iを生成することができる。または、人工知能部213は環境の騒音等に基づいて大きさが快適であると感じられるように、音量を調整する制御情報C Iを生成することができる。

[0427]

なお、表示部230が備える制御部238に供給するクロック信号またはタイミング信号などを制御情報C Iに用いることができる。または、入力部240が備える制御部248に供給するクロック信号またはタイミング信号などを制御情報C Iに用いることができる。

[0428]

<情報処理装置の構成例2.>

本発明の一態様の情報処理装置の別の構成について、図17Aおよび図17Bを参照しながら説明する。

[0429]

《プログラム》

本発明の一態様のプログラムは、下記のステップを有する（図17A参照）。

[0430]

[第1のステップ]

第1のステップにおいて、設定を初期化する（図17A（S1）参照）。

[0431]

例えば、起動時に表示する所定の画像情報と、当該画像情報を表示する所定のモードと、当該画像情報を表示する所定の表示方法を特定する情報と、を記憶部212から取得する。具体的には、一の静止画像情報または他の動画像情報を所定の画像情報に用いることができる。また、第1のモードまたは第2のモードを所定のモードに用いることができる。

[0432]

[第2のステップ]

第2のステップにおいて、割り込み処理を許可する（図17A（S2）参照）。なお、割り込み処理が許可された演算装置は、主の処理と並行して割り込み処理を行うことができる。割り込み処理から主の処理に復帰した演算装置は、割り込み処理をして得た結果を主の処理に反映することができる。

[0433]

なお、カウンタの値が初期値であるとき、演算装置に割り込み処理をさせ、割り込み処理から復帰する際に、カウンタを初期値以外の値としてもよい。これにより、プログラムを起動した後に常に割り込み処理をさせることができる。

[0434]

[第3のステップ]

第3のステップにおいて、第1のステップまたは割り込み処理において選択された、所定のモードまたは所定の表示方法を用いて画像情報を表示する（図17A（S3）参照）。なお、所定のモードは情報を表示するモードを特定し、所定の表示方法は画像情報を表示する方法を特定する。また、例えば、画像情報V1を表示する情報に用いることができる。

[0435]

例えば、画像情報V1を表示する一の方法を、第1のモードに関連付けることができる。または、画像情報V1を表示する他の方法を第2のモードに関連付けることができる。これにより、選択されたモードに基づいて表示方法を選択することができる。

[0436]

《第1のモード》

具体的には、30Hz以上、好ましくは60Hz以上の頻度で一の走査線に選択信号を供給し、選択信号に基づいて表示をする方法を、第1のモードに関連付けることができる。

[0437]

例えば、30Hz以上、好ましくは60Hz以上の頻度で選択信号を供給すると、動画像の動きを滑らかに表示することができる。

[0438]

例えば、30Hz以上、好ましくは60Hz以上の頻度で画像を更新すると、使用者の操作に滑らかに追従するように変化する画像を、使用者が操作中の情報処理装置200に表示することができる。

[0439]

《第2のモード》

具体的には、30Hz未満、好ましくは1Hz未満、より好ましくは1分に1回未満の頻度で一の走査線に選択信号を供給し、選択信号に基づいて表示をする方法を、第2のモードに関連付けることができる。

[0440]

30Hz未満、好ましくは1Hz未満、より好ましくは1分に1回未満の頻度で選択信号を供給すると、フリッカーまたはちらつきが抑制された表示をすることができる。また、消費電力を低減することができる。

[0441]

例えば、情報処理装置 200 を時計に用いる場合、1 秒に 1 回の頻度または 1 分に 1 回の頻度等で表示を更新することができる。

[0442]

ところで、例えば、発光素子を表示素子に用いる場合、発光素子をパルス状に発光させて、画像情報を表示することができる。具体的には、パルス状に有機 EL 素子を発光させて、その残光を表示に用いることができる。有機 EL 素子は優れた周波数特性を備えるため、発光素子を駆動する時間を短縮し、消費電力を低減することができる場合がある。または、発熱が抑制されるため、発光素子の劣化を軽減することができる場合がある。

[0443]

[第 4 のステップ]

第 4 のステップにおいて、終了命令が供給された場合 (Yes) は第 5 のステップに進み、終了命令が供給されなかった場合 (No) は第 3 のステップに進むように選択する (図 17A (S4) 参照)。

[0444]

例えば、割り込み処理において供給された終了命令を判断に用いてもよい。

[0445]

[第 5 のステップ]

第 5 のステップにおいて、終了する (図 17A (S5) 参照)。

[0446]

《割り込み処理》

割り込み処理は以下の第 6 のステップ乃至第 8 のステップを備える (図 17B 参照)。

[0447]

[第 6 のステップ]

第 6 のステップにおいて、例えば、検知部 250 を用いて、情報処理装置 200 が使用される環境の照度を検出する (図 17B (S6) 参照)。なお、環境の照度に代えて環境光の色温度や色度を検出してもよい。

[0448]

[第 7 のステップ]

第 7 のステップにおいて、検出した照度情報に基づいて表示方法を決定する (図 17B (S7) 参照)。例えば、表示の明るさを暗すぎないように、または明るすぎないように決定する。

[0449]

なお、第 6 のステップにおいて環境光の色温度や環境光の色度を検出した場合は、表示の色味を調節してもよい。

[0450]

[第 8 のステップ]

第 8 のステップにおいて、割り込み処理を終了する (図 17B (S8) 参照)。

[0451]

< 情報処理装置の構成例 3. >

本発明の一態様の情報処理装置の別の構成について、図 18 を参照しながら説明する。

[0452]

図18Aは、本発明の一態様のプログラムを説明するフローチャートである。図18Aは、図17Bに示す割り込み処理とは異なる割り込み処理を説明するフローチャートである。

[0453]

なお、情報処理装置の構成例3は、供給された所定のイベントに基づいて、モードを変更するステップを割り込み処理に有する点が、図17Bを参照しながら説明する割り込み処理とは異なる。ここでは、異なる部分について詳細に説明し、同様の構成を用いることができる部分について上記の説明を援用する。

[0454]

《割り込み処理》

割り込み処理は以下の第6のステップ乃至第8のステップを備える（図18A参照）。

[0455]

[第6のステップ]

第6のステップにおいて、所定のイベントが供給された場合（Yes）は、第7のステップに進み、所定のイベントが供給されなかった場合（No）は、第8のステップに進む（図18A（U6）参照）。例えば、所定の期間に所定のイベントが供給されたか否かを条件に用いることができる。具体的には、5秒以下、1秒以下または0.5秒以下好ましくは0.1秒以下であって0秒より長い期間を所定の期間とすることができる。

[0456]

[第7のステップ]

第7のステップにおいて、モードを変更する（図18A（U7）参照）。具体的には、第1のモードを選択していた場合は、第2のモードを選択し、第2のモードを選択していた場合は、第1のモードを選択する。

[0457]

例えば、表示部230の一部の領域について、表示モードを変更することができる。具体的には、駆動回路GDA、駆動回路GDBおよび駆動回路GDCを備える表示部230の一の駆動回路が選択信号を供給する領域について、表示モードを変更することができる（図18B参照）。

[0458]

例えば、駆動回路GDBが選択信号を供給する領域と重なる領域にある入力部240に、所定のイベントが供給された場合に、駆動回路GDBが選択信号を供給する領域の表示モードを変更することができる（図18Bおよび図18C参照）。具体的には、指等を用いてタッチパネルに供給する「タップ」イベントに応じて、駆動回路GDBが供給する選択信号の頻度を変更することができる。

[0459]

なお、信号GCLKは駆動回路GDBの動作を制御するクロック信号であり、信号PWC1および信号PWC2は駆動回路GDBの動作を制御するパルス幅変調信号である。駆動回路GDBは、信号GCLK、信号PWC1および信号PWC2等に基づいて、選択信号を走査線G2（m+1）乃至走査線G2（2m）に供給する。

[0460]

これにより、例えば、駆動回路GDAおよび駆動回路GDCが選択信号を供給することなく、駆動回路GDBが選択信号を供給することができる。または、駆動回路GDAおよび駆動回路GDCが

選択信号を供給する領域の表示を変えることなく、駆動回路GDBが選択信号を供給する領域の表示を更新することができる。または、駆動回路が消費する電力を抑制することができる。

[0461]

[第8のステップ]

第8のステップにおいて、割り込み処理を終了する(図18A(U8)参照)。なお、主の処理を実行している期間に割り込み処理を繰り返し実行してもよい。

[0462]

《所定のイベント》

例えば、マウス等のポインティング装置を用いて供給する、「クリック」や「ドラッグ」等のイベント、指等をポインタに用いてタッチパネルに供給する、「タップ」、「ドラッグ」または「スワイプ」等のイベントを用いることができる。

[0463]

また、例えば、ポインタが指し示すスライドバーの位置、スワイプの速度、ドラッグの速度等を用いて、所定のイベントに関連付けられた命令の引数を与えることができる。

[0464]

例えば、検知部250が検知した情報をあらかじめ設定された閾値と比較して、比較結果をイベントに用いることができる。

[0465]

具体的には、筐体に押し込むことができるように配設されたボタン等に接する感圧検知器等を検知部250に用いることができる。

[0466]

《所定のイベントに関連付ける命令》

例えば、終了命令を、所定のイベントに関連付けることができる。

[0467]

例えば、表示されている一の画像情報から他の画像情報に表示を切り替える「ページめくり命令」を、所定のイベントに関連付けることができる。なお、「ページめくり命令」を実行する際に用いるページをめくる速度などを決定する引数を、所定のイベントを用いて与えることができる。

[0468]

例えば、一の画像情報の表示されている一部分の表示位置を移動して、一部分に連続する他の部分を表示する「スクロール命令」などを、所定のイベントに関連付けることができる。なお、「スクロール命令」を実行する際に用いる表示を移動する速度などを決定する引数を、所定のイベントを用いて与えることができる。

[0469]

例えば、表示方法を設定する命令または画像情報を生成する命令などを、所定のイベントに関連付けることができる。なお、生成する画像の明るさを決定する引数を所定のイベントに関連付けることができる。また、生成する画像の明るさを決定する引数を、検知部250が検知する環境の明るさに基づいて決定してもよい。

[0470]

例えば、プッシュ型のサービスを用いて配信される情報を、通信部290を用いて取得する命令などを、所定のイベントに関連付けることができる。

[0471]

なお、情報を取得する資格の有無を、検知部250が検知する位置情報を用いて判断してもよい。具体的には、所定の教室、学校、会議室、企業、建物等の内部または領域にいる場合に、情報を取得する資格を有すると判断してもよい。これにより、例えば、学校または大学等の教室で配信される教材を受信して、情報処理装置200を教科書等に用いることができる(図16C参照)。または、企業等の会議室で配信される資料を受信して、会議資料に用いることができる。

[0472]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0473]

(実施の形態8)

本実施の形態では、本発明の一態様の情報処理装置の構成について、図19乃至図21を参照しながら説明する。

[0474]

図19乃至図21は、本発明の一態様の情報処理装置の構成を説明する図である。図19Aは情報処理装置のブロック図であり、図19B乃至図19Eは情報処理装置の構成を説明する斜視図である。また、図20A乃至図20Eは情報処理装置の構成を説明する斜視図である。また、図21Aおよび図21Bは情報処理装置の構成を説明する斜視図である。

[0475]

<情報処理装置>

本実施の形態で説明する情報処理装置5200Bは、演算装置5210と、入出力装置5220と、を有する(図19A参照)。

[0476]

演算装置5210は、操作情報を供給される機能を備え、操作情報に基づいて画像情報を供給する機能を備える。

[0477]

入出力装置5220は、表示部5230、入力部5240、検知部5250、通信部5290、操作情報を供給する機能および画像情報を供給される機能を備える。また、入出力装置5220は、検知情報を供給する機能、通信情報を供給する機能および通信情報を供給される機能を備える。

[0478]

入力部5240は操作情報を供給する機能を備える。例えば、入力部5240は、情報処理装置5200Bの使用者の操作に基づいて操作情報を供給する。

[0479]

具体的には、キーボード、ハードウェアボタン、ポインティングデバイス、タッチセンサ、照度センサ、撮像装置、音声入力装置、視線入力装置、姿勢検出装置などを、入力部5240に用いることができる。

[0480]

表示部5230は表示パネルおよび画像情報を表示する機能を備える。例えば、実施の形態3または実施の形態4において説明する表示パネルを表示部5230に用いることができる。

[0481]

検知部 5 2 5 0 は検知情報を供給する機能を備える。例えば、情報処理装置が使用されている周辺の環境を検知して、検知情報として供給する機能を備える。

[0 4 8 2]

具体的には、照度センサ、撮像装置、姿勢検出装置、圧力センサ、人感センサなどを検知部 5 2 5 0 に用いることができる。

[0 4 8 3]

通信部 5 2 9 0 は通信情報を供給される機能および供給する機能を備える。例えば、無線通信または有線通信により、他の電子機器または通信網と接続する機能を備える。具体的には、無線構内通信、電話通信、近距離無線通信などの機能を備える。

[0 4 8 4]

《情報処理装置の構成例 1.》

例えば、円筒状の柱などに沿った外形を表示部 5 2 3 0 に適用することができる（図 1 9 B 参照）。また、使用環境の照度に応じて、表示方法を変更する機能を備える。また、人の存在を検知して、表示内容を変更する機能を備える。これにより、例えば、建物の柱に設置することができる。または、広告または案内等を表示することができる。または、デジタル・サイネージ等に用いることができる。

[0 4 8 5]

《情報処理装置の構成例 2.》

例えば、使用者が使用するポインタの軌跡に基づいて画像情報を生成する機能を備える（図 1 9 C 参照）。具体的には、対角線の長さが 2 0 インチ以上、好ましくは 4 0 インチ以上、より好ましくは 5 5 インチ以上の表示パネルを用いることができる。または、複数の表示パネルを並べて 1 つの表示領域に用いることができる。または、複数の表示パネルを並べてマルチスクリーンに用いることができる。これにより、例えば、電子黒板、電子掲示板、電子看板等に用いることができる。

[0 4 8 6]

《情報処理装置の構成例 3.》

他の装置から情報を受信して、表示部 5 2 3 0 に表示することができる（図 1 9 D 参照）。または、いくつかの選択肢を表示できる。または、使用者は選択肢からいくつかを選択し、当該情報の送信元に返信できる。または、例えば、使用環境の照度に応じて、表示方法を変更する機能を備える。これにより、例えば、スマートウォッチの消費電力を低減することができる。または、例えば、晴天の屋外等の外光の強い環境においても好適に使用できるように、画像をスマートウォッチに表示することができる。

[0 4 8 7]

《情報処理装置の構成例 4.》

表示部 5 2 3 0 は、例えば、筐体の側面に沿って緩やかに曲がる曲面を備える（図 1 9 E 参照）。または、表示部 5 2 3 0 は表示パネルを備え、表示パネルは、例えば、前面、側面、上面および背面に表示する機能を備える。これにより、例えば、携帯電話の前面だけでなく、側面、上面および背面に情報を表示することができる。

[0 4 8 8]

《情報処理装置の構成例 5.》

例えば、インターネットから情報を受信して、表示部５２３０に表示することができる（図２０Ａ参照）。または、作成したメッセージを表示部５２３０で確認することができる。または、作成したメッセージを他の装置に送信できる。または、例えば、使用環境の照度に応じて、表示方法を変更する機能を備える。これにより、スマートフォンの消費電力を低減することができる。または、例えば、晴天の屋外等の外光の強い環境においても好適に使用できるように、画像をスマートフォンに表示することができる。

[０４８９]

《情報処理装置の構成例６．》

リモートコントローラーを入力部５２４０に用いることができる（図２０Ｂ参照）。または、例えば、放送局またはインターネットから情報を受信して、表示部５２３０に表示することができる。または、検知部５２５０を用いて使用者を撮影できる。または、使用者の映像を送信できる。または、使用者の視聴履歴を取得して、クラウド・サービスに提供できる。または、クラウド・サービスから、レコメンド情報を取得して、表示部５２３０に表示できる。または、レコメンド情報に基づいて、番組または動画を表示できる。または、例えば、使用環境の照度に応じて、表示方法を変更する機能を備える。これにより、晴天の日に屋内に差し込む強い外光が当たっても好適に使用できるように、映像をテレビジョンシステムに表示することができる。

[０４９０]

《情報処理装置の構成例７．》

例えば、インターネットから教材を受信して、表示部５２３０に表示することができる（図２０Ｃ参照）。または、入力部５２４０を用いて、レポートを入力し、インターネットに送信することができる。または、クラウド・サービスから、レポートの添削結果または評価を取得して、表示部５２３０に表示できる。または、評価に基づいて、好適な教材を選択し、表示できる。

[０４９１]

例えば、他の情報処理装置から画像信号を受信して、表示部５２３０に表示することができる。または、スタンドなどに立てかけて、表示部５２３０をサブディスプレイに用いることができる。これにより、例えば、晴天の屋外等の外光の強い環境においても好適に使用できるように、画像をタブレットコンピュータに表示することができる。

[０４９２]

《情報処理装置の構成例８．》

情報処理装置は、例えば、複数の表示部５２３０を備える（図２０Ｄ参照）。例えば、検知部５２５０で撮影しながら表示部５２３０に表示することができる。または、撮影した映像を検知部に表示することができる。または、入力部５２４０を用いて、撮影した映像に装飾を施せる。または、撮影した映像にメッセージを添付できる。または、インターネットに送信できる。または、使用環境の照度に応じて、撮影条件を変更する機能を備える。これにより、例えば、晴天の屋外等の外光の強い環境においても好適に閲覧できるように、被写体をデジタルカメラに表示することができる。

[０４９３]

《情報処理装置の構成例９．》

例えば、他の情報処理装置をスレイブに用い、本実施の形態の情報処理装置をマスターに用いて、他の情報処理装置を制御することができる（図２０Ｅ参照）。または、例えば、画像情報の一部を表示部５２３０に表示し、画像情報の他の一部を他の情報処理装置の表示部に表示することができ

る。画像信号を供給することができる。または、通信部 5290 を用いて、他の情報処理装置の入力部から書き込む情報を取得できる。これにより、例えば、携帯可能なパーソナルコンピュータを用いて、広い表示領域を利用することができる。

[0494]

《情報処理装置の構成例 10.》

情報処理装置は、例えば、加速度または方位を検知する検知部 5250 を備える（図 21A 参照）。または、検知部 5250 は、使用者の位置または使用者が向いている方向に係る情報を供給することができる。または、情報処理装置は、使用者の位置または使用者が向いている方向に基づいて、右目用の画像情報および左目用の画像情報を生成することができる。または、表示部 5230 は、右目用の表示領域および左目用の表示領域を備える。これにより、例えば、没入感を得られる仮想現実空間の映像を、ゴーグル型の情報処理装置に表示することができる。

[0495]

《情報処理装置の構成例 11.》

情報処理装置は、例えば、撮像装置、加速度または方位を検知する検知部 5250 を備える（図 21B 参照）。または、検知部 5250 は、使用者の位置または使用者が向いている方向に係る情報を供給することができる。または、情報処理装置は、使用者の位置または使用者が向いている方向に基づいて、画像情報を生成することができる。これにより、例えば、現実の風景に情報を添付して表示することができる。または、拡張現実空間の映像を、めがね型の情報処理装置に表示することができる。

[0496]

なお、本実施の形態は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[実施例]

[0497]

本実施例では、作製した本発明の一態様の表示装置の構成と評価結果について、図 22 を参照しながら説明する。

[0498]

図 22 は本発明の一態様の表示装置の表示性能を説明する図である。

[0499]

<作製した表示装置の構成>

表示装置は、表示パネルおよび光源を有する。

[0500]

《表示装置の構成》

作製した表示装置の仕様を表 1 に示す。

[0501]

[表 1]

パネルサイズ	2.32 inch (portrait)
有効画素数	240 (H) × 360 (V)
画素サイズ	136.0 μm (H) × 136.0 μm (V)
精細度	186.8 ppi
液晶方式	高分子分散型液晶
カラー化方式	フィールドシーケンシャル
開口率	78.50%
フレーム周波数	60Hz
映像信号形式	アナログ線順次
Gate Driver	内蔵

[0502]

<表示結果>

作製した表示装置に画像を表示した（図22参照）。

[0503]

なお、本実施例は、本明細書で示す他の実施の形態と適宜組み合わせることができる。

[0504]

例えば、本明細書等において、XとYとが接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合と、XとYとが機能的に接続されている場合と、XとYとが直接接続されている場合とが、本明細書等に開示されているものとする。したがって、所定の接続関係、例えば、図または文章に示された接続関係に限定されず、図または文章に示された接続関係以外のものも、図または文章に開示されているものとする。

[0505]

ここで、X、Yは、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

[0506]

XとYとが直接的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に接続されていない場合であり、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）を介さずに、XとYとが、接続されている場合である。

[0507]

XとYとが電氣的に接続されている場合の一例としては、XとYとの電氣的な接続を可能とする素子（例えば、スイッチ、トランジスタ、容量素子、インダクタ、抵抗素子、ダイオード、表示素子、発光素子、負荷など）が、XとYとの間に1個以上接続されることが可能である。なお、スイッチは、オンオフが制御される機能を有している。つまり、スイッチは、導通状態（オン状態）、または、非導通状態（オフ状態）になり、電流を流すか流さないかを制御する機能を有している。または、スイッチは、電流を流す経路を選択して切り替える機能を有している。なお、XとYとが電氣的に接続されている場合は、XとYとが直接的に接続されている場合を含むものとする。

[0508]

XとYとが機能的に接続されている場合の一例としては、XとYとの機能的な接続を可能とする回路（例えば、論理回路（インバータ、NAND回路、NOR回路など）、信号変換回路（DA変換

回路、AD変換回路、ガンマ補正回路など）、電位レベル変換回路（電源回路（昇圧回路、降圧回路など）、信号の電位レベルを変えるレベルシフタ回路など）、電圧源、電流源、切り替え回路、増幅回路（信号振幅または電流量などを大きく出来る回路、オペアンプ、差動増幅回路、ソースフォロワ回路、バッファ回路など）、信号生成回路、記憶回路、制御回路など）が、XとYとの間に1個以上接続されることが可能である。なお、一例として、XとYとの間に別の回路を挟んでいても、Xから出力された信号がYへ伝達される場合は、XとYとは機能的に接続されているものとする。なお、XとYとが機能的に接続されている場合は、XとYとが直接的に接続されている場合と、XとYとが電氣的に接続されている場合とを含むものとする。

[0509]

なお、XとYとが電氣的に接続されている、と明示的に記載されている場合は、XとYとが電氣的に接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟んで接続されている場合）と、XとYとが機能的に接続されている場合（つまり、XとYとの間に別の回路を挟んで機能的に接続されている場合）と、XとYとが直接接続されている場合（つまり、XとYとの間に別の素子又は別の回路を挟まずに接続されている場合）とが、本明細書等を開示されているものとする。つまり、電氣的に接続されている、と明示的に記載されている場合は、単に、接続されている、とのみ明示的に記載されている場合と同様な内容が、本明細書等を開示されているものとする。

[0510]

なお、例えば、トランジスタのソース（又は第1の端子など）が、Z1を介して（又は介さず）、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2を介して（又は介さず）、Yと電氣的に接続されている場合や、トランジスタのソース（又は第1の端子など）が、Z1の一部と直接的に接続され、Z1の別の一部がXと直接的に接続され、トランジスタのドレイン（又は第2の端子など）が、Z2の一部と直接的に接続され、Z2の別の一部がYと直接的に接続されている場合では、以下のように表現することが出来る。

[0511]

例えば、「XとYとトランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とは、互いに電氣的に接続されており、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yの順序で電氣的に接続されている。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、Xと電氣的に接続され、トランジスタのドレイン（又は第2の端子など）はYと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この順序で電氣的に接続されている」と表現することができる。または、「Xは、トランジスタのソース（又は第1の端子など）とドレイン（又は第2の端子など）とを介して、Yと電氣的に接続され、X、トランジスタのソース（又は第1の端子など）、トランジスタのドレイン（又は第2の端子など）、Yは、この接続順序で設けられている」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続の順序について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

[0512]

または、別の表現方法として、例えば、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路

を有しておらず、前記第2の接続経路は、トランジスタを介した、トランジスタのソース（又は第1の端子など）とトランジスタのドレイン（又は第2の端子など）との間の経路であり、前記第1の接続経路は、Z1を介した経路であり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有しておらず、前記第3の接続経路は、Z2を介した経路である。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の接続経路によって、Z1を介して、Xと電氣的に接続され、前記第1の接続経路は、第2の接続経路を有しておらず、前記第2の接続経路は、トランジスタを介した接続経路を有し、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の接続経路によって、Z2を介して、Yと電氣的に接続され、前記第3の接続経路は、前記第2の接続経路を有していない。」と表現することができる。または、「トランジスタのソース（又は第1の端子など）は、少なくとも第1の電氣的パスによって、Z1を介して、Xと電氣的に接続され、前記第1の電氣的パスは、第2の電氣的パスを有しておらず、前記第2の電氣的パスは、トランジスタのソース（又は第1の端子など）からトランジスタのドレイン（又は第2の端子など）への電氣的パスであり、トランジスタのドレイン（又は第2の端子など）は、少なくとも第3の電氣的パスによって、Z2を介して、Yと電氣的に接続され、前記第3の電氣的パスは、第4の電氣的パスを有しておらず、前記第4の電氣的パスは、トランジスタのドレイン（又は第2の端子など）からトランジスタのソース（又は第1の端子など）への電氣的パスである。」と表現することができる。これらの例と同様な表現方法を用いて、回路構成における接続経路について規定することにより、トランジスタのソース（又は第1の端子など）と、ドレイン（又は第2の端子など）とを、区別して、技術的範囲を決定することができる。

[0513]

なお、これらの表現方法は、一例であり、これらの表現方法に限定されない。ここで、X、Y、Z1、Z2は、対象物（例えば、装置、素子、回路、配線、電極、端子、導電膜、層、など）であるとする。

[0514]

なお、回路図上は独立している構成要素同士が電氣的に接続しているように図示されている場合であっても、1つの構成要素が、複数の構成要素の機能を併せ持っている場合もある。例えば配線の一部が電極としても機能する場合は、一の導電膜が、配線の機能、及び電極の機能の両方の構成要素の機能を併せ持っている。したがって、本明細書における電氣的に接続とは、このような、一の導電膜が、複数の構成要素の機能を併せ持っている場合も、その範疇に含める。

[符号の説明]

[0515]

A：入力端子、ACF1：導電材料、AF1：配向膜、AF2：配向膜、ANO：導電膜、B：入力端子、C1：容量素子、C2：容量素子、C3：容量素子、C4：容量素子、C5：容量素子、C11：容量素子、C12：容量素子、C21：容量素子、C22：容量素子、CI：制御情報、CSCOM：導電膜、CP：導電材料、DS：検知情報、E：入力端子、G1：出力端子、G2：出力端子、GCLK：信号、GL1：走査線、GL2：走査線、GN1：ノード、GN2：ノード、GN3：ノード、GN4：ノード、GVDD：配線、GVSS：配線、I1：入力情報、KB1：構造体、LIN：入力端子、M：トランジスタ、M1：トランジスタ、M3：トランジスタ、M4：トランジスタ、M5：トランジスタ、M6：トランジスタ、M7：トランジスタ、M12：ト

ランジスタ、M13：トランジスタ、M15：トランジスタ、M16：トランジスタ、M17：トランジスタ、M18：トランジスタ、M19：トランジスタ、M20：トランジスタ、M21：トランジスタ、M22：トランジスタ、M23：トランジスタ、M24：トランジスタ、M31：トランジスタ、N1：ノード、N2：ノード、OUT：出力端子、P1：位置情報、PWC1：信号、PWC2：信号、PWCA1：配線、PWCA4：配線、PWCB1：配線、PWCB4：配線、R：端子、RIN：入力端子、SL1：信号線、SL2：信号線、SP：制御信号、SPL：配線、SW11：スイッチ、SW12：スイッチ、SW21：スイッチ、SW22：スイッチ、SW23：スイッチ、SW24：スイッチ、V0：導電膜、V11：情報、VCOM1：導電膜、VEE：配線、VI：画像情報、FPC1：フレキシブルプリント基板、200：情報処理装置、210：演算装置、211：演算部、212：記憶部、213：人工知能部、214：伝送路、215：入出力インターフェース、220：入出力装置、230：表示部、231：表示領域、233：制御回路、234：伸張回路、235：画像処理回路、238：制御部、240：入力部、241：検知領域、248：制御部、250：検知部、290：通信部、501C：絶縁膜、504：導電膜、506：絶縁膜、508：半導体膜、508A：領域、508B：領域、508C：領域、510：基材、512A：導電膜、512B：導電膜、516：絶縁膜、518：絶縁膜、519B：端子、520：機能層、521：絶縁膜、521B：絶縁膜、524：導電膜、530：画素回路、591A：開口部、700：表示パネル、700TP：入出力パネル、702：画素、705：封止材、750：表示素子、751：電極、752：電極、753：層、754：導電膜、770：基材、770P：機能膜、802：検知器、5200B：情報処理装置、5210：演算装置、5220：入出力装置、5230：表示部、5240：入力部、5250：検知部、5290：通信部

請求の範囲

[請求項 1]

第 1 の入力端子と、第 2 の入力端子と、第 3 の入力端子と、第 4 の入力端子と、第 5 の入力端子と、第 1 の出力端子と、第 2 の出力端子と、第 3 の出力端子と、第 1 のトランジスタと、第 2 のトランジスタと、第 3 のトランジスタと、ノードと、第 1 の配線と、第 4 のトランジスタと、第 2 の配線と、を有し、

前記第 1 の入力端子は、第 1 のトリガ信号を供給され、

前記第 2 の入力端子は、第 2 のトリガ信号を供給され、

前記第 3 の入力端子は、一括選択信号を供給され、

前記第 4 の入力端子は、第 1 のパルス幅変調信号を供給され、

前記第 5 の入力端子は、第 2 のパルス幅変調信号を供給され、

前記第 1 の出力端子は、前記第 1 のトリガ信号が供給されてから前記第 2 のトリガ信号が供給されるまでの期間において、前記第 1 のパルス幅変調信号に基づいて、第 1 の選択信号を供給する機能を備え、

前記第 1 の出力端子は、前記一括選択信号が供給されている期間、前記第 1 の選択信号を供給する機能を備え、

前記第 2 の出力端子は、前記第 1 のトリガ信号が供給されてから前記第 2 のトリガ信号が供給されるまでの期間において、前記第 2 のパルス幅変調信号に基づいて、第 2 の選択信号を供給し、

前記第 3 の出力端子は、第 3 のトリガ信号を供給し、

前記第 1 のトランジスタは、前記ノードと電氣的に接続されるゲート電極、前記第 1 の出力端子と電氣的に接続される第 1 の電極および前記第 3 の入力端子と電氣的に接続される第 2 の電極を備え、

前記第 1 のトランジスタは、前記第 1 のトリガ信号が供給されてから前記第 2 のトリガ信号が供給されるまでの期間において、非導通状態であり、

前記第 2 のトランジスタは、前記ノードと電氣的に接続されるゲート電極、前記第 2 の出力端子と電氣的に接続される第 1 の電極および前記第 1 の配線と電氣的に接続される第 2 の電極を備え、

前記第 2 のトランジスタは、前記第 1 のトリガ信号が供給されてから前記第 2 のトリガ信号が供給されるまでの期間において、非導通状態であり、

前記第 3 のトランジスタは、前記ノードと電氣的に接続されるゲート電極、前記第 3 の出力端子と電氣的に接続される第 1 の電極および前記第 1 の配線と電氣的に接続される第 2 の電極を備え、

前記第 3 のトランジスタは、前記第 1 のトリガ信号が供給されてから前記第 2 のトリガ信号が供給されるまでの期間において、非導通状態であり、

前記第 4 のトランジスタは、前記第 2 の配線と電氣的に接続されるゲート電極、前記ノードと電氣的に接続される第 1 の電極および前記第 1 のトランジスタのゲート電極と電氣的に接続される第 2 の電極と、を備える、フリップ・フロップ回路。

[請求項 2]

第 1 の入力端子と、第 2 の入力端子と、第 3 の入力端子と、第 4 の入力端子と、第 5 の入力端子と、第 1 の出力端子と、第 2 の出力端子と、第 3 の出力端子と、を有し、

前記第 1 の入力端子は、第 1 のトリガ信号を供給され、

前記第 2 の入力端子は、第 2 のトリガ信号を供給され、

前記第3の入力端子は、一括選択信号を供給され、

前記第4の入力端子は、第1のパルス幅変調信号を供給され、

前記第5の入力端子は、第2のパルス幅変調信号を供給され、

前記第1の出力端子は、前記第1のトリガ信号が供給されてから前記第2のトリガ信号が供給されるまでの期間において、前記第1のパルス幅変調信号に基づいて、第1の選択信号を供給する機能を備え、

前記第1の出力端子は、前記一括選択信号が供給されている期間、前記第1の選択信号を供給する機能を備え、

前記第2の出力端子は、前記第1のトリガ信号が供給されてから前記第2のトリガ信号が供給されるまでの期間において、前記第2のパルス幅変調信号に基づいて、第2の選択信号を供給し、

前記第3の出力端子は、第3のトリガ信号を供給する、フリップ・フロップ回路。

[請求項3]

第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、ノードと、第1の配線と、を有し、

前記第1のトランジスタは、前記ノードと電氣的に接続されるゲート電極、前記第1の出力端子と電氣的に接続される第1の電極および前記第3の入力端子と電氣的に接続される第2の電極を備え、

前記第1のトランジスタは、前記第1のトリガ信号が供給されてから前記第2のトリガ信号が供給されるまでの期間において、非導通状態であり、

前記第2のトランジスタは、前記ノードと電氣的に接続されるゲート電極、前記第2の出力端子と電氣的に接続される第1の電極および前記第1の配線と電氣的に接続される第2の電極を備え、

前記第2のトランジスタは、前記第1のトリガ信号が供給されてから前記第2のトリガ信号が供給されるまでの期間において、非導通状態であり、

前記第3のトランジスタは、前記ノードと電氣的に接続されるゲート電極、前記第3の出力端子と電氣的に接続される第1の電極および前記第1の配線と電氣的に接続される第2の電極を備え、

前記第3のトランジスタは、前記第1のトリガ信号が供給されてから前記第2のトリガ信号が供給されるまでの期間において、非導通状態である、請求項2に記載のフリップ・フロップ回路。

[請求項4]

第4のトランジスタと、第2の配線と、を有し、

前記第4のトランジスタは、前記第2の配線と電氣的に接続されるゲート電極、前記ノードと電氣的に接続される第1の電極および前記第1のトランジスタのゲート電極と電氣的に接続される第2の電極と、を備える、請求項3に記載のフリップ・フロップ回路。

[請求項5]

一群のフリップ・フロップ回路と、第3の配線と、を有し、

前記一群のフリップ・フロップ回路は、請求項2乃至請求項4のいずれかに記載の第1のフリップ・フロップ回路、第2のフリップ・フロップ回路および第3のフリップ・フロップ回路を含み、
前記第2のフリップ・フロップ回路は、前記第1のフリップ・フロップ回路と電氣的に接続され、
前記第2のフリップ・フロップ回路は、前記第3のフリップ・フロップ回路と電氣的に接続され、
前記第2のフリップ・フロップ回路は、前記第3のトリガ信号を供給され、
前記第3のフリップ・フロップ回路は、前記第2のトリガ信号を供給し、

前記第 3 の配線は、前記一括選択信号を供給し、

前記第 3 の配線は、前記一群のフリップ・フロップ回路と電氣的に接続される、駆動回路。

[請求項 6]

表示領域と、請求項 5 に記載の駆動回路と、を有し、

前記表示領域は、第 1 の走査線、第 2 の走査線、第 1 の信号線、第 2 の信号線および画素を備え、

前記画素は、表示素子および画素回路を備え、

前記表示素子は、前記画素回路と電氣的に接続され、

前記画素回路は、前記第 1 の走査線、前記第 2 の走査線、前記第 1 の信号線および前記第 2 の信号線と電氣的に接続され、

前記第 1 の走査線は、前記第 1 の出力端子と電氣的に接続され、

前記第 2 の走査線は、前記第 2 の出力端子と電氣的に接続される、表示パネル。

[請求項 7]

前記表示領域は、一群の画素および他の一群の画素を備え、

前記一群の画素は、行方向に配設され、

前記一群の画素は、前記画素を含み、

前記他の一群の画素は、前記行方向と交差する列方向に配設され、

前記他の一群の画素は、前記画素を含み、

前記第 1 の走査線は、前記一群の画素と電氣的に接続され、

前記第 2 の走査線は、前記一群の画素と電氣的に接続され、

前記第 1 の信号線は、前記他の一群の画素と電氣的に接続され、

前記第 2 の信号線は、前記他の一群の画素と電氣的に接続される、請求項 6 に記載の表示パネル。

[請求項 8]

機能層を有し、

前記機能層は、前記駆動回路および前記画素回路を含む、請求項 6 または請求項 7 に記載の表示パネル。

[請求項 9]

請求項 6 乃至請求項 8 のいずれかーに記載の表示パネルと、制御部と、を有し、

前記制御部は、画像情報および制御情報を供給され、

前記制御部は、前記画像情報に基づいて情報を生成し、

前記制御部は、前記制御情報に基づいて制御信号を生成し、

前記制御部は、前記情報および前記制御信号を供給し、

前記表示パネルは、前記情報および前記制御信号を供給され、

前記画素は、前記情報に基づいて表示する、表示装置。

[請求項 10]

入力部と、表示部と、を有し、

前記表示部は、請求項 6 乃至請求項 9 のいずれかーに記載の表示パネルを備え、

前記入力部は、検知領域を備え、

前記入力部は、前記検知領域に近接するものを検知し、

前記検知領域は、前記画素と重なる領域を備える入出力装置。

[請求項 11]

演算装置と、入出力装置と、を有し、
前記演算装置は、入力情報または検知情報を供給され、
前記演算装置は、前記入力情報または前記検知情報に基づいて、制御情報および画像情報を生成し、
前記演算装置は、前記制御情報および前記画像情報を供給し、
前記入出力装置は、前記入力情報および前記検知情報を供給し、
前記入出力装置は、前記制御情報および前記画像情報を供給され、
前記入出力装置は、表示部、入力部および検知部を備え、
前記表示部は、請求項 6 乃至請求項 9 のいずれかに記載の表示パネルを備え、
前記表示部は、前記制御情報に基づいて、前記画像情報を表示し、
前記入力部は、前記入力情報を生成し、
前記検知部は、前記検知情報を生成する、情報処理装置。

[請求項 12]

キーボード、ハードウェアボタン、ポインティングデバイス、タッチセンサ、照度センサ、撮像装置、音声入力装置、視線入力装置、姿勢検出装置、のうち一以上と、請求項 6 乃至請求項 9 のいずれかに記載の表示パネルと、を含む、情報処理装置。

1/22

図 1A

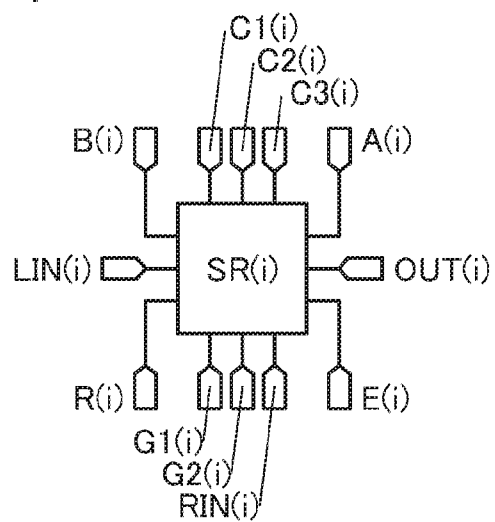


図 1B

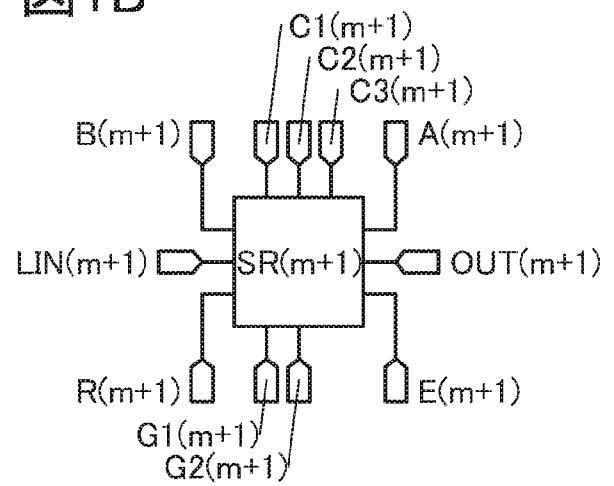
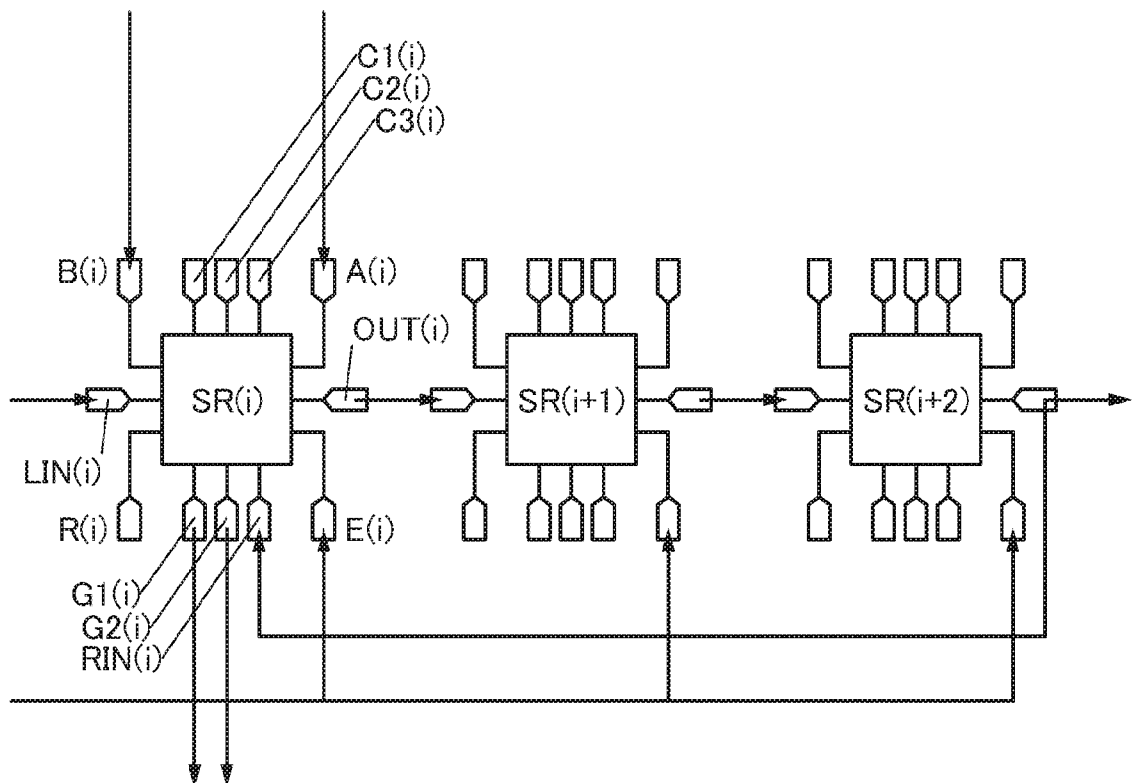
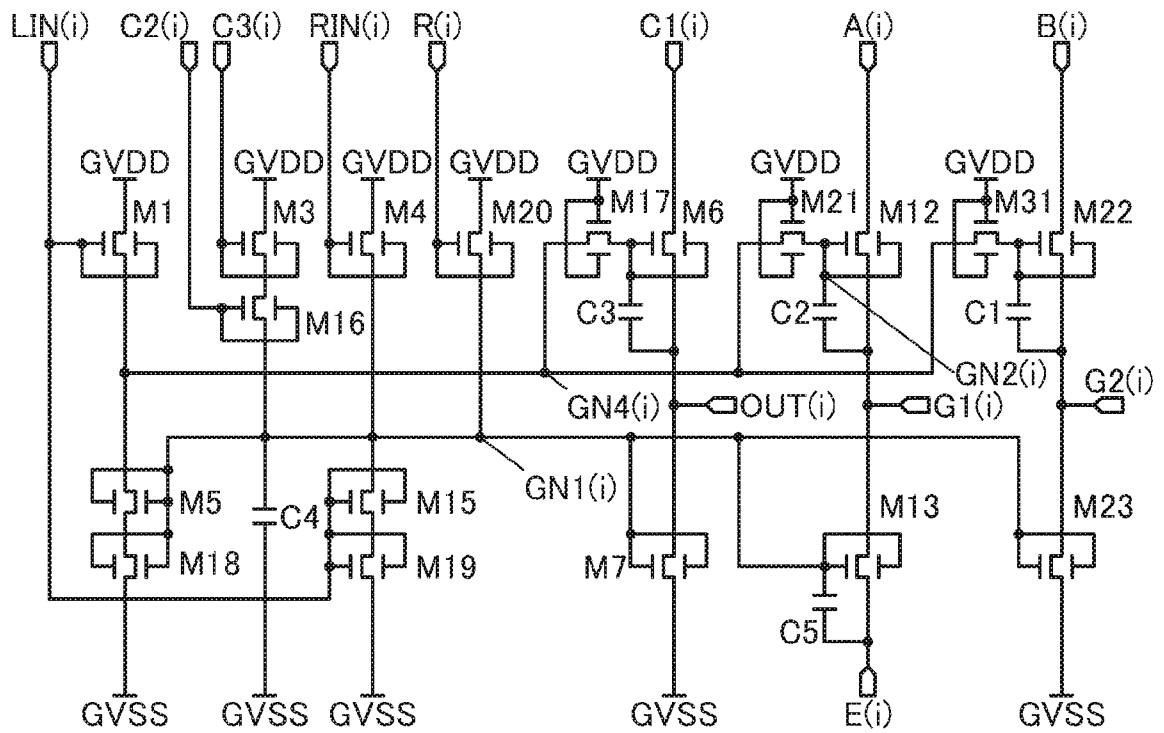
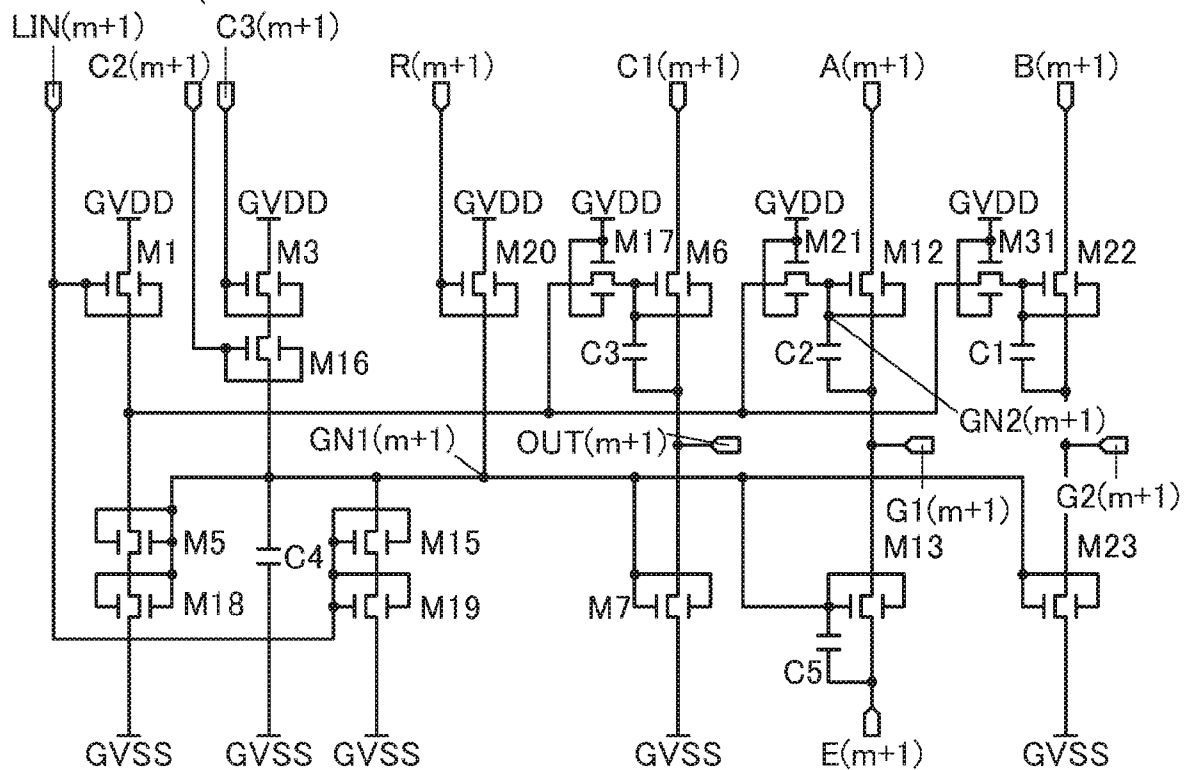


図 1C

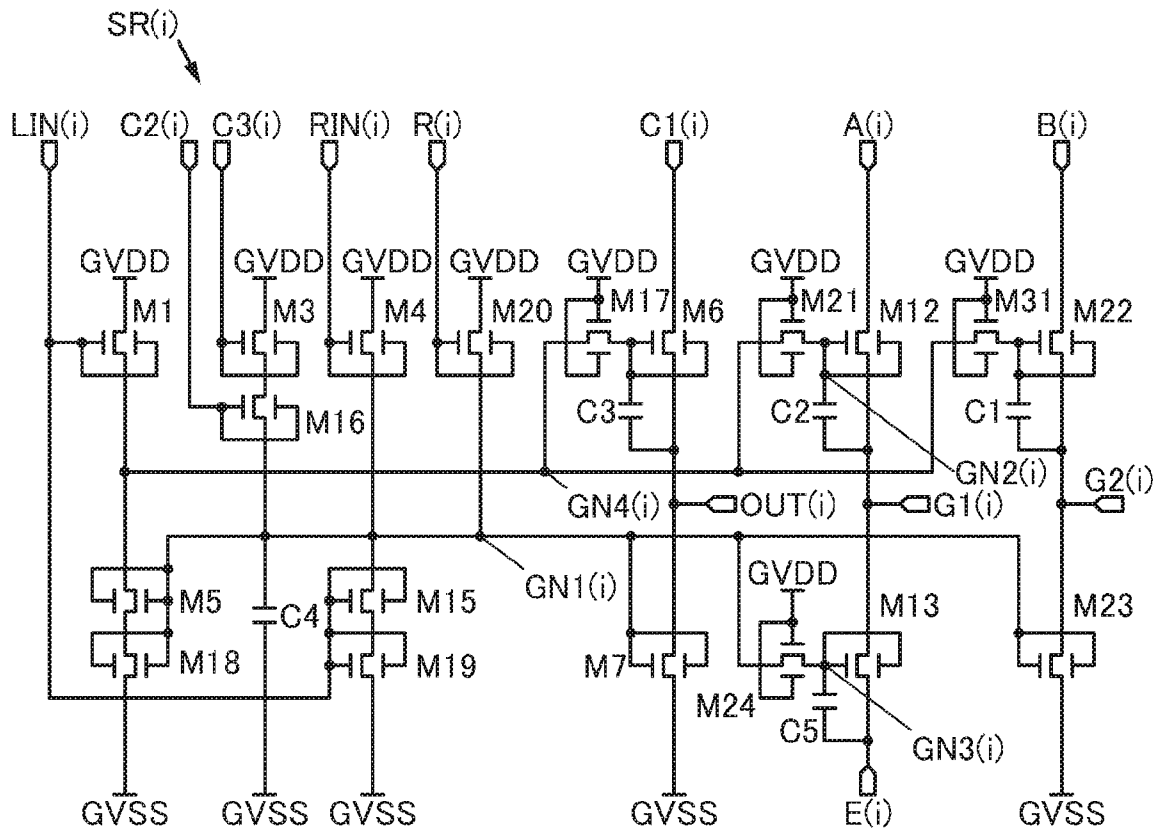


2/22

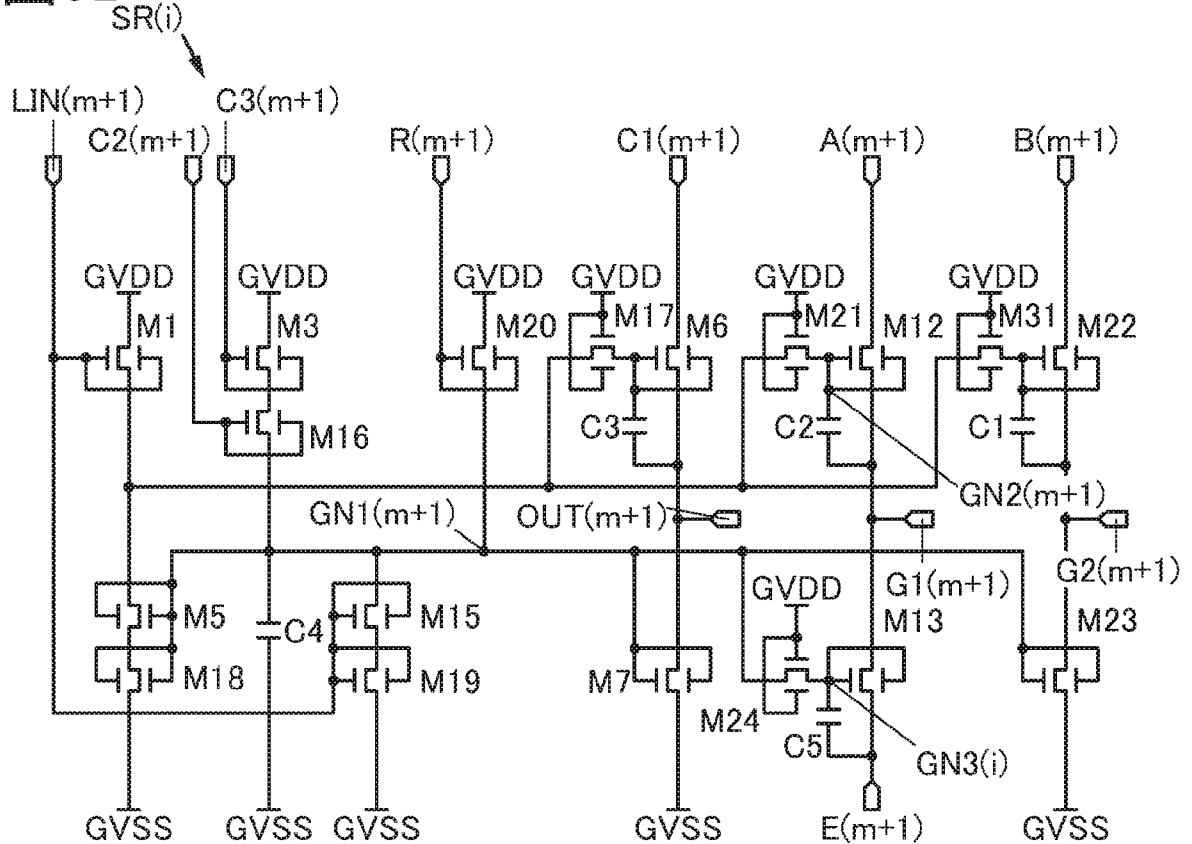
2A
SR(i)**2B**
SR(i)

3/22

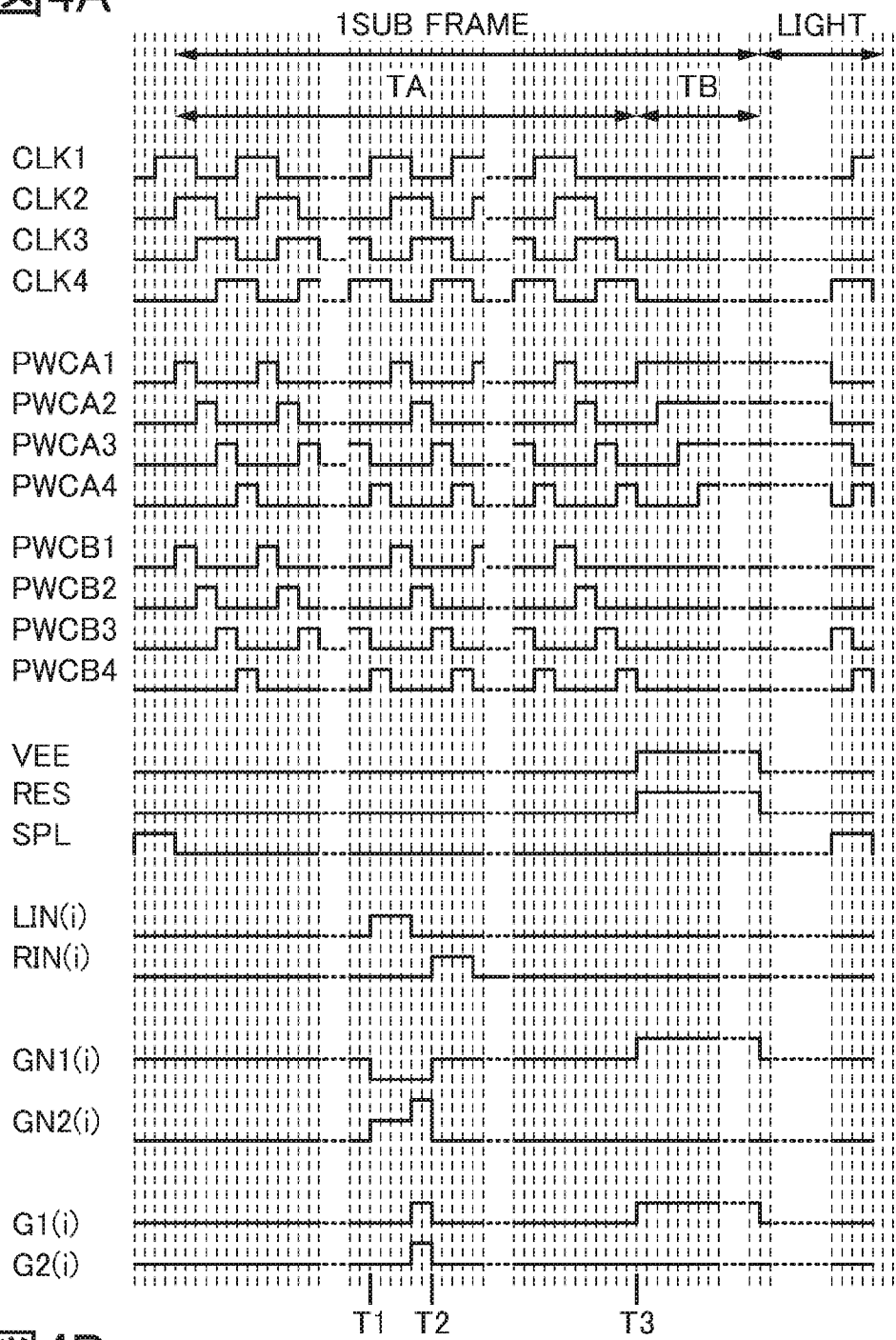
3A



3B



4A



4B

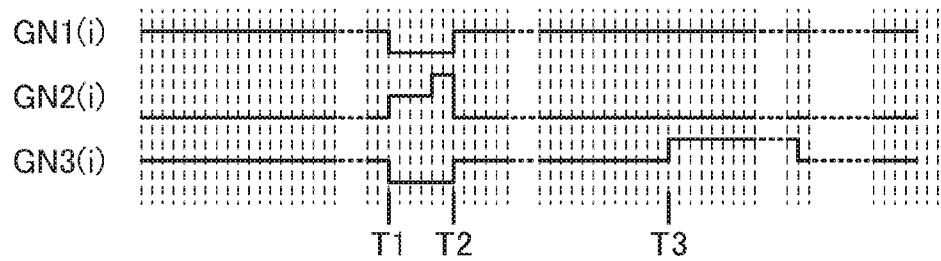


図5A

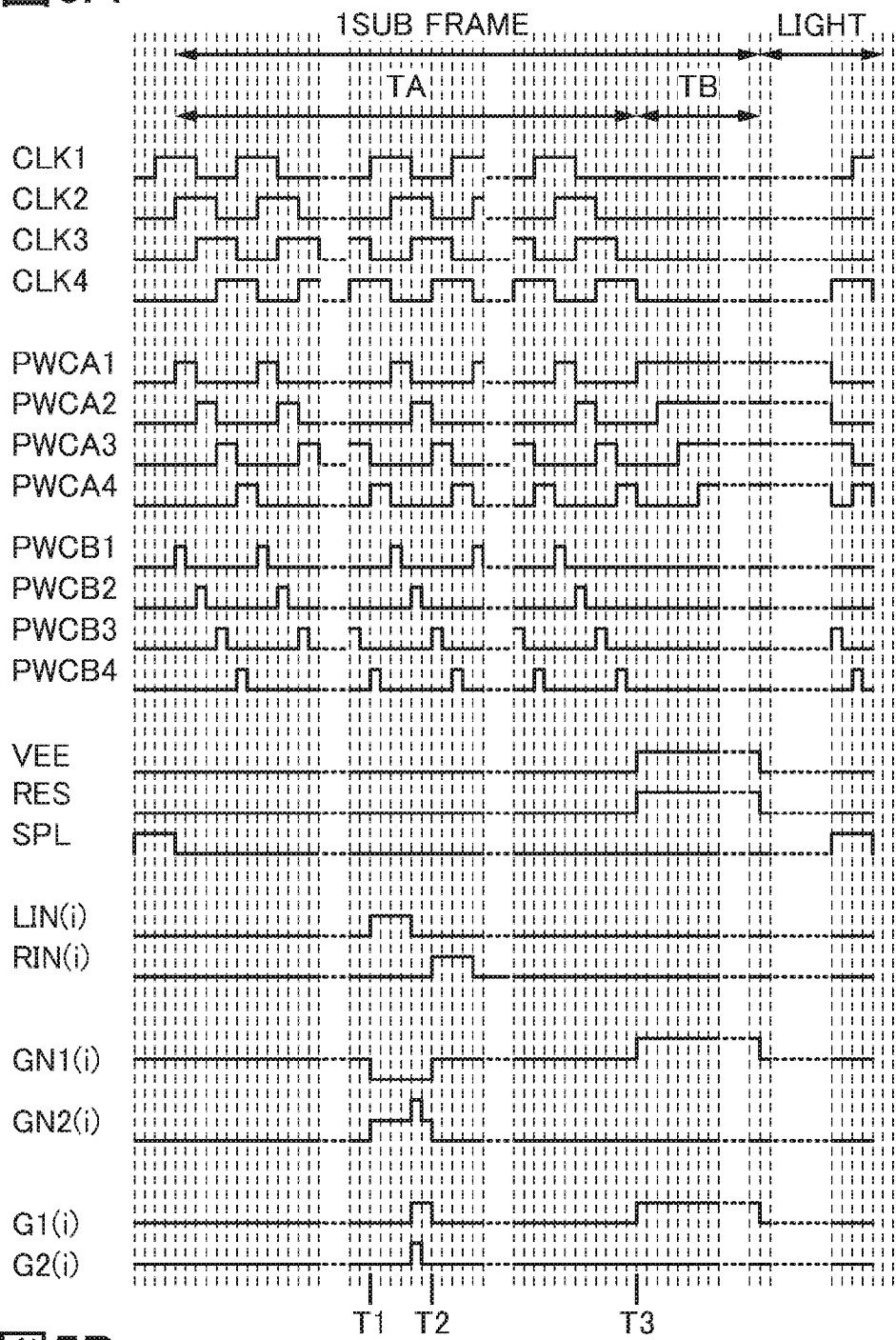
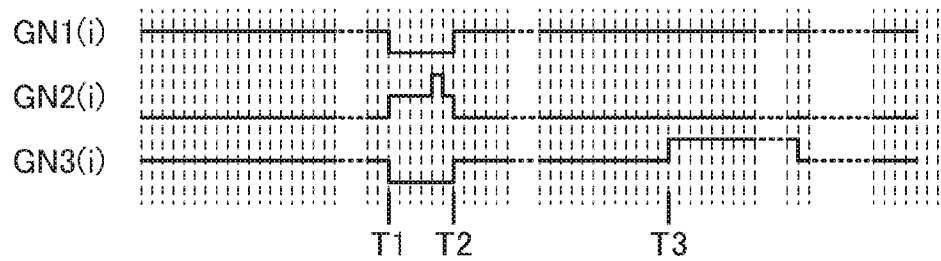
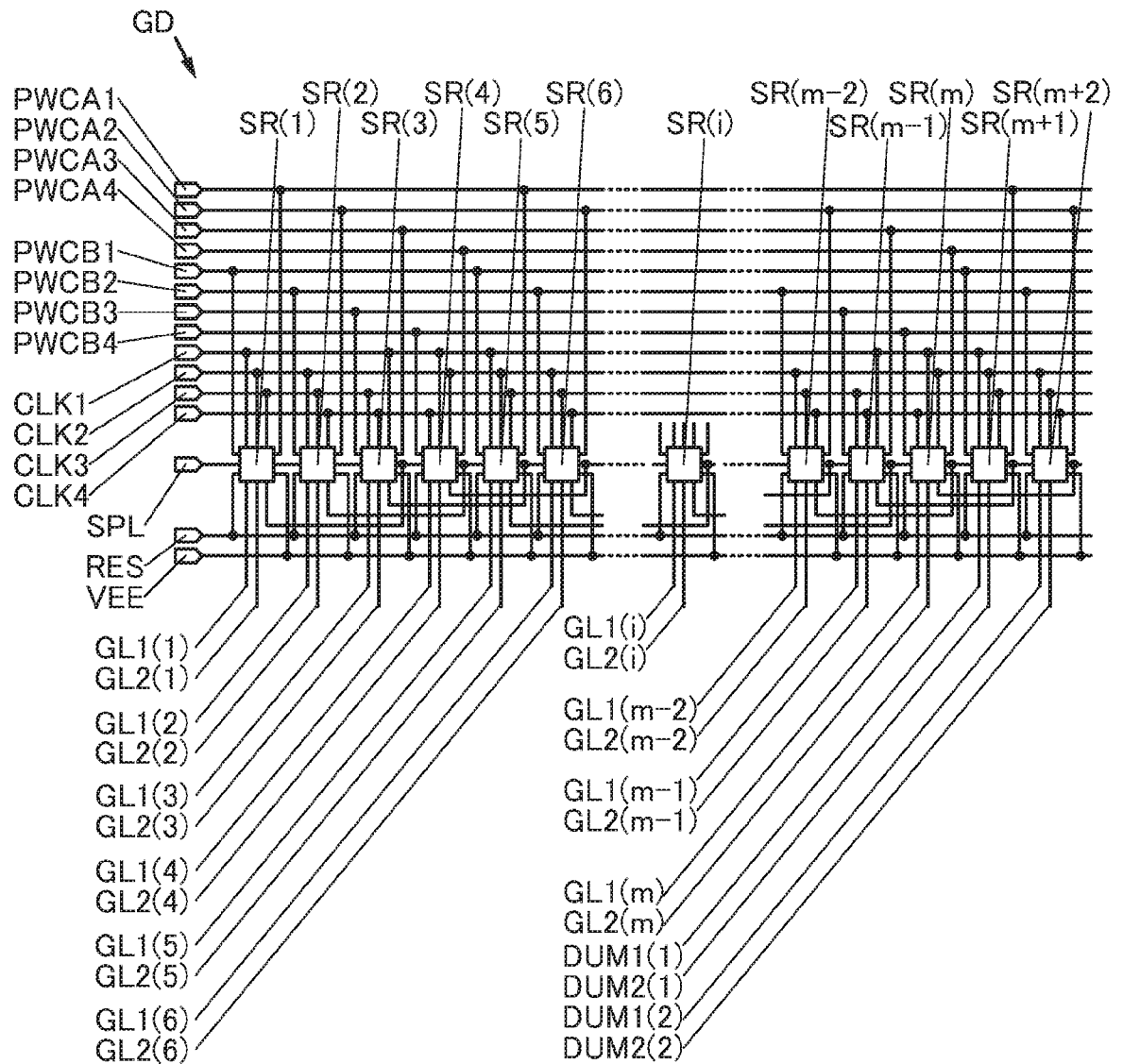


図5B



6/22

图6



7/22

図7A

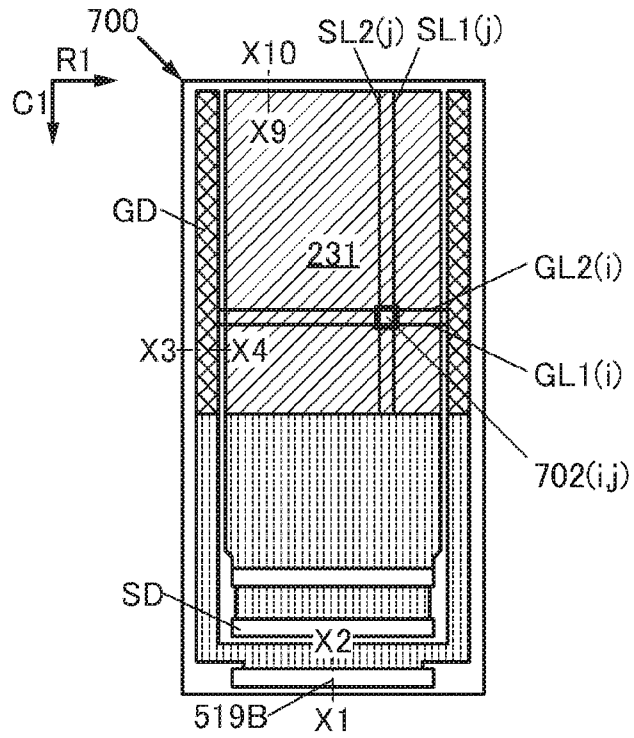
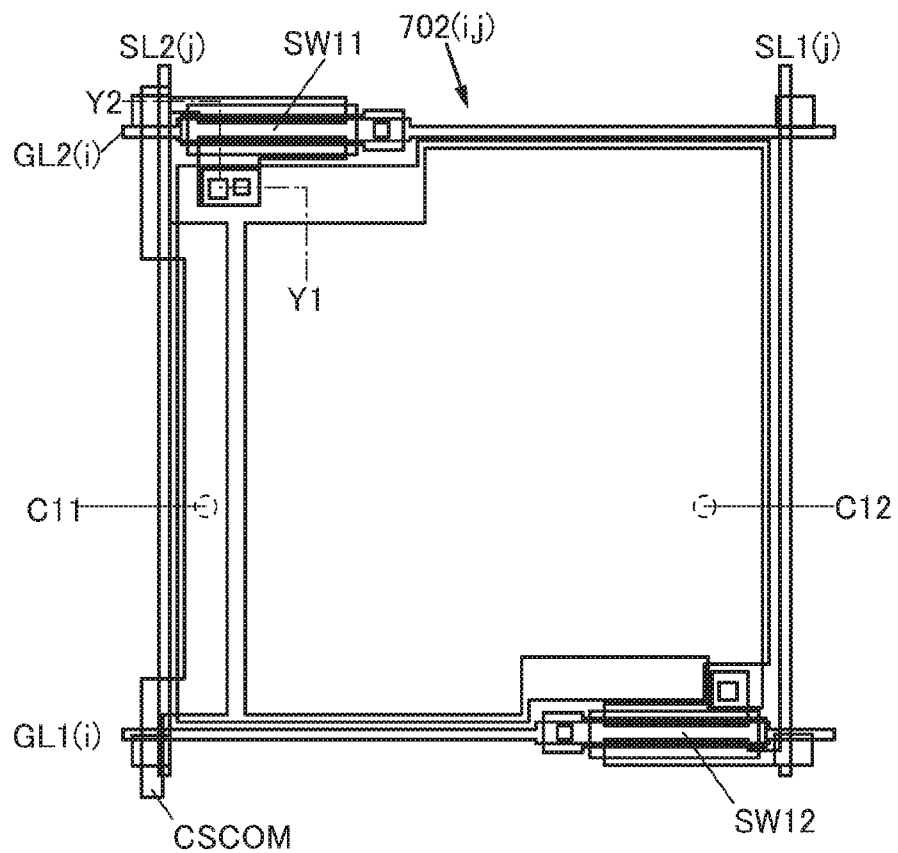


図7B



8/22

図8A

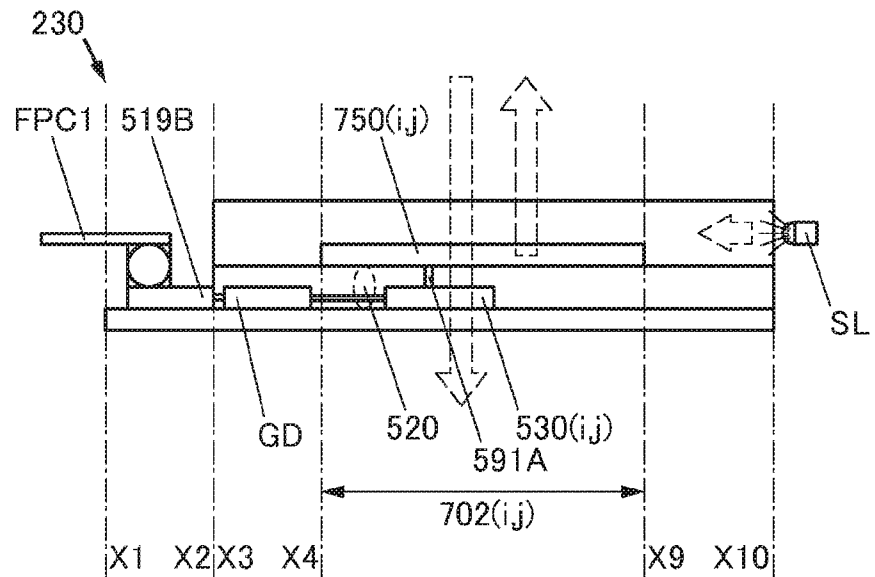
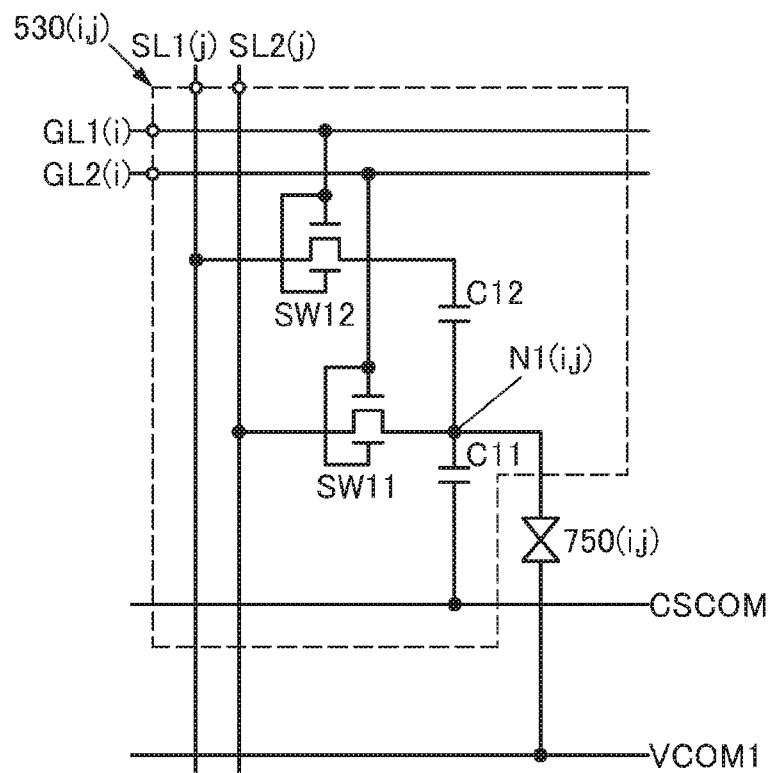
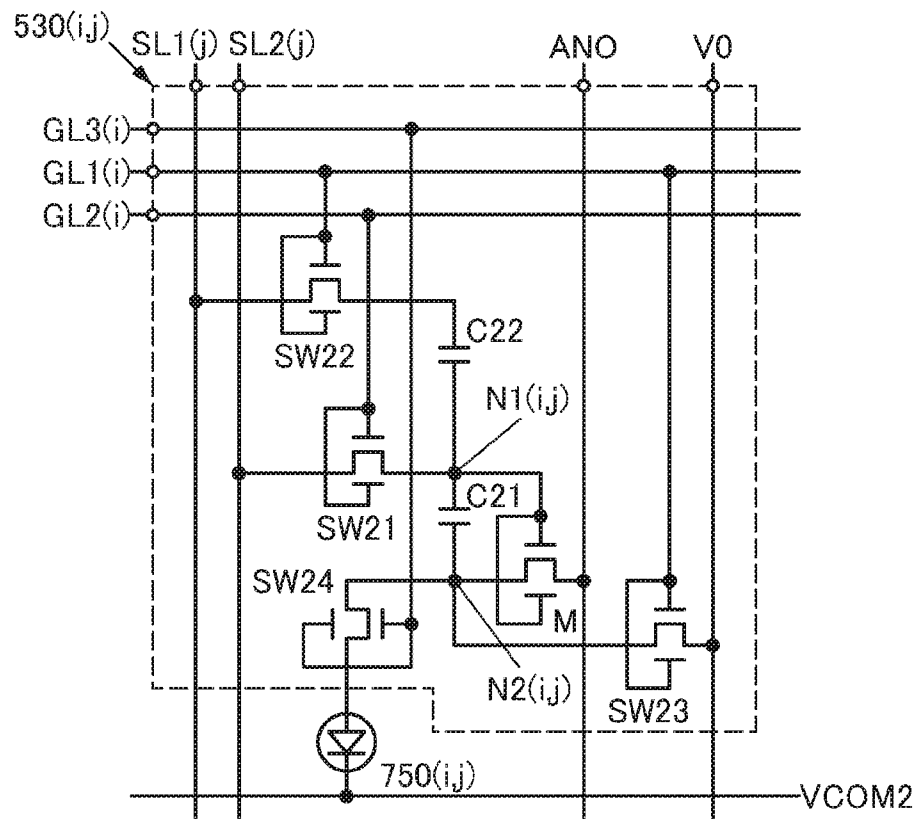


図8B

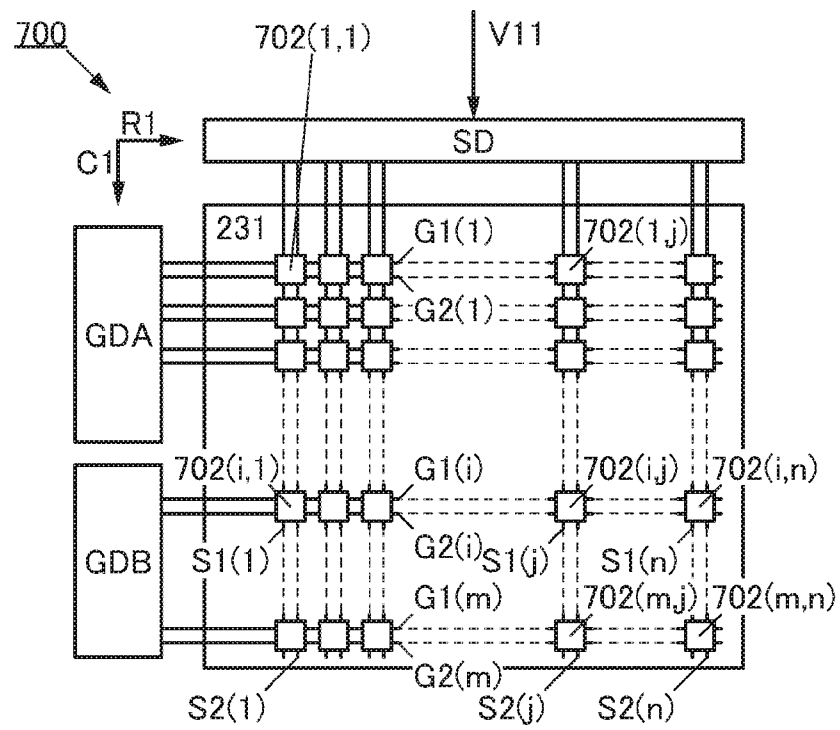


9/22

図9



10/22



12/22

図12A

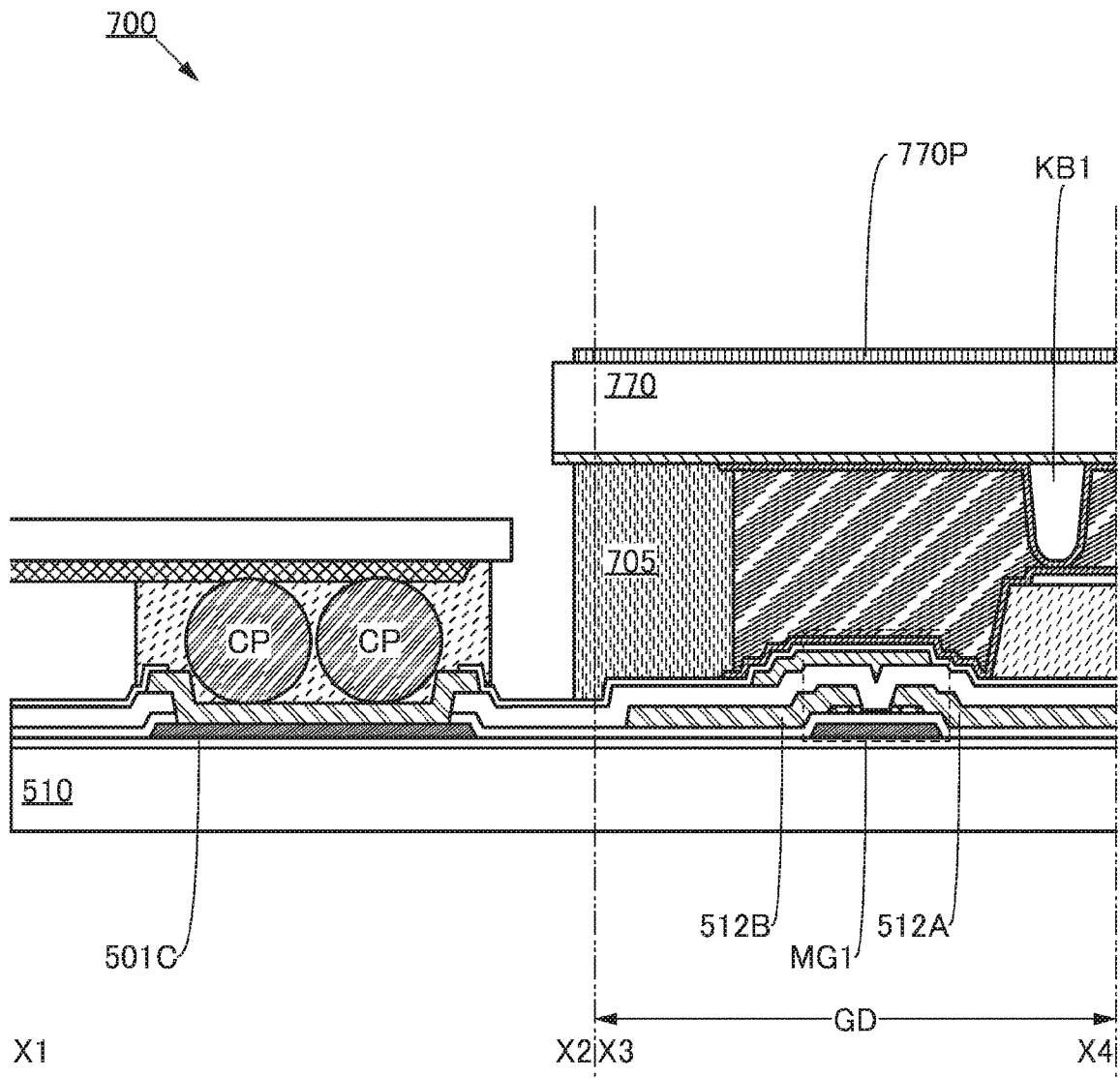
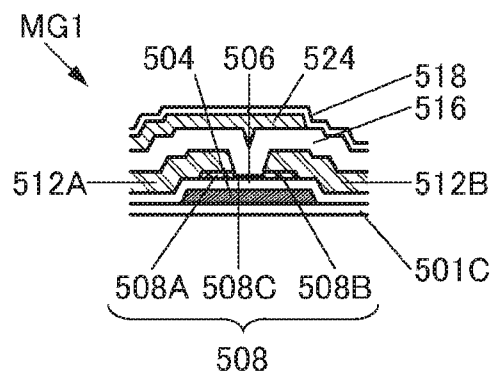


図12B



14/22

図14A

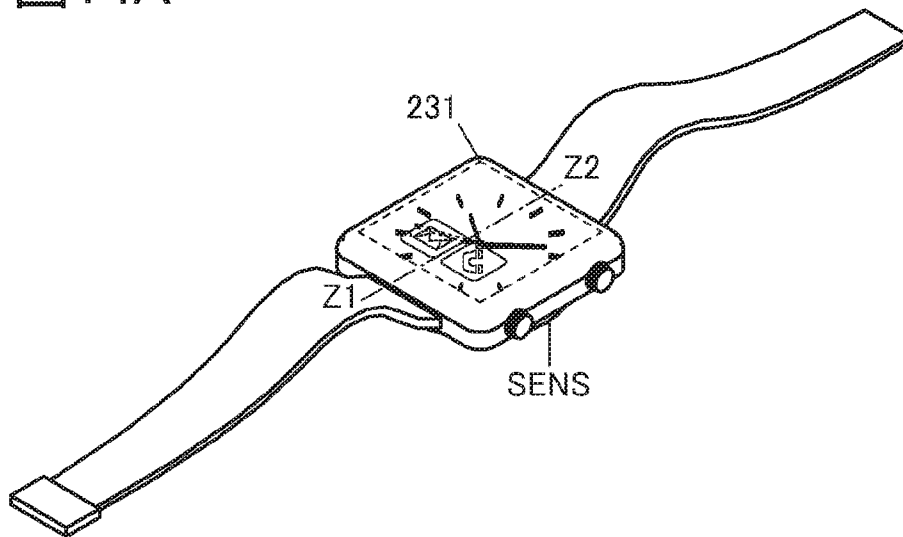


図14B

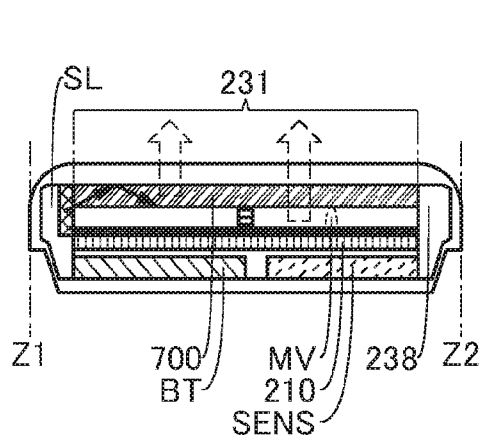
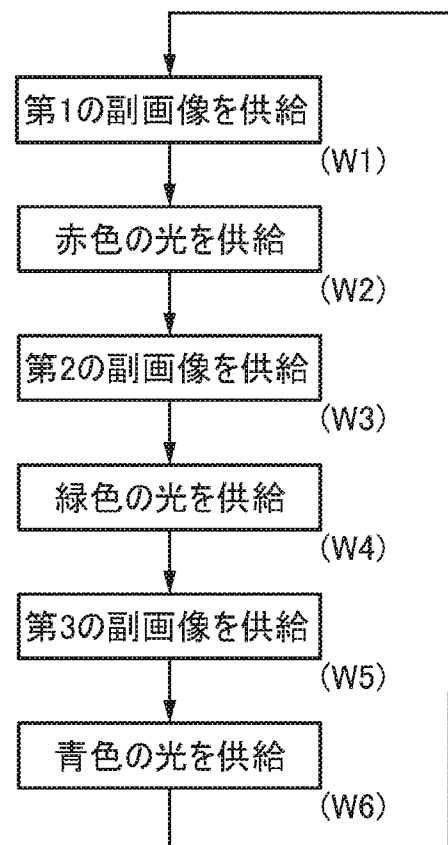
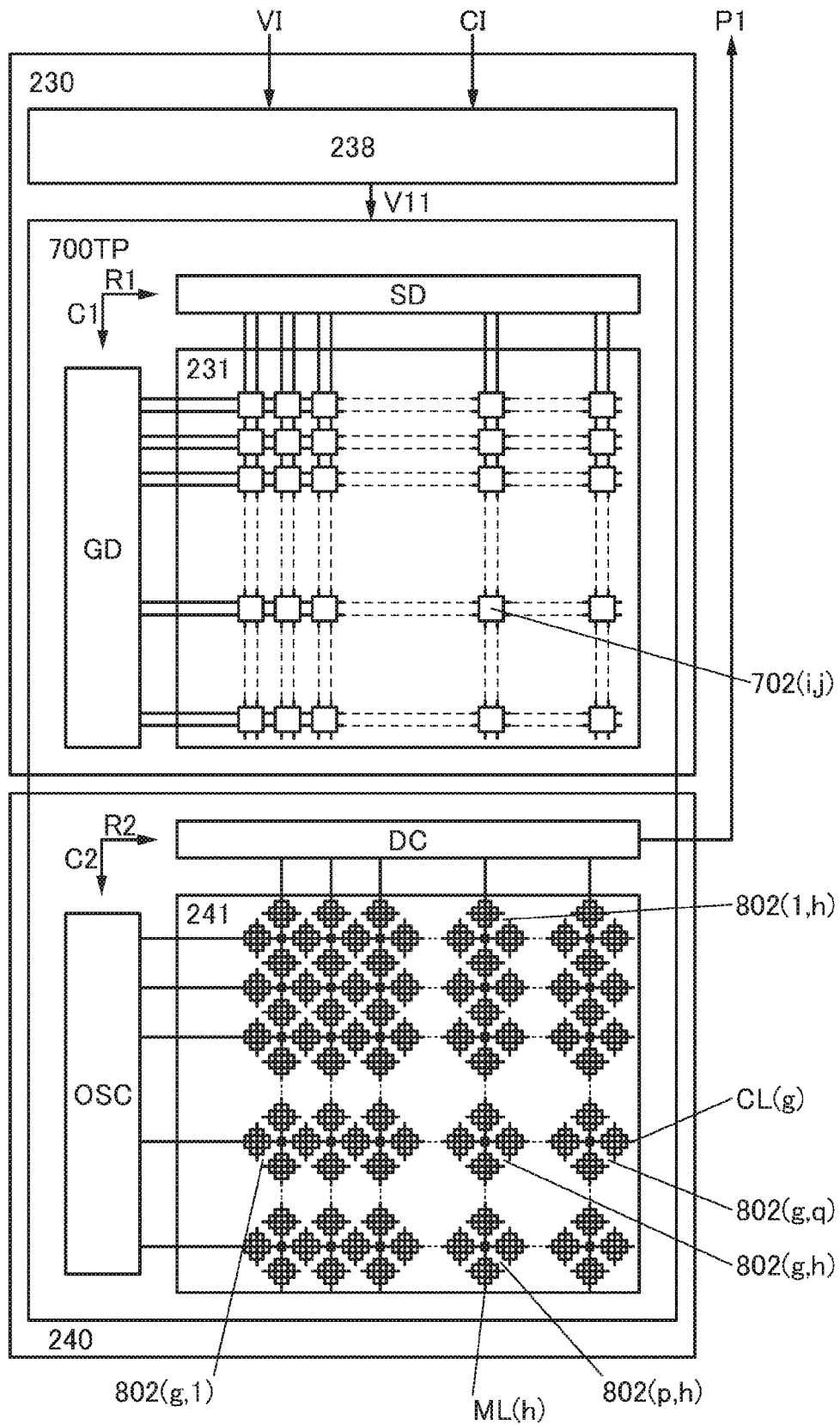


図14C



15

15/22



16/22

図16A
200

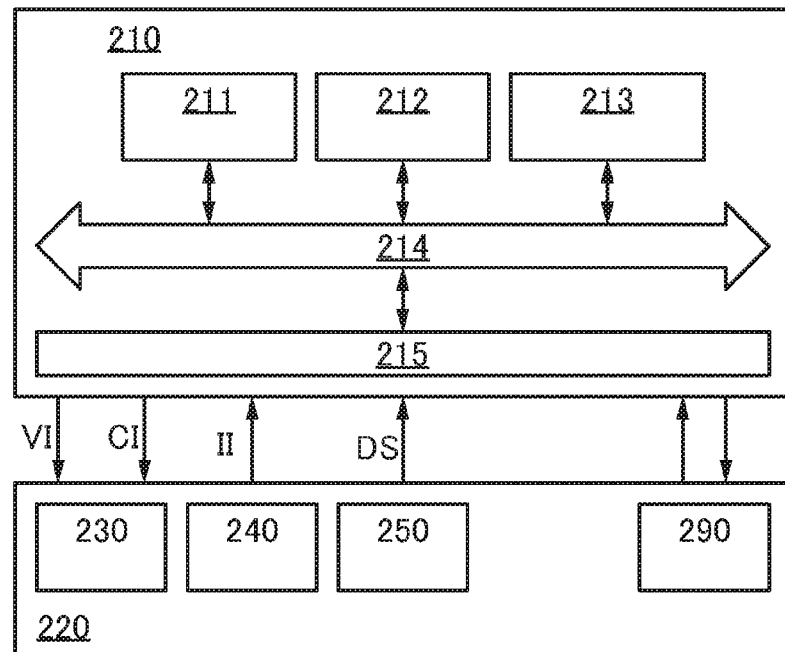


図16B

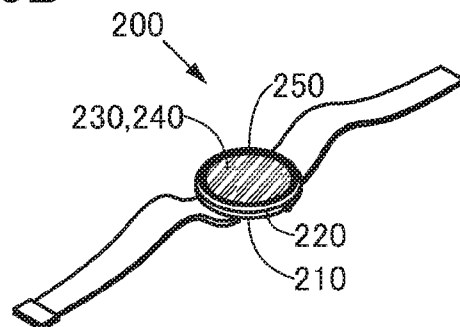
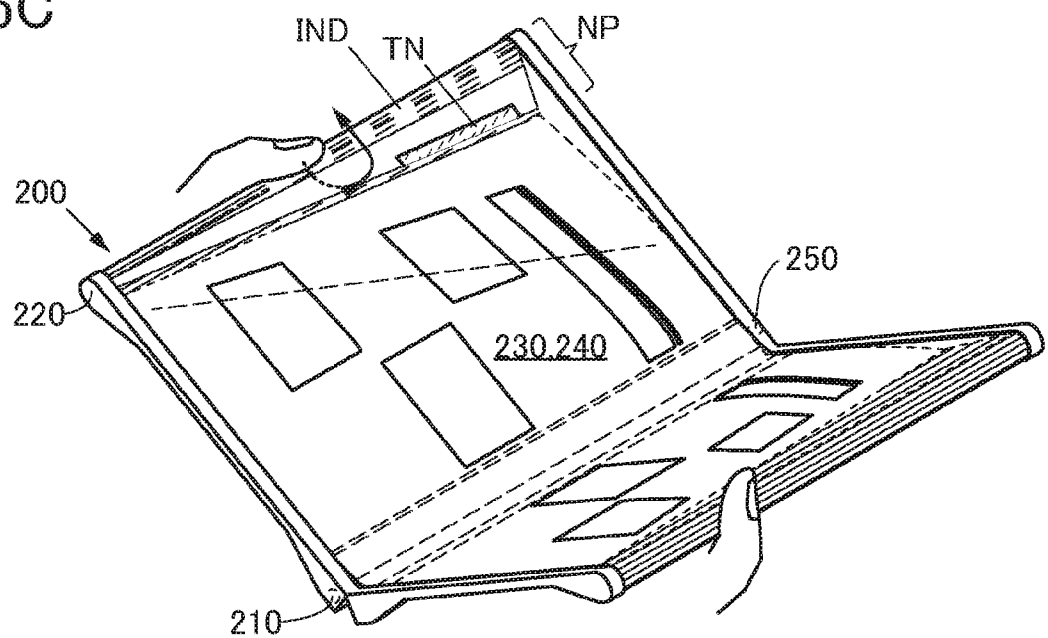


図16C



17/22

図17A

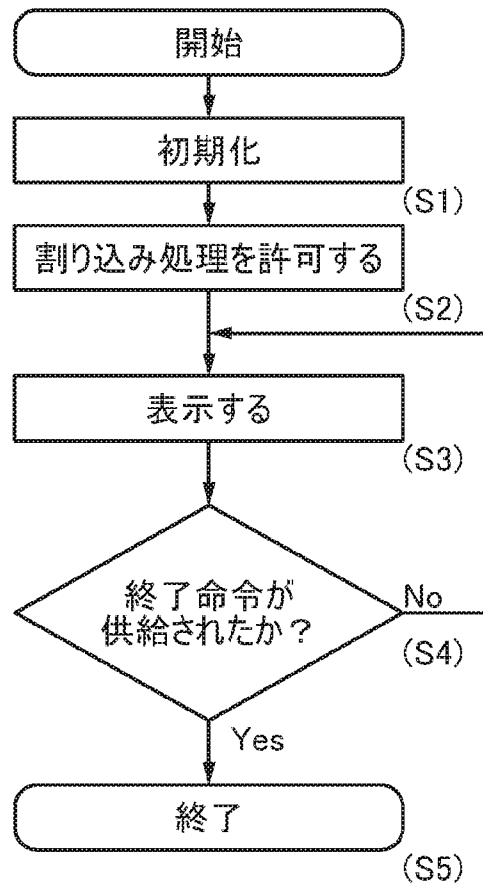


図17B

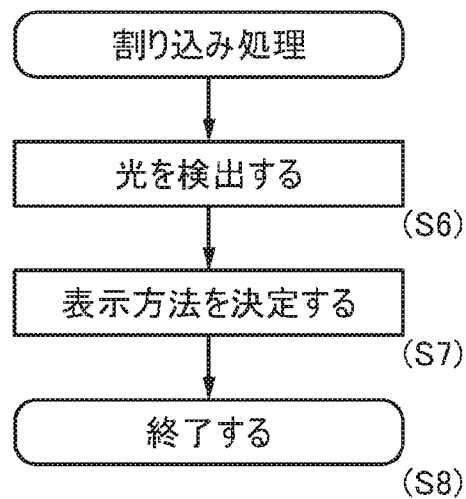


図18A

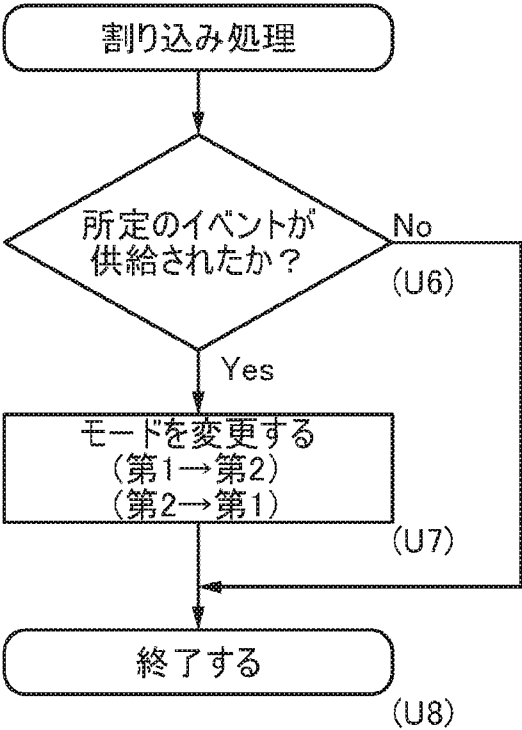


図18B

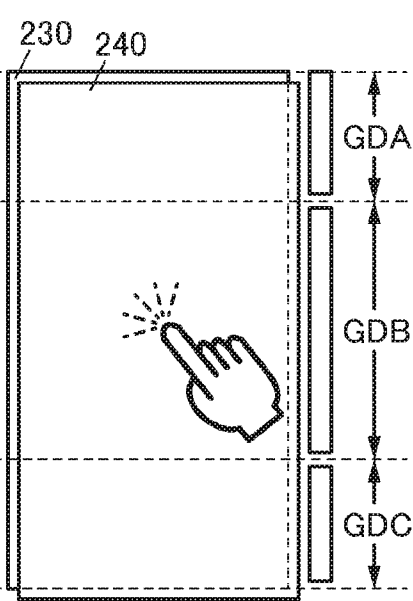
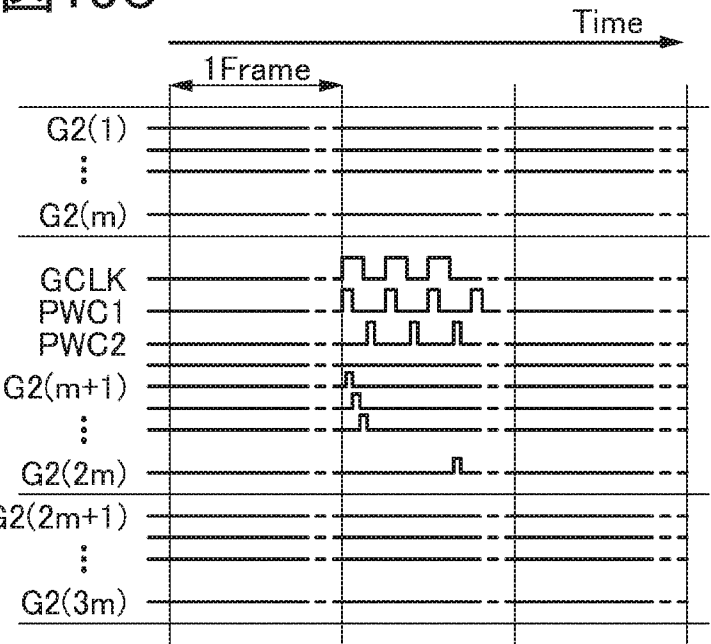


図18C



19/22

图 19A

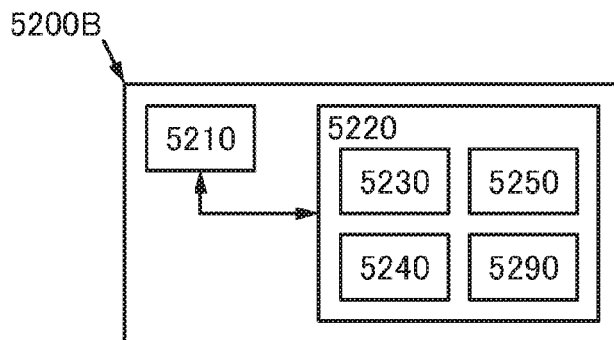


图 19B

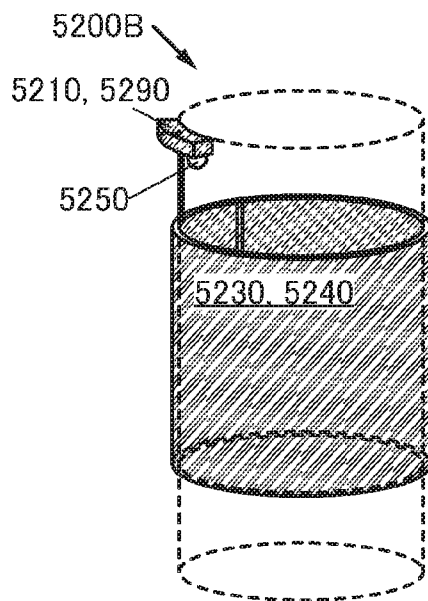


图 19C

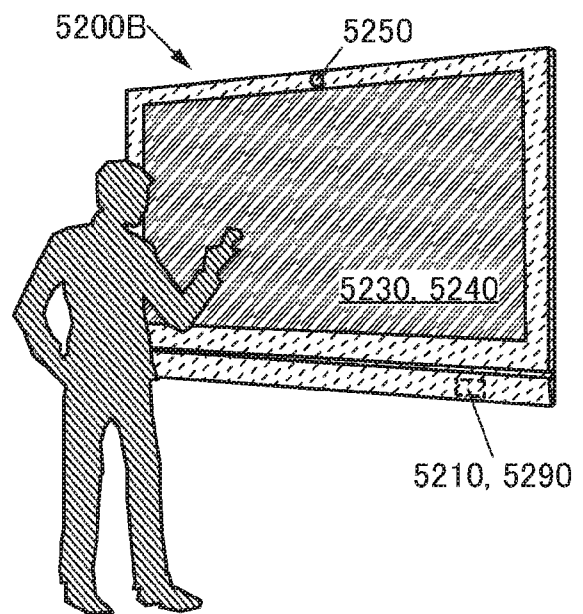


图 19D

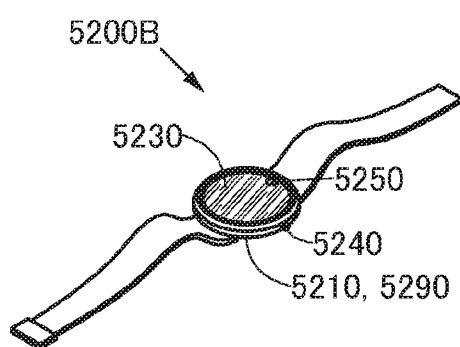
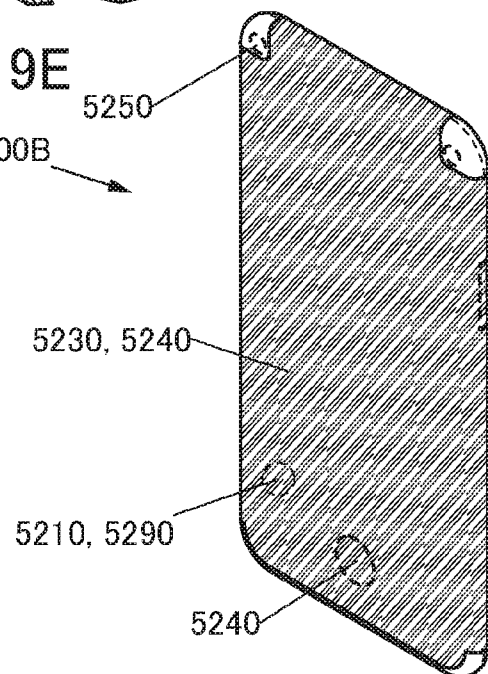


图 19E



20/22

図20A

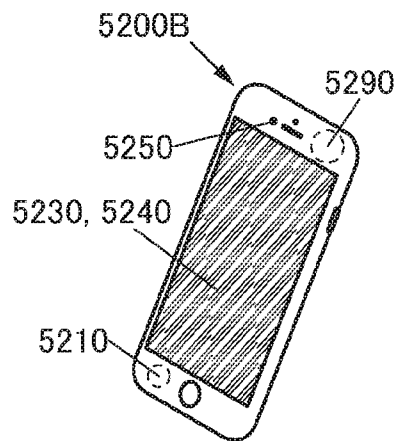


図20B

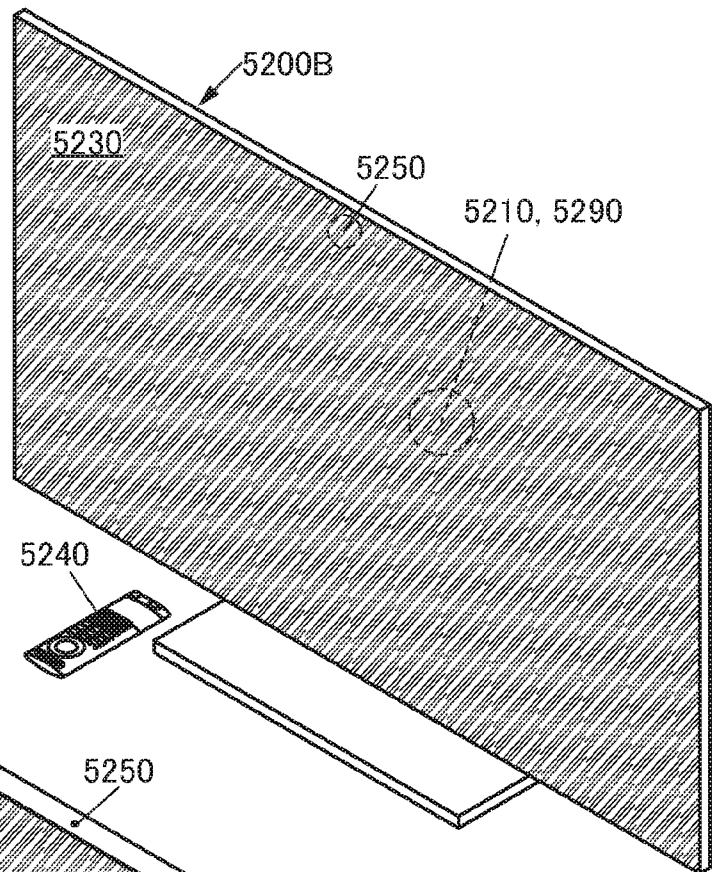


図20C

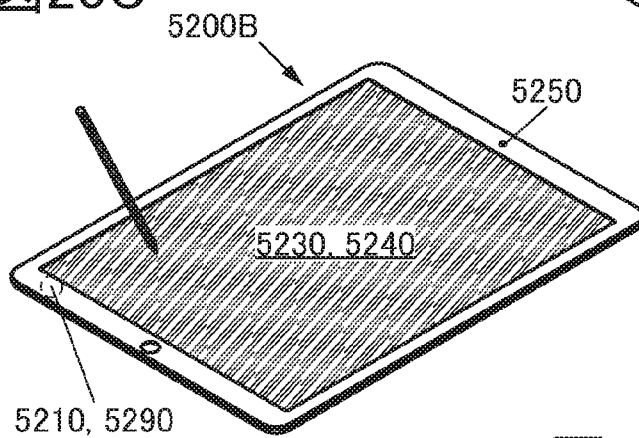


図20D

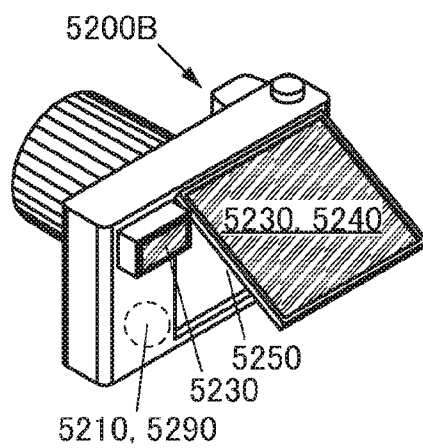
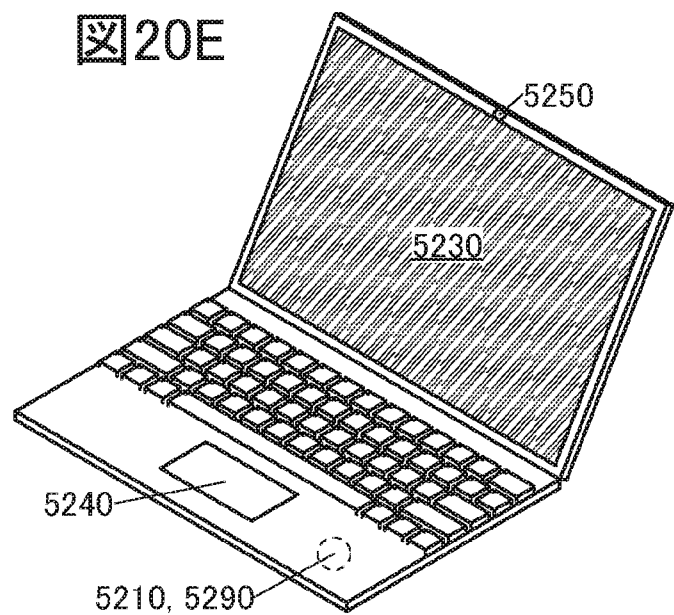


図20E



21/22

図21A

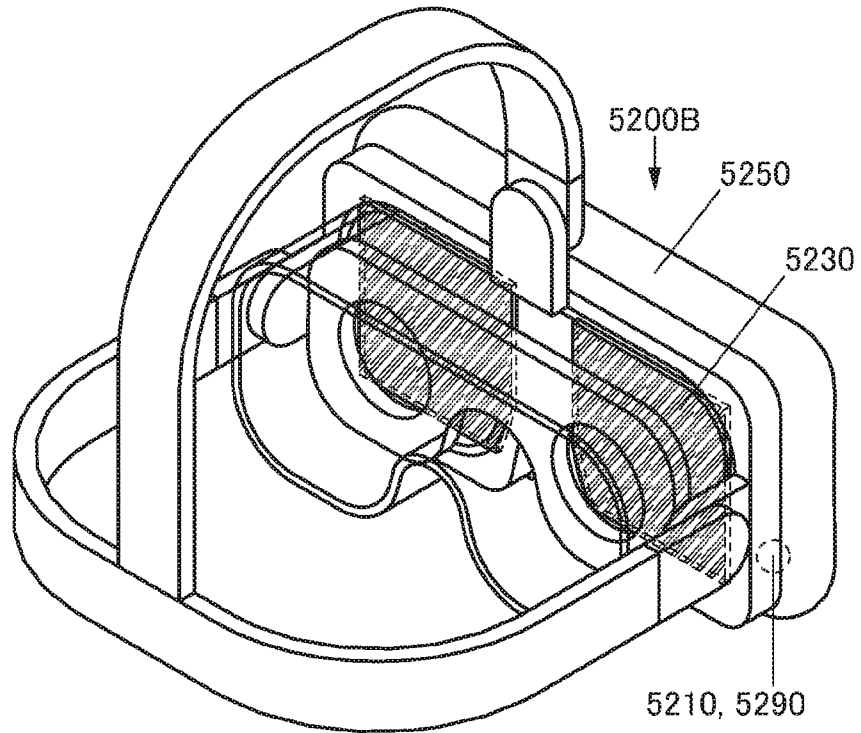
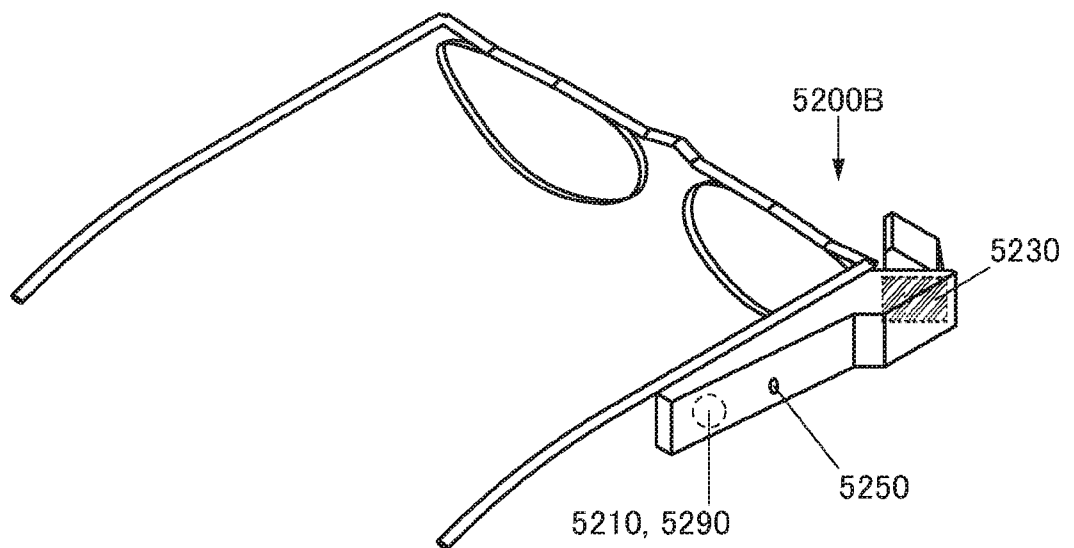
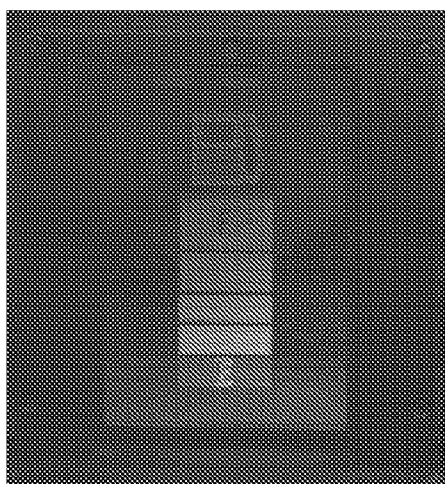


図21B



22

22/22



INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2019/057561

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. G09G3/20(2006.01)i, G02F1/133(2006.01)i, G09G3/3233(2016.01)i,
G09G3/3266(2016.01)i, G09G3/36(2006.01)i, G11C19/28(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. G09G3/20, G02F1/133, G09G3/3233, G09G3/3266, G09G3/36, G11C19/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2012/008186 A1 (SHARP CORP.) 19 January 2012, entire text, all drawings & US 2013/0100007 A1	1-12
A	JP 2012-256031 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 27 December 2012, entire text, all drawings & US 2012/0287099 A1 & WO 2012/157186 A1 & CN 103718233 A & KR 10-2014-0045385 A	1-12

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
02 December 2019 (02.12.2019)

Date of mailing of the international search report
10 December 2019 (10.12.2019)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB2019/057561

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2015/190407 A1 (SHARP CORP.) 17 December 2015, entire text, all drawings & US 2017/0186373 A1 & KR 10-2017-0016950 A & CN 106663403 A	1-12
A	JP 2009-134814 A (MITSUBISHI ELECTRIC CORP.) 18 June 2009, entire text, all drawings (Family: none)	1-12
A	JP 2017-84435 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 18 May 2017, entire text, all drawings & US 2017/0125122 A1	1-12

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. G09G3/20(2006.01)i, G02F1/133(2006.01)i, G09G3/3233(2016.01)i, G09G3/3266(2016.01)i,
G09G3/36(2006.01)i, G11C19/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. G09G3/20, G02F1/133, G09G3/3233, G09G3/3266, G09G3/36, G11C19/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2012/008186 A1（シャープ株式会社）2012.01.19, 全文, 全図 & US 2013/0100007 A1	1-12
A	JP 2012-256031 A（株式会社半導体エネルギー研究所）2012.12.27, 全文, 全図 & US 2012/0287099 A1 & WO 2012/157186 A1 & CN 103718233 A & KR 10-2014-0045385 A	1-12

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- | | |
|---|---|
| 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの | 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの |
| 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの | 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの |
| 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） | 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの |
| 「O」 口頭による開示、使用、展示等に言及する文献 | 「&」 同一パテントファミリー文献 |
| 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 | |

国際調査を完了した日

02.12.2019

国際調査報告の発送日

10.12.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/JP）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

西島 篤宏

21

9308

電話番号 03-3581-1101 内線 3273

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	WO 2015/190407 A1 (シャープ株式会社) 2015. 12. 17, 全文, 全図 & US 2017/0186373 A1 & KR 10-2017-0016950 A & CN 106663403 A	1-12
A	JP 2009-134814 A (三菱電機株式会社) 2009. 06. 18, 全文, 全図 (ファミリーなし)	1-12
A	JP 2017-84435 A (株式会社半導体エネルギー研究所) 2017. 05. 18, 全文, 全図 & US 2017/0125122 A1	1-12