

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成24年9月13日(2012.9.13)

【公開番号】特開2011-155192(P2011-155192A)

【公開日】平成23年8月11日(2011.8.11)

【年通号数】公開・登録公報2011-032

【出願番号】特願2010-16732(P2010-16732)

【国際特許分類】

H 01 L 27/04 (2006.01)

H 01 L 21/822 (2006.01)

H 01 L 23/522 (2006.01)

H 01 L 21/768 (2006.01)

H 01 L 21/3205 (2006.01)

【F I】

H 01 L 27/04 P

H 01 L 21/88 S

【手続補正書】

【提出日】平成24年7月27日(2012.7.27)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

本発明の一実施例による半導体装置は以下の構成を備えている。第1層間絶縁膜と、第1層間絶縁膜の上に設けられ、第1の方向において相互に所定の間隙を有するように配置され、第1の方向に対して直交する第2の方向に延びる複数の第1ダミー層とを備える。第1ダミー層を覆い、表面が平坦化された第2層間絶縁膜を備える。第2層間絶縁膜の上に設けられ、第1の方向に延びる金属抵抗素子層を備える。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

複数の第1ダミー層M dおよびタップ層M a, M bは、表面が平坦化された第2層間絶縁膜S O 1 2に覆われ、この第2層間絶縁膜S O 1 2の上には、第1の方向(X方向)に延びる金属抵抗素子層R m 2が設けられている。金属抵抗素子層R m 2は、金属配線層R mと酸化防止膜層S N 1との2層構造を有している。なお、金属とは、遷移金属および遷移金属以外の金属を含み、かつ、半金属、半導体、および、非金属を含まない。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0075

【補正方法】変更

【補正の内容】

【0075】

複数の第1ダミー層M L d、タップ層M L a, M L b、および下層配線層M Lは、表面が平坦化された第2層間絶縁膜S O 2 2に覆われ、この第2層間絶縁膜S O 2 2の上には

、第1の方向（X方向）に延びる金属抵抗素子層R L m 2が設けられている。金属抵抗素子層R L m 2は、金属配線層R L mと酸化防止膜層S N 2 1との2層構造を有している。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0 1 1 1

【補正方法】変更

【補正の内容】

【0 1 1 1】

複数の第1ダミー層M L dおよび下層配線層M Lは、表面が平坦化された第2層間絶縁膜S O 2 2に覆われ、この第2層間絶縁膜S O 2 2の上には、第1の方向（X方向）に延びる金属抵抗素子層R L m 2が設けられている。金属抵抗素子層R L m 2は、金属配線層R L mと酸化防止膜層S N 2 1との2層構造を有している。

【手続補正5】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板上に設けられた第1層間絶縁膜と、

前記第1層間絶縁膜の上に設けられ、第1の方向において相互に所定の間隙を有するように配置され、前記第1の方向に対して直交する第2の方向に延びる複数の第1ダミー層と、

前記第1ダミー層を覆い、表面が平坦化された第2層間絶縁膜と、

前記第2層間絶縁膜の上に設けられ、前記第1の方向に延びる金属抵抗素子層と、を備える、半導体装置。

【請求項2】

複数の前記金属抵抗素子層を覆う第3層間絶縁膜と、

前記第3層間絶縁膜を覆うパッシベーション膜と、を備え、

複数の前記第1ダミー層は、当該半導体装置の最上層配線層と同一の製造工程により形成された層である、請求項1に記載の半導体装置。

【請求項3】

前記金属抵抗素子層は、金属配線層と酸化防止膜層との2層構造である、請求項2に記載の半導体装置。

【請求項4】

前記パッシベーション膜は、その表面が平坦である、請求項2または3に記載の半導体装置。

【請求項5】

前記第1層間絶縁膜の上に設けられ、複数の前記第1ダミー層を前記第1の方向において両側から挟む位置に配置され、前記第2の方向において所定の間隙を隔てて配置される複数のタップ層を含み、

前記金属抵抗素子層は、前記第1の方向に延び、それぞれ前記第2の方向において相互に所定の間隙を有するように複数配置され、

複数の前記金属抵抗素子層は、直列接続となるように前記第2層間絶縁膜を貫通するコントクトプラグにより前記タップ層と電気的に接続される、請求項2から4のいずれかに記載の半導体装置。

【請求項6】

当該半導体装置は、前記最上層配線層の表面が露出する複数のパッド開口部を含み、複数の前記パッド開口部の縁部と、前記金属抵抗素子層との距離が、100 μm以上離れている、請求項2から5のいずれかに記載に半導体装置。

**【請求項 7】**

複数の前記金属抵抗素子層を覆う第3層間絶縁膜と、

前記第3層間絶縁膜の上に、前記第1の方向において相互に所定の間隙を有するように配置され、前記第2の方向に延びる複数の第2ダミー層と、を備え、

複数の前記第1ダミー層は、前記第1層間絶縁膜の上に形成される第1配線層と同一の製造工程により形成された層であり、

複数の前記第2ダミー層は、前記第3層間絶縁膜の上に形成される第2配線層と同一の製造工程により形成された層である、請求項1に記載の半導体装置。

**【請求項 8】**

前記金属抵抗素子層は、金属配線層と酸化防止膜層との2層構造である、請求項7に記載の半導体装置。

**【請求項 9】**

前記第1層間絶縁膜の上に設けられ、複数の前記第1ダミー層を前記第1の方向において両側から挟む位置に配置され、前記第2の方向において所定の間隙を隔てて配置される複数のタップ層を含み、

前記金属抵抗素子層は、前記第1の方向に延び、それぞれ前記第2の方向において相互に所定の間隙を有するように複数配置され、

複数の前記金属抵抗素子層は、直列接続となるように前記第2層間絶縁膜を貫通するコントクトプラグにより前記タップ層と電気的に接続される、請求項7または8のいずれかに記載の半導体装置。

**【請求項 10】**

複数の前記第1ダミー層と複数の前記第2ダミー層とは、平面視において交互に配置されている、請求項9に記載の半導体装置。

**【請求項 11】**

前記第3層間絶縁膜の上に設けられ、複数の前記第2ダミー層を前記第1の方向において両側から挟む位置に配置され、前記第2の方向において所定の間隙を隔てて配置される複数のタップ層を含み、

前記金属抵抗素子層は、前記第1の方向に延び、それぞれ前記第2の方向において相互に所定の間隙を有するように複数配置され、

複数の前記金属抵抗素子層は、直列接続となるように前記第3層間絶縁膜を貫通するコントクトプラグにより前記タップ層と電気的に接続される、請求項7または8のいずれかに記載の半導体装置。

**【請求項 12】**

複数の前記第1ダミー層と複数の前記第2ダミー層とは、平面視において交互に配置されている、請求項11に記載の半導体装置。

**【請求項 13】**

基板上に設けられた第1層間絶縁膜と、

前記第1層間絶縁膜の上に設けられる最上層配線層と、

前記最上層配線層を覆う第2層間絶縁膜と、

前記第2層間絶縁膜の上に設けられる金属抵抗素子層と、

前記金属抵抗素子層を覆う第3層間絶縁膜と、

前記第3層間絶縁膜を覆うパッシベーション膜と、

前記最上層配線層の表面が露出するパッド開口部と、を備え、

前記パッド開口部の縁部と、前記金属抵抗素子層との距離が、100μm以上離れている、半導体装置。

**【請求項 14】**

基板上に第1層間絶縁膜を形成する工程と、

前記第1層間絶縁膜の上に配線層を形成する工程と、

前記配線層のパターニングを行ない、第1の方向において相互に所定の間隙を有するように配置され、前記第1の方向に対して直交する第2の方向に延びる複数の第1ダミー層

と、複数の前記 1 ダミー層を前記第 1 の方向において両側から挟む位置に配置され、前記第 2 の方向において所定の間隙を隔てて配置される複数のタップ層と、複数のパッド領域層とを形成する工程と、

複数の前記第 1 ダミー層、複数の前記タップ層、および複数の前記パッド領域層を覆う第 2 層間絶縁膜を形成する工程と、

複数の前記タップ層のそれぞれに連通するコンタクトホールを、前記第 2 層間絶縁膜に形成する工程と、

前記コンタクトホール内に、コンタクトプラグを形成する工程と、

前記第 2 層間絶縁膜の上に金属抵抗素子層を形成する工程と、

前記金属抵抗素子層を、前記第 1 の方向に延び、それぞれ前記第 2 の方向において相互に所定の間隙を有し、前記コンタクトプラグを介在させて前記タップ層と電気的に接続されることにより直列接続となるように複数のストライプ状にパターニングを行なう工程と、

複数の前記金属抵抗素子層を覆うように、前記第 2 層間絶縁膜の上に第 3 層間絶縁膜を形成する工程と、

前記第 3 層間絶縁膜の上にパッシベーション膜を形成する工程と、

前記第 2 層間絶縁膜、前記第 3 層間絶縁膜、および前記パッシベーション膜を選択的に除去し、前記パッド領域層の一部が露出するパッド開口部を形成する工程と、  
を備える、半導体装置の製造方法。

#### 【請求項 1 5】

基板上に第 1 層間絶縁膜を形成する工程と、

前記第 1 層間絶縁膜の上に第 1 配線層を形成する工程と、

前記第 1 配線層のパターニングを行ない、第 1 の方向において相互に所定の間隙を有するように配置され、前記第 1 の方向に対して直交する第 2 の方向に延びる複数の第 1 ダミー層と、複数の前記第 1 ダミー層を前記第 1 の方向において両側から挟む位置に配置され、前記第 2 の方向において所定の間隙を隔てて配置される複数のタップ層と、を形成する工程と、

複数の前記第 1 ダミー層および複数の前記タップ層を覆う第 2 層間絶縁膜を形成する工程と、

複数の前記タップ層のそれぞれに連通するコンタクトホールを、前記第 2 層間絶縁膜に形成する工程と、

前記コンタクトホール内に、コンタクトプラグを形成する工程と、

前記第 2 層間絶縁膜の上に金属抵抗素子層を形成する工程と、

前記金属抵抗素子層を、前記第 1 の方向に延び、それぞれ前記第 2 の方向において相互に所定の間隙を有し、前記コンタクトプラグを介在させて前記タップ層と電気的に接続されることにより直列接続となるように複数のストライプ状にパターニングを行なう工程と、

複数の前記金属抵抗素子層を覆うように、前記第 2 層間絶縁膜の上に第 3 層間絶縁膜を形成する工程と、

第 3 層間絶縁膜の上に、第 2 配線層を形成する工程と、

前記第 2 配線層のパターニングを行ない、平面視において前記第 1 ダミー層と交互に配置される、前記第 2 の方向に延びる複数の第 2 ダミー層を形成する工程と、  
を備える、半導体装置の製造方法。

#### 【請求項 1 6】

基板上に第 1 層間絶縁膜を形成する工程と、

前記第 1 層間絶縁膜の上に第 1 配線層を形成する工程と、

前記第 1 配線層のパターニングを行ない、第 1 の方向において相互に所定の間隙を有するように配置され、前記第 1 の方向に対して直交する第 2 の方向に延びる複数の第 1 ダミー層を形成する工程と、

複数の前記第 1 ダミー層を覆う第 2 層間絶縁膜を形成する工程と、

前記第2層間絶縁膜の上に金属抵抗素子層を形成する工程と、

前記金属抵抗素子層を、前記第1の方向に延び、それぞれ前記第2の方向において相互に所定の間隙を有する複数のストライプ状にパターニングを行なう工程と、

複数の前記金属抵抗素子層を覆うように、前記第2層間絶縁膜の上に第3層間絶縁膜を形成する工程と、

複数の前記金属抵抗素子層のそれぞれに連通するコンタクトホールを、前記第3層間絶縁膜に形成する工程と、

前記コンタクトホール内に、コンタクトプラグを形成する工程と、

第3層間絶縁膜の上に、第2配線層を形成する工程と、

第2配線層のパターニングを行ない、平面視において、下層に位置する前記第1ダミー層と交互に配置される、前記第2の方向に延びる複数の第2ダミー層と、複数の前記第1ダミー層を前記第1の方向において両側から挟む位置に配置され、前記第2の方向において所定の間隙を隔てて配置される複数のタップ層とを形成する工程と、を備え、

複数の前記金属抵抗素子層は、前記コンタクトプラグを介在させて前記タップ層と電気的に接続されることにより直列接続となる、半導体装置の製造方法。