

公告本

申請日期	91.6.17
案 號	91113145
類 別	H01L 21/335

A4
C4

543122

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中 文	含蓄意張力不匹配之基極層之電晶體
	英 文	TRANSISTOR WITH INTENTIONALLY TENSILE MISMATCHED BASE LAYER
二、發明人	姓 名	奎斯奈 哈特曼 QUESNELL HARTMANN
	國 籍	美國 U.S.A.
三、申請人	住、居所	美國伊利諾州香檳市丹伯利路4003號 4003 DANBURY DRIVE, CHAMPAIGN, ILLINOIS 61822, U.S.A.
	姓 名 (名 稱)	美商艾琵沃克公司 EPIWORKS, INC.
	國 籍	美國 U.S.A.
	住、居所 (事務所)	美國伊利諾州香檳市萊恩路1606號 1606 RION DRIVE, CHAMPAIGN, ILLINOIS 61822, U.S.A.
	代 表 人 姓 名	奎斯奈 哈特曼 QUESNELL HARTMANN

(由本局填寫)

承辦人代碼：
大類：
I P C 分類：

A6
B6

本案已向：

國（地區） 申請專利，申請日期： 案號： ，☐有 ☐無主張優先權

美國 2001年06月18日 09/883,582 ☒有 ☐無主張優先權

有關微生物已寄存於： 寄存日期： ，寄存號碼：

裝
訂
線

五、發明說明(1)

本專利揭示的一部份內容含有被著作權保護的資料。該著作權擁有人對由做為專利文件或專利揭示目的的任何人所做的複製沒有異議，如在專利商標局的專利檔案或記錄內可見，但是除此以外無論為何皆保留所有的著作權。

發明領域

本發明通常係關於高速電子電晶體裝置，更明確地說，係關於磷化銦／砷化銦鎵異質面雙載子電晶體(HBT)。

發明背景

一雙載子電晶體的射極射入效率(emitter injection efficiency)被載子可以從該基極流向該射極區域，通過該射極接面屏障，當該接面在順向偏壓(forward bias)的狀態下時的事實所限制。這樣的電晶體對該基極區域使用一輕摻雜材料並對該射極使用一重摻雜材料。對該基極區域的輕摻雜材料的需求會導致不必要的高基極電阻和一厚的基極區域。眾所周知地，對高頻應用來說擁有一薄的、重摻雜的基極和一輕摻雜的射極是所欲的。一個解決辦法是異質接面雙載子電晶體。在這些電晶體內該射極射入效率可以在不對摻雜有嚴格的要求下被增加。常用在異質接面雙載子電晶體的材料包含砷化鋁鎵／砷化鎵系統，因為廣範圍的晶格匹配構成。也周知的是使用一磷砷化銦鎵(InGaAsP)生長在磷化銦上的系統。

晶格匹配在技藝中是眾所周知的並且與兩個材料的晶格結構和晶格常數的匹配有關，例如砷化鎵和砷化鋁。當沈積一具有晶格常數與被其沈積在上的材料之晶格常數有顯

五、發明說明(2)

著的不同的材料時，必須採取特別的考量。在先前技藝中，已知一薄層在其晶格常數與晶種晶體的相配時會沿著表面平面壓縮(compression)或拉緊(tension)。但是當此層被生長的非常薄時，該層最後不能維持壓力或拉力並且會藉由放鬆來釋放壓力。它會放鬆至其原本的晶格常數。這是一放鬆層和一張力層之間的差異。一個層會開始放鬆的厚度被指為其界限厚度(critical thickness)並有賴於兩個材料的晶格參數的差異。對砷化銦鎵在磷化銦上來說只有一個砷化銦鎵的構成是完全晶格匹配的。因為要在晶體生長期間獲得確切的匹配相當困難，在先前技藝中認為若垂直的不匹配少於0.2%，該層即被視為是晶格匹配的。

在先前技藝中砷化鎵生長在砷化鋁上在晶格常數只有少量改變下提供了材料之間大的能隙變化。因為它們有相似的晶格常數，因此它們是容易生長的。因為不匹配只少於0.2%，該系統允許一設計者在不被過度的張力或晶格放鬆的限制下做能隙設計(band gap engineering)。

如上所述的材料允許能隙設計，並導致各種型式的所欲的裝置。在先前技藝中典型的異質接面雙載子電晶體表面上是與該基材的晶格常數匹配以避免該基極材料的缺陷、應力和放鬆。這些效應對異質接面雙載子電晶體的效能是有害的並且限制了能隙設計。能隙設計被用來為裝置設計不同的光學效應和電子效應。異質接面雙載子電晶體可以用 MOCVD 來形成。MOCVD 代表有機金屬化學氣相沈積，一用來生長化合物半導體基磊晶晶圓和裝置之材料科

五、發明說明 (3)

學技術。MOCVD技術也被知道為OMVPE(有機金屬氣相磊晶法)或MOVPE(有機金屬氣相磊晶法)。在先前技藝中各種磊晶生長技術是已知的並包含液相磊晶法(LPE)、氣相磊晶法(VPE)和分子束磊晶法(MBE)。有機金屬化學氣相沈積是大部分裝置使用的主要生長技術並且是涉及大量生產磊晶晶圓和裝置之廠商的熱門選擇。

先前技藝的一缺點是晶格不匹配要被保持在小於0.2%，所以在先前技藝中需要一可以做能隙設計的系統，以提供給晶格不匹配比0.2%大的裝置。

發明簡要說明

一般來說本發明是一異質接面雙載子電晶體，其具有由磷化銦形成之基材並且具有形成在該基材上之射極、基極和集極層並使得該基極層被配置於該射極和集極層之間。在一實施例中，該集極層由砷化銦鎵(InGaAs)形成，且該集極層被n型摻雜。該射極層由磷化銦形成，且該射極層被n型摻雜。該基極層由砷化銦鎵形成，該基極層是蓄意不匹配的，且被p型摻雜。該基材和該基極材料之間的晶格不匹配大於0.2%。在一異質接面雙載子電晶體之x光振動曲線(x-ray rocking curve)中，一對應於該基極層的波峰與一對應於該基材層之波峰分開至少250角秒(arcseconds)。在一實施例中，這是由於銦的百分比在基極層內小於51.5%所致，也就是該基極層的晶格常數在整個基極層之基極區實質上是比該基材的晶格常數小。更明確地說，該基極層是蓄意地晶格不匹配以使該基極的晶格

五、發明說明(4)

常數實質上小於該基材材料的晶格常數。從一具有蓄意不匹配的基極層之磷化銦／砷化銦鎵異質接面雙載子電晶體之x光振動曲線中，該基極層波峰對於該基材波峰顯示一1,248角秒的分離。假設該層是完全拉緊的，此分離對應至9,695ppm(0.9695%)的垂直晶格不匹配，5.8110埃(angstrom)的垂直晶格常數和 $\text{In}_{0.461}\text{Ga}_{0.539}\text{As}$ 的構成。磷化銦基材的晶格常數是5.8688埃。此組成導致該基極層具有比一由晶格匹配構成($\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$)所組成的基極層要大的能隙。該較大的能隙會減少射極-基極之異質接面不連續性， ΔE_g ，的大小並在該基極-集極接面導入一異質接面。這些改變衝擊了裝置運作。

圖示簡單說明

本發明被認為是新穎的特徵，在附加上的申請專利範圍中被詳細提及。本發明，與進一步的目的和優勢一起，可以藉由參考以下的與伴隨的圖示結合的敘述被完善地理解，在幾個圖示中相同的標號表示相同的元件，並且其中：

圖1係根據本發明之一異質接面雙載子電晶體之剖面圖。

圖2係一先前技藝之異質接面雙載子電晶體之能帶圖。

圖3係根據本發明之一異質接面雙載子電晶體之能帶圖。

圖4係本發明之圖3中的異質接面雙載子電晶體之x光振動曲線。

五、發明說明 (5)

發明詳細說明

圖1係根據本發明所建構之一異質接面雙載子電晶體之剖面圖。如圖1所示，一基材100(例如由磷化銦所形成者)具有一集極102在其第一表面上。在集極102上是一基極104，且在該基極104上是一射極106。集極102、基極104和射極106的每一個有各自的金屬接觸108、110和112。雖然該集極層102在圖1中被顯示為配置在該基極層104和該基材100之間，顛倒該集極102和該射極106的位置是在本發明的範圍中的。圖1中所示的異質接面雙載子電晶體可以用如在技藝中已知的習知技術來製造。

該基材100、該集極層102、該基極層104和該射極層106在本發明之一實施例中有如下的厚度：

基材層100在200奈米至1000奈米的範圍內；

集極層102在100奈米至50000奈米的範圍內；

基極層104在10奈米至200奈米的範圍內；以及

射極層106在20奈米至200奈米的範圍內。

在本發明之一實施例中，該基極中的銦的百分比小於51.5%。

圖2以能帶圖描寫一典型的先前技藝之異質接面雙載子電晶體。該能帶圖表示了標準的磷化銦／砷化銦鎔異質接面雙載子電晶體。對一磷化銦射極層來說該 ΔE_c 在240毫伏(mV)左右而該 ΔE_v 在330毫伏左右。對一砷化銦鋁射極層來說該 ΔE_c 在460毫伏(mV)左右而該 ΔE_v 在200毫伏左右。該 ΔE_c 是傳導帶連續性，而該 ΔE_v 是價帶傳導性，並

五、發明說明(6)

且 ΔE_c 和 ΔE_v 與平衡費米能階 E_f 有關。

圖3是根據本發明之蓄意晶格不匹配基極異質接面雙載子電晶體之能帶圖。當在該射極基極接面之 ΔE_c 與圖2之標準的晶格匹配結構相比變大時該基極層之能隙縮小了。當該基極的構成接近 $\text{In}_{0.3}\text{Ga}_{0.7}\text{As}$ 時一第二型界面可以在基極-集極接面形成。如射極-基極和集極-基極接面之異質接面不連續性的大小依賴該基極層的精確的構成。

使用高度不匹配的材料做為一異質接面雙載子電晶體之基極層的新穎性是來自一基本的假設，假設張力、張力放鬆和缺陷會導致裝置效能的退化，例如因增強的本徵基極再結合電流而生的電流增益。但是，當該基極層顯著地與裝置的其他層不匹配時該電流增益不會顯示出退化的跡象。這容許在設計該基極層之能隙時有更大的彈性，如圖2和3所示。

圖4是磷化銦／砷化銦鎵異質接面雙載子電晶體之x光振動曲線。該基極層對於基材波峰顯示出1,248角秒的分離。該量測是對(004)對稱反射使用雙晶體x光繞射技術和銅鉀 α x光放射(Cu K α x-ray emission)而得。該分離對應至一9,695 ppm的垂直晶格不匹配(垂直晶格常數5.8119埃)。磷化銦基材的晶格常數是5.8688埃。其他層(集極和射極)係與該基材晶格匹配並且在此測量法中不能輕易地與該基材區分。

本發明之一重要的特徵是能隙是關於該基極材料和該射極-基極和基極-集極接面的特性而可調整的。張力不匹

五、發明說明(7)

配的基極材料是這個裝置之重要的優勢。在射極基極接面之一較小的傳導帶不連續性會降低該裝置之偏移電壓(offset voltage)，這對於高效率裝置是很重要的。在基極內之殘餘的張力可導致價帶內的輕和重電洞帶分離，改善了電荷載子的特性。在該集極-基極接面的不連續性當電子進入該集極時做為其“發射墊”(launching pad)，導致較短的集極穿流時間(transit time)和生命期。最後，在基極內使用高度不匹配構成的能力給予設計者在設計異質接面雙載子電晶體之物理性質和特性時有更大的彈性。

本發明不被描述的裝置之特定細節所限制並且其他的調整和應用是在預期中的。在上述的裝置中某種程度的其他改變可以被做到而不背離在此所牽涉的發明之真正的精神和範圍。也被包含在本發明中的是砷化銦鋁／砷化銦鎵異質接面雙載子電晶體，其中磷化銦射極層被砷化銦鋁或砷化銦鋁鎵(InAlGaAs)所取代。砷化銦鎵集極材料完全或部分被例如磷化銦、磷砷化銦鎵(InGaAsP)、砷化銦鋁或砷化銦鋁鎵之更廣的能隙材料所取代之雙異質接面裝置也可以被預期。不同的基極材料例如銻化鎵砷(GaAsSb)也可以被本發明所預期。因此，上面所描述的主題應該被視為說明性的而非限制性的意思。

四、中文發明摘要(發明之名稱:含蓄意張力不匹配之基極層之電晶體)

一具有由磷化銦(InP)形成之基材的電晶體，並且有射極、基極和集極層形成在該基材上並使該基極被配置於該射極和集極層之間。該集極層由砷化銦鎵(InGaAs)形成，且該集極層被n型摻雜。該射極層由磷化銦形成，且該射極層被n型摻雜。該基極層由砷化銦鎵形成，該基極層是張力不匹配的，且被p型摻雜。在該基材和該基極材料之間的晶格不匹配比0.2%還大。在該異質接面雙載子電晶體(HBT)之x光振動曲線(x-ray rocking curve)中，一對應於該基極層的波峰與一對應於該基材層之波峰分開至少250角秒(arcseconds)。在一實施例中，這是由於銦的百分比在基極層內小於51.5%所致，也就是該基極層的晶格常數在整個基極區實質上是比該基材的晶格常數小。

英文發明摘要(發明之名稱: TRANSISTOR WITH INTENTIONALLY TENSILE MISMATCHED BASE LAYER)

A transistor having a substrate formed of indium phosphide (InP), and having emitter, base and collector layers formed over the substrate such that the base layer is disposed between the emitter and collector layers. The collector layer formed from InGaAs, and the collector layer being doped n-type. The emitter layer formed from InP, and the emitter layer being doped n-type. The base layer formed of indium gallium arsenide (InGaAs), the base layer being tensile mismatched, and doped p-type. A lattice mismatch between the substrate and the base material is greater than 0.2%. In an x-ray rocking curve of the heterojunction bipolar transistor, a peak corresponding to the base layer is separated from a peak corresponding to the substrate layer by at least 250 arcseconds. In one embodiment this results from the percentage of indium in the base layer is less than 51.5%, that is the lattice constant of the base layer is substantially smaller than a lattice constant of the substrate throughout an entire base region.

六、申請專利範圍

1. 一種電晶體，包含：

由磷化銦(InP)所形成的基材；

射極、基極和集極層被形成在該基材上，並使該基極層被配置在該射極和集極層之間；

該集極層由砷化銦鎵(InGaAs)所形成，並且該集極層被n型摻雜；

該射極層由磷化銦(InP)所形成，並且該射極層被n型摻雜；

該基極層由砷化銦鎵(InGaAs)所形成，該基極層是張力不匹配的，且該基極層被p型摻雜；以及

在該基材和該基極材料之間的晶格不匹配比0.2%大。

2. 如申請專利範圍第1項之電晶體，其中該電晶體為異質接面雙載子電晶體(HBT)。

3. 如申請專利範圍第2項之電晶體，其中該電晶體是npn型式。

4. 如申請專利範圍第1項之電晶體，其中該基材是半絕緣的。

5. 如申請專利範圍第1項之電晶體，其中該集極層被配置於該基材和該基極層之間。

6. 如申請專利範圍第1項之電晶體，其中該基極層以碳摻雜。

7. 如申請專利範圍第1項之電晶體，其中在該電晶體之x光振動曲線中，一對應於該基極層的波峰與一對應於該基

六、申請專利範圍

材層之波峰分開至少250角秒。

8. 如申請專利範圍第1項之電晶體，其中在基極層內之銦的百分比小於51.5%。

9. 如申請專利範圍第1項之電晶體，其中該基極層的晶格常數在整個該基極層之基極區實質上是比該基材的晶格常數小。

10. 一種電晶體，包含：

由磷化銦(InP)所形成的基材；

射極、基極和集極層被形成在該基材上，並使該基極層被配置在該射極和集極層之間；

該集極層由砷化銦鎵(InGaAs)所形成，並且該集極層被n型摻雜；

該射極層由磷化銦(InP)所形成，並且該射極層被n型摻雜；

該基極層由砷化銦鎵(InGaAs)所形成，該基極層是張力不匹配的，且該基極層被p型摻雜；以及

在該電晶體之x光振動曲線中，對應於該基極層的波峰與對應於該基材層之波峰分開至少250角秒。

11. 如申請專利範圍第10項之電晶體，其中該電晶體為異質接面雙載子電晶體(HBT)。

12. 如申請專利範圍第10項之電晶體，其中該基材是半絕緣的。

13. 如申請專利範圍第10項之電晶體，其中該集極層被配置於該基材和該基極層之間。

六、申請專利範圍

- 14.如申請專利範圍第10項之電晶體，其中該基極層以碳摻雜。
- 15.如申請專利範圍第10項之電晶體，其中在基極層內之銦的百分比小於51.5%。
- 16.如申請專利範圍第10項之電晶體，其中該基極層的晶格常數在整個該基極層之基極區實質上是比該基材的晶格常數小。
- 17.一種電晶體，包含：
 - 由磷化銦(InP)所形成的基材；
 - 射極、基極和集極層被形成在該基材上，並使該基極層被配置在該射極和集極層之間；
 - 該集極層由砷化銦鎵(InGaAs)所形成，並且該集極層被n型摻雜；
 - 該射極層由磷化銦(InP)所形成，並且該射極層被n型摻雜；
 - 該基極層由砷化銦鎵(InGaAs)所形成，該基極層是張力不匹配的，且該基極層被p型摻雜；以及
 - 在基極層內之銦的百分比小於51.5%。
- 18.如申請專利範圍第17項之電晶體，其中該電晶體為異質接面雙載子電晶體(HBT)。
- 19.如申請專利範圍第17項之電晶體，其中該基材是半絕緣的。
- 20.如申請專利範圍第17項之電晶體，其中該集極層被配置於該基材和該基極層之間。

六、申請專利範圍

- 21.如申請專利範圍第17項之電晶體，其中該基極層以碳摻雜。
- 22.如申請專利範圍第17項之電晶體，其中在該電晶體之X光振動曲線中，對應於該基極層的波峰與對應於該基材層之波峰分開至少250角秒。
- 23.如申請專利範圍第17項之電晶體，其中該基極層的晶格常數在整個該基極層之基極區實質上是比該基材的晶格常數小。
- 24.一種電晶體，包含：
 - 由磷化銦(InP)所形成的基材；
 - 射極、基極和集極層被形成在該基材上，並使該基極層被配置在該射極和集極層之間；
 - 該集極層由砷化銦鎵(InGaAs)所形成，並且該集極層被n型摻雜；
 - 該射極層由磷化銦(InP)所形成，並且該射極層被n型摻雜；
 - 該基極層由砷化銦鎵(InGaAs)所形成，該基極層是張力不匹配的，且該基極層被p型摻雜；以及
 - 該基極層的晶格常數在整個該基極層之基極區實質上是比該基材的晶格常數小。
- 25.如申請專利範圍第24項之電晶體，其中該電晶體為異質接面雙載子電晶體(HBT)。
- 26.如申請專利範圍第24項之電晶體，其中該基材是半絕緣的。

六、申請專利範圍

- 27.如申請專利範圍第24項之電晶體，其中該集極層被配置於該基材和該基極層之間。
- 28.如申請專利範圍第24項之電晶體，其中該基極層以碳摻雜。
- 29.如申請專利範圍第24項之電晶體，其中在該電晶體之x光振動曲線中，對應於該基極層的波峰與對應於該基材層之波峰分開至少250角秒。
- 30.如申請專利範圍第24項之電晶體，其中在基極層內之銦的百分比小於51.5%。

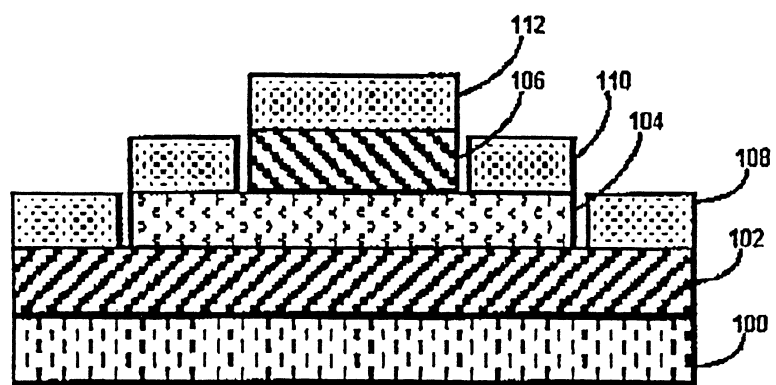


圖 1

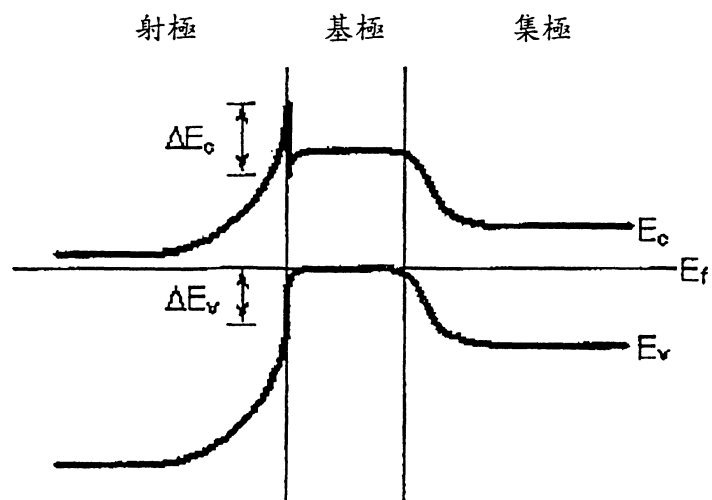


圖 2

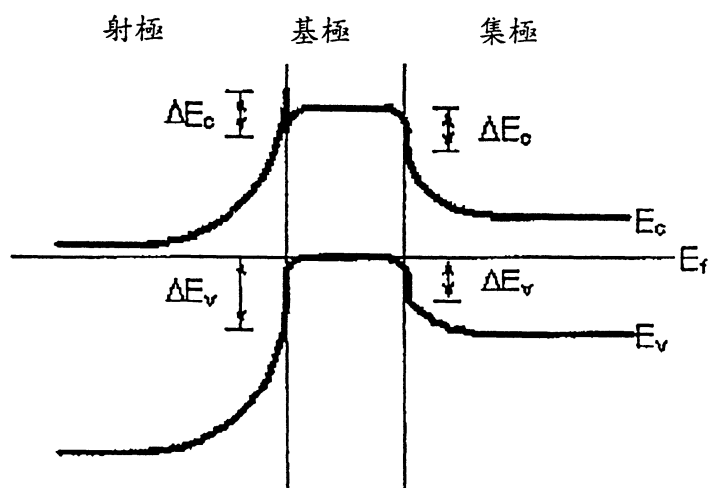


圖 3

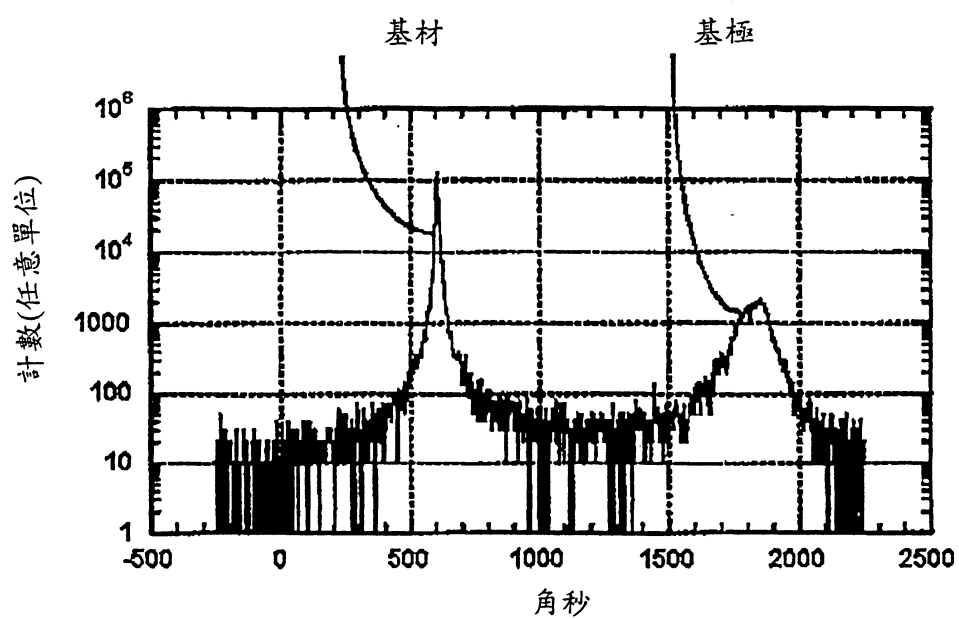


圖 4