

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 3 区分
 【発行日】平成 19 年 5 月 17 日 (2007.5.17)

【公開番号】特開 2006-318381 (P2006-318381A)
 【公開日】平成 18 年 11 月 24 日 (2006.11.24)
 【年通号数】公開・登録公報 2006-046
 【出願番号】特願 2005-142780 (P2005-142780)
 【国際特許分類】

G 0 5 F 3/24 (2006.01)

G 0 9 G 3/36 (2006.01)

G 0 2 F 1/133 (2006.01)

G 0 9 G 3/20 (2006.01)

【F I】

G 0 5 F 3/24 B

G 0 9 G 3/36

G 0 2 F 1/133 5 5 0

G 0 2 F 1/133 5 7 5

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 1 2 F

【手続補正書】

【提出日】平成 19 年 3 月 23 日 (2007.3.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の電源電圧を供給する第 1 の電源と、前記第 1 の電源電圧よりも電源電圧の低い第 2 の電源電圧を供給する第 2 の電源とを用いて第 1 ～第 M (M は 2 以上の整数) の分割電圧を生成して出力する電圧分割回路と、

前記第 1 ～第 M の分割電圧のインピーダンス変換を行う第 1 ～第 M のインピーダンス変換回路と、

を含み、

前記第 1 ～第 P (1 < P < M、P は整数) のインピーダンス変換回路及び前記第 Q (P < Q < M、Q は整数) ～第 M のインピーダンス変換回路は、その動作範囲が前記第 1 の電源電圧と前記第 2 の電源電圧との間の範囲に設定された R a i l - t o - R a i l 型である第 1 型の演算増幅器を含み、

前記第 P + 1 ～第 Q - 1 のインピーダンス変換回路は、その動作範囲が前記第 1 の電源電圧よりも低い第 3 の電圧と、前記第 1 の電源電圧よりも低く前記第 2 の電源電圧よりも高い第 4 の電圧との間の範囲に設定された第 2 型の演算増幅器を含むことを特徴とする電圧発生回路。

【請求項 2】

請求項 1 において、

第 2 ～第 P のインピーダンス変換回路及び第 Q ～第 M - 1 のインピーダンス変換回路は、前記第 2 型の演算増幅器をさらに含み、

前記第 2 ～第 P のインピーダンス変換回路及び前記第 Q ～第 M - 1 のインピーダンス変換回路の各々に設けられた前記第 1 型の演算増幅器及び前記第 2 型の演算増幅器は、排他

的に選択され、インピーダンス変換電圧を出力することを特徴とする電圧発生回路。

【請求項 3】

請求項 2 において、

前記第 2 ～ 第 P のインピーダンス変換回路及び前記第 Q ～ 第 M - 1 のインピーダンス変換回路の各々に設けられた前記第 1 及び第 2 型の演算増幅器は、

前記第 1 型の演算増幅器及び前記第 2 型の演算増幅器の選択・非選択を設定する初期設定レジスタの設定値に基づいて、排他的に選択されてインピーダンス変換電圧を出力することを特徴とする電圧発生回路。

【請求項 4】

請求項 3 において、

前記第 2 ～ 第 P のインピーダンス変換回路及び前記第 Q ～ 第 M - 1 のインピーダンス変換回路の各々に設けられた前記第 1 及び第 2 型の演算増幅器のうち、選択された演算増幅器ではバイアス電流用トランジスタがオンに設定され、非選択された演算増幅器ではバイアス電流用トランジスタがオフに設定されることを特徴とする電圧発生回路。

【請求項 5】

請求項 3 又は 4 において、

前記第 1 型及び第 2 型の演算増幅器は、

一端に第 1 の電源電圧 (VDD) が供給された第 1 の電流源 (CS1) の他端に各トランジスタのソースが接続されると共に、入力信号 (Vin) 及び出力信号 (Vout) が各トランジスタのゲートに inputs される第 1 の導電型の第 1 の差動トランジスタ対 (PT1、PT2) と、前記第 1 の差動トランジスタ対の各トランジスタのドレイン電流を生成する第 1 のカレントミラー回路 (CM1) とを有する第 1 の導電型差動増幅回路 (100) と、

一端に第 2 の電源電圧 (VSS) が供給された第 2 の電流源 (CS2) の他端に各トランジスタのソースが接続されると共に、前記入力信号及び前記出力信号が各トランジスタのゲートに inputs される第 2 の導電型の第 2 の差動トランジスタ対 (NT3、NT4) と、前記第 2 の差動トランジスタ対の各トランジスタのドレイン電流を生成する第 2 のカレントミラー回路 (CM2) とを有する第 2 の導電型差動増幅回路 (110) と、

前記第 1 の差動トランジスタ対を構成する 2 つのトランジスタの一方のドレインである第 1 の出力ノード (ND1) の電圧に基づいてそのゲート電圧が制御される第 2 の導電型の第 1 の駆動トランジスタ (NTO1) と、そのドレインが前記第 1 の駆動トランジスタのドレインに接続され前記第 2 の差動トランジスタ対を構成する 2 つのトランジスタの一方のドレインである第 2 の出力ノード (ND2) の電圧に基づいてそのゲート電圧が制御される第 1 の導電型の第 2 の駆動トランジスタ (PTO1) とを有し、前記第 1 の駆動トランジスタ (NTO1) のドレインの電圧を前記出力信号 (Vout) として出力する出力回路 (120) とを含むことを特徴とする電圧発生回路。

【請求項 6】

請求項 5 において、

前記第 1 型及び第 2 型の演算増幅器は、

前記入力信号 (Vin) がゲートに inputs されるトランジスタ (NT3) のゲートと、前記出力信号 (Vout) がゲートに inputs されるトランジスタ (NT4) のゲートとを電氣的に接続する第 1 のスイッチをさらに含み、

前記第 1 及び第 2 型の演算増幅器のうち、

非選択に設定された演算増幅器の前記第 1 のスイッチはオンに設定され、

選択された演算増幅器の前記第 1 のスイッチはオフに設定されることを特徴とする電圧発生回路。

【請求項 7】

請求項 5 又は 6 において、

前記第 1 型及び第 2 型の演算増幅器は、

前記第 1 の出力ノード (ND1) と前記第 2 の電源とを電氣的に接続する第 2 のスイッ

チと、

前記第 2 の出力ノード (N D 2) と前記第 1 の電源とを電氣的に接続する第 3 のスイッチと、

をさらに含み、

前記第 1 及び第 2 型の演算増幅器のうち、

非選択に設定された演算増幅器の前記第 2 及び第 3 のスイッチはオンに設定され、

選択された演算増幅器の前記第 2 及び第 3 のスイッチはオフに設定されることを特徴とする電圧発生回路。

【請求項 8】

請求項 5 乃至 7 のいずれかにおいて、

前記第 1 及び第 2 型の演算増幅器は、

前記出力信号 (V o u t) がゲートに入力されるトランジスタ (N T 4) のゲートと出力信号 (V o u t) が出力される出力部とを電氣的に接続する第 4 のスイッチをさらに含み、

前記第 1 及び第 2 型の演算増幅器のうち、

非選択に設定された演算増幅器の前記第 4 のスイッチはオフに設定され、

選択された演算増幅器の前記第 4 のスイッチはオンに設定されることを特徴とする電圧発生回路。

【請求項 9】

請求項 5 乃至 8 のいずれかにおいて、

前記第 1 及び第 2 型の演算増幅器は、

前記第 2 の駆動トランジスタ (P T O 1) と前記第 1 の駆動トランジスタ (N T O 1) との間の中間ノードと、前記第 2 の駆動トランジスタ (P T O 1) のドレインとを電氣的に接続する第 5 のスイッチと、

前記第 1 の駆動トランジスタ (N T O 1) のドレインと、前記中間ノードとを電氣的に接続する第 6 のスイッチと、

をさらに含み、

前記第 1 及び第 2 型の演算増幅器のうち、

非選択に設定された演算増幅器の前記第 5 及び第 6 のスイッチはオフに設定され、

選択された演算増幅器の前記第 5 及び第 6 のスイッチはオンに設定されることを特徴とする電圧発生回路。

【請求項 10】

請求項 5 乃至 9 のいずれかにおいて、

前記第 1 及び第 2 型の演算増幅器は、

前記第 2 の駆動トランジスタ (P T O 1) と前記第 1 の駆動トランジスタ (N T O 1) との間の中間ノードと、出力信号 (V o u t) が出力される出力部とを電氣的に接続する出力イネーブルスイッチをさらに含み、

前記第 1 及び第 2 型の演算増幅器のうち、

非選択に設定された演算増幅器の前記出力イネーブルスイッチはオフに設定され、

選択された演算増幅器の前記出力イネーブルスイッチはオンに設定されることを特徴とする電圧発生回路。

【請求項 11】

請求項 1 乃至 4 のいずれかにおいて、

前記第 1 型の演算増幅器は、

入力信号 (V i n) 及び出力信号 (V o u t) の差分を増幅する第 1 の導電型差動増幅回路 (1 0 0) と、

前記入力信号 (V i n) 及び前記出力信号 (V o u t) の差分を増幅する第 2 の導電型差動増幅回路 (1 1 0) と、

前記入力信号 (V i n) 及び前記出力信号 (V o u t) に基づいて、前記第 1 の導電型差動増幅回路の第 1 の出力ノード (N D 1) 及び第 1 の反転出力ノード (N X D 1) のう

ち少なくとも一方を駆動する第 1 の補助回路 (1 3 0) と、

前記入力信号 (V_{in}) 及び前記出力信号 (V_{out}) に基づいて、前記第 2 の導電型差動増幅回路の第 2 の出力ノード ($ND2$) 及び第 2 の反転出力ノード ($NXD2$) のうち少なくとも一方を駆動する第 2 の補助回路 (1 4 0) と、

前記第 1 及び第 2 の出力ノード ($ND1$ 、 $ND2$) の電圧に基づいて前記出力信号 (V_{out}) を生成する出力回路 (1 2 0) とを含むことを特徴とする電圧発生回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0069

【補正方法】変更

【補正の内容】

【0069】

基準電圧発生回路 20 は (ガンマ)補正用のラダー抵抗を含むように構成されてもよく、階調電圧を生成するための複数の基準電圧を発生する。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0091

【補正方法】変更

【補正の内容】

【0091】

これは、一般的に、 V_{COM} の正極期間と負極期間とでは (ガンマ)補正特性 (階調特性) が非対称になるためである。つまり、このように (ガンマ)補正特性が非対称になる場合にも、図 6 のようにラダー抵抗の抵抗分割を正極性用、負極性用とで変更することで、 V_{COM} の正極期間、負極期間の各期間に最適な (ガンマ)補正を行うことが可能になる。なお、第 1 の電圧分割回路 80 においても、基準電圧 V_{COM} の正極・負極に基づいて、微調整レジスタ 28 を設定することで、各インピーダンス変換回路 $IP3 \sim IP8$ に入力される電圧を変更可能である。