



(12) 发明专利申请

(10) 申请公布号 CN 103400823 A

(43) 申请公布日 2013. 11. 20

(21) 申请号 201310324237. 0

(22) 申请日 2013. 07. 30

(71) 申请人 华进半导体封装先导技术研发中心  
有限公司

地址 214000 江苏省无锡市新区太湖国际科  
技园菱湖大道 200 号中国传感网国际  
创新园 D1 栋

(72) 发明人 陆建刚 陆原 黄卫东

(74) 专利代理机构 无锡市大为专利商标事务所  
32104

代理人 殷红梅

(51) Int. Cl.

H01L 23/538 (2006. 01)

H01L 21/768 (2006. 01)

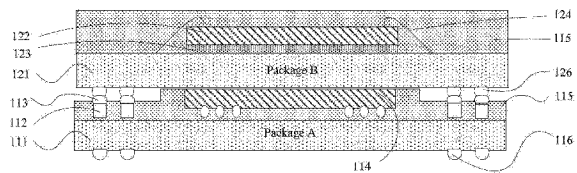
权利要求书2页 说明书5页 附图3页

(54) 发明名称

包含铜柱的细间距叠层封装结构和封装方法

(57) 摘要

本发明提供一种包含铜柱的细间距叠层封装结构,包括下封装体和上封装体。下封装体包括下基板,第一芯片安装在下基板上表面的芯片封装区并与下基板电连接;在下基板上表面的焊接区制作有铜柱,在铜柱上植有第一焊球;第一焊球和下基板上表面被封装材料预封装,第一焊球的顶部露出下基板上表面的封装材料;上封装体包括上基板,第二芯片安装在上基板上表面并与上基板电连接;所述上基板下表面的焊接区植有第二焊球。上基板和下基板通过第二焊球与第一焊球的对接形成互连。本发明采用了铜柱可减小焊球的球径,从而达到细间距封装的目的。本发明采用的焊线方式制作铜柱,省略了电镀工艺的复杂工艺,具有制作简单、成本低等优点。



1. 一种包含铜柱的细间距叠层封装结构,包括下封装体和上封装体,其特征在于:

所述下封装体包括下基板(111),第一芯片(114)安装在下基板(111)上表面的芯片封装区并与下基板(111)电连接;在下基板(111)上表面的焊接区制作有铜柱(112),在铜柱(112)上植有第一焊球(113);第一焊球(113)和下基板(111)的上表面被封装材料预封装,所述第一焊球(113)的顶部露出下基板(111)上表面的封装材料;

所述上封装体包括上基板(121),第二芯片(122)安装在上基板(121)的上表面并与上基板(121)电连接,第二芯片(122)和上基板(121)的上表面被封装材料封装;所述上基板(121)下表面的焊接区植有第二焊球(126);

所述第二焊球(126)在上基板(121)下表面的位置、间距和所述第一焊球(113)在下基板(111)上表面的位置、间距分别匹配;上基板(121)和下基板(111)通过第二焊球(126)与第一焊球(113)的对接形成互连。

2. 如权利要求1所述的包含铜柱的细间距叠层封装结构,其特征在于:所述第一芯片(114)以倒装方式贴装在下基板(111)上表面的芯片封装区。

3. 如权利要求1所述的包含铜柱的细间距叠层封装结构,其特征在于:所述下封装体下基板(111)的下表面的焊接区还植有第三焊球(116)。

4. 如权利要求1所述的包含铜柱的细间距叠层封装结构,其特征在于,所述第二芯片(122)安装在上基板(121)的上表面并与上基板(121)电连接具体为:所述第二芯片(122)通过粘结剂(123)粘结在上基板(121)上表面,所述第二芯片(122)和上基板(121)上分别设置有焊盘,通过引线(124)连接第二芯片(122)上的焊盘和上基板(121)上的焊盘,以使得第二芯片(122)和上基板(121)电连接。

5. 如权利要求1所述的包含铜柱的细间距叠层封装结构,其特征在于,所述第二芯片(122)安装在上基板(121)的上表面并与上基板(121)电连接具体为:在所述第二芯片(122)的底面和上基板(121)的上表面对应位置各自设置有焊接点,通过焊球将这些焊接点连接,使得第二芯片(122)和上基板(121)电连接。

6. 如权利要求1所述的包含铜柱的细间距叠层封装结构,其特征在于:下封装体中的封装材料和上封装体中的封装材料均为塑封胶(115)。

7. 一种包含铜柱的细间距叠层封装方法,其特征在于,包括以下步骤:

1). 形成下封装体,包括步骤:

a. 在下基板(111)上表面的焊接区采用焊线机烧球并进行热压焊制作铜柱(112);

b. 于铜柱(112)上植入焊料球并进行回流焊作业,形成第一焊球(113);

c. 以倒装方式将一个或多个第一芯片(114)贴装在下基板(111)上表面的芯片封装区;

d. 对下基板(111)的上表面进行预塑封,使得第一焊球(113)的顶部露出于塑封胶层;

2). 形成上封装体,包括步骤:

f. 在上基板(121)上表面封装一个或多个第二芯片(122);

g. 在上基板(121)下表面的焊接区植入第二焊球(126),使得第二焊球(126)在上基板(121)下表面的位置、间距分别与第一焊球(113)在下基板(111)上表面的位置、间距匹配;

3). 将上下封装体进行对位贴合,通过回流焊使得第二焊球(126)和第一焊球(113)连接从而将上下基板焊接互连,形成叠层封装结构。

8. 如权利要求7所述的包含铜柱的细间距叠层封装方法,其特征在于:所述步骤d之后,还包括步骤:

e. 在下基板(111)下表面的焊接区进行植球作业并进行回流焊作业,形成第三焊球(116)。

9. 如权利要求7所述的包含铜柱的细间距叠层封装方法,其特征在于:

所述步骤a具体包括步骤:

a-1. 对毛细劈刀外端铜线烧球形成FAB;

a-2. 将FAB通过压力、超声波和加热的共同作用,并经一定时间焊接到下基板(111)上表面的焊接区;

a-3. 通过毛细劈刀挤压作用留下焊尾,至此,铜柱(112)已形成。

## 包含铜柱的细间距叠层封装结构和封装方法

### 技术领域

[0001] 本发明涉及集成电路封装领域,具体地,是一种包含铜柱的细间距叠层封装结构和封装方法。

### 背景技术

[0002] 随着微电子技术的不断进步,集成电路的特征尺寸不断缩小,互连密度不断提高。同时用户对高性能低功耗的要求不断提高。在这种情况下,靠进一步缩小互连线的线宽来提高性能的方式受到材料物理特性和设备工艺的限制,二维互连线的电阻电容(RC)延迟逐渐成为限制半导体芯片性能提高的瓶颈。

[0003] 芯片的堆叠是提高电子封装高密化的主要途径之一,作为目前封装高密集成的主要方式,POP(package on package,叠层封装)得到越来越多的重视。本公司设计的一个典型的两层 POP 封装结构如图 1 所示,下封装体 13 通过焊球 12 的回流过程焊接到上封装体 11 的下面,更多层的 POP 设计可以重复如上过程。为了避免下封装体上的芯片和上封装体产生干扰,下封装体 13 周边的焊球 12 直径一般设计为大于下封装体上芯片的高度,但是如此设计就增加了焊球 12 及其间距的尺寸,这与封装技术的高密集成要求相背。因此有必要对上述封装结构进行进一步改进。

[0004] 而在公布号为 CN102325431A 的专利申请文件中,记载了深南电路有限公司(以下简称深南公司)在基板上通过电镀制作铜柱的方法,从而可以节省基板焊垫间的节距,但电镀耗费过大,故有必要提出一种新的铜柱制作方式,以解决现有电镀方式费用过大的问题。

### 发明内容

[0005] 本发明的目的是克服现有技术中存在的不足,提供一种包含铜柱的细间距叠层封装结构和封装方法,在下基板上以焊线方式制作铜柱,再植焊球并进行预塑封,垫高了下基板焊接区的高度,在上基板制作焊球时,可以缩小焊球的球径,从而达到细间距封装的目的。本发明采用的技术方案是:

一种包含铜柱的细间距叠层封装结构,包括下封装体和上封装体。

[0006] 所述下封装体包括下基板,第一芯片安装在下基板上表面的芯片封装区并与下基板电连接;在下基板上表面的焊接区制作有铜柱,在铜柱上植有第一焊球;第一焊球和下基板的上表面被封装材料预封装,所述第一焊球的顶部露出下基板上表面的封装材料,以用于和上封装体互连;

所述上封装体包括上基板,第二芯片安装在上基板的上表面并与上基板电连接,第二芯片和上基板的上表面被封装材料封装;所述上基板下表面的焊接区植有第二焊球;

所述第二焊球在上基板下表面的位置、间距和所述第一焊球在下基板上表面的位置、间距分别匹配;上基板和下基板通过第二焊球与第一焊球的对接形成互连。

[0007] 进一步地,所述第一芯片以倒装方式贴装在下基板上表面的芯片封装区。

[0008] 进一步地,所述下封装体下基板的下表面的焊接区还植有第三焊球。

[0009] 进一步地,所述第二芯片安装在上基板的上表面并与上基板电连接具体包括:

所述第二芯片通过粘结剂粘结在上基板上表面,所述第二芯片和上基板上分别设置有焊盘,通过引线连接第二芯片上的焊盘和上基板上的焊盘,以使得第二芯片和上基板电连接;

或:在所述第二芯片的底面和上基板的上表面对应位置各自设置有焊接点,通过焊球将这些焊接点连接,使得第二芯片和上基板电连接。

[0010] 进一步地,下封装体中的封装材料和上封装体中的封装材料均为塑封胶。

[0011] 一种包含铜柱的细间距叠层封装方法,包括以下步骤:

1). 形成下封装体,包括步骤:

- a. 在下基板上表面的焊接区采用焊线机烧球并进行热压焊制作铜柱;
- b. 于铜柱上植入焊料球并进行回流焊作业,形成第一焊球;
- c. 以倒装方式将一个或多个第一芯片贴装在下基板上表面的芯片封装区;
- d. 对下基板的上表面进行预塑封,使得第一焊球的顶部露出于塑封胶层;

2). 形成上封装体,包括步骤:

- f. 在上基板上表面封装一个或多个第二芯片;
- g. 在上基板下表面的焊接区植入第二焊球,使得第二焊球在上基板下表面的位置、间距分别与第一焊球在下基板上表面的位置、间距匹配;

3). 将上下封装体进行对位贴合,通过回流焊使得第二焊球和第一焊球连接从而将上下基板焊接互连,形成一个叠层封装结构。

[0012] 进一步地,所述步骤 d 之后,还包括步骤:

e. 在下基板下表面的焊接区进行植球作业并进行回流焊作业,形成第三焊球;

进一步地,所述步骤 a 具体可包括步骤:

a-1. 对毛细劈刀外端铜线烧球形成 FAB(free air ball 即无空气球);

a-2. 将 FAB 通过压力、超声波和加热的共同作用,并经一定时间焊接到下基板 111 上表面的焊接区;

a-3. 通过毛细劈刀挤压作用留下焊尾,至此,铜柱 112 已形成。

[0013] 本发明的优点:本发明的细间距 POP 式封装结构,通过在下基板上以焊线方式制作铜柱,取代传统的电镀模式,然后制作焊球,减小焊球的球径,从而达到细间距封装的目的。本发明采用的焊线方式制作铜柱,省略了电镀工艺的复杂工艺,具有制作简单、生产效率高、工艺成本低廉等优点。

## 附图说明

[0014] 图 1 为本公司原先设计的 POP 封装结构示意图。

[0015] 图 2 为本发明的 POP 封装结构下封装体形成示意图。

[0016] 图 3 为本发明的 POP 封装结构上封装体形成示意图。

[0017] 图 4 为本发明的 POP 封装结构示意图。

[0018] 图 5 为本发明的 POP 封装方法流程图。

## 具体实施方式

[0019] 下面结合具体附图和实施例对本发明作进一步说明。

[0020] 正如背景技术中所述,现有的POP封装技术中,普通工艺由于焊球(即焊接凸点)需要保证高于芯片高度,因此无法实现细间距的封装互连。而在深南公司的工艺中,通过电镀制作铜柱后植球,虽然能制作出比较细的导电通孔,但是由于电镀工艺本身是一种昂贵且繁琐的工艺,及其影响封装的效率和成本。

[0021] 因此本发明提出了一种新的POP封装结构和封装方法,可通过减小焊接凸点本身的尺寸来实现焊接凸点之间的细间距,其能帮助减小焊接凸点的节距尺寸。在现有技术中,焊接凸点受限于芯片封装在基板上的固有高度,举例来说,目前常见的芯片高度大于在150um-200um左右,以倒贴封装来说,封装后的芯片高度大约在200um-250um,为了保证上下封装体的互连有效性,往往将焊接凸点的球径设定在300um左右。而通常以焊接凸点来进行上下封装点的互连时,每个焊接凸点之间的间距应该是焊接凸点本身尺寸的二倍左右,这样可以防止在回流焊接时出现相邻凸点的短接问题。这样一来,焊接点之间的距离接近500um-600um,有些甚至接近1mm,这样的间距对于目前高密度高集成化的封装技术而言,显然已经无法胜任。为解决该技术问题,本发明在下基板的焊接区先制作铜柱,然后在铜柱上植焊球,一个或多个芯片以倒装方式贴装焊接区以外的下基板上表面,对上封装体进行预塑封,但使得铜柱上的焊球顶部露出塑封胶,以便和上基板下表面的焊球进行电连接,从而使上下封装体之间形成电连接。

[0022] 具体如图2、3所示,一种包含铜柱的细间距叠层封装结构,包括下封装体A和上封装体B,上下封装体之间电连接。

[0023] 下封装体A的基板为下基板111,下基板111的上表面上定义了一个用来安装芯片的芯片封装区和用来与上封装体B进行电互连的焊接区,芯片封装区被设置在焊接区以外的不同区域。首先在下基板111上表面的焊接区采用焊线机烧球(FAB=free air ball)并进行热压焊制作铜柱112。铜柱是本行业内的通用称呼,并不限制一定是由铜材料制作,多种导电金属都可制作铜柱。然后在铜柱112上植第一焊球113。一个或多个第一芯片114(本例图2中画了一个)以倒装方式贴装在下基板111上表面的芯片封装区,并与下基板111形成电连接。第一焊球113和下基板111的上表面被塑封胶115预塑封,但第一焊球113的顶部露出在下基板111上表面的塑封胶115之外,用于和上封装体的互连。

[0024] 上封装体B的基板为上基板121,第二芯片122安装在上基板121的上表面并与上基板121电连接;电连接的形式可以如图3中所示的通过引线的形式进行,即在第二芯片122和上基板121上分别设置有焊盘(pad),先用粘结剂123将第二芯片122粘结在上基板121上表面,然后通过引线124焊接(wire bonding)将第二芯片122上的焊盘和上基板121上的焊盘进行连接,实现第二芯片122和上基板121电连接。电连接的形式也可以通过球栅阵列的形式进行,即在第二芯片122的底面和上基板121的上表面对应位置各自设置焊接点,通过焊球将这些焊接点连接,使得第二芯片122和上基板121电连接。在第二芯片122和上基板121的上表面覆盖一层塑封胶115进行封装固定。上基板121下表面同样定义了一个焊接区,上基板121下表面的焊接区植有第二焊球126,用于连接下封装体。

[0025] 所述第二焊球126在上基板121下表面的位置、间距和所述第一焊球113在下基板111上表面的位置、间距分别匹配;上基板121和下基板111通过第二焊球126与第一焊球113的对接形成互连。如此上、下封装体通过对位贴合,形成了一个POP封装结构,如图

4 所示。

[0026] 上述的下封装体 A,在下基板 111 上制作的铜柱 112 和铜柱 112 上植入的第一焊球 113,其高度决定了上下基板之间的间距。在本发明中,铜柱 112 高度大约在 50um 左右,另第一焊球 113 球径一般为 100 ~ 150um,这样一来,第一芯片 114 封装到下基板 111 之后,相对第一焊球 113 的露出高度大约在 50 至 150um 左右。相应地,上基板 121 上的第二焊球 126 的球径可以制作成大约在 100um ~ 200um,焊球间的间距可以制作在 200um ~ 400um,远远小于现有的焊球间距,达到细间距 POP 封装的目的。

[0027] 由上可以看出,该 POP 封装结构的上下封装体进行电连接时,由于铜柱 112 的存在垫高了下基板焊接区的高度,使得下基板 111 上芯片封装高度对于上下基板的间距影响减弱,这样一来可以在上基板 121 制作焊球时,缩小焊球的球径,从而达到细间距封装的目的。

[0028] 下封装体 A 与上封装体 B 一样,在其下方允许再互连一个或多个封装体,或者可以直接将下封装体 A 通过焊球将该下封装体 A 直接与一块 PCB 板进行互连。为此,下封装体 A 下基板 111 的下表面的焊接区还植有第三焊球 116。

[0029] 一种包含铜柱的细间距叠层封装方法,如图 5 所示,包括以下步骤:

1). 形成下封装体,包括步骤:

a. 在下基板 111 上表面的焊接区采用焊线机烧球(FAB=free air ball)并进行热压焊制作铜柱 112。采用焊线方式制作铜柱,可以省略电镀工艺的复杂工艺,制作简单、生产效率高、工艺成本低廉。焊线机中有一部件毛细劈刀(capillary),将铜线穿进毛细劈刀后即可进行下述具体步骤:

a-1. 对毛细劈刀外端铜线烧球形成 FAB(free air ball 即无空气球);

a-2. 将 FAB 通过压力、超声波和加热的共同作用,并经一定时间焊接到下基板 111 上表面的焊接区;

a-3. 通过毛细劈刀挤压作用留下焊尾,至此,铜柱 112 已形成;

b. 于铜柱 112 上植入焊料球并进行回流焊作业,形成第一焊球 113;

c. 以倒装方式将一个或多个第一芯片 114 贴装在下基板 111 上表面的芯片封装区;

d. 对下基板 111 的上表面进行预塑封,使得第一焊球 113 的顶部露出于塑封胶层;

e. 在下基板 111 下表面的焊接区进行植球作业并进行回流焊作业,形成第三焊球 116;

2). 形成上封装体,包括步骤:

f. 在上基板 121 上表面封装一个或多个第二芯片 122;

g. 在上基板 121 下表面的焊接区植入第二焊球 126,使得第二焊球 126 在上基板 121 下表面的位置、间距分别与第一焊球 113 在下基板 111 上表面的位置、间距匹配;当第二焊球 126 有多个时,多个第二焊球 126 之间的间距为细间距,可以制作在 200um ~ 400um。

[0030] 3). 将上下封装体进行对位贴合,通过回流焊使得第二焊球 126 和第一焊球 113 连接从而将上下基板焊接互连,形成一个叠层封装结构。

[0031] 综上所述,本发明提出了一种细间距 POP 封装结构和封装方法,通过在下基板上以焊线方式制作铜柱,再植焊球并进行预塑封,垫高了下基板焊接区的高度,使得下基板上芯片封装高度对于上下基板的间距影响减弱,这样一来可以在上基板制作焊球时,缩小焊

球的球径,从而达到细间距封装的目的。

[0032] 对所公开的实施例的上述说明,使本领域专业技术人员能够实现或使用本发明。对这些实施例的多种修改对本领域的专业技术人员来说将是显而易见的,本文中所定义的一般原理可以在不脱离本发明的精神或范围的情况下,在其它实施例中实现。因此,本发明将不会被限制于本文所示的实施例,而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。



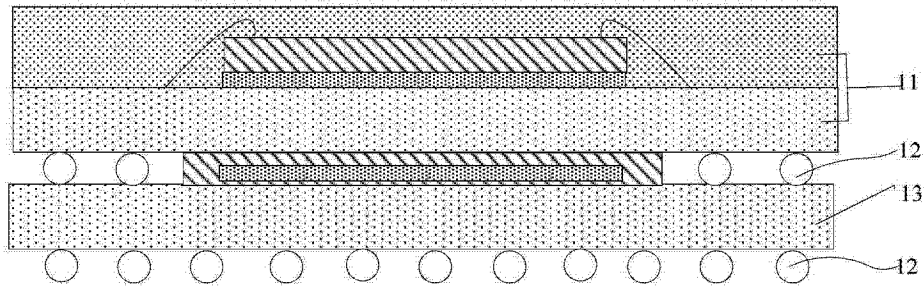


图 1

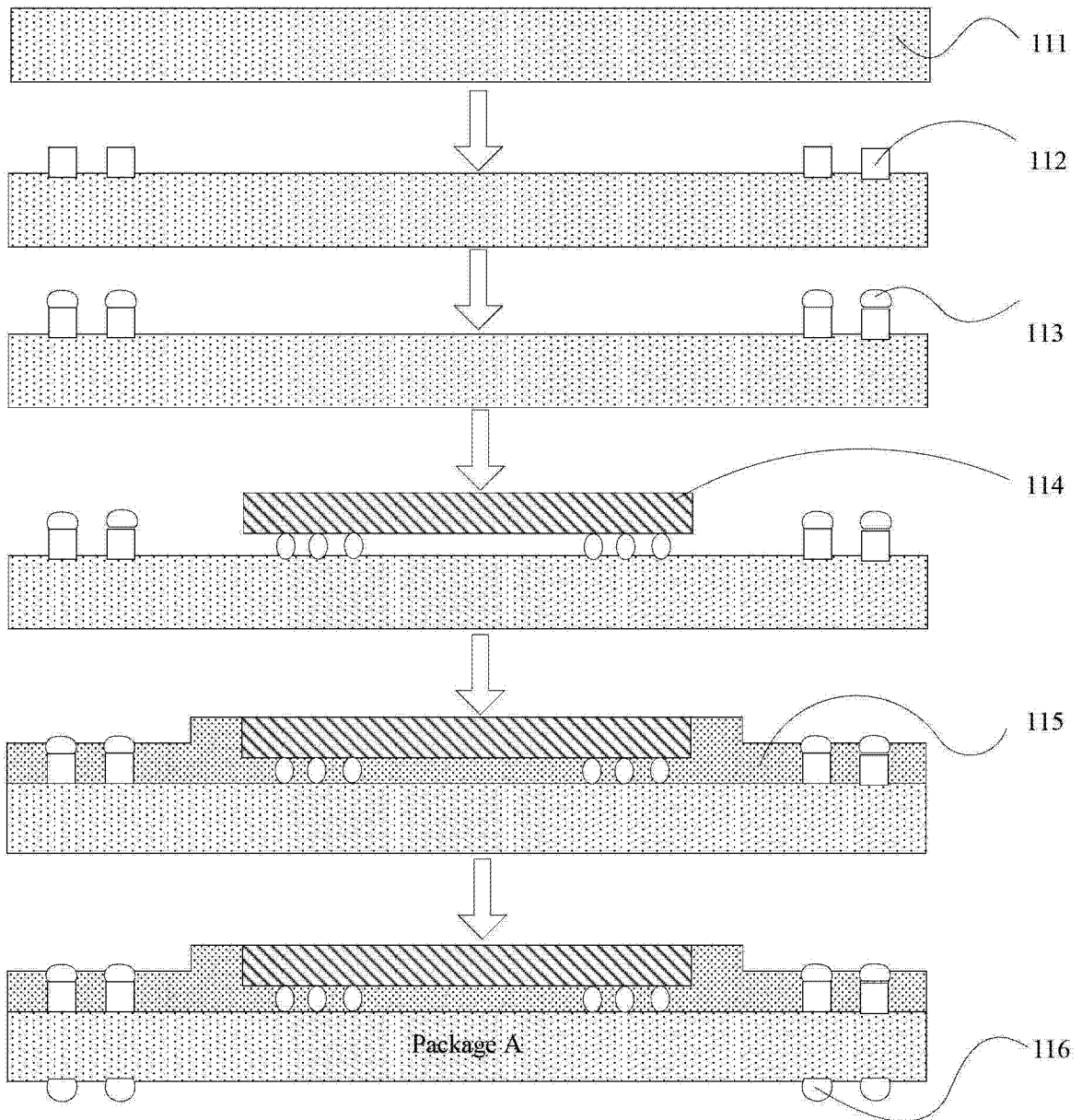


图 2

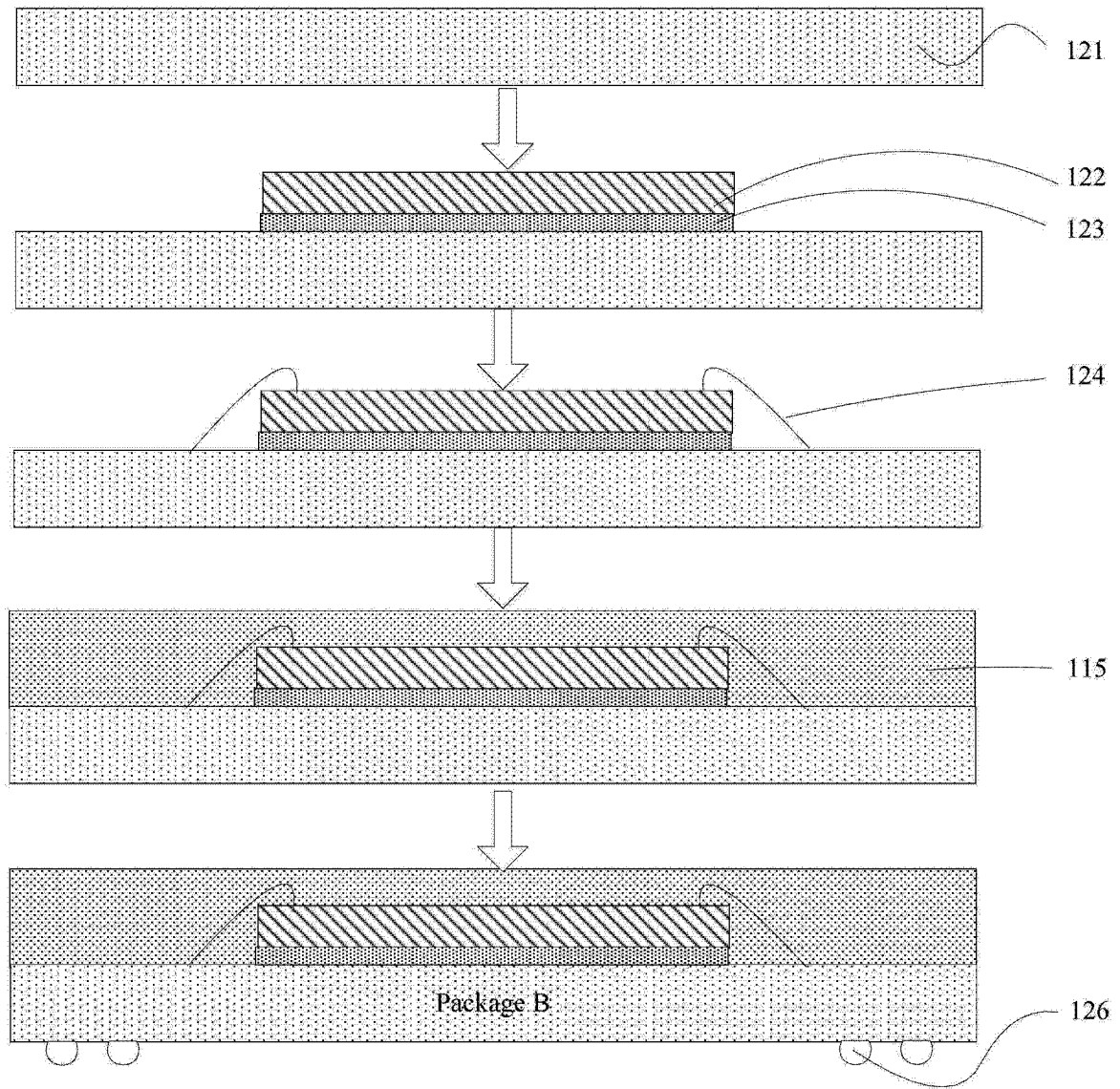


图 3

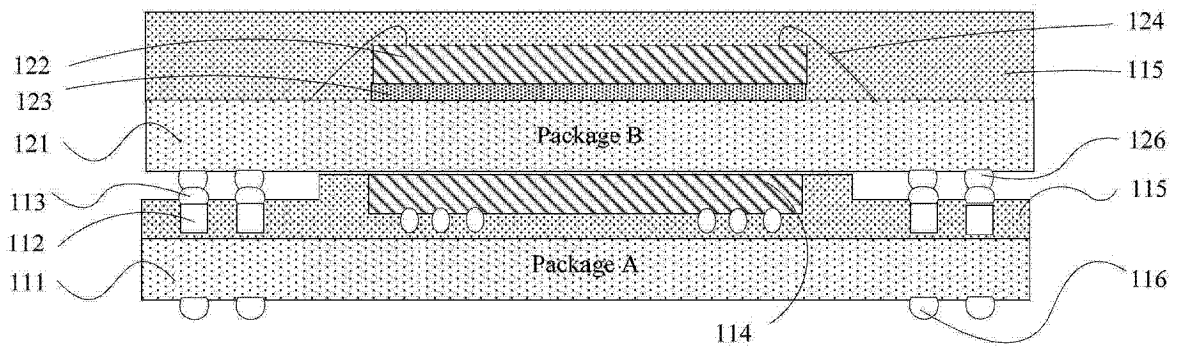


图 4

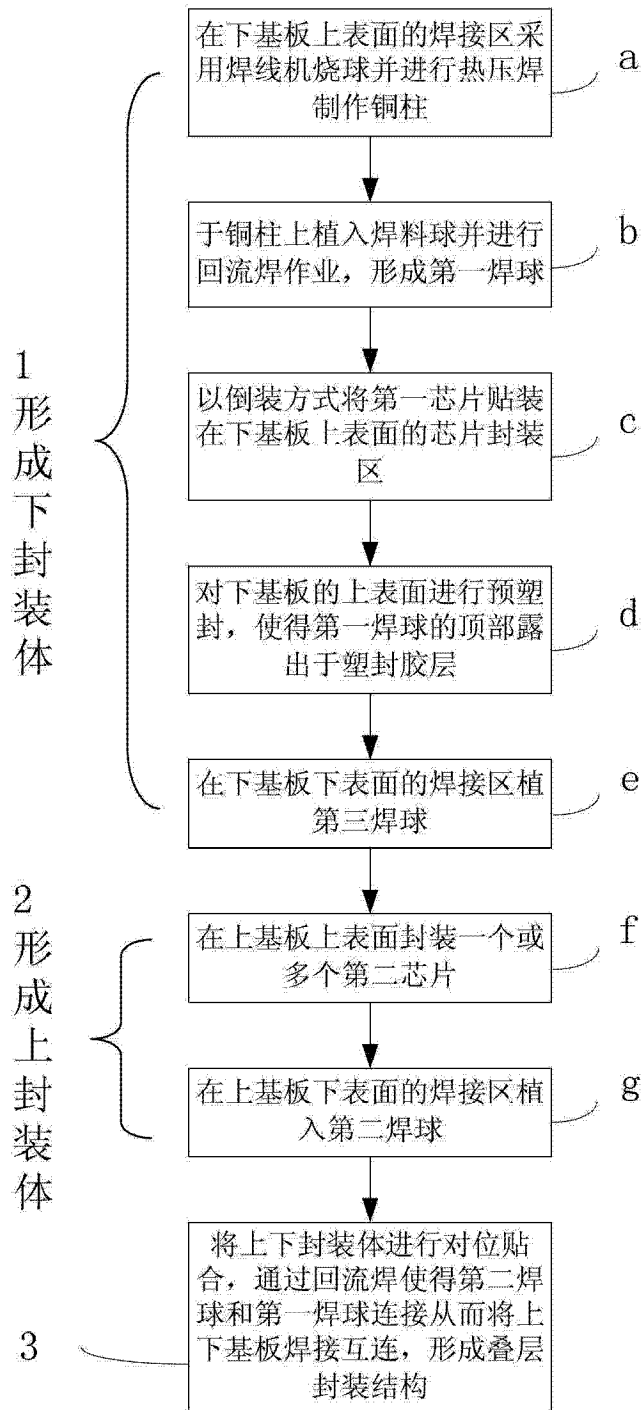


图 5